



(12)发明专利

(10)授权公告号 CN 104536228 B

(45)授权公告日 2018.07.03

(21)申请号 201510015322.8

(51)Int.Cl.

(22)申请日 2015.01.12

G02F 1/1362(2006.01)

(65)同一申请的已公布的文献号

G02F 1/1368(2006.01)

申请公布号 CN 104536228 A

H01L 27/12(2006.01)

(43)申请公布日 2015.04.22

审查员 曹梦军

(30)优先权数据

14/153,954 2014.01.13 US

(73)专利权人 苹果公司

地址 美国加利福尼亚州

(72)发明人 野津大辅 山形裕和 大泽裕史

林上智 张世昌 陈右铮

(74)专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 陈颖

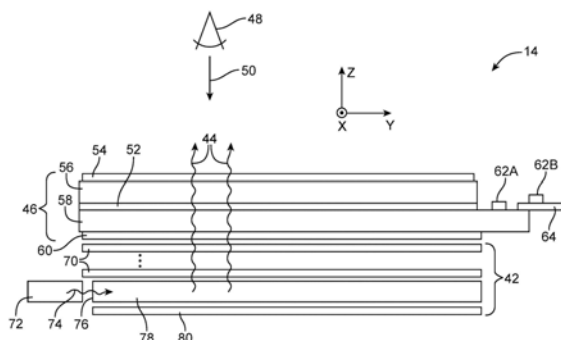
权利要求书2页 说明书10页 附图8页

(54)发明名称

具有提高的透射比和降低的耦合电容的显示电路

(57)摘要

本发明的实施方式涉及具有提高的透射比和降低的耦合电容的显示电路。一种显示器可以具有滤色镜层和薄膜晶体管层。一层液晶材料可以位于该滤色镜层和薄膜晶体管(TFT)层之间。该TFT层可以包括形成于玻璃衬底顶部的薄膜晶体管。钝化层可以形成于该薄膜晶体管层上。第一低k介电层可以形成于该钝化层之上。数据线布线结构可以形成于该第一低k介电层之上。第二低k介电层可以形成于该第一低k介电层之上。共用电压电极和相关联的存储电容可以形成于该第二低k介电层之上。该第一低k介电层和第二低k介电层可以由具有基本上相似折射率的材料形成,以使得背光透射比最大化并且可以具有适当厚度从而使得寄生电容负载最小化。



1. 一种显示像素电路,包括:

衬底;

形成于所述衬底上的薄膜晶体管,其中所述薄膜晶体管具有第一源极-漏极端子、第二源极-漏极端子、和形成在所述第一源极-漏极端子和所述第二源极-漏极端子之间的栅极导体;

形成于所述薄膜晶体管上方的第一介电层;

形成于所述第一介电层上的第二介电层,其中所述第一介电层和所述第二介电层的折射率相差小于0.05;

像素电极,在直接位于所述薄膜晶体管的所述栅极导体上方的位置处与所述薄膜晶体管的所述第二源极-漏极端子相接触,其中所述像素电极由导电材料形成;以及

由所述导电材料形成的共用电极。

2. 根据权利要求1所述的显示像素电路,其中所述第一介电层和所述第二介电层由相同的介电材料形成。

3. 根据权利要求1所述的显示像素电路,其中所述第一介电层和所述第二介电层由具有基本上相似的折射率的不同介电材料形成。

4. 根据权利要求1所述的显示像素电路,其中所述第一介电层由低k介电材料形成,以及其中该低k介电材料的介电常数小于二氧化硅的介电常数。

5. 根据权利要求4所述的显示像素电路,其中所述第二介电层由低k介电材料形成。

6. 根据权利要求1所述的显示像素电路,其中所述第一介电层包括光刻胶。

7. 根据权利要求1所述的显示像素电路,进一步包括:被插入于所述薄膜晶体管和所述第一介电层之间的钝化层。

8. 根据权利要求1所述的显示像素电路,其中所述共用电极形成于所述第二介电层上,其中所述像素电极至少部分地形成于所述共用电极上方,并且其中所述共用电极和所述像素电极中部分地形成于所述共用电极上方的一部分用作所述显示像素电路的存储电容器。

9. 一种制造显示像素电路的方法,包括:

在衬底上形成顶栅薄膜晶体管,其中所述薄膜晶体管包括栅极导体以及源极-漏极区域;

在所述薄膜晶体管的所述栅极导体上形成钝化层;

在所述钝化层上形成第一低k介电层;

在所述第一低k介电层上形成第二低k介电层;

形成通过所述第一低k介电层的第一通孔,其中所述第一通孔与所述薄膜晶体管的所述源极-漏极区域相接触;

使用透明材料形成共用电极;以及

形成通过所述第二低k介电层的第二通孔,其中所述第二通孔直接位于所述薄膜晶体管的所述栅极导体上方的位置,并且

其中所述第一低k介电层和所述第二低k介电层均具有比二氧化硅的介电常数更小的介电常数。

10. 根据权利要求9所述的方法,其中所述第一低k介电层和所述第二低k介电层的折射率相差小于0.05。

11. 根据权利要求10所述的方法,进一步包括:

在所述第二低k介电层上形成用于所述显示像素电路的存储电容器。

12. 根据权利要求9所述的方法,其中所述钝化层包括氮化硅层。

13. 一种显示像素结构,包括:

衬底;

形成于所述衬底上方的薄膜晶体管,其中所述薄膜晶体管包括栅极端子、第一源极-漏极端子和第二源极-漏极端子;以及

第一低k介电层,形成在所述薄膜晶体管上方;

第二低k介电层,形成在所述第一低k介电层上;以及

由像素电极和共用电极所形成的存储电容器,其中所述像素电极在直接位于所述薄膜晶体管的所述栅极端子上方的像素触点位置处与所述第一源极-漏极端子相接触,其中所述像素电极被形成为通过所述第二低k介电层,其中所述共用电极和所述薄膜晶体管在从上向下观察时是不重叠的,并且其中所述第一低k介电层和所述第二低k介电层均具有比二氧化硅的介电常数更小的介电常数。

14. 根据权利要求13所述的显示像素结构,进一步包括:

形成于所述第一低k介电层上并且耦合至所述第二源极-漏极端子的数据线布线结构。

15. 根据权利要求14所述的显示像素结构,其中所述第一低k介电层和所述第二低k介电层表现出相差小于0.05的、基本上相似的折射率。

16. 根据权利要求15所述的显示像素结构,其中所述第一低k介电层和所述第二低k介电层由光敏光刻胶材料和耐蚀刻材料形成。

17. 根据权利要求14所述的显示像素结构,进一步包括:

被插入于所述第一低k介电层和所述薄膜晶体管的所述栅极端子之间的钝化层。

具有提高的透射比和降低的耦合电容的显示电路

[0001] 本申请要求于2014年1月13日提交的美国专利申请14/153954的优先权,其通过引用全文结合于此。

技术领域

[0002] 本申请总体上涉及电子设备,尤其涉及具有显示器的电子设备。

背景技术

[0003] 电子设备经常包括显示器。例如,蜂窝电话和便携式计算机经常包括用于向用户呈现信息的显示器。

[0004] 液晶显示器包含一层液晶材料。液晶显示器中的显示像素包含薄膜晶体管和用于向该薄膜晶体管应用电场的电极。显示像素中的电场强度控制液晶材料的偏振状态并且由此对显示像素的亮度进行调节。

[0005] 在常规液晶显示器中,显示像素薄膜晶体管形成于玻璃衬底上。例如,每个显示像素薄膜晶体管的栅极和源极-漏极结构能够形成于该玻璃衬底上。每个显示像素薄膜晶体管的栅极结构耦合至承载用于有选择地开启薄膜晶体管的信号的栅极线,而每个显示像素薄膜晶体管的源极-漏极结构耦合至承载要写入每个显示像素的图像/视频信号的数据线。

[0006] 氮化硅钝化层随后被形成于该薄膜晶体管上。一层氧化硅被形成于该氮化硅层上。数据线的金属布线结构经常形成于这层氧化硅上。丙烯酸有机平面层随后形成于氧化硅上。该氧化硅层和丙烯酸有机平面层通常表现出不同的折射率。

[0007] 在液晶显示器的操作期间,使用背光来照亮显示像素。由于氧化硅层的折射率和丙烯酸有机平面层的折射率的差异,该背光的实质性部分可以被反射到显示器中,这降低了液晶显示器的透射比和效率。此外,该氧化硅层需要相对纤薄以减小氧化硅薄膜的应力,后者会导致玻璃衬底的破裂。结果,减小存在于薄膜晶体管栅极结构和数据线金属布线结构之间的任何寄生电容同样存在着挑战。数据线电容负载会大幅降低显示器性能并且损耗过多电力。

[0008] 因此,期望能提供一种透射比有所提高且数据线负载有所降低的电子显示器。

发明内容

[0009] 提供了一种具有液晶显示器的电子设备。该液晶显示器可以包括形成于玻璃衬底上的显示像素电路。薄膜晶体管结构可以形成于该玻璃衬底上。钝化层可以形成于该薄膜晶体管结构上(例如,氮化硅钝化内衬可以直接形成于薄膜晶体管的栅极导体顶端)。

[0010] 第一低k(low-k)介电层可以形成于该钝化层上。第二低k介电层可以形成于第一低k介电层上。第一低k介电层和第二低k介电层可以表现出比二氧化硅的介电常数更小的介电常数,并且可以表现出基本上相似的折射率(例如,差异不大于0.05的折射率)。如果需要,第一和第二低k介电层可以由相同材料形成。在一些布置中,第一低k介电层和第二低k介电层可以由有机丙烯酸、光刻胶或其它光敏材料、抗蚀刻材料、基于硅氧烷的聚合物、基

于硅的电介质、这些材料的组合和或任意适当的低k介电材料所形成。

[0011] 第一薄膜晶体管源极-漏极触点通孔和第二薄膜晶体管源极-漏极触点通孔可以通过第一低k介电层形成。第一源极-漏极触点通孔可以耦合至正常显示操作期间在其上提供模拟图像信号的相对应的数据线。第二源极-漏极触点通孔可以耦合至存储电容器。该存储电容器可以由像素电极和共用电极(Vcom)所形成。像素电极可以耦合至第二源极-漏极触点通孔。如果需要,像素电极可以被配置为直接通过薄膜晶体管的栅极导体在像素触点位置与第二源极-漏极触点通孔形成接触以提高孔径比。

[0012] 本发明另外的特征及其属性以及各种优点将由于附图和随后的详细描述而明显。

附图说明

[0013] 图1是具有依据本发明实施例的显示器的诸如台式计算机的说明性电子设备的透视图。

[0014] 图2是具有依据本发明实施例的显示器的诸如手持电子设备的说明性电子设备的透视图。

[0015] 图3是具有依据本发明实施例的显示器的诸如平板计算机的说明性电子设备的透视图。

[0016] 图4是诸如具有依据本发明实施例的显示结构的计算机显示器的说明性电子设备的透视图。

[0017] 图5是依据本发明实施例的说明性显示器的截面图。

[0018] 图6是依据本发明实施例的显示器中的显示像素阵列的顶部视图。

[0019] 图7是常规显示像素结构的截面侧视图。

[0020] 图8是依据本发明实施例的说明性显示像素结构的截面侧视图。

[0021] 图9是具有依据本发明实施例的直接形成于薄膜晶体管栅极结构上的像素触点的说明性显示像素结构的截面侧视图。

[0022] 图10是依据本发明实施例的形成图8和9的显示像素结构时所涉及的说明性步骤的流程图。

具体实施方式

[0023] 电子设备可以包括显示器。该显示器可以用来向用户显示图像。图1、2、3和4中示出了可以被提供以显示器的电子设备。

[0024] 图1示出了电子设备10如何可以拥有膝上计算机的形式,该膝上计算机具有上部外壳12A和下部外壳12B,后者具有诸如键盘16和触摸板18B的组件。设备10可以具有允许上部外壳12A相对于下部外壳12B以方向22绕旋转轴线24进行旋转。显示器14可以安装在上部外壳12A中。有时可以被称作显示器外壳或盖子的上部外壳12A可以通过将上部外壳12A绕旋转轴线24朝下部外壳12B进行旋转而被置于闭合位置。

[0025] 图2示出了电子设备10如何可以作为诸如蜂窝电话、音乐播放器、游戏设备、导航单元或其它紧凑设备的手持设备。在设备10的这种配置中,外壳12可以具有相对的前后表面。显示器14可以安装在外壳12的前表面上。显示器14可以在需要的情况下具有用于诸如按钮26之类的组件的开口。开口还可以形成于显示器14之中以容纳扬声器端口(例如,参见

图2的扬声器端口28)。

[0026] 图3示出了电子设备10如何可以作为平板电脑。在图3的电子设备10中,外壳12可以具有相对的平面的前后表面。显示器14可以安装在外壳12的前表面上。如图3所示,外壳12的后表面可以具有用于容纳按钮26的开口(作为示例)。

[0027] 图4示出了电子设备10如何可以作为计算机显示器或者已经被集成到计算机显示器中的计算机。利用这种部署形式,设备10的外壳12可以安装在诸如支架27的支撑结构上。显示器14可以安装在外壳12的前面。

[0028] 图1、2、3和4中所示出的设备10的说明性配置仅是说明性的。通常,电子设备10可以是膝上计算机、包含嵌入式计算机的计算机监视器、并不包含嵌入式计算机的计算机监视器、平板电脑、蜂窝电话、媒体播放器或者其它手持或便携式电子设备,诸如腕表设备、吊坠设备、头戴式耳机或耳塞设备之类的更小的设备,或者其它可佩戴或小型化设备、电视机、游戏设备、导航设备,嵌入式系统,诸如具有显示器的电子设备被安装在自动服务终端或汽车之中的系统,实现这些设备中的两个或更多的功能的设备,或者其它电子设备。

[0029] 有时可以被称作壳体的设备10的外壳12可以由诸如塑料、玻璃、陶瓷、碳纤维化合物和其它基于纤维的化合物、金属(例如,加工铝、不锈钢或其它金属)、其它材料或者这些材料的组合所形成。设备10可以使用一体式构造形成,其中外壳12的大部分或全部由单一结构部件所形成(一块加工金属或者一块模塑塑料),或者可以由多外壳结构所形成(例如,已经被安装到内部框架部件或其它内部外壳结构的外部外壳结构)。

[0030] 显示器14可以是包括触摸传感器的触摸敏感显示器或者对于触摸并不敏感。用于显示器14的触摸传感器可以由电容触摸传感器电极的阵列、电阻触摸阵列,基于声音触摸、光学触摸或基于外力的触摸技术的触摸传感器结构,或者其它适当传感器组件所形成。

[0031] 用于设备10的显示器14可以包括由液晶显示器(LCD)组件或其它适当图像像素结构所形成的显示器像素。显示器覆盖层可以覆盖显示器14的表面,或者诸如色彩过滤层的显示器分层或显示器的其它部分可以被用作显示器14最外侧(或几乎最外侧)的分层。最外侧的显示器分层可以由透明玻璃板、清晰塑料层或者其它透明部件所形成。

[0032] 图5中示出了设备10的显示器14(例如,图1、图2、图3、图4或者其它适当电子设备的显示器14)的说明性配置的截面侧视图。如图5所示,显示器14可以包括背光结构,诸如用于产生背光44的背光单元42。在操作期间,背光44向外射出(在图5的方位中从维度Z垂直向上)并且通过显示器分层46中的显示像素结构。这照亮了由显示像素所产生的任意图像以便由用户观看。例如,背光44可以照亮由观看者48从方向50进行观看的显示器分层46上的图像。

[0033] 显示器分层46可以安装在诸如塑料底板结构和/或金属底板结构之类的底板结构中以形成用于安装在外壳12中的显示模块,或者显示器分层46可以直接安装在外壳12中(例如,通过将显示器分层46堆叠到外壳12中的凹进部分之中)。显示器分层46可以形成液晶显示器或者可以在形成其它类型的显示器时使用。

[0034] 在显示器分层46被用于形成液晶显示器的配置中,显示器分层46可以包括液晶层,诸如液晶层52。液晶层52可以被插入于诸如显示器分层58和56的显示器分层之间。分层56和58可以被置于下部偏振层60和上部偏振层54之间。

[0035] 分层58和56可以由诸如清晰的玻璃或塑料层的透明衬底层所形成。分层56和58可

以是诸如薄膜晶体管层和/或色彩过滤层之类的分层。传导轨线、色彩过滤元件、晶体管和/或其它电路及结构可以形成于分层58和56的衬底上(例如,以形成薄膜晶体管层和/或色彩过滤层)。触摸传感器电极也可以被整合到诸如分层58和56的分层之中和/或触摸传感器电极可以形成于其它衬底上。

[0036] 利用一种说明性配置,分层58可以是薄膜晶体管层,其包括薄膜晶体管的阵列以及用于向液晶层52应用电场并且由此在显示器14上显示图像的相关联电极(显示像素电极)。分层56可以是色彩过滤层,其包括用于为显示器14提供显示彩色图像的能力的色彩过滤元件的阵列。如果需要,分层58可以是色彩过滤层而分层56可以是薄膜晶体管层。

[0037] 在设备10中的显示器14的操作期间,控制电路(例如,印刷电路板上的一个或多个集成电路)可以被用来生成要显示在显示器14上的信息(例如,显示数据)。所要显示的信息可以使用信号路径而被传递至诸如电路62A或62B的显示驱动器集成电路,上述信号路径诸如由诸如印刷电路板64(作为示例)的刚性或柔性印刷电路板中的传导金属轨线所形成。

[0038] 背光结构42可以包括诸如导光板78的导光板。导光板78可以由诸如清晰玻璃或塑料的透明材料所形成。在背光结构42的操作期间,诸如光源72的光源可以产生光线74。光源72例如可以是发光二极管的阵列。

[0039] 来自光源72的光线74可以被耦合至导光板78的边缘表面76之中并且可以由于全内反射的原理而遍布导光板78在维度X和Y中进行分布。导光板78可以包括诸如凹点或凸点之类的光线散射特征。该光线散射特征可以位于导光板78的上表面和/或下表面上。

[0040] 从导光板78从方向Z向上散射的光线74可以用作显示器14的背光44。向下散射的光线74可以通过反射器80而从向上的方向反射回来。反射器80可以由诸如白色塑料或其它闪光材料的层之类的反射材料所形成。

[0041] 为了提升背光结构42的背光性能,背光结构42可以包括光学薄膜70。光学薄膜70可以包括有助于背光44的均匀化并且因此减少热点的扩散层、用于提升偏轴视野的补偿膜以及用于校准背光的亮度提升膜(有时也被称作车削膜)。光学薄膜70可以与背光单元42中诸如导光板78和反射器80的其它结构进行重叠。例如,如果导光板78具有图5的X-Y平面中的矩形封装,则光学薄膜70和反射器80可以具有与之匹配的矩形封装。

[0042] 如图6所示,显示器14可以包括诸如像素阵列92的像素阵列。像素阵列92可以使用显示驱动电路所产生的控制信号进行控制。显示驱动电路可以使用一个或多个集成电路(IC)来实施并且有时可以被称作驱动器IC、显示驱动器集成电路或显示驱动器。

[0043] 在设备10的操作期间,设备10中诸如存储器电路、微处理器以及其它存储和处理电路的控制电路可以将数据提供至显示驱动电路。该显示驱动电路可以将数据转换为用于控制像素阵列92的像素的信号。

[0044] 像素阵列92可以包含显示像素90的行和列。像素阵列92的电路可以使用诸如数据线D上的数据线信号和栅极线G上的栅极线信号之类的信号进行控制。

[0045] 像素阵列92中的像素90可以包含薄膜晶体管电路(例如,多晶硅晶体管电路或非晶硅晶体管电路)以及用于跨显示器14中的液晶层52产生电场的相关联结构。每个显示器像素90可以具有诸如薄膜晶体管94的相应薄膜晶体管以控制电场针对液晶层52的相应像素大小的部分52'的应用。

[0046] 在形成像素90时所使用的薄膜晶体管结构可以形成于诸如一层玻璃之类的薄膜

晶体管衬底上。薄膜晶体管衬底和形成于薄膜晶体管衬底的表面上的显示像素90的结构共同形成薄膜晶体管层58(图5)。

[0047] 栅极驱动电路可以被用来在栅极线G上生成栅极信号。栅极驱动电路可以由薄膜晶体管层上的薄膜晶体管形成或者可以以单独的集成电路来实现。栅极驱动电路可以位于像素阵列92的左侧和右侧或者处于像素阵列92的一侧(作为示例)。

[0048] 像素阵列92中的数据线上的数据线信号承载模拟图像数据(例如,具有表示像素亮度水平的量级的电压)。在显示器14上显示图像的过程期间,显示器驱动器集成电路可以从控制电路接收数据信号并且可以产生相对应的模拟数据信号。该模拟数据信号可以被多路分解并提供至数据线D。数据线D上的数据线信号被分配至像素阵列92中的显示像素90的各列。栅极线G上的栅极线信号被相关联的栅极驱动电路提供至像素阵列92中的显示像素90的各行。

[0049] 显示器14中诸如多路分解器电路、栅极驱动电路和像素90的电路之类的电路可以由传导结构(例如,金属线和/或由诸如铟锡氧化物的透明传导材料所形成的结构)所形成,并且可以包括构建于显示器14的薄膜晶体管衬底层上的诸如晶体管94的晶体管。薄膜晶体管例如可以是多晶硅薄膜晶体管或非晶硅晶体管。

[0050] 如图6所示,诸如像素90的像素可以位于阵列92中的每条栅极线G和数据线D的交点处。每条数据线D上的数据信号可以从一条数据线D提供至端子96。薄膜晶体管94(例如,薄膜多晶硅晶体管或非晶硅晶体管)可以具有诸如栅极98的栅极端子,其接收栅极线信号路径G上的栅极线控制信号。当栅极线控制信号被有效时,晶体管94将被开启并且端子96处的数据信号将作为电压 V_p 被送至节点100。用于显示器14的数据可以按帧进行显示。在每一行中的栅极线信号被有效以将数据信号送至该行的像素之后,栅极线信号可以被解除有效。在后续显示帧中,每一行的栅极线信号可以再次被有效以开启晶体管94并捕捉新的 V_p 数值。

[0051] 像素90可以具有诸如电容器102或其它电荷存储元件的信号存储元件。存储电容器102可以被用来在帧之间(例如,在连续的栅极信号有效之间的时间段中)存储像素90中的信号 V_p 。

[0052] 显示器14可以具有耦合至节点104的共用电极。该共用电极(其有时被称作 V_{com} 电极)可以被用来将诸如共用电极电压 V_{com} 的共用电极电压分布至阵列92的每个像素90中诸如节点104的节点。如图6的说明性电极模式104'所示, V_{com} 电极104可以使用诸如铟锡氧化物之类的透明传导材料的铺盖薄膜来实施(即,电极104可以由覆盖阵列92中的所有像素90的一层铟锡氧化物所形成)。在其它适当部署形式中, V_{com} 电极可以以其它模式形成(例如,以铟锡氧化物的水平和垂直的条带形成)以支持电容触摸传感器介质。

[0053] 在每个像素90中,电容器102可以耦合在节点100和104之间。并行电容由于在控制通过像素的液晶材料(液晶材料52')的电场时使用的像素90中的电极结构而跨节点100和104上升。如图6所示,电极结构106可以耦合至节点100。跨液晶材料52'的电容与电极结构106和节点104处的共用电极 V_{com} 之间的电容相关联。在操作期间,电极结构106可以被用来跨像素90中的像素大小的液晶材料52'应用受控电场(即,具有与 V_p 和 V_{com} 之间的差异成比例的量级的场)。由于存储电容器102的存在以及液晶材料52'的电容, V_p 的电压(并且因此跨液晶材料52'的相关联电场)可以在帧的持续时间内跨节点106和104得以被保持。

[0054] 跨液晶材料52'所产生的电场使得液晶材料52'中的液晶的方位发生变化。这改变了通过液晶材料52'的光线的偏振。该偏振变化可以结合图4的偏振器60和54而被用于对通过显示器14的阵列92中的每个像素90进行传送的光线44的数量进行控制。

[0055] 图7示出了能够在显示器的薄膜晶体管层中形成的常规显示像素200的截面侧视图。如图7所示,薄膜晶体管208形成于玻璃衬底202上。金属遮光片204经常直接在薄膜晶体管208以下形成于玻璃衬底202上以防止背光可能对薄膜晶体管208的操作造成干扰。

[0056] 一个或多个缓冲层206随后能够在遮光片204上方被形成于玻璃衬底202上。多晶硅210在缓冲层206上形成图案以形成用于晶体管208的活动区域。栅极绝缘材料212在多晶硅210上方形成于缓冲层206上。金属栅极导体214形成于栅极绝缘层212上并且用作晶体管208的栅极端子。氮化硅层220在栅极214上方形成于栅极绝缘材料212上。

[0057] 氧化硅层222随后形成于氮化硅层220之上。通过层222、220和212形成金属触点结构216和218以与多晶硅210形成接触。在图7的示意图中,多晶硅210中耦合至触点216的部分用作晶体管208耦合至相对数据线的第一源极-漏极端子(即,触点216连接至在其上提供模拟图像数据信号的金属布线路径),而多晶硅210中耦合至触点218的部分则用作晶体管208耦合至相对像素节点的第二源极-漏极端子(即,触点218连接至在其上临时存储图像数据信号的像素电极结构)。

[0058] 丙烯酸有机平面层224形成于氧化硅层222上。共用电极(Vcom)层226形成于平面层224上。金属布线导线228形成于Vcom层226上。在平面层224中形成开口以在触点218和像素电极层232之间形成电连接(即,形成显示像素触点)。绝缘材料230被插入于像素电极层232和共用电极层226之间。显示像素存储电容器240由Vcom电极226和像素电极232中与Vcom电极重叠的部分所形成(即,Vcom层226和像素电极层232中直接面对Vcom层226的部分被绝缘材料230隔开并且共同用作显示像素的存储电容器)。共用电极层226和像素电极层232通常由铟锡氧化物所形成,这是允许背光通过而去往薄膜晶体管层上方的液晶材料的透明材料。

[0059] 以图7的部署形式所形成的常规薄膜晶体管以及相关联的显示像素结构可能受到透射比有所下降的影响。例如,氧化硅层222可以表现出1.46的折射率,而丙烯酸有机平面层224可以表现出1.51的相对更高的折射率。由于这种材料和折射率的差异,通过薄膜晶体管层进行传输的至少一些背光252将被反射回到显示器之中,如箭头254所指示(即,撞击氧化硅层和丙烯酸平面层之间的界面的背光部分将朝向光源进行反射)。铟锡氧化物可以表现出1.8的折射率。结果,通过丙烯酸平面层224和Vcom电极层226之间的界面进行传输的至少一些光线将由于折射率差异而被反射回到显示器之中,如箭头256所示。以这种方式朝向背光光源反射回去的光线实质性地降低了显示器的透射比。

[0060] 图7所示类型的常规显示像素结构还会在较高显示分辨率时受到过高数据线电容负载的影响。数据线布线216和薄膜晶体管栅极导体214之间的寄生电容(由图7中的电容250所表示)使得显示像素的充电性能下降并且增加了显示面板的功耗。为了减小该数据线负载电容250,氧化硅层222的厚度 T_x 必须要有所增大。然而,较厚的氧化硅层受到高的薄膜应力的影响,这可能会导致衬底202中的玻璃破裂(即,氧化硅层的厚度 T_x 被机械可靠性约束条件所限制,由此限制了层222的厚度 T_x 增加的数量)。因此将期望提供一种透射比有所提高且数据线负载有所降低的显示像素结构。

[0061] 依据本发明的实施例,提供了一种与图7的常规像素200相比表现出有所提高的背光透射比以及有所降低的数据线负载的显示像素300(例如,参见图8)。如图8所示,诸如薄膜晶体管308的薄膜晶体管结构可以被形成于由如玻璃或其它介电材料所制成的透明衬底302上。薄膜晶体管308可以用作结合图6所描述的像素薄膜晶体管94。

[0062] 诸如遮光片304的遮光结构可以直接在晶体管308以下形成于衬底302上并且可以用来防止背光与晶体管94的操作形成干扰。诸如缓冲器层306的一个或多个缓冲层可以形成于衬底302上以及遮光片304的上方。缓冲层306可以由任意适当的透明介电材料所形成。

[0063] 用于晶体管94的活性材料310可以形成于缓冲层306上。活性材料310可以是一层非晶硅或多晶硅(作为示例)、诸如栅极绝缘层312的栅极绝缘层可以形成于缓冲层306上以及活性材料的上方。诸如栅极导体314的传导栅极结构可以部署在栅极绝缘层312上方。栅极导体314可以用作薄膜晶体管308的栅极端子。活性材料310直接处于栅极314之下的部分可以用作晶体管308的通道区域。

[0064] 诸如氮化硅层320的钝化层可以形成于栅极绝缘层312上以及栅极314的上方。在层320沉积之后,可以对被动晶体管结构308应用加氢退火处理。利用其形成栅极314的材料有时被称作“M1”金属。结果,栅极导体314形成于其中的层320有时可以被称作第一金属(M1)布线层。

[0065] 低k介电层322(例如,由介电常数k小于二氧化硅的介电常数的介电材料所形成的层)可以形成于钝化层320上。层322可以由丙烯酸、光刻胶或其它光敏材料、基于硅氧烷的聚合物、基于硅的介电、有机材料、这些材料的组合和/或任意适当低k介电材料所形成。

[0066] 诸如结构316和318的晶体管源极-漏极触点结构可以通过层322所形成以与晶体管活性材料310形成电接触。触点结构316和318有时被称作“通孔”结构。特别地,活动材料310中与通孔316形成接触的部分可以用作晶体管308的第一源极-漏极区域,而活动材料310中与通孔318形成接触的部分可以用作晶体管308的第二源极-漏极区域。栅极导体在其中形成于活动源极-漏极区域上方的薄膜晶体管一般被称作“顶栅”薄膜晶体管。这仅是说明性的。如果需要,像素300可以使用“底栅”薄膜晶体管配置来形成,其中栅极导体形成于活动源极-漏极区域之下。

[0067] 有时被称作“M2”金属布线路径的金属布线结构可以形成于层322上以将晶体管源极-漏极端子连接至其它显示像素电路。作为示例,形成于层322上的第一M2金属布线路径可以被用来将通孔316连接至相对应的数据线(例如,图6中的数据线D),而形成于层322上的第二M2金属布线路径可以被用来将通孔318连接至相对应的像素电极节点(例如,参见图6中在其上存储像素电压 V_p 的节点100)。

[0068] 诸如层324的另一个低k介电层可以形成于层322上。层324可以用作平面层并且有时可以被称作第二金属(M2)布线层。类似于层322,层324可以由丙烯酸、光刻胶或其它光敏材料、基于硅氧烷的聚合物、基于硅的介电、有机材料、这些材料的组合和/或任意适当低k介电材料所形成。通常,层322和324应当以相同材料或者具有基本上相似的折射率的材料所形成,从而使得通过这些介电层传播的背光的透射比最大化(例如,折射率的差异应当不大于0.05,不大于0.01,等等)。

[0069] 诸如Vcom层326的共用电极层可以形成于低k介电平面层324上。共用电极层326可以形成为完全覆盖显示像素阵列的透明传导材料的铺盖薄膜,形成为通过额外布线路径进

行互连的单独的Vcom区域,或者以支持电容触摸感应技术的其它模式来形成(例如,以透明传导材料的水平和垂直的带形成)。额外的Vcom路由结构328(有时被称作“M3”金属布线路径)可以形成于Vcom层326上以将Vcom电极连接至其它显示电路(例如,对不同Vcom层进行互连,将Vcom层连接至相关联的Vcom驱动器电路,将Vcom层连接至触摸传感器电路,等等)。

[0070] 可以在平面层324中形成开口以在通孔318和像素电极层332之间形成电连接而形成显示像素触点360(例如,将存储电容器连接至薄膜晶体管308的触点)。像素电极层322可以被形成图案而形成指状电极(图8中未示出)。绝缘材料330可以形成于像素电极层332和共用电极层326之间。Vcom电极326和像素电极332中与Vcom电极326重叠的部分可以形成存储电容器(例如,该存储电容器可以包括Vcom层326、像素层332中直接面对Vcom层326的部分,以及被插入于两个相对平行导体之间的绝缘材料330)。在图8的示例中,像素触点360直接形成于薄膜晶体管308的第二源极-漏极区域的上方。

[0071] 总体上,共用电极326和像素电极332可以由铟锡氧化物或者允许背光通过以去往薄膜晶体管层上方的液晶材料的其它适当透明材料所形成。遮光结构304、通孔316和318、M1栅极结构,以及M2和M3金属布线路径可以由铜、铝、银、金、钨、镍、其它金属、这些金属的组合和/或适于在显示器14中输送数据和控制信号的其它传导材料形成。

[0072] 图8所示的显示像素结构300可以表现出相对于图7的常规像素200有所改进的透射比和性能。考虑其中层322和324由具有折射率1.55的相同材料所形成的示例。由于层322和324之间没有折射率差异,所以通过薄膜晶体管层进行传输的背光352将在层322和324之间的界面经历最小反射354。如以上所描述的,形成于层324顶端的Vcom电极326可以由铟锡氧化物所形成,其可以表现出1.8的折射率。结果,通过平面层324和Vcom层之间的界面进行传输的至少一些光线352将会由于该折射率差异而被反射回显示器之中,如箭头256所示。如果需要,层322和324可以使用具有与用于形成Vcom电极326和像素电极332的材料相似折射率的低k介电材料所形成。

[0073] 考虑其中层322和324由具有相似折射率的不同材料所形成的示例。例如,层322可以由表现出1.55的折射率的低k介电材料所形成,而层324可以由表现出1.54的折射率的低k介电材料所形成。Vcom电极层324可以由具有1.56的折射率的透明传导材料所形成。由于层322和324之间以及层324和326之间的折射率差异的数量可以被忽略不计,所以背光352将在这些层之间的界面处经历最小反射。结果,显示器14的透射比有所提高。

[0074] 在层322中使用低k介电材料而不是氧化硅实质性降低了M2布线路径和M1栅极结构之间的电容负载。此外,层322的厚度Ty可以有所增加而并不受到高薄膜应力的影响,这同样降低了数据线负载(即,层322的厚度Ty可以大于氧化硅层222的厚度Tx)。在一些实施例中,M2金属和M1金属之间的层间介电(ILD)电容可以减小70-80%,这能够明显提高显示性能并减低功耗。在层324中使用低k介电材料同样能够有助于减小M3和M2金属布线路径之间的ILD电容。层322和324可以使用具有介电常数3.1的介电材料所形成(作为示例)。

[0075] 通过使用更厚的低k介电层降低M1和M2金属布线结构之间的ILD电容,像素触点位置360'能够直接在M1栅极线314上进行移位而并不会实质性增大栅极线和像素电极之间的电容(例如,参见图9,其中像素触点金属跨过栅极314)。使得M1和M2金属能够彼此更为接近地进行布线能够有助于提高每个显示像素的孔径比。显示像素的孔径比可以由该像素的透明面积的数量相对于与非透明的晶体管结构、金属线等相关联的非透明面积的数量所定

义。提高孔径比能够有助于提高显示分辨率和效率。

[0076] 图10示出了形成结合图8和9所描述类型的显示像素结构时所涉及的说明性步骤的流程图。在步骤500,可以在衬底302上形成非透明遮光结构304。在步骤502,一个或多个缓冲层306可以在遮光板304上方形成于衬底302上。

[0077] 在步骤504,薄膜晶体管结构308可以被形成于缓冲层306上(例如,能够形成活性区域多晶硅材料和相关联的源极-漏极掺杂和轻度掺杂漏极(LDD)区域、栅极绝缘层和栅极结构)。在步骤506,可以执行退火处理以激活源极-漏极区域(例如,帮助源极-漏极掺杂物在材料310中适当扩散)。

[0078] 在步骤508,可以在薄膜晶体管结构308上方形成钝化层320(例如,氮化硅层)。在步骤510,可以执行加氢退火处理以利用层320对薄膜晶体管308进行实际钝化。

[0079] 在步骤512,第一低k介电层322可以形成于钝化层320上方。在步骤514,可以经由光刻法和蚀刻处理在第一低k介电层322中形成触点开孔。在一些部署形式中,层322可以由光敏材料形成并且可以被用作被暴露并发展以形成所期望触点开孔的类光刻胶。层322还可以在蚀刻掉钝化层时用作蚀刻掩膜并且在形成触点开孔的期间作为栅极绝缘层(例如,层322还可以使用耐蚀刻材料形成)。

[0080] 在步骤516,M2金属布线结构可以形成于层322上(例如,可以在层322上形成数据线布线结构和像素节点布线结构)。

[0081] 在步骤518,可以在M2金属布线结构的上方在第一低k介电层322上形成第二低k介电层324。在一种部署形式中,第一和第二低k介电层可以由相同的低k介电材料所形成。在其它部署形式中,第一和第二低k介电层可以由具有基本上相似的折射率的不同低k介电材料所形成。

[0082] 在步骤520,可以经由光刻法和蚀刻处理在第二低k介电层324中形成触点开孔(例如,层324也可以由光刻胶或耐蚀刻材料形成)。在步骤522,可以形成Vcom电极326、M3金属布线结构328、存储电容器、像素电极332和其它显示像素结构。

[0083] 图10的步骤仅是说明性的而并非用来对本发明的范围加以限制。总体而言,LCD和其它类型的显示器中的TFT显示/触摸电路可以以这种方式所形成。虽然以具体顺序对制造方法进行了描述,但是应当理解的是,可以在所描述的步骤之间执行其它步骤,可以对所描述的操作进行调节而使得它们在稍有不同的时间进行。

[0084] 依据一个实施例,提供了一种显示像素电路,其包括衬底,形成于该衬底上的薄膜晶体管结构,形成于该薄膜晶体管结构上方的第一介电层,以及形成于该第一介电层上的第二介电层,该第一介电层和第二介电层具有基本上相似的折射率。

[0085] 依据另一个实施例,该第一介电层和第二介电层由相同的介电材料所形成。

[0086] 依据另一个实施例,该第一介电层和第二介电层由具有基本上相似的折射率的不同介电材料所形成。

[0087] 依据另一个实施例,该第一介电层由低k介电材料所形成。

[0088] 依据另一个实施例,该第二介电层由低k介电材料所形成。

[0089] 依据另一个实施例,该第一介电层包括光刻胶。

[0090] 依据另一个实施例,该显示电路包括被插入于该薄膜晶体管结构和第一介电层之间的钝化层。

[0091] 依据另一个实施例,该显示电路包括形成于该第二介电层上的共用电极,以及至少部分地形成于该共用电极上方的像素电极,该共用电极和该像素电极中部分地形成于该共用电极上方的一部分用作该显示像素电路的存储电容器。

[0092] 依据一个实施例,提供了一种制造显示像素电路的方法,包括在衬底上形成薄膜晶体管,该薄膜晶体管包括栅极导体,在该薄膜晶体管的栅极导体上形成钝化层,并且在该钝化层上形成低k介电层。

[0093] 依据另一个实施例,该低k介电层具有比二氧化硅的介电常数更小的介电常数。

[0094] 依据另一个实施例,该方法包括在该低k介电层上附加低k介电层。

[0095] 依据另一个实施例,该方法包括在该低k介电层上形成附加介电层,该低k介电层和该附加介电层具有基本上相似的折射率。

[0096] 依据另一个实施例,该方法包括在该附加介电层上形成用于该显示像素电路的存储电容器。

[0097] 依据另一个实施例,该钝化层包括氮化硅层。

[0098] 依据另一个实施例,该方法包括直接在该薄膜晶体管的栅极导体上方形成像素触点。

[0099] 依据一个实施例,提供了一种显示像素结构,其包括衬底,形成于该衬底上方的薄膜晶体管,该薄膜晶体管包括栅极端子、第一源极-漏极端子和第二源极-漏极端子,和由像素电极和共用电极所形成的存储电容器,该像素电极在直接位于该薄膜晶体管的栅极端子上方的像素触点位置处与该第一源极-漏极端子进行接触。

[0100] 依据另一个实施例,该显示像素结构包括形成于该薄膜晶体管上方的第一低k介电层,和形成于该第一低k介电层之上并且耦合至该第二源极-漏极端子的数据线布线结构。

[0101] 依据另一个实施例,该显示像素结构包括形成于该第一低k介电层上的第二低k介电层,该第一低k介电层和第二低k介电层表现出相差小于0.05的、基本上相似的折射率。

[0102] 依据另一个实施例,该第一低k介电层和第二低k介电层由光敏光刻胶材料和耐蚀刻材料形成。

[0103] 依据另一个实施例,该显示像素结构包括被插入于该第一低k介电层和该薄膜晶体管的栅极端子之间的钝化层。

[0104] 以上仅是本发明原则的说明并且本领域技术人员能够进行各种修改而并不背离本发明的范围和精神。以上实施例可以单独实施或者以任意组合来实施。

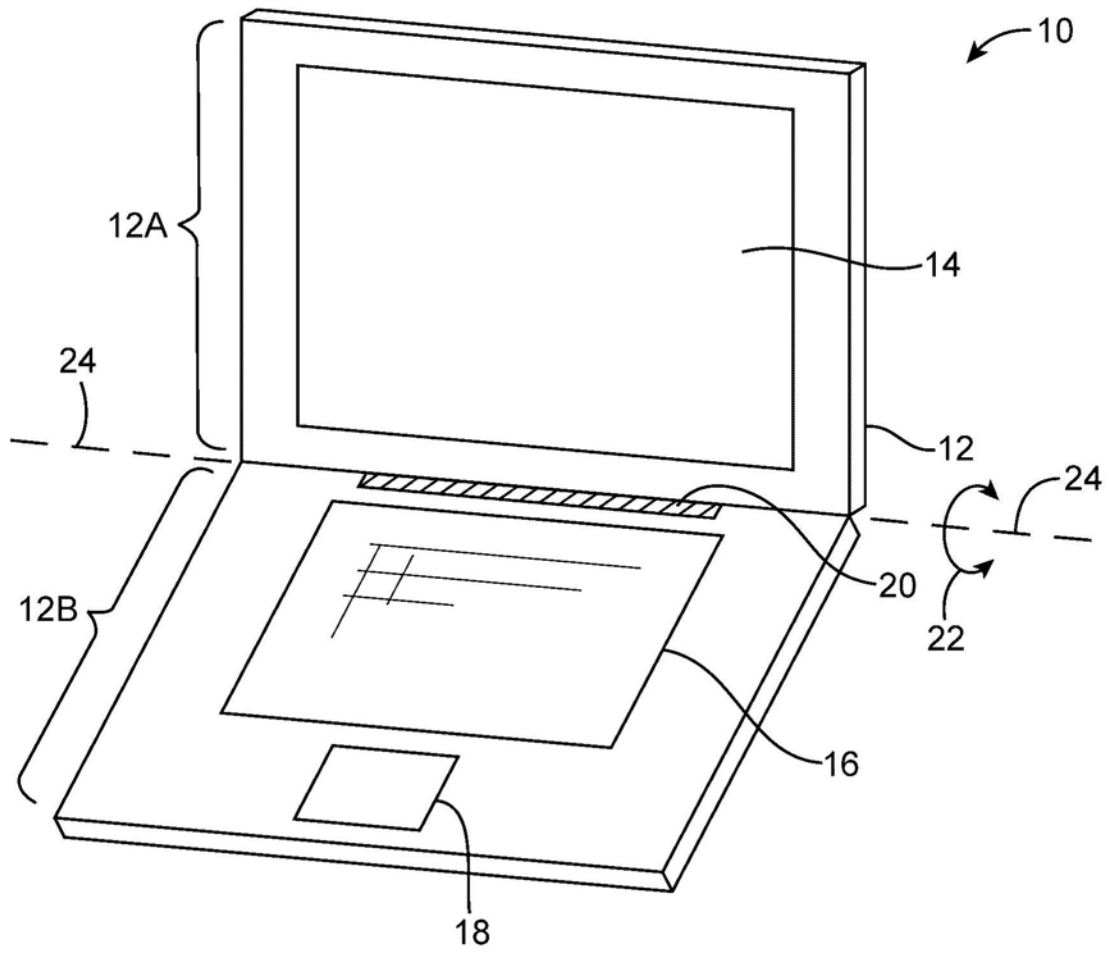


图1

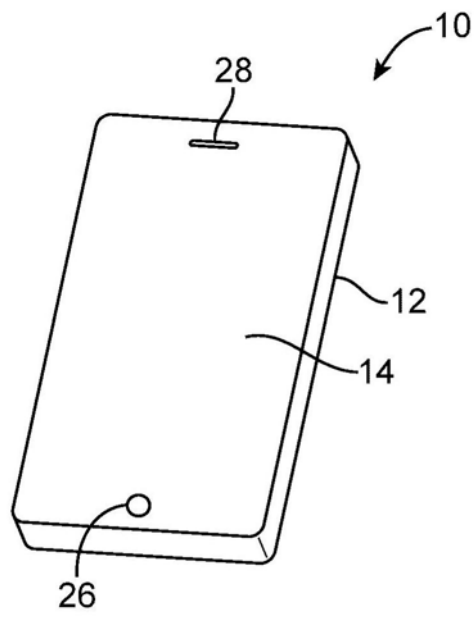


图2

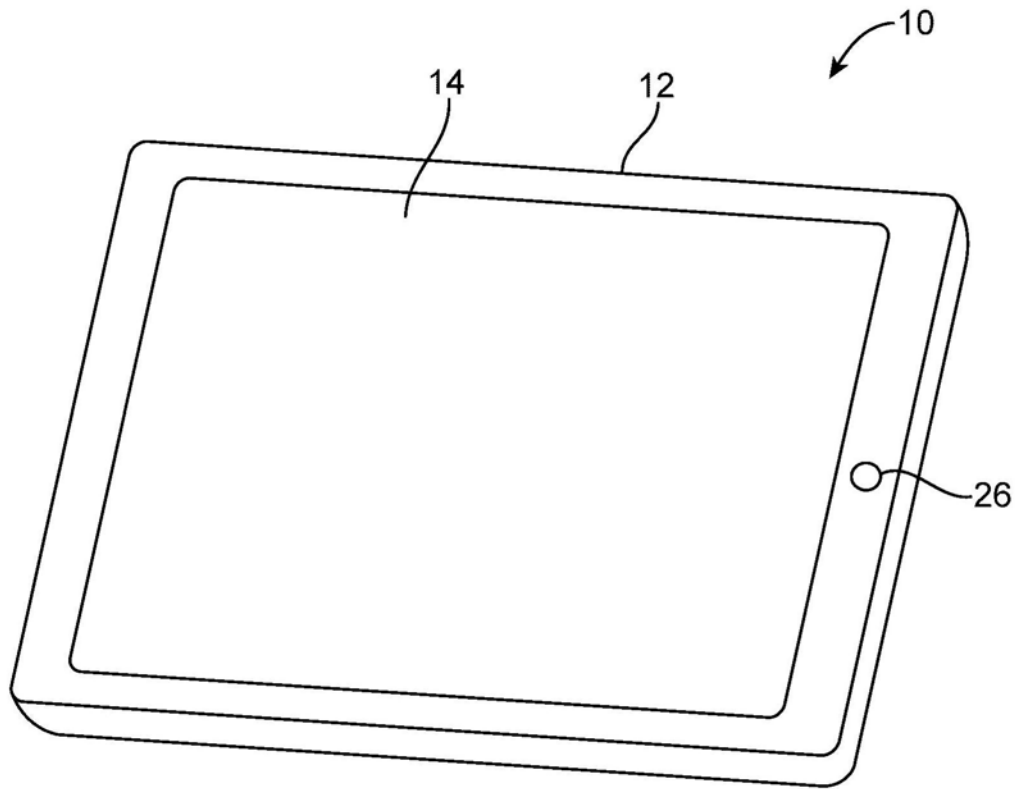


图3

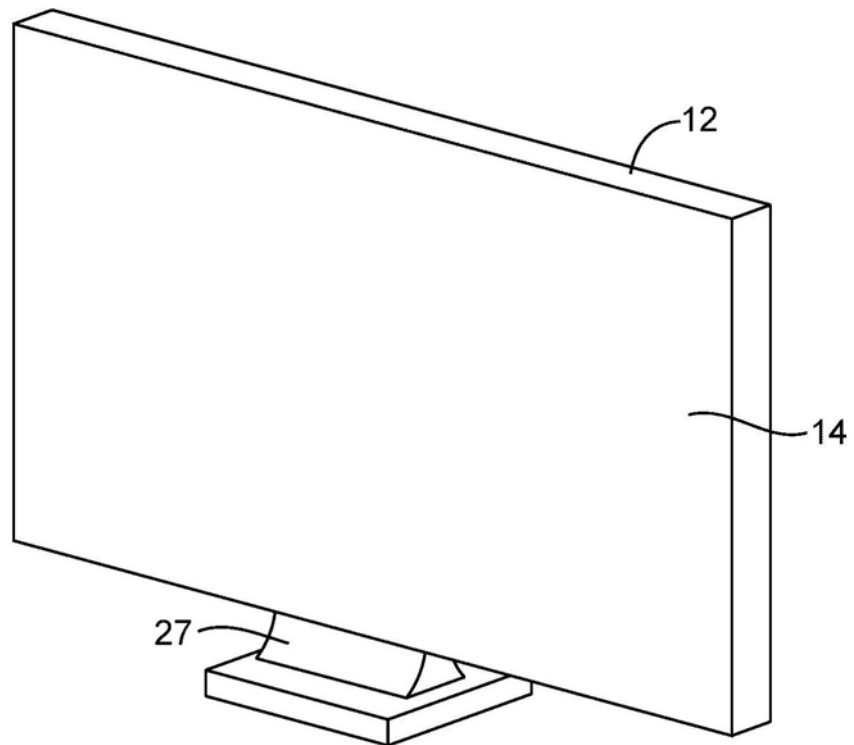


图4

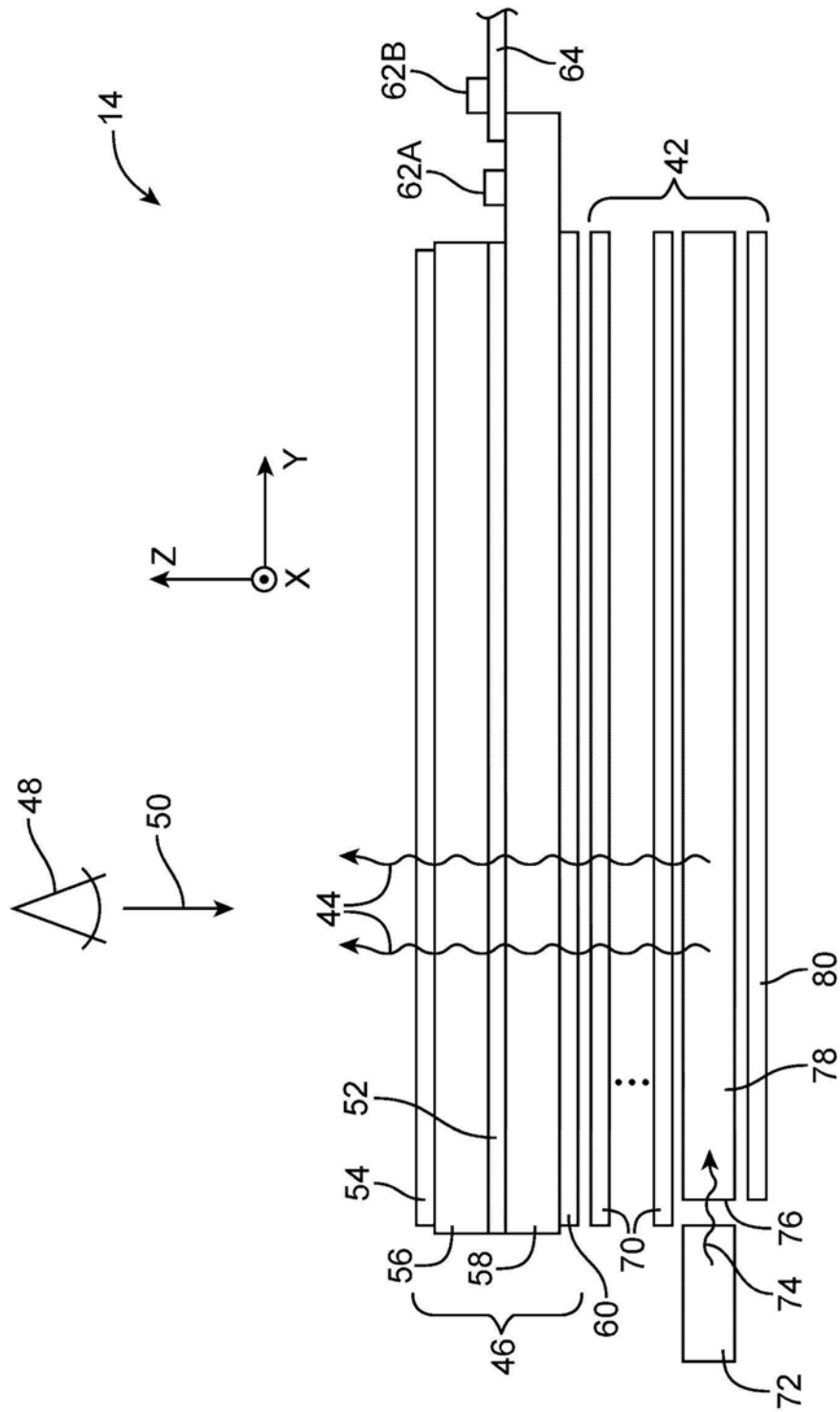


图5

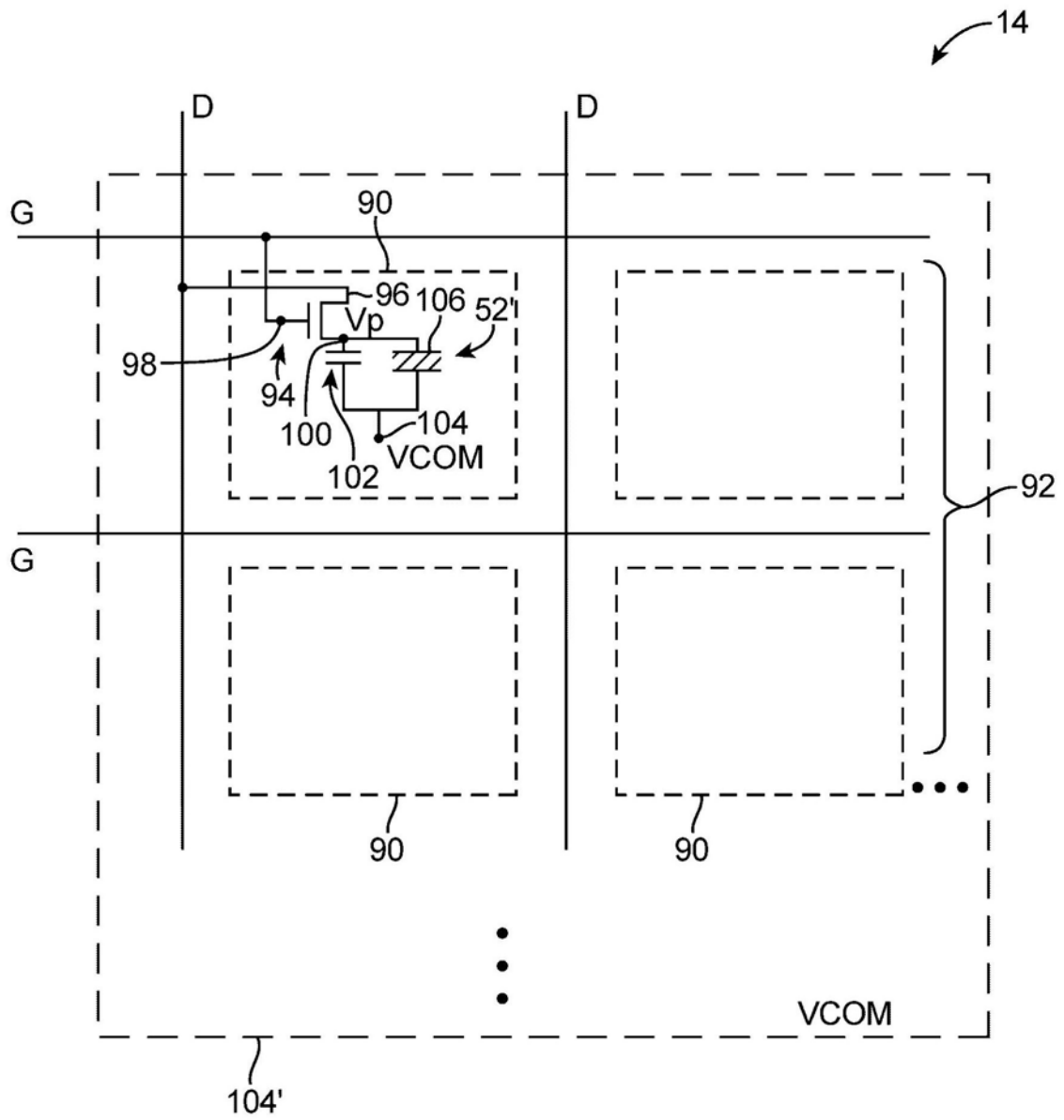


图6

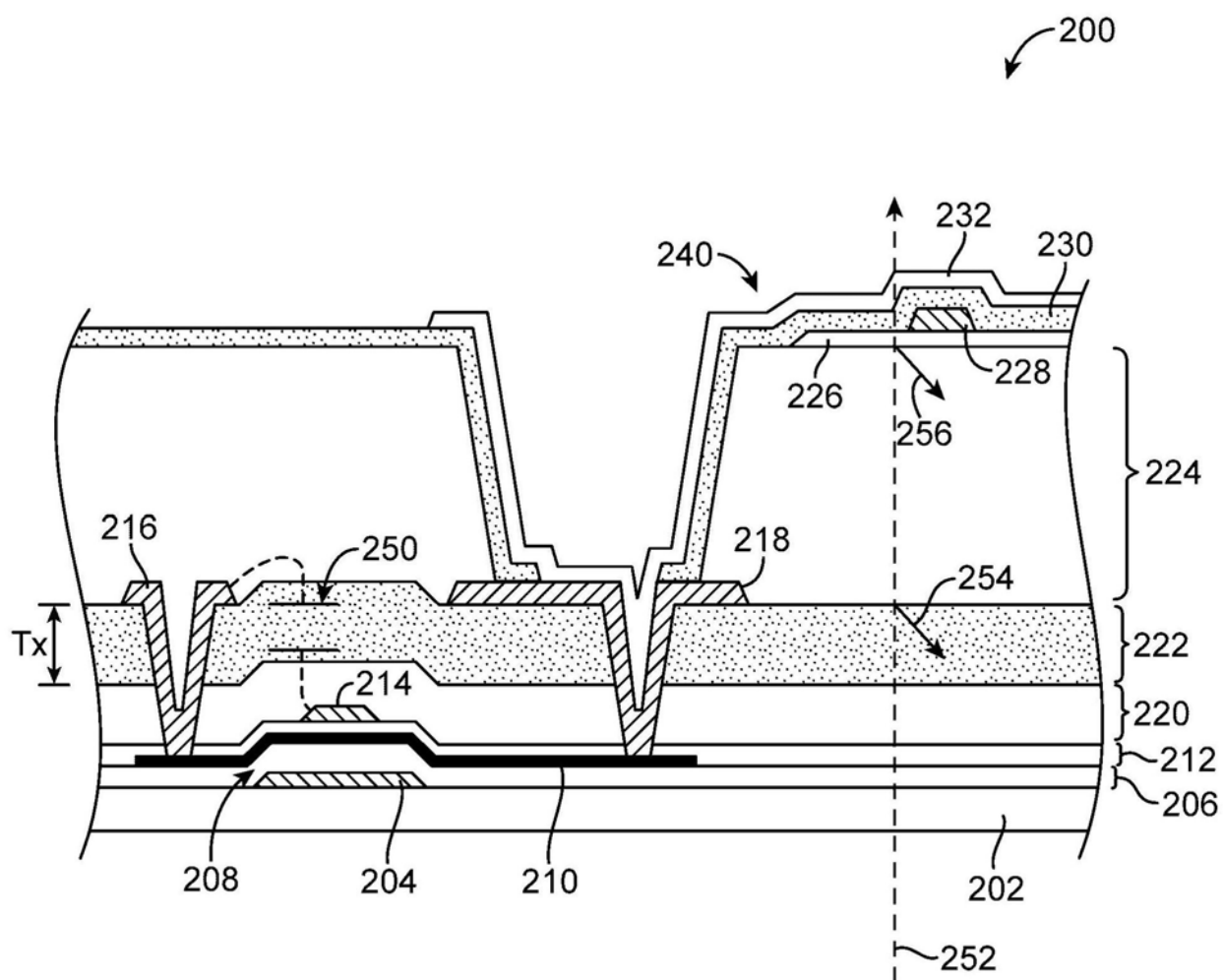


图7现有技术

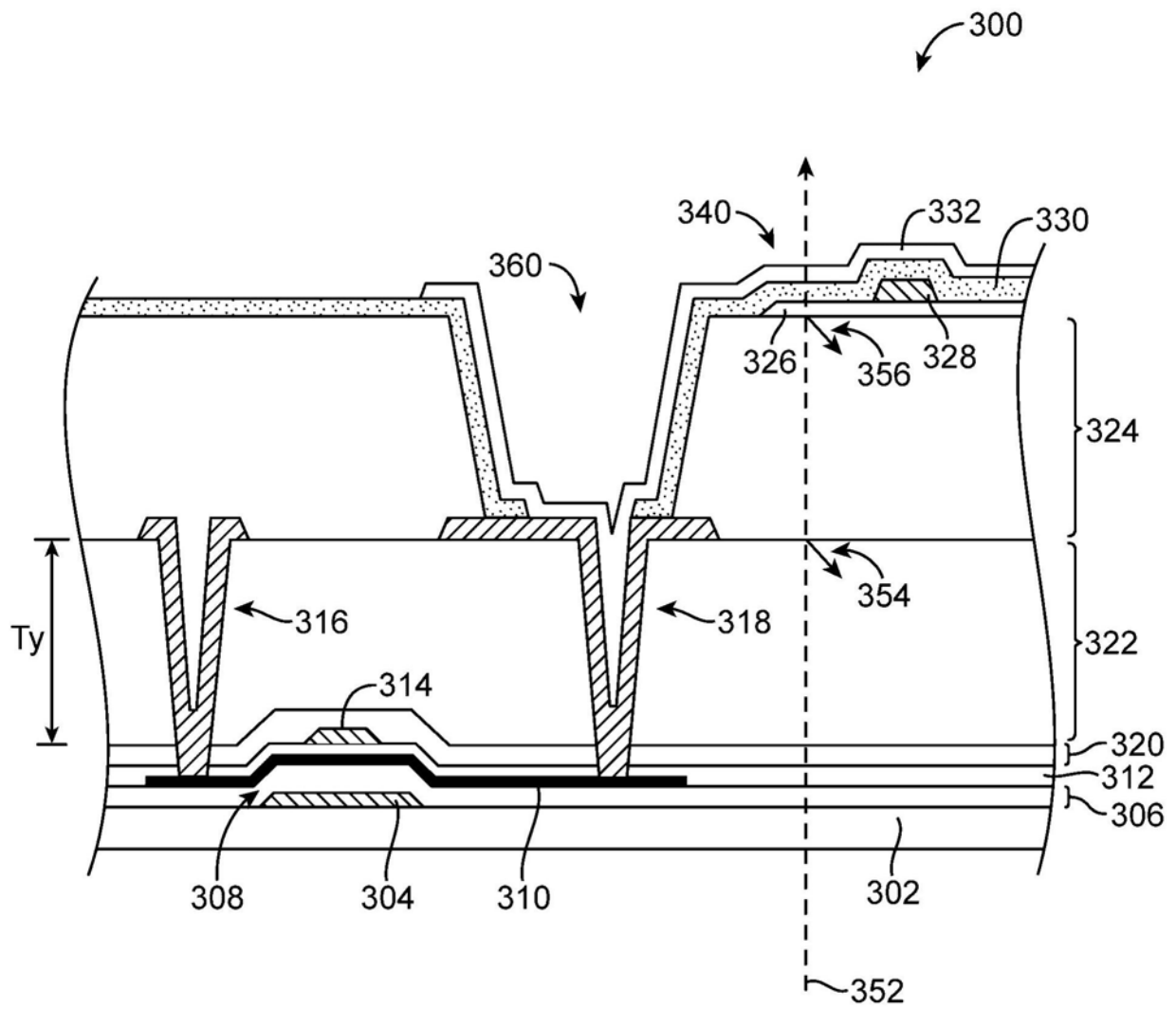


图8

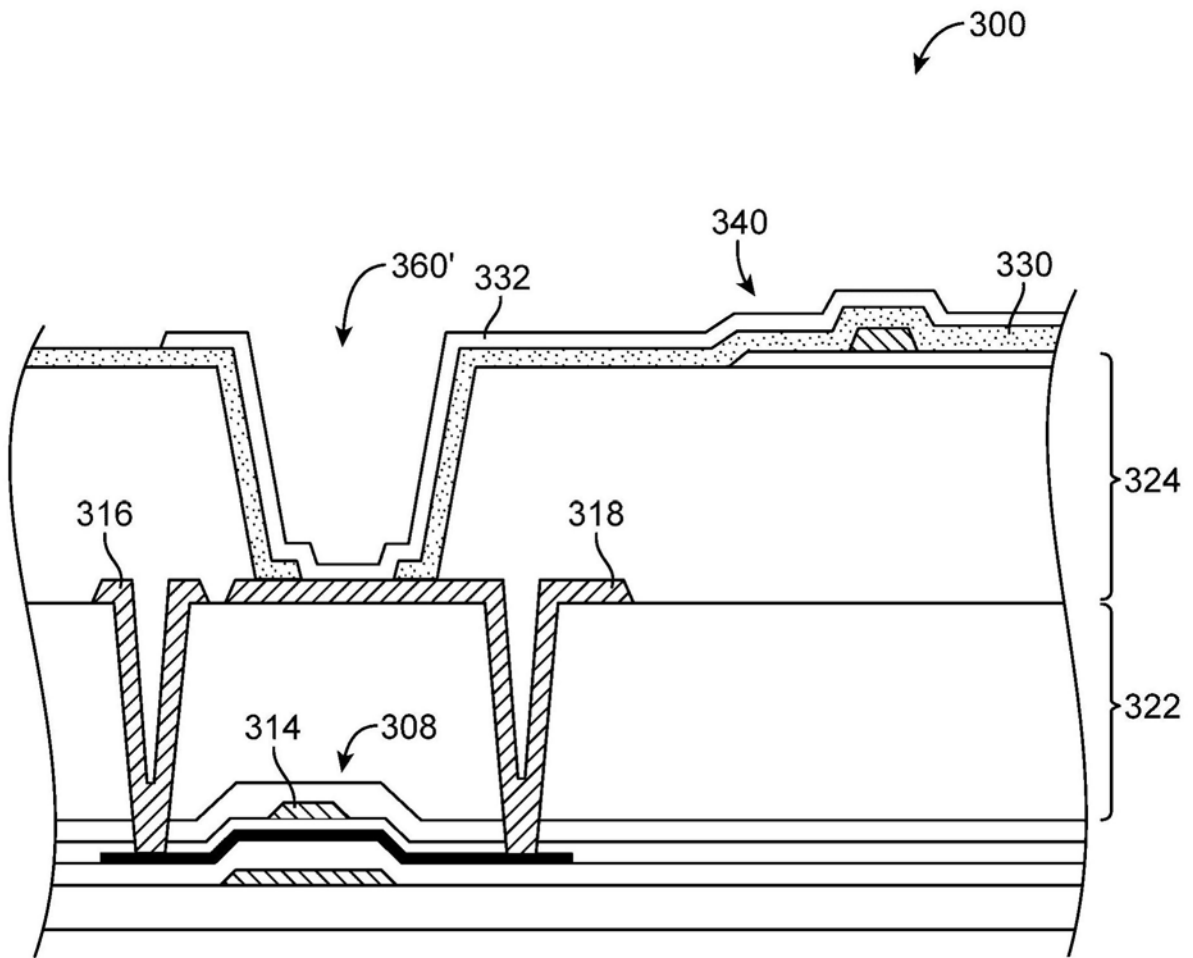


图9

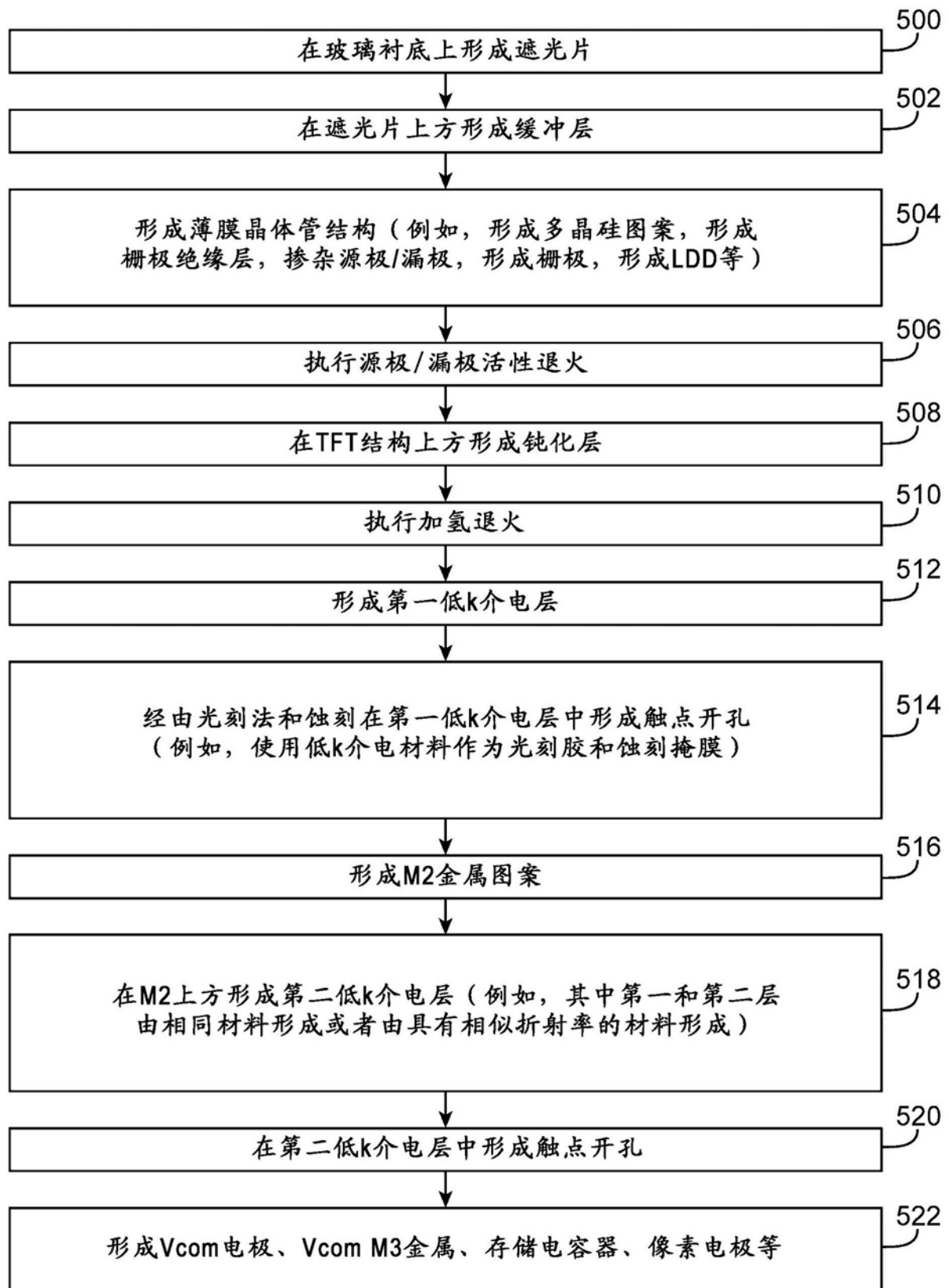


图10

专利名称(译)	具有提高的透射比和降低的耦合电容的显示电路		
公开(公告)号	CN104536228B	公开(公告)日	2018-07-03
申请号	CN201510015322.8	申请日	2015-01-12
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	野津大辅 山形裕和 大泽裕史 林上智 张世昌 陈右铮		
发明人	野津大辅 山形裕和 大泽裕史 林上智 张世昌 陈右铮		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/12		
CPC分类号	H01L27/124 G02F1/133345 G02F1/133502 G02F1/136213 G02F1/136227 G02F1/1368 G02F2001/13606 G02F2001/13685 G02F2201/40 G02F2202/42 H01L27/1255 H01L27/1259		
代理人(译)	王茂华 陈颖		
审查员(译)	曹梦军		
优先权	14/153954 2014-01-13 US		
其他公开文献	CN104536228A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的实施方式涉及具有提高的透射比和降低的耦合电容的显示电路。一种显示器可以具有滤色镜层和薄膜晶体管层。一层液晶材料可以位于该滤色镜层和薄膜晶体管(TFT)层之间。该TFT层可以包括形成于玻璃衬底顶部的薄膜晶体管。钝化层可以形成于该薄膜晶体管层上。第一低k介电层可以形成于该钝化层之上。数据线布线结构可以形成于该第一低k介电层之上。第二低k介电层可以形成于该第一低k介电层之上。共用电压电极和相关联的存储电容可以形成于该第二低k介电层之上。该第一低k介电层和第二低k介电层可以由具有基本上相似折射率的材料形成，以使得背光透射比最大化并且可以具有适当厚度从而使得寄生电容负载最小化。

