



(12) 发明专利申请

(10) 申请公布号 CN 104007572 A

(43) 申请公布日 2014. 08. 27

(21) 申请号 201310695617. 5

G09G 3/36 (2006. 01)

(22) 申请日 2013. 12. 17

(30) 优先权数据

10-2013-0020990 2013. 02. 27 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 郑圣勳

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51) Int. Cl.

G02F 1/133 (2006. 01)

G02F 1/1362 (2006. 01)

G02F 1/1345 (2006. 01)

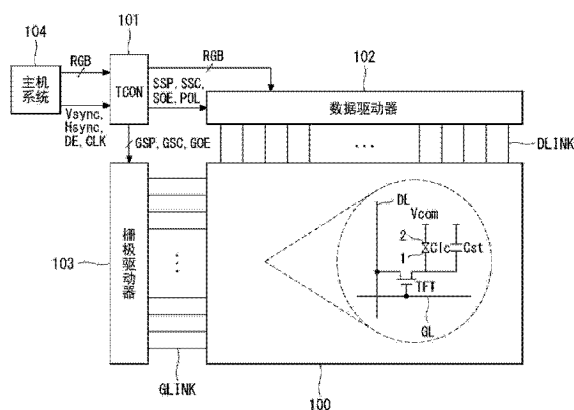
权利要求书4页 说明书12页 附图26页

(54) 发明名称

液晶显示器及其制造方法

(57) 摘要

提供了一种液晶显示器及其制造方法,其中部分去除有机钝化膜。所述液晶显示器包括:有源区域,其中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素;和焊盘区域,其中驱动 IC 和 FPC 接合以向所述有源区域提供信号,其中所述焊盘区域包括:第一焊盘区域,其中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘;第二焊盘区域,其中形成有与所述驱动 IC 的输入端子接合的第二焊盘;和第三焊盘区域,其中形成有与所述 FPC 的输出端子接合的第三焊盘,其中所述第二焊盘和第三焊盘通过配线相连接,以及除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。



1. 一种液晶显示器,包括:

有源区域,在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素;
和

焊盘区域,在该焊盘区域中驱动 IC 和 FPC 接合以向所述有源区域提供信号,

其中所述焊盘区域包括:

第一焊盘区域,在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘;

第二焊盘区域,在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘;和

第三焊盘区域,在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘,

其中所述第二焊盘和第三焊盘通过配线相连接,以及

除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。

2. 根据权利要求 1 所述的液晶显示器,其中与所述第一焊盘区域中的第一焊盘连接的所有配线由形成在基板上的第一栅极金属图案形成,以及

所述第一焊盘区域包括栅极金属图案、覆盖所述栅极金属图案的栅极绝缘膜、形成在所述栅极绝缘膜上的上部钝化膜、以及第一透明电极图案,其中所述第一透明电极图案形成在所述上部钝化膜上并通过穿透所述上部钝化膜和所述栅极绝缘膜的第一接触孔与部分栅极金属图案接触。

3. 根据权利要求 2 所述的液晶显示器,其中在所述第二焊盘区域与第三焊盘区域之间形成有多个金属跨接部,每个金属跨接部包括形成在所述栅极绝缘膜上的源极-漏极金属图案、覆盖所述源极-漏极金属图案的第二透明电极图案、以及连接所述栅极金属图案和所述第二透明电极图案的第三透明电极图案。

4. 根据权利要求 3 所述的液晶显示器,其中所述第二焊盘区域和第三焊盘区域均包括第四透明电极图案和第五透明电极图案,其中该第四透明电极图案形成在所述栅极绝缘膜上以覆盖所述源极-漏极金属图案的,所述第五透明电极图案通过穿透所述上部钝化膜的第二接触孔与部分第四透明电极图案接触并通过穿透所述栅极绝缘膜的第三接触孔与部分栅极金属图案接触,以及

形成在所述第二焊盘区域和第三焊盘区域上的上部钝化膜形成在所述栅极绝缘膜上以覆盖所述第四透明电极图案。

5. 根据权利要求 4 所述的液晶显示器,其中所述有机钝化膜比所述栅极绝缘膜、所述缓冲钝化膜和所述上部钝化膜厚。

6. 根据权利要求 4 所述的液晶显示器,其中所述焊盘区域包括多个孔,所述多个孔沿位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线形成在所述上部钝化膜中,并暴露在所述上部钝化膜下面的层。

7. 根据权利要求 4 所述的液晶显示器,其中在所述焊盘区域中的透明电极图案与位于存在有机钝化膜的部分和不存在有机钝化膜的部分之间的边界线分离。

8. 一种制造液晶显示器的方法,所述液晶显示器包括:有源区域,在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素;和焊盘区域,在该焊盘区域中驱动

IC 和 FPC 接合以向所述有源区域提供信号，

所述方法包括在所述有源区域和部分焊盘区域中形成有机钝化膜，

其中所述焊盘区域包括：

第一焊盘区域，在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘；

第二焊盘区域，在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘；和

第三焊盘区域，在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘，

其中所述第二焊盘和所述第三焊盘通过配线相连接，以及

除了所述第一焊盘区域、所述第二焊盘区域和所述第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。

9. 根据权利要求 8 所述的方法，其中与所述第一焊盘区域中的第一焊盘连接的所有配线由形成在基板上的第一栅极金属图案形成，以及

所述第一焊盘区域包括栅极金属图案、覆盖所述栅极金属图案的栅极绝缘膜、形成在所述栅极绝缘膜上的上部钝化膜、以及第一透明电极图案，该第一透明电极图案形成在所述上部钝化膜上并通过穿透所述上部钝化膜和所述栅极绝缘膜的第一接触孔与部分栅极金属图案接触。

10. 根据权利要求 9 所述的方法，还包括在所述第二焊盘区域与第三焊盘区域之间形成多个金属跨接部，

每个金属跨接部包括形成在所述栅极绝缘膜上的源极 - 漏极金属图案、覆盖所述源极 - 漏极金属图案的第二透明电极图案、以及连接所述栅极金属图案与所述第二透明电极图案的第三透明电极图案。

11. 根据权利要求 10 所述的方法，其中所述第二焊盘区域和第三焊盘区域均包括第四透明电极图案和第五透明电极图案，其中该第四透明电极图案形成在所述栅极绝缘膜上以覆盖所述源极 - 漏极金属图案，所述第五透明电极图案通过穿透所述上部钝化膜的第二接触孔与部分第四透明电极图案接触并通过穿透所述栅极绝缘膜的第三接触孔与部分栅极金属图案接触，以及

形成在所述第二焊盘区域和第三焊盘区域上的上部钝化膜形成在所述栅极绝缘膜上以覆盖所述第四透明电极图案。

12. 根据权利要求 11 所述的方法，其中所述有机钝化膜比所述栅极绝缘膜、所述缓冲钝化膜和所述上部钝化膜厚。

13. 根据权利要求 11 所述的方法，还包括沿位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线在所述上部钝化膜中形成多个孔，以暴露在所述上部钝化膜下面的层，

其中所述孔形成在形成于所述焊盘区域中的配线之间。

14. 根据权利要求 11 所述的方法，其中在所述焊盘区域中的透明电极图案与位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线分离。

15. 一种制造液晶显示器的方法，所述液晶显示器包括：有源区域，在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素；和焊盘区域，在该焊盘区域中驱动

IC 和 FPC 接合以向所述有源区域提供信号，

所述方法包括如下步骤：

在所述有源区域和焊盘区域中在基板上形成栅极金属，并将所述栅极金属图案化，以在所述有源区域和焊盘区域中形成栅极金属图案；

在所述有源区域和焊盘区域中形成栅极绝缘膜以覆盖在所述有源区域和焊盘区域中的栅极金属图案，在所述栅极绝缘膜上形成半导体层，并将所述半导体层图案化以在所述栅极绝缘膜上形成半导体图案；

在所述有源区域和焊盘区域中形成源极-漏极金属以覆盖所述半导体图案，并将所述源极-漏极金属图案化以在所述有源区域和焊盘区域中形成源极-漏极金属图案；

在所述有源区域和焊盘区域中形成缓冲钝化膜以覆盖在所述有源区域和焊盘区域中的源极-漏极金属图案，在所述缓冲钝化膜上形成有机钝化膜，并将所述有机钝化膜图案化以从部分焊盘区域去除有机钝化膜并在其余的焊盘区域和所述有源区域中留下有机钝化膜；

在所述有源区域和焊盘区域中形成透明电极材料，并将所述透明电极材料图案化以在所述有源区域和焊盘区域中形成第一透明电极图案；

在所述有源区域和焊盘区域中形成上部钝化膜以覆盖在所述有源区域和焊盘区域中的第一透明电极图案，并将所述上部钝化膜图案化；和

在所述有源区域和焊盘区域中形成透明电极材料，并将所述透明电极材料图案化以在所述有源区域和焊盘区域中形成第二透明电极图案，

其中所述焊盘区域包括：

第一焊盘区域，在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘；

第二焊盘区域，在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘；和

第三焊盘区域，在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘，其中所述第二焊盘和第三焊盘通过配线相连接，

从所述第一焊盘区域、第二焊盘区域和第三焊盘区域完全去除有机钝化膜，以及

除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的其余焊盘区域、以及所述有源区域由有机钝化膜覆盖。

16. 根据权利要求 15 所述的方法，其中在去除和留下有机钝化膜的步骤中，从所述第一焊盘区域、第二焊盘区域和第三焊盘区域去除有机钝化膜和下面的缓冲钝化膜，在其余焊盘区域和所述有源区域中保留有机钝化膜和下面的缓冲钝化膜，以及

通过穿透在所述有源区域中的有机钝化膜和缓冲钝化膜的第一接触孔暴露薄膜晶体管的源极，并在所述第二焊盘区域和第三焊盘区域中暴露所述源极-漏极金属图案。

17. 根据权利要求 16 所述的方法，其中在形成第一透明电极图案的步骤中，形成在所述有源区域中的第一透明电极图案包括通过所述第一接触孔与所述薄膜晶体管的源极接触的像素电极，以及

形成在所述焊盘区域中的第一透明电极图案包括覆盖在所述第二焊盘区域和第三焊盘区域中的源极-漏极金属图案的透明电极图案。

18. 根据权利要求 17 所述的方法,其中在形成并图案化上部钝化膜的步骤中,形成穿透所述上部钝化膜并暴露在所述第二焊盘区域和第三焊盘区域中的透明电极图案的第二接触孔、以及穿透所述上部钝化膜和栅极绝缘膜并暴露在所述第二焊盘区域和第三焊盘区域中的栅极金属图案的第三接触孔,并沿位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线在所述上部钝化膜中形成多个孔以暴露在所述上部钝化膜下面的层。

19. 根据权利要求 18 所述的方法,其中在形成第二透明电极图案的步骤中,形成在所述有源区域中的第二透明电极图案包括被提供公共电压的公共电极,形成在所述焊盘区域中的第二透明电极图案包括通过在所述第二焊盘区域和第三焊盘区域中的第二接触孔与所述第一透明电极图案接触并且通过所述第三接触孔与所述栅极金属图案接触的透明电极图案,并且形成在所述焊盘区域中的第二透明电极图案与位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线分离。

20. 根据权利要求 19 所述的方法,其中所述有机钝化膜比所述栅极绝缘膜、所述缓冲钝化膜和所述上部钝化膜厚。

液晶显示器及其制造方法

[0001] 本申请要求 2013 年 2 月 27 日提交的韩国专利申请 No. 10-2013-0020990 的优先权,为了所有目的在此援引该专利申请作为参考,如同在这里完全阐述一样。

技术领域

[0002] 本发明涉及一种从焊盘区域部分去除有机钝化膜的液晶显示器及其制造方法。

背景技术

[0003] 高分辨率液晶显示器使用有机钝化膜作为其钝化膜。因为与无机钝化膜相比,有机钝化膜一般具有低介电常数且较厚,所以有机钝化膜可减小液晶面板的寄生电容。

[0004] 一般来说,显示面板的焊盘区域以及其中显示图像的有源区域由有机钝化膜覆盖。在有源区域中,数据线和栅极线彼此交叉,像素布置在由数据线和栅极线的交叉结构限定的矩阵中。

[0005] 显示面板的焊盘区域可分为与驱动 IC (集成电路)的输出端子接合的第一焊盘区域、与驱动 IC 的输入端子接合的第二焊盘区域、以及与 FPC (柔性印刷电路)的输出端子接合的第三焊盘区域。在第一焊盘区域中形成数据焊盘。数据焊盘一对一地与数据线连接并与驱动 IC 的输出端子接合,以将从驱动 IC 输出的数据电压传输给数据线。形成在第三焊盘区域中的焊盘与配线的端部连接并与 FPC 的输出端子接合。以在第二焊盘区域与第三焊盘区域之间穿行的线图案形成配线。配线基于 1:2 连接驱动 IC 的输入端子与 FPC 的输出端子。通过 FPC 的 N 个输出端子(N 是大于等于 1 的正整数)向 M (M 是大于等于 1 的正整数)提供同一信号。在这种情形中,配线基于 M:N 连接驱动 IC 的输入端子与 FPC 的输出端子。

[0006] 驱动 IC 的输入/输出端子和 FPC 的输出端子通过 ACF(各向异性导电膜)接合到焊盘区域。在 ACF 接合工艺中,ACF 放置在焊盘区域上,驱动 IC 或 FPC 在 ACF 上对准,向 ACF 施加热量,然后相对于 ACF 按压驱动 IC 或 FPC 的端子。根据焊盘中形成的压痕(indentation)确定驱动 IC 或 FPC 的端子与焊盘的接合是否有缺陷。因为在 ACF 接合工艺中,驱动 IC 或 FPC 的端子被压在焊盘上,且在端子与焊盘之间夹持 ACF,所以 ACF 中的金属粉末(或导电球)在数据焊盘的焊盘部中形成压痕。

[0007] 在焊盘区域中形成有有机钝化膜的显示面板上,为了开放部分焊盘,从焊盘区域部分去除有机钝化膜 PAC,如图 1 和 2 中所示。这样,保留在焊盘区域中的有机钝化膜 PAC 较厚地形成在焊盘之间,因此在驱动 IC 接合工艺之后没有形成压痕,或者即便有,也是仅有很小的压痕。这使得很难确保正确地进行焊盘与驱动 IC 的端子之间的接合。

[0008] 如果没有形成压痕,或者即便有,也是仅有很小的压痕,则数据焊盘与驱动 IC 或 FPC 之间的接合被认为是有缺陷的,并可进行修复工艺。在修复工艺中,向显示面板的焊盘区域施加热量,然后用棍棒推动驱动 IC 或 FPC,以从显示面板的焊盘区域分离驱动 IC 或 FPC。然而,当在修复工艺中从显示面板的焊盘区域分离驱动 IC 或 FPC 时,形成在焊盘上的透明电极图案或者其下面的金属图案会被剥离并丢失。在这种情形中,很难进行修复,从而

显示面板应被丢弃。透明电极材料可以是 ITO（氧化铟锡）。

[0009] 图 1 是显示与驱动 IC 接合的数据焊盘和与数据焊盘相邻的有机钝化膜的剖面图。

[0010] 参照图 1, 数据焊盘包括形成在基板 SUBS 上的栅极金属图案 GM 和形成在栅极金属图案 GM 上的透明电极图案 ITO。在焊盘之间形成较厚的有机钝化膜 PAC。在图 1 中, “GI” 是形成在基板上从而覆盖栅极金属图案 GM 的栅极绝缘膜。栅极金属图案与显示面板的数据线连接。“BPAS” 是在栅极绝缘膜 Gi 与有机钝化膜 PAC 之间由无机绝缘材料形成的缓冲钝化膜。“PAS” 是由无机绝缘材料形成并覆盖有机钝化膜 PAC 的上部钝化膜。“DBUMP” 是驱动 IC 的输出端子。驱动 IC 的输出端子与透明电极图案 ITO 接触。

[0011] 在驱动 IC 接合工艺中, 如果在驱动 IC 的输出端子 DBUMP 与焊盘之间具有任何错位, 则由于较厚的有机钝化膜 PAC, 不会形成压痕, 或者即便有, 也是仅有很小的压痕, 因此接合被认为是有缺陷的。当在修复工艺过程中从数据焊盘分离驱动 IC 时, 透明电极图案 ITO 和栅极金属图案 GM 会被剥离并丢失, 如图 2 中所示。在这种情形中, 显示面板不能被修复, 应当丢弃。

[0012] 与 FPC 的输出端子接合的焊盘具有连接栅极金属图案与源极-漏极金属图案的并行结构, 并可形成在 FPC 的输出区域中。如果在 FPC 的输出端子与具有并行结构的焊盘之间具有任何错位, 则由于较厚的有机钝化膜, 不会形成压痕, 或者即便有, 也是仅有很小的压痕, 因此接合被认为是有缺陷的。当在修复工艺过程中从具有并行结构的焊盘分离 FPC 时, 栅极金属图案和源极-漏极金属图案会被剥离并丢失。在这种情形中, 显示面板不能被修复, 应当丢弃。

发明内容

[0013] 本发明致力于提供一种在包括有源区域的显示面板上稳定地接合驱动 IC 和 FPC 的液晶显示器及其制造方法。

[0014] 在本发明的一个方面, 一种液晶显示器包括: 有源区域, 在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素; 和焊盘区域, 在该焊盘区域中驱动 IC 和 FPC 接合以向所述有源区域提供信号, 其中所述焊盘区域包括: 第一焊盘区域, 在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘; 第二焊盘区域, 在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘; 和第三焊盘区域, 在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘, 其中所述第二焊盘和第三焊盘通过配线相连接, 以及除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。

[0015] 在本发明的另一个方面, 提供一种制造液晶显示器的方法, 所述液晶显示器包括: 有源区域, 在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素; 和焊盘区域, 在该焊盘区域中驱动 IC 和 FPC 接合以向所述有源区域提供信号, 所述方法包括在所述有源区域和部分焊盘区域中形成有机钝化膜, 其中所述焊盘区域包括: 第一焊盘区域, 在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘; 第二焊盘区域, 在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘; 和第三焊盘区域, 在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘, 其中所述第二焊盘和所述第三焊盘通过配线相连接, 以及除了所述第一焊盘区域、所述第

二焊盘区域和所述第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。

[0016] 在本发明的又一个方面,提供一种制造液晶显示器的方法,所述液晶显示器包括:有源区域,在该有源区域中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素;和焊盘区域,在该焊盘区域中驱动 IC 和 FPC 接合以向所述有源区域提供信号,所述方法包括如下步骤:在所述有源区域和焊盘区域中在基板上形成栅极金属,并将所述栅极金属图案化,以在所述有源区域和焊盘区域中形成栅极金属图案;在所述有源区域和焊盘区域中形成栅极绝缘膜以覆盖在所述有源区域和焊盘区域中的栅极金属图案,在所述栅极绝缘膜上形成半导体层,并将所述半导体层图案化以在所述栅极绝缘膜上形成半导体图案;在所述有源区域和焊盘区域中形成源极-漏极金属以覆盖所述半导体图案,并将所述源极-漏极金属图案化以在所述有源区域和焊盘区域中形成源极-漏极金属图案;在所述有源区域和焊盘区域中形成缓冲钝化膜以覆盖在所述有源区域和焊盘区域中的源极-漏极金属图案,在所述缓冲钝化膜上形成有机钝化膜,并将所述有机钝化膜图案化以从部分焊盘区域去除有机钝化膜并在其余的焊盘区域和所述有源区域中留下有机钝化膜;在所述有源区域和焊盘区域中形成透明电极材料,并将所述透明电极材料图案化以在所述有源区域和焊盘区域中形成第一透明电极图案;在所述有源区域和焊盘区域中形成上部钝化膜以覆盖在所述有源区域和焊盘区域中的第一透明电极图案,并将所述上部钝化膜图案化;和在所述有源区域和焊盘区域中形成透明电极材料,并将所述透明电极材料图案化以在所述有源区域和焊盘区域中形成第二透明电极图案,其中所述焊盘区域包括:第一焊盘区域,在该第一焊盘区域中形成有与所述数据线连接并与所述驱动 IC 的输出端子接合的第一焊盘;第二焊盘区域,在该第二焊盘区域中形成有与所述驱动 IC 的输入端子接合的第二焊盘;和第三焊盘区域,在该第三焊盘区域中形成有与所述 FPC 的输出端子接合的第三焊盘,其中所述第二焊盘和第三焊盘通过配线相连接,从所述第一焊盘区域、第二焊盘区域和第三焊盘区域完全去除有机钝化膜,以及除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的其余焊盘区域、以及所述有源区域由有机钝化膜覆盖。

附图说明

[0017] 给本发明提供进一步理解并且并入本申请组成本申请一部分的附图图解了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0018] 图 1 是显示根据现有技术与驱动 IC 接合的数据焊盘和与数据焊盘相邻的有机钝化膜的剖面图;

[0019] 图 2 是显示根据现有技术当在修复工艺过程中从数据焊盘分离驱动 IC 时,透明电极图案和栅极金属图案丢失的一个例子的光学显微镜照相图像;

[0020] 图 3 是显示根据本发明典型实施方式的液晶显示器的框图;

[0021] 图 4 到 6 是显示 TFT 阵列的各个例子的等效电路图;

[0022] 图 7 是显示移动信息终端的显示结构的顶视平面图;

[0023] 图 8 是详细显示图 7 的焊盘区域的顶视平面图;

[0024] 图 9A 到 9H 是显示根据本发明典型实施方式的液晶显示器的下基板的制造方法步骤的剖面图;

- [0025] 图 10 是详细显示图 8 的第一焊盘区域及其周围部分的顶视平面图；
- [0026] 图 11 是显示图 10 的部分 A 的放大顶视平面图；
- [0027] 图 12 是沿图 11 的线 I-I' 的剖面图；
- [0028] 图 13 是显示图 10 的部分 B 的放大顶视平面图；
- [0029] 图 14 是沿图 13 的线 II-II' 的剖面图；
- [0030] 图 15 是详细显示与 FPC 接合的第三焊盘区域 14 及其周围部分的顶视平面图；
- [0031] 图 16 是沿图 15 的线 III-III' 的剖面图；
- [0032] 图 17 是显示在存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界上的相邻配线之间的短路的一个例子的顶视平面图；
- [0033] 图 18 是沿图 17 的线 IV-IV' 的剖面图；
- [0034] 图 19 是显示通过图 17 的导电杂质而短路的配线的一个例子的透视图；
- [0035] 图 20 是显示使用上部钝化膜中形成的孔的防短路结构的一个例子的顶视平面图；
- [0036] 图 21 是沿图 20 的线 V-V' 的剖面图；
- [0037] 图 22 是显示上部钝化膜中形成的孔的透视图；
- [0038] 图 23 是显示在存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界上的相邻配线之间的短路的另一个例子的顶视平面图；
- [0039] 图 24 是沿图 23 的线 VI-VI' 的剖面图；
- [0040] 图 25 是显示通过图 24 的导电杂质短路的配线的一个例子的透视图；
- [0041] 图 26 是显示防短路结构的另一个例子的顶视平面图,其中防短路结构使用用于分离边界线与透明电极图案的结构；
- [0042] 图 27 是沿图 26 的线 VII-VII' 的剖面图；以及
- [0043] 图 28 是显示图 26 所示的分隔距离的透视图。

具体实施方式

[0044] 现在将详细描述本发明的实施方式,附图中图解了这些实施方式的一些例子。尽可能地在整个附图中将使用相同的参考数字表示相同或相似的部件。应当注意,如果确定已知技术可能误导本发明的实施方式,则将省略对这些已知技术的详细描述。

[0045] 参照图 3,根据本发明典型实施方式的液晶显示器包括液晶显示面板 100、时序控制器 101、数据驱动器 102 和栅极驱动器 103。

[0046] 液晶显示面板 100 的液晶层形成在两个基板之间。液晶显示面板 100 的有源区域包括根据数据线 DL 和栅极线 GL 的交叉结构以矩阵形式布置的多个像素。每个像素包括液晶单元 Clc。

[0047] 在液晶显示面板 100 的下基板上的有源区域中形成有 TFT 阵列。TFT 阵列包括形成在数据线 DL 和栅极线 GL 的交叉部分处的液晶单元 Clc、与液晶单元的像素电极 1 连接的 TFT、存储电容器 Cst 等。数据连线 DLINK 一对一地与数据线 DL 连接。数据焊盘(未示出)与数据连线 DLINK 的端部连接。栅极连线 GLINK 一对一地与栅极线 GL 连接,栅极焊盘(未示出)与栅极连线 GLINK 的端部连接。

[0048] 在移动信息终端的情形中,如图 7 和 8 中所示,可在有源区域下面布置焊盘区域。

焊盘区域的位置和尺寸可根据应用液晶显示面板 100 的产品而变化。

[0049] TFT 阵列可以以如图 4 到 6 中所示的各种形式实现并可以是任何已知的结构。液晶单元 C1c 与 TFT 连接并由像素电极 1 与公共电极 2 之间的电场驱动。在液晶显示面板 100 的上基板上形成包括黑矩阵、滤色器等滤色器阵列。偏振器分别贴附到液晶显示面板 100 的上、下基板。在液晶显示面板 100 的上、下基板上形成用于设定液晶的预倾角的取向层。

[0050] 在诸如扭曲向列(TN)模式和垂直取向(VA)模式这样的垂直电场驱动方法中,公共电极 2 形成在上基板上。另一方面,在诸如面内切换(IPS)模式和边缘场切换(FFS)模式这样的水平电场驱动方法中,公共电极 2 与像素电极 1 一起形成在下基板上。

[0051] 可以以 TN 模式、VA 模式、IPS 模式和 FFS 模式以及任何其他液晶模式实现可在本发明中应用的液晶显示面板 100。此外,可以以包括透射型液晶显示器、半透射型液晶显示器和反射型液晶显示器的任何形式实现本发明的液晶显示器。透射型液晶显示器和半透射型液晶显示器需要背光单元。背光单元可以是直下型背光单元或边缘型背光单元。

[0052] 时序控制器(TCON)101 将从主机系统(SYSTEM)104 输入的输入图像的数字视频数据 RGB 提供给数据驱动器 102。时序控制器 101 从主机系统 104 接收时序信号,如垂直同步信号 Vsync、水平同步信号 Hsync、数据使能信号 DE、点时钟信号 CLK 等。

[0053] 时序控制器 101 根据从主机系统 104 接收的时序信号产生用于控制数据驱动器 102 和栅极驱动器 103 的操作时序的时序控制信号。时序控制信号包括用于控制栅极驱动器 103 的操作时序的栅极时序控制信号、以及用于控制数据驱动器 102 的操作时序和数据电压的极性的数据时序控制信号。

[0054] 数据时序控制信号包括源极起始脉冲 SSP、源极采样时钟 SSC、极性控制信号 POL、源极输出使能信号 SOE 等。源极起始脉冲 SSP 控制数据驱动器 102 的数据采样起始时序。源极采样时钟 SSC 是用于控制数据采样时序的时钟信号。源极输出使能信号 SOE 控制数据驱动器 102 的输出时序。当以迷你 LVDS(低压差分信号)接口标准传输输入到数据驱动器 102 的数字视频数据时,可省略源极起始脉冲(SSP)和源极采样时钟(SSC)。

[0055] 数据驱动器 102 包括移位寄存器、锁存器、数字-模拟转换器和输出缓存器。数据驱动器 102 在时序控制器 101 的控制下锁存数字视频数据 RGB。数据驱动器 102 将数字视频数据 RGB 转换为模拟正/负伽马补偿电压,以产生数据电压,并响应于极性控制信号 POL 反转数据电压的极性。数据驱动器 102 响应于源极输出使能信号 SOE 将数据电压输出到数据线 DL。

[0056] 栅极驱动器 103 包括移位寄存器和电平移位器。栅极驱动器 103 响应于栅极时序控制信号向栅极线 GL 提供与数据电压同步的栅极脉冲。

[0057] 主机系统 104 可由下面任意一种实现:电视系统、家庭影院系统、机顶盒、导航系统、DVD 播放器、蓝光播放器、个人计算机(PC)和电话系统。主机系统 104 根据液晶显示面板 100 的分辨率缩放输入图像的数字视频数据 RGB。与输入图像的数字视频数据 RGB 一起,主机系统 104 向时序控制器 101 传输时序信号 Vsync, Hsync, DE 和 MCLK。

[0058] 图 4 到 6 是显示 TFT 阵列的各个例子的等效电路图。图 4 到 6 显示了一部分 TFT 阵列。在图 4 到 6 中,D1 到 D6 表示数据线,G1 到 G6 表示栅极线,LINE#1 到 LINE#6 表示有源阵列 A/A 的行数。

[0059] 图 4 的 TFT 阵列是应用于大多数液晶显示器的 TFT 阵列。数据线 D1 到 D6 和栅极线 G1 到 G5 在 TFT 阵列上彼此交叉。在 TFT 阵列上沿列方向分别布置红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。每个 TFT 响应于来自栅极线 G1 到 G4 的栅极脉冲,向布置在数据线 D1 到 D6 左侧(或右侧)的液晶单元的像素电极提供来自数据线 D1 到 D6 的数据电压。图 4 的 TFT 阵列的每个像素包括在与列方向垂直的行方向上彼此相邻的红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。如果图 4 的 TFT 阵列的分辨率为(M x N) (M 和 N 为大于等于 2 的正整数),则需要(M x3)条数据线和 N 条栅极线。在(M x3)中,3 是一个像素中包括的子像素的数量。

[0060] 在同一分辨率时,图 5 的 TFT 阵列所需的数据线的数量减少到图 4 的 TFT 阵列所需的数据线的数量的一半。此 TFT 阵列的驱动频率比图 4 的 TFT 阵列高两倍。由于此原因,具有图 5 的 TFT 阵列的液晶显示面板可称为 DRD (双倍速率驱动) 面板。在这种液晶显示面板的 TFT 阵列上沿列方向分别布置红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。每个像素包括在与列方向垂直的行方向上彼此相邻的红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。左右相邻的液晶单元共享同一条数据线,并连续被充入通过数据线以时分方式提供的数据电压。布置在数据线 D1 到 D4 左侧的液晶单元和 TFT 称为第一液晶单元和第一 TFT T1,布置在数据线 D1 到 D4 右侧的液晶单元和 TFT 称为第二液晶单元和第二 TFT T2,将在下面描述此 TFT 阵列的结构。第一 TFT T1 响应于来自奇数栅极线 G1, G3, G5 和 G7 的栅极脉冲,向第一液晶单元的像素电极提供来自数据线 D1 到 D4 的数据电压。第一 TFT T1 的栅极与奇数栅极线 G1, G3, G5 和 G7 连接,其漏极与数据线 D1 到 D4 连接。第二 TFT T2 响应于来自偶数栅极线 G2, G4, G6 和 G8 的栅极脉冲,向第二液晶单元的像素电极提供来自数据线 D1 到 D4 的数据电压。第二 TFT T2 的栅极与偶数栅极线 G2, G4, G6 和 G8 连接,其漏极与数据线 D1 到 D4 连接。在分辨率(M x N) 时,图 5 中所示的液晶显示面板的 TFT 阵列需要(M x3)/2 条数据线和 2N 条栅极线。

[0061] 在同一分辨率时,图 6 的 TFT 阵列所需的数据线的数量减少到图 4 的 TFT 阵列所需的数据线的数量的 1/3。此 TFT 阵列的驱动频率比图 4 的 TFT 阵列高三倍。由于此原因,具有图 6 的 TFT 阵列的液晶显示面板可称为 DTRD (三倍速率驱动) 面板。在这种液晶显示面板的 TFT 阵列上沿行方向分别布置红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。图 6 的 TFT 阵列的每个像素包括在列方向上彼此相邻的红色子像素(R)、绿色子像素(G)和蓝色子像素(B)。图 6 的 TFT 阵列的 TFT 响应于来自栅极线 G1 到 G6 的栅极脉冲,向布置在数据线 D1 到 D6 的左侧(或右侧)的液晶单元的像素电极提供来自数据线 D1 到 D6 的数据电压。在分辨率(M x N) 时,图 6 中所示的液晶显示面板的 TFT 阵列需要 M x3/3 条数据线和 3N 条栅极线。

[0062] 即使便携式的、小尺寸的移动信息终端也需要高分辨率显示器。用于移动信息终端的显示器大部分由液晶显示器实现,在一些产品中使用有机发光二极管显示器。在移动信息终端中,为了减小显示面板的寄生电容,在高分辨率显示器上使用有机钝化膜 PAC。

[0063] 图 7 是显示移动信息终端的显示结构的顶视平面图。图 8 是详细显示图 7 的焊盘区域的顶视平面图。

[0064] 参照图 7 和 8,移动信息终端包括用于显示图像的有源区域 A/A 和焊盘区域 PAD。

[0065] 驱动 IC (D-IC)和 FPC 与焊盘区域 PAD 接合。图 3 的数据驱动器 102 和时序控制

器 101 集成在驱动 IC (D-IC) 内。FPC 的输出端子通过配线 FLINK 与驱动 IC (D-IC) 的输入端子连接。FPC 的输入端子通过连接器(未示出)与电话系统的输出端子连接。驱动 IC (D-IC) 通过 FPC 从电话系统接收输入图像的数字视频数据和时序信号,并将信号提供给有源区域 A/A。在 GIP (面板内栅极) 工艺中,栅极驱动器 103 可与 TFT 一起直接形成在显示面板的基板上。

[0066] 焊盘区域 PAD 可被划分为第一焊盘区域 10、第二焊盘区域 12 和第三焊盘区域 14。在第一焊盘区域 10 上可以分三级形成第一焊盘 11。驱动 IC (D-IC) 的输出端子通过 ACF 与第一焊盘 11 接合。驱动 IC (D-IC) 的输入端子通过 ACF 与形成在第二焊盘区域 12 中的第二焊盘 13 接合。FPC 的输出端子通过 ACF 与形成在第三焊盘区域 14 中的第三焊盘 15 接合。第二焊盘 13 和第三焊盘 15 通过配线相连接,例如第二焊盘 13 与配线 FLINK 的一端连接,第三焊盘 15 与配线 FLINK 的另一端连接。配线 FLINK 基于一对一连接驱动 IC (D-IC) 的输入端子与 FPC 的输出端子。

[0067] 在本发明中,为了稳定地将驱动 IC 和 FPC 接合到焊盘区域 PAD,从由图 8 中的虚线框表示的第一焊盘区域 10、第二焊盘区域 12 和第三焊盘区域 14 完全去除有机钝化膜 PAC。一旦从焊盘区域 10, 12 和 14 完全去除有机钝化膜 PAC,就会由较厚的有机钝化膜 PAC 的图案导致水平高度差(level difference)。结果,在驱动 IC 和 FPC 接合工艺中,驱动 IC 和 FPC 可被接合到焊盘 11, 13 和 14,以形成明显的压痕。

[0068] 有源区域 A/A 由有机钝化膜 PAC 覆盖。除了第一焊盘区域 10、第二焊盘区域 12 和第三焊盘区域 14 之外的其他部分焊盘区域 PAD 由有机钝化膜 PAC 覆盖。有机钝化膜 PAC 形成在有源区域 A/A 与第一焊盘区域 10 之间。此外,有机钝化膜 PAC 形成在第一焊盘区域 10 与第二焊盘区域 12 之间,且有机钝化膜 PAC 形成在第二焊盘区域 12 与第三焊盘区域 14 之间。

[0069] 图 9A 到 9H 是显示根据本发明典型实施方式的液晶显示器的下基板的制造方法步骤的剖面图。如上所述,焊盘区域 PAD 可被划分为有机钝化膜 PAC 被去除的第一到第三焊盘区域 10, 12 和 14。在这些焊盘区域中,第二和第三焊盘区域大致具有相同的结构并显示在图 9A 到 9H 中。图 9A 到 9H 中省略了第一焊盘区域,图 10 到 12 中显示了第一焊盘区域。尽管图 9A 到 9H 中所示的下基板结构应用于 FFS 模式(或 AH-IPS 模式),但本发明并不限于 FFS 模式。

[0070] 在本发明中,如图 9A 中所示,首先,在有源区域 A/A 和焊盘区域 PAD 中,在基板 SUBS 上沉积栅极金属,然后通过第一光刻工艺将栅极金属图案化。在光刻工艺中,在栅极金属上涂敷光刻胶,在光刻胶上对准第一光掩模,然后通过曝光、显影和湿蚀刻工艺在基板 SUBS 上形成栅极金属图案。栅极金属可以是选自由铜(Cu)、铝(Al)、铝钽(AlNd)和钼(Mo)组成的集合中的金属、或者 Cu/MoTi 的双金属层。栅极金属图案包括栅极线 GL、与栅极线 GL 连接的 TFT 的栅极 GE、和焊盘区域 PAD 中的栅极金属图案 GM1。

[0071] 接着,如图 9B 中所示,在基板 SUBS 上沉积栅极绝缘膜 GI,从而覆盖有源区域 A/A 和焊盘区域 PAD 中的栅极金属图案;在栅极绝缘膜 GI 上沉积半导体层;然后通过第二光刻工艺将半导体层图案化。栅极绝缘膜 GI 可由诸如硅氮化物(SiN_x)这样的无机绝缘材料形成。半导体层可由非晶硅(a-Si)形成。在第二光刻工艺中,在半导体层上涂敷光刻胶,在光刻胶上对准第二光掩模,然后通过曝光、显影和干蚀刻工艺在栅极绝缘膜 GI 上形成半导

体图案。半导体图案包括与 TFT 的栅极 GE 重叠的有源层 ACT。

[0072] 接着,如图 9C 中所示,在栅极绝缘膜 GI 上沉积源极-漏极金属,从而覆盖有源区域 AA 中的半导体图案和焊盘区域 PAD,并通过第三光刻工艺将源极-漏极金属图案化。在第三光刻工艺中,在源极-漏极金属上涂敷光刻胶,在光刻胶上对准第三光掩模,然后通过曝光、显影和湿蚀刻工艺在基板 SUBS 上形成源极-漏极金属图案。源极-漏极金属可以是选自自由铜、铝、铝钼、钼和铬组成的集合中的金属、或者这些金属的双层或三层叠层。源极-漏极金属图案包括数据线 DL、与数据线 DL 连接的 TFT 的漏极 DE、TFT 的源极 SE、与数据线 DL 连接的数据连线 DLINK、和焊盘区域 PAD 中的源极-漏极金属图案 SM1。

[0073] 接着,如图 9D 中所示,在栅极绝缘膜 GI 的整个表面上沉积缓冲钝化膜 BPAS,从而覆盖有源区域 AA 和焊盘区域 PAD 中的源极-漏极金属图案;在缓冲钝化膜 BPAS 上涂敷较厚的有机钝化膜 PAC;然后通过第四光刻工艺将有机钝化膜 PAC 图案化。缓冲钝化膜 BPAS 可由诸如硅氮化物(SiN_x)这样的无机绝缘材料形成。有机钝化膜 PAC 可由光敏压克力形成。栅极绝缘膜 GI 具有大约 $3,000 \text{ \AA}$ 到 $4,000 \text{ \AA}$ 的厚度,缓冲钝化膜 BPAS 具有大约 $1,000 \text{ \AA}$ 的厚度。与此相对照,有机钝化膜 PAC 具有大约 $20,000 \text{ \AA}$ ($= 2 \mu\text{m}$) 的较大厚度。在第四光刻工艺中,在光敏压克力上对准第四光掩模,然后进行曝光、显影和干蚀刻工艺。如图 9E 中所示,为了去除在光敏压克力之前形成的缓冲钝化膜 BPAS,进行湿蚀刻工艺。当在基板 SUBS 的整个表面上以不同的蚀刻级别进行干蚀刻工艺时,基板被充分过蚀刻,以从整个表面完全去除缓冲钝化膜 BPAS。第四光掩模暴露焊盘区域 PAD 的第一焊盘区域 10、第二焊盘区域 12 和第三焊盘区域 14 中的有机钝化膜 PAC,并覆盖其余焊盘区域 PAD 和有源区域 A/A 中的有机钝化膜 PAC。结果,通过第四光刻工艺和蚀刻工艺,从焊盘区域 PAD 的第一焊盘区域 10、第二焊盘区域 12 和第三焊盘区域 14 去除缓冲钝化膜 BPAS,并在其余焊盘区域 PAD 和有源区域 A/A 中保留有机钝化膜 PAC 和缓冲钝化膜 BPAS。如图 9E 中所示,通过穿透有机钝化膜 PAC 和缓冲钝化膜 BPAS 的接触孔 CONT1 暴露 TFT 的源极 SE,并暴露第二和第三焊盘区域中的源极-漏极金属图案 SM1。

[0074] 接着,如图 9F 中所示,在有源区域 A/A 和焊盘区域 PAD 中沉积诸如 ITO 这样的透明电极材料,并通过第五光刻工艺将透明电极材料图案化。在第五光刻工艺中,在透明电极材料上对准第五光掩模,然后进行曝光、显影和湿蚀刻工艺,以在有机钝化膜 PAC 上形成第一透明电极图案。第一透明电极图案包括与 TFT 的源极 SE 接触的像素电极 ITO (PXL) 以及覆盖第二和第三焊盘区域 12 和 14 中的源极-漏极金属图案 SM1 的透明电极图案 IT01。

[0075] 接着,如图 9G 中所示,沉积上部钝化膜 PAS,以覆盖有源区域 A/A 和焊盘区域 PAD 中的第一透明电极图案,然后通过第六光刻工艺将上部钝化膜 PAS 图案化。上部钝化膜 PAS 可由诸如硅氮化物(SiN_x)这样的无机绝缘材料形成,并具有大约 $3,000 \text{ \AA}$ 的厚度。在第六光刻工艺中,在上部钝化膜 PAS 上对准第六光掩模,然后进行曝光、显影和干蚀刻工艺。结果,形成穿透上部钝化膜 PAS 的第二接触孔 CONT2,以暴露第二和第三焊盘区域 12 和 14 中的透明电极图案 IT01;并形成穿透上部钝化膜 PAS 和栅极绝缘膜 GI 的第三接触孔 CONT3,以暴露第二和第三焊盘区域 12 和 14 中的栅极金属图案 GM1。

[0076] 接着,如图 9H 中所示,在有源区域 A/A 和焊盘区域 PAD 中沉积诸如 ITO 这样的透明电极材料,然后通过第七光刻工艺将透明电极材料图案化。在第七光刻工艺中,在透明电

极材料上对准第七光掩模,然后进行曝光、显影和干蚀刻工艺,以在上部钝化膜 PAS 上形成第二透明电极图案。第二透明电极图案包括公共电极 ITO (COM)以及第二和第三焊盘区域 12 和 14 中的透明电极图案 ITO (PAD)。公共电极 ITO (COM)与像素电极 ITO (PXL)重叠,且在它们之间夹持上部钝化膜 PAS。透明电极图案 ITO (PAD)通过第二接触孔 CONT2 与透明电极图案 IT01 接触,并通过第三接触孔 CONT3 与栅极金属图案 GM1 接触。

[0077] 当 TFT 响应于栅极脉冲导通时,数据电压通过数据线 DL 和 TFT 提供给像素电极 ITO (PXL)。向公共电极 ITO (COM)提供公共电压 V_{com} 。液晶单元的液晶由通过像素电极 ITO (PXL)与公共电极 ITO (COM)之间的电位差形成的电场驱动。

[0078] 图 10 是详细显示图 8 的第一焊盘区域 10 及其周围部分的顶视平面图。图 11 是显示图 10 的部分 A 的放大顶视平面图。图 12 是沿图 11 的线 I-I' 的剖面图。

[0079] 参照图 10 到 12,如 D-IC 的输出区域的中间部分所显示的,有机钝化膜 PAC 从第一焊盘区域 10 被去除。在用于将驱动 IC (D-IC)的输出端子接合到第一焊盘区域 10 的第一焊盘 11 的驱动 IC 接合工艺中,在不会导致不具有压痕的问题的条件下可将驱动 IC(D-IC)接合到第一焊盘 11,而且由于第一焊盘区域 10 中的水平高度差很小,也不会导致需要驱动 IC 修复工艺的问题。

[0080] 在第一焊盘区域 10 的剖面结构中,第一焊盘区域 10 的第一焊盘 11 及与第一焊盘 11 连接的配线全都由栅极金属图案 GM1 形成。栅极绝缘膜 GI 形成在基板 SUBS 上,从而覆盖栅极金属图案 GM1。上部钝化膜 PAS 直接形成在栅极绝缘膜 GI 上。透明电极图案 IT02 形成在上部钝化膜 PAS 上并通过穿透上部钝化膜 PAS 和栅极绝缘膜 GI 的接触孔 CONT4 与部分栅极金属图案 GM1 接触。透明电极图案 IT02 与通过第七光刻工艺(图 9H)形成的第二透明电极图案同时形成。

[0081] 同时,如果第一焊盘区域 10 中形成的第一焊盘 11 及与第一焊盘 11 连接的配线由源极-漏极金属形成,则在从第一焊盘区域 10 去除有机钝化膜 PAC 的工艺过程中可能会损坏源极-漏极金属,因而导致配线断路问题。更具体地说,为了去除有机钝化膜 PAC 及下面的缓冲钝化膜 BPAS 以暴露 TFT 的源极 SE,当在有机钝化膜 PAC 上进行干蚀刻工艺时去除缓冲钝化膜 BPAS。因为干蚀刻的均匀性根据显示面板上基板的位置而不同,所以考虑到浅蚀刻的部分,缓冲钝化膜 BPAS 被过蚀刻。在这种情形中,在深蚀刻的部分中,甚至源极-漏极金属也被蚀刻。通过接触孔暴露的源极-漏极金属可被蚀刻剂去除。因此,优选第一焊盘区域 10 中的金属图案全都由被栅极绝缘膜 GI 覆盖的栅极金属形成,从而防止与第一焊盘区域 10 的焊盘 11 连接的配线在有机钝化膜的干蚀刻工艺以及随后的透明电极材料的湿蚀刻工艺过程中被蚀刻剂断开。

[0082] 对于自动探针(A/P)测试,在显示面板上形成与自动探针接触的 A/P 测试焊盘(未示出)。A/P 测试焊盘由源极-漏极金属图案形成。因此,需要金属跨接部,金属跨接部与连接到 A/P 测试焊盘的源极-漏极金属图案及第一焊盘区域 10 的栅极金属图案 GM1 连接。为此,在第一焊盘区域 10 与第二焊盘区域 12 之间形成由有机钝化膜 PAC 覆盖的金属跨接部 17,如图 10 的部分 B 中所示。

[0083] 如图 13 和 14 中所示,每个金属跨接部 17 包括栅极金属图案 GM1、形成在栅极绝缘膜 GI 上的源极-漏极金属图案 SM1、透明电极图案 IT01、以及连接栅极金属图案 GM1 与透明电极图案 IT01 的透明电极图案 IT03。

[0084] 透明电极图案 IT03 通过穿透上部钝化膜 PAS 和栅极绝缘膜 GI 的接触孔 CONT5 与部分栅极金属图案 GM1 接触,并通过穿透有机钝化膜 PAC 和上部钝化膜 PAS 的接触孔 CONT6 与部分源极-漏极金属图案 SM1 接触。在第五光刻工艺(图 9F)中透明电极图案 IT01 与第一透明电极图案同时形成。在第七光刻工艺(图 9H)中透明电极图案 IT03 与第二透明电极图案同时形成。因为源极-漏极金属图案 SM1 由通过第五光刻工艺与第一透明电极图案 IT0 (PXL) 同时形成的透明电极图案 IT01 覆盖,如图 9F 和 14 中所示,所以它们不会导致由于透明电极材料的湿蚀刻工艺导致的对源极-漏极金属图案 SM1 的损坏问题。金属跨接部 17 的尺寸可以是去除有机钝化膜 PAC 的第一焊盘区域 10 的第一焊盘 11 尺寸的一半。驱动 IC (D-IC) 或 FPC 没有被接合在第一焊盘区域 10 与第二焊盘区域 12 之间的区域中。因此,形成有金属跨接部 17 的区域与驱动 IC (D-IC) 和 FPC 的压痕或修复工艺无关。

[0085] 图 15 是详细显示与 FPC 接合的第三焊盘区域 14 及其周围部分的顶视平面图。图 16 是沿图 15 的线 III-III' 的剖面图。

[0086] 参照图 15 和 16,第三焊盘 15 与配线 FLINK 连接并通过 ACF 接合到 FPC 的输出端子。

[0087] 在第三焊盘 15 中,栅极金属图案 GM1 和源极-漏极金属图案 SM1 通过透明电极图案 IT01 和 IT0 (PAD) 以并行结构相互连接。透明电极图案 IT01 通过第五光刻工艺(图 9F)与第一透明电极图案同时形成,以覆盖源极-漏极金属图案 SM1。透明电极图案 IT0 (PAD) 通过第七光刻工艺(图 9H)与第二透明电极图案同时形成。透明电极图案 IT0 (PAD) 通过穿透上部钝化膜 PAS 和栅极绝缘膜 GI 的接触孔 CONT3 与部分栅极金属图案 GM1 接触,并通过穿透上部钝化膜 PAS 的接触孔 CONT2 与部分透明电极图案 IT01 接触。

[0088] 因为在第三焊盘区域 14 中不存在有机钝化膜 PAC,所以第三焊盘区域 14 可在 FPC 接合工艺中被稳定地接合到 FPC 的输出端子。因此,在第三焊盘区域 14 中不会产生不具有压痕的问题和 FPC 修复的问题。

[0089] 第二焊盘区域 12 大致具有与第三焊盘区域 14 相同的剖面结构。因此,驱动 IC 的输入端子可被接合到第二焊盘区域 12 中的第二焊盘 13,而不会导致不具有压痕的问题和 FPC 修复的问题。

[0090] 源极-漏极金属图案 SM1 在第二和第三焊盘区域 12 和 14 中由透明电极图案 IT01 覆盖。这样,当在第五光刻工艺(图 9F)中将第一透明电极图案湿蚀刻时,可防止源极-漏极金属图案 SM1 被蚀刻剂损坏或去除。

[0091] 在存在有机钝化膜 PAC 的部分与不存在有机钝化膜 PAC 的部分之间的边界处可能会发生配线间的短路。为了防止这种短路问题,本发明向焊盘区域 PAD 中位于存在有机钝化膜 PAC 的部分与不存在有机钝化膜 PAC 的部分之间的边界应用图 20 到 22 和图 26 到 28 中所示的防短路结构。在描述防短路结构之前,将结合图 17 和 18 描述上述短路问题的一个例子。

[0092] 在第五光刻工艺(9F)中,当在基板上沉积透明电极材料并涂敷光刻胶之后进行曝光和显影工艺时,如图 17 和 18 中所示,可沿存在有机钝化膜 PAC 的部分与不存在有机钝化膜 PAC 的部分之间的边界线留下不必要的光刻胶的残留膜 PR'。因为有机钝化膜 PAC 具有较大厚度,所以 PAC 边界线上的水平高度差变大。在具有较大水平高度差的 PAC 边界线上,光刻胶没有充分曝光。由于此原因,在光刻胶显影工艺之后,光刻胶的残留膜 PR' 保留在

PAC 边界线上。

[0093] 如果在光刻胶的残留膜 PR' 保留在 PAC 边界线上的同时蚀刻透明电极材料,由光刻胶的残留膜 PR' 覆盖的透明电极材料没有被蚀刻,而是沿边界线保留下来。沿 PAC 边界线保留的透明电极材料的残余物用作使焊盘区域中的配线短路的导电杂质 IT01'。导电杂质 IT01' 如图 19 中所示沿 PAC 边界线横跨多条配线 FLINK,并在配线 FLINK 上形成与透明电极图案 IT01 的短路。增加光刻胶上的 UV 曝光量会增加施加给 PAC 边界线的光刻胶的曝光量,但可能会导致其他部分中的光刻胶的过度曝光,这会减小或消除由第一透明电极图案 IT01 形成的配线的线宽度。

[0094] 本发明向焊盘区域 PAD 中的 PAC 边界线应用图 20 到 22 和图 26 到 28 中所示的防短路结构。此防短路结构可应用于焊盘区域 PAD 中的任何 PAC 边界线。尽管图 20 到 22 和图 26 到 28 显示了应用于第三焊盘区域的上边缘上的 PAC 边界线的防短路结构,但它们可应用于其他 PAC 边界线。

[0095] 图 20 是显示使用上部钝化膜 PAS 中形成的孔(之后称为“PAS 孔 HPAS”)的防短路结构的一个例子的顶视平面图。图 21 是沿图 20 的线 V-V' 的剖面图。图 22 是显示 PAS 孔 HPAS 的透视图。

[0096] 参照图 20 到 22,沿具有较大水平高度差的边界线形成多个 PAS 孔 HPAS。PAS 孔 HPAS 布置在跨过 PAC 边界线穿行的信号线,即配线 FLINK 之间,并暴露上部钝化膜 PAC 下面的层。

[0097] 在第五光刻工艺(图 9F)中,当在基板上沉积透明电极材料并涂敷光刻胶之后进行曝光和显影工艺时,沿 PAC 边界线留下光刻胶的残留膜 PR',结果,沿 PAC 边界线保留导电杂质 IT01'。

[0098] 当在第六光刻工艺(图 9G)中将上部钝化膜 PAS 图案化时,沿上部钝化膜 PAS 上的边界线形成 PAS 孔 HPAS。在第六光刻工艺中通过干蚀刻没有被光刻胶图案覆盖的上部钝化膜 PAS 形成 PAS 孔 HPAS, PAS 孔 HPAS 暴露沿 PAC 边界线保留的导电杂质 IT01',如图 21 和 22 中所示。接着,在第七光刻工艺(图 9H)中将第二透明电极图案图案化。在第七光刻工艺中,用于湿蚀刻透明电极图案的蚀刻剂蚀刻形成在上部钝化膜 PAS 上的透明电极材料并还暴露出渗透进 PAS 孔 HPAS 中并导致短路的导电杂质 IT01'。

[0099] 如图 23 到 25 中所示,由第七光刻工艺(图 9H)形成的第二透明电极图案在具有较大水平高度差的 PAC 边界线上也可导致短路问题。

[0100] 图 23 是显示在 PAC 边界线上的相邻配线 FLINK 之间的短路的另一个例子的顶视平面图。图 24 是沿图 23 的线 VI-VI' 的剖面图。图 25 是显示通过图 24 的导电杂质 ITO (PAD)' 短路的配线 FLINK 的一个例子的透视图。

[0101] 参照图 23 到 25,在第七光刻工艺(图 9H)中,当在基板上沉积透明电极材料并涂敷光刻胶之后进行曝光和显影工艺时,沿 PAC 边界线留下不必要的光刻胶的残留膜 PR'。由于光刻胶的残留膜 PR',透明电极材料没有被蚀刻,而是沿 PAC 边界线保留下来。导电杂质 ITO (PAD)' 如图 25 中所示沿 PAC 边界线横跨多条配线 FLINK,使配线 FLINK 上的透明电极图案 ITO (PAD) 短路。增加光刻胶上的 UV 曝光量会增加涂敷到 PAC 边界线的光刻胶的曝光量,但可能会导致其他部分中的光刻胶的过度曝光,这会减小或消除由透明电极图案 ITO (PAD) 形成的配线的线宽度。

[0102] 图 26 是显示防短路结构的另一个例子的顶视平面图,其中防短路结构使用用于分离边界线与透明电极图案的结构。图 27 是沿图 26 的线 VII-VII'的剖面图。图 28 是显示图 26 所示的分隔距离的透视图。

[0103] 参照图 26 到 28,当在第七光刻工艺(图 9H)中将透明电极材料图案化时,透明电极图案 ITO (PAD)被形成为与 PAC 边界线分离一分隔距离 GITO。可考虑到设计裕度适当设定分隔距离 GITO。即使在第七光刻工艺(图 9H)中沿 PAC 边界线形成不期望的导电杂质,导电杂质 ITO (PAD)' 和正常的透明电极图案 ITO (PAD)会通过分隔距离 GITO 分离,由此防止短路问题。

[0104] 如上所述,本发明的液晶显示器通过完全去除其中接合驱动 IC 和 FPC 的焊盘区域中的有机钝化膜,可防止在由有机钝化膜覆盖的显示面板上的驱动 IC 或 FPC 的接合缺陷并提高产率。此外,本发明通过在位于存在有机钝化膜的部分与不存在有机钝化膜的部分之间的边界线上的上部钝化膜中形成孔,或者应用用于从边界线分离透明电极图案的防短路结构,可防止在边界线上的配线之间的短路。

[0105] 尽管参考多个示例性的实施方式描述了本发明的实施方式,但应当理解,本领域技术人员能设计出多个其他修改例和实施方式,这落在本发明的原理的范围内。更具体地说,在说明书、附图和所附权利要求书的范围内,在或主题组合构造的组成部件和 / 配置中可进行各种变化和修改。除了组成部件和 / 或配置中的变化和修改之外,替代使用对于本领域技术人员来说也将是显而易见的。

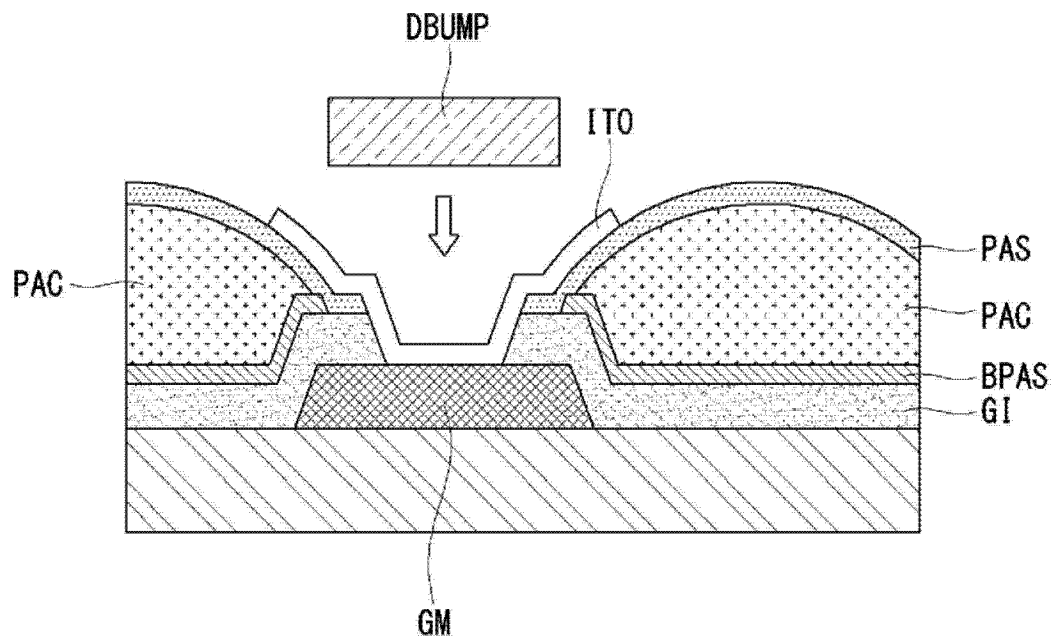


图 1

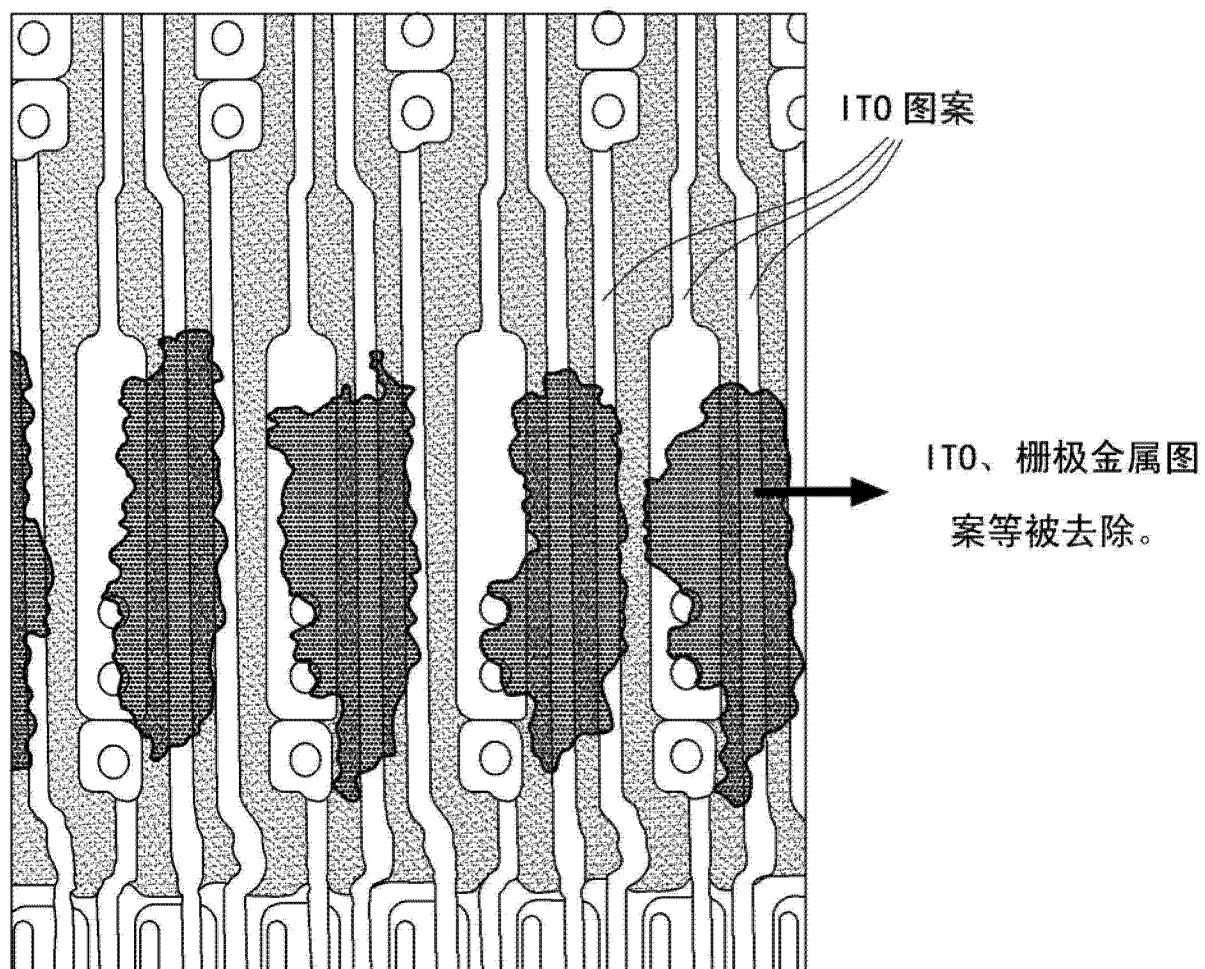


图 2

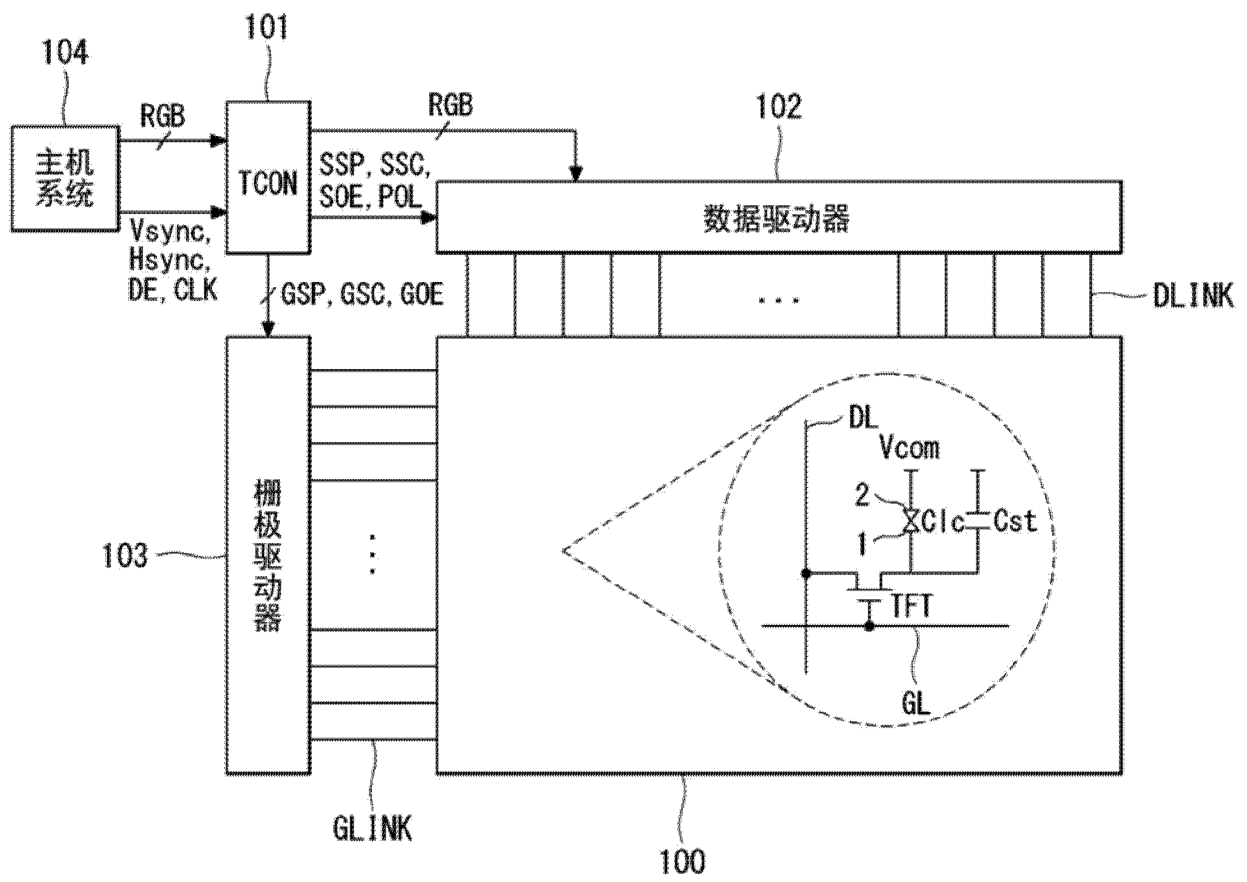


图 3

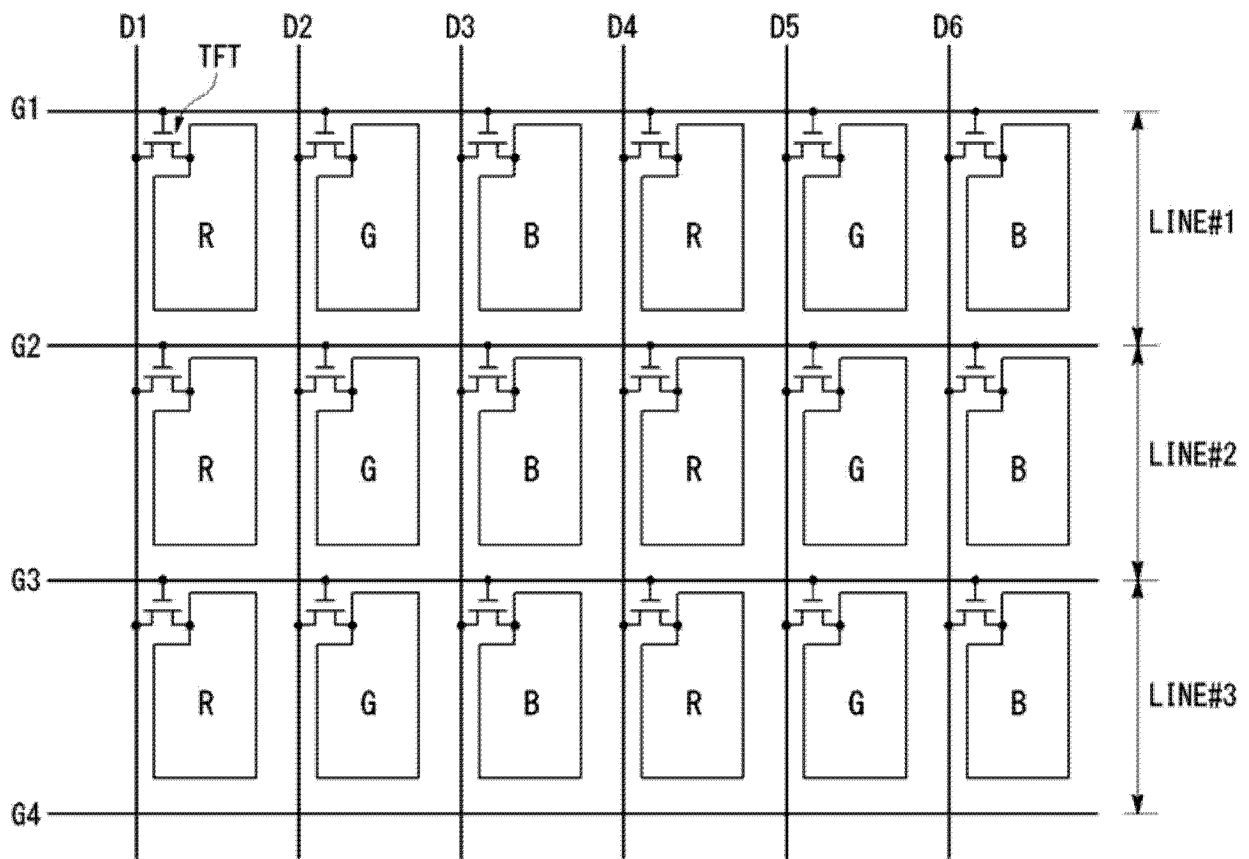


图 4

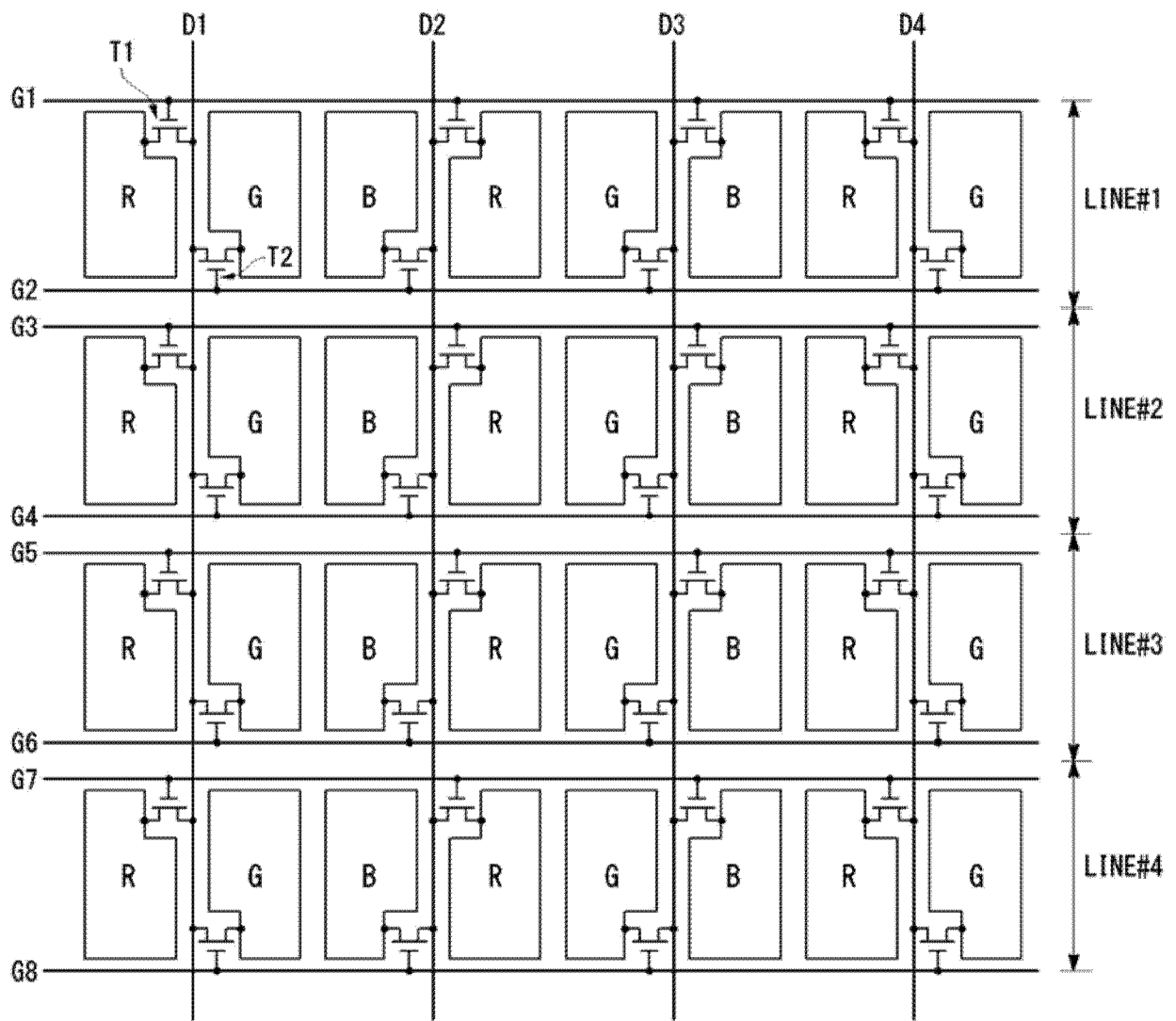


图 5

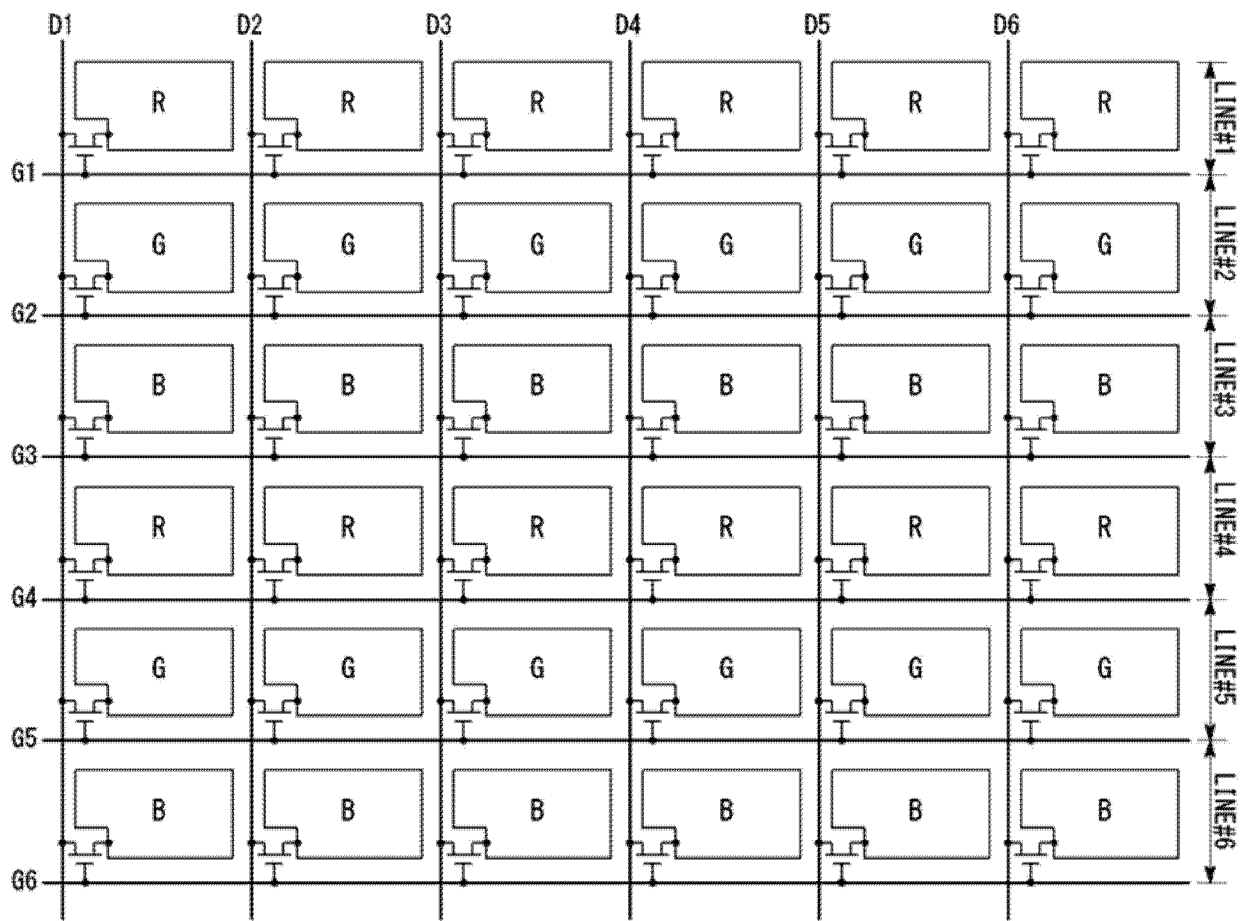


图 6

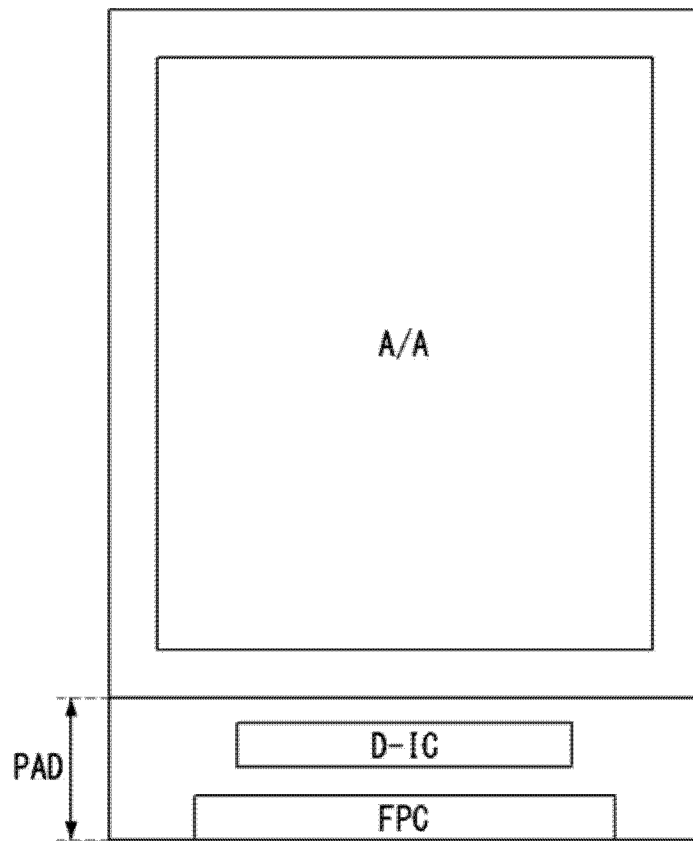


图 7

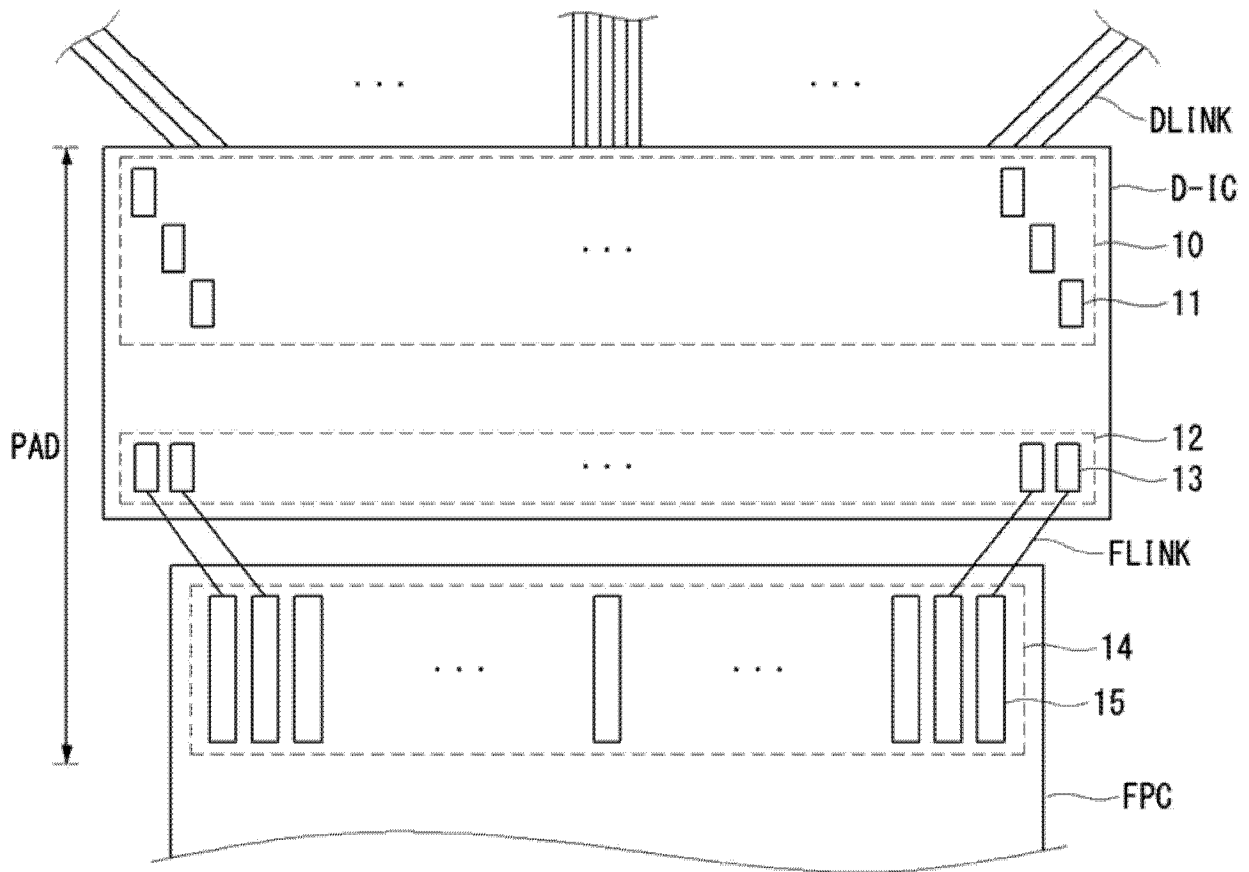


图 8

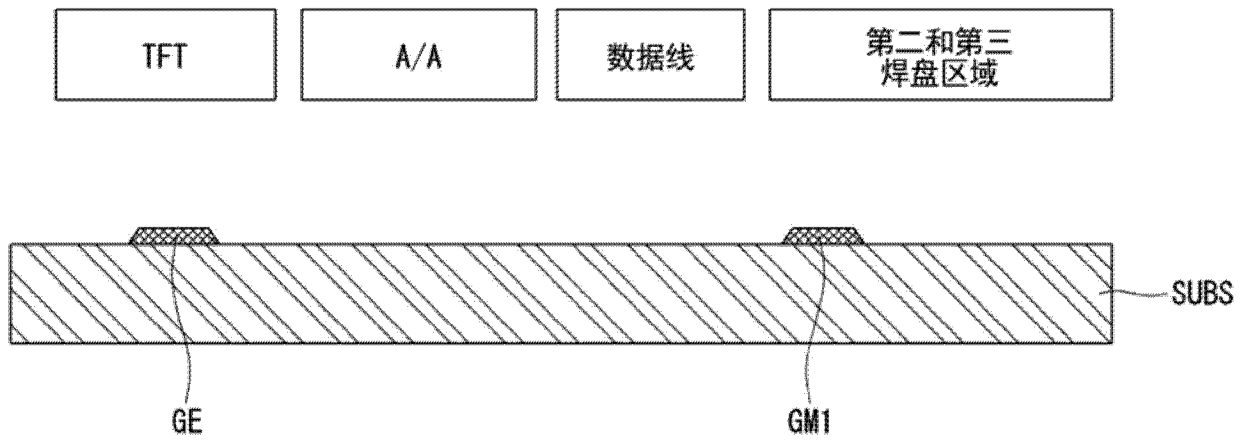


图 9A

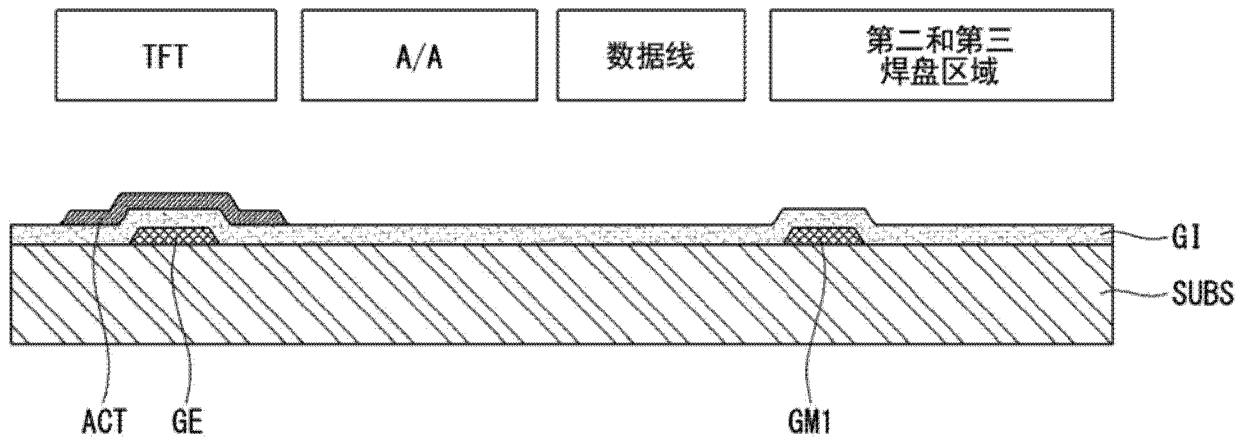


图 9B

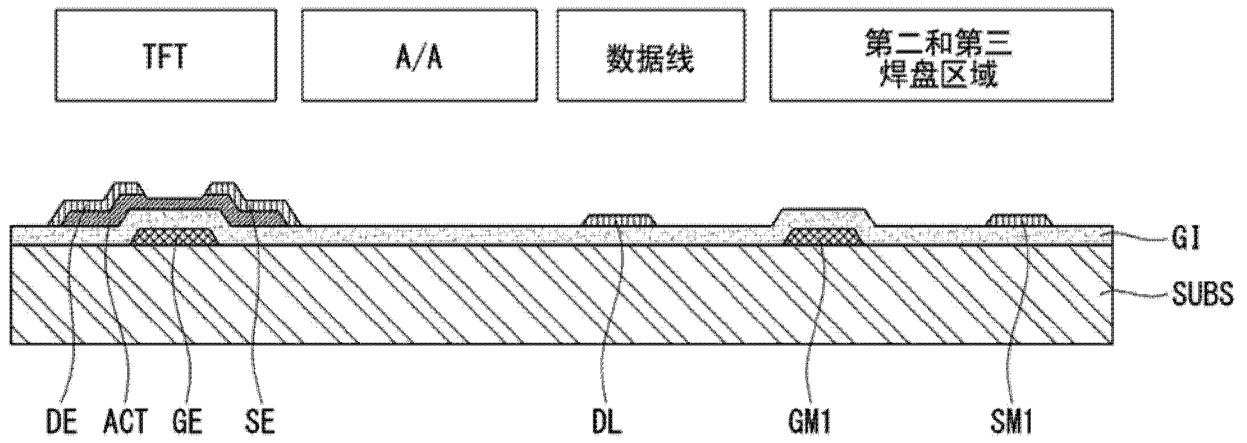


图 9C

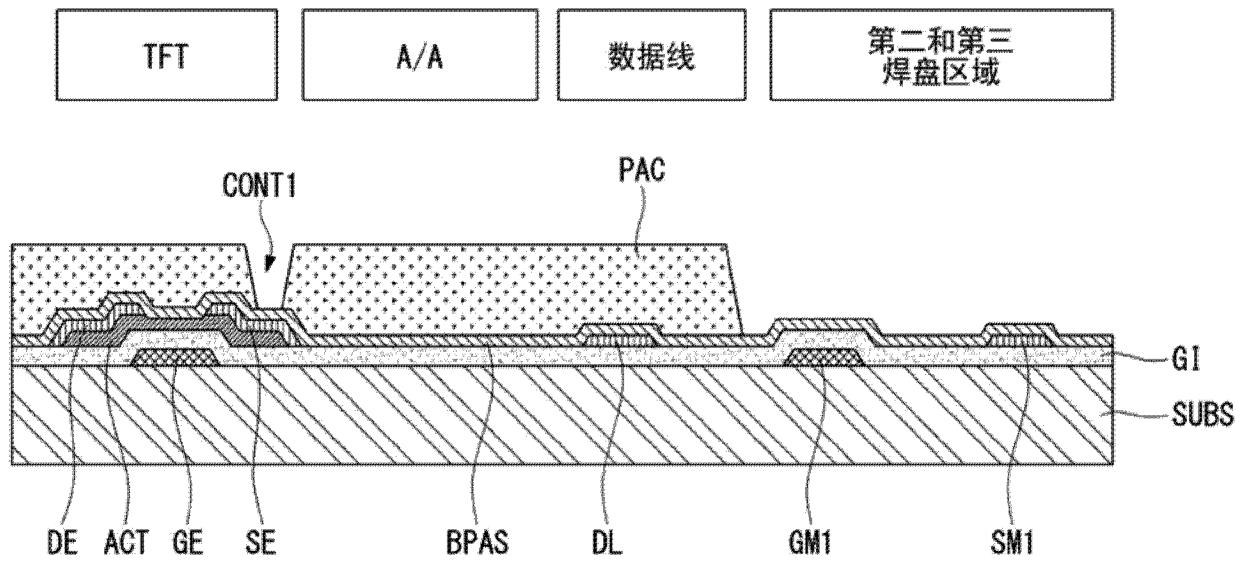


图 9D

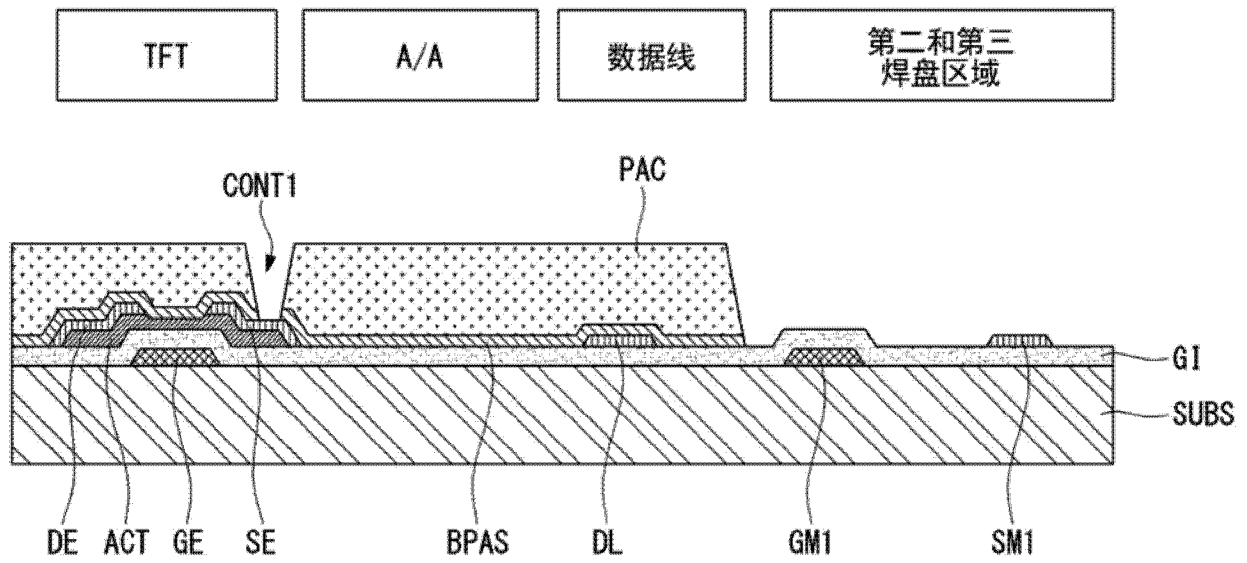


图 9E

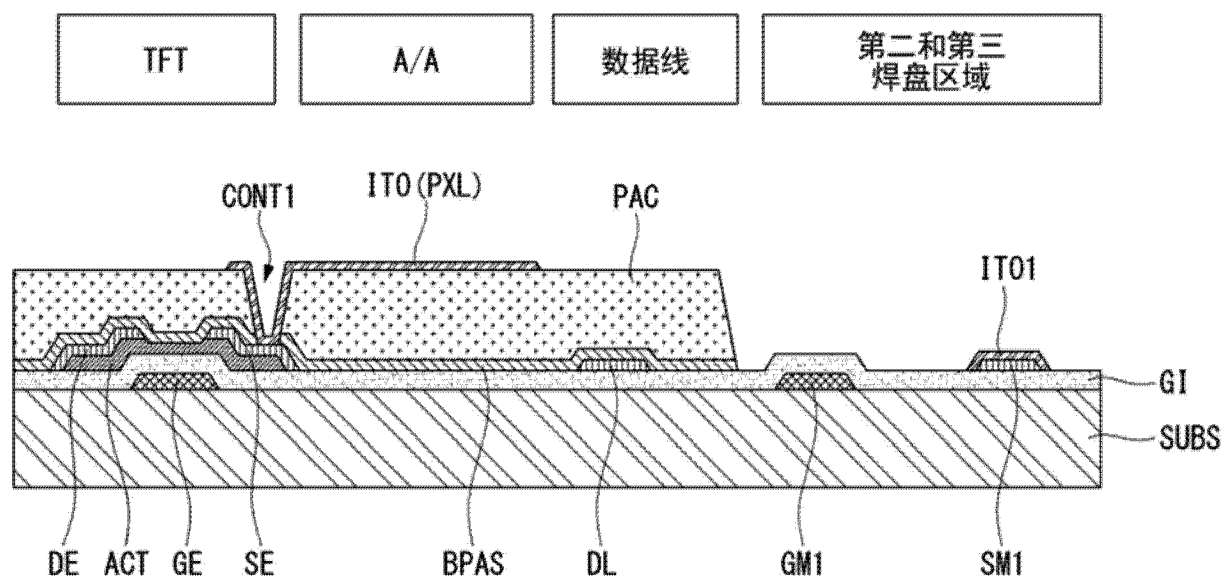


图 9F

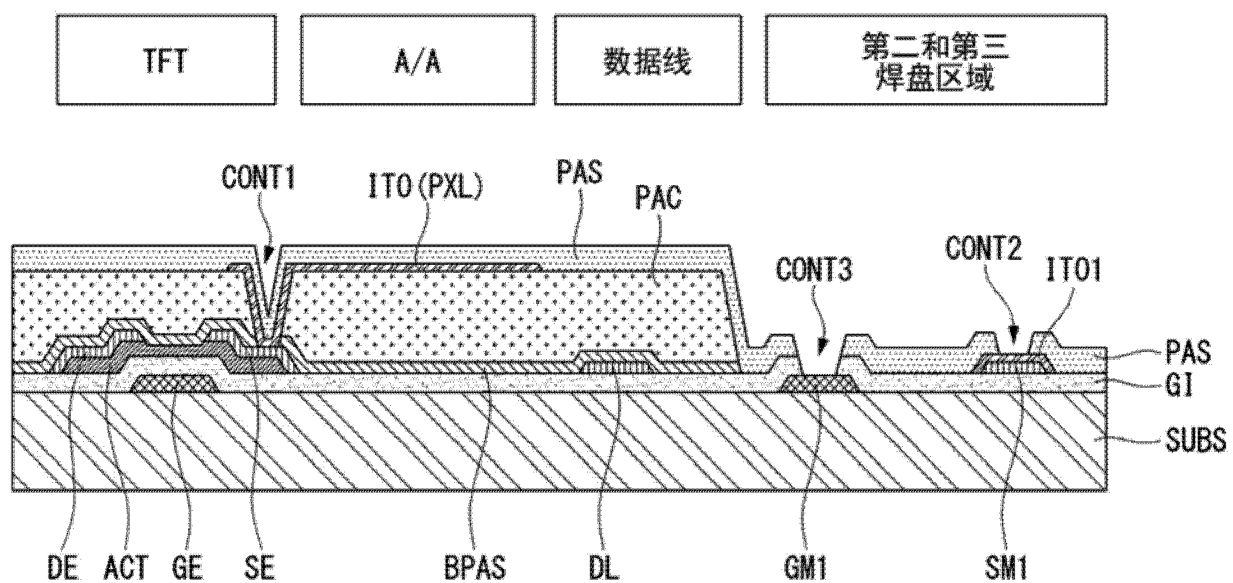


图 9G

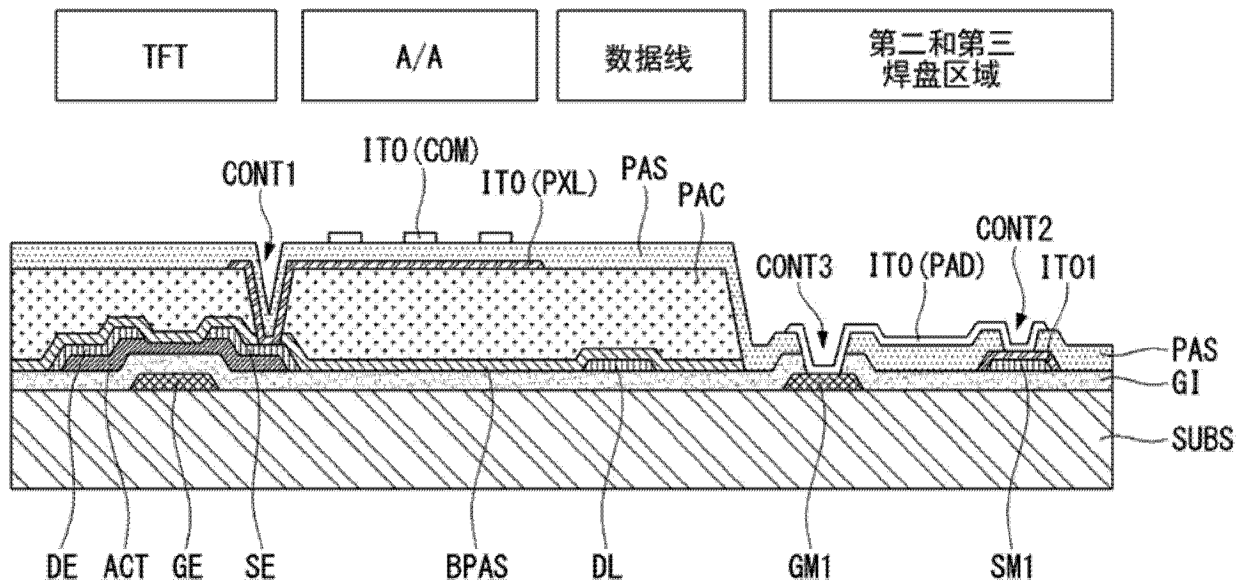


图 9H



D-IC的输出区域的中间部分

图 10

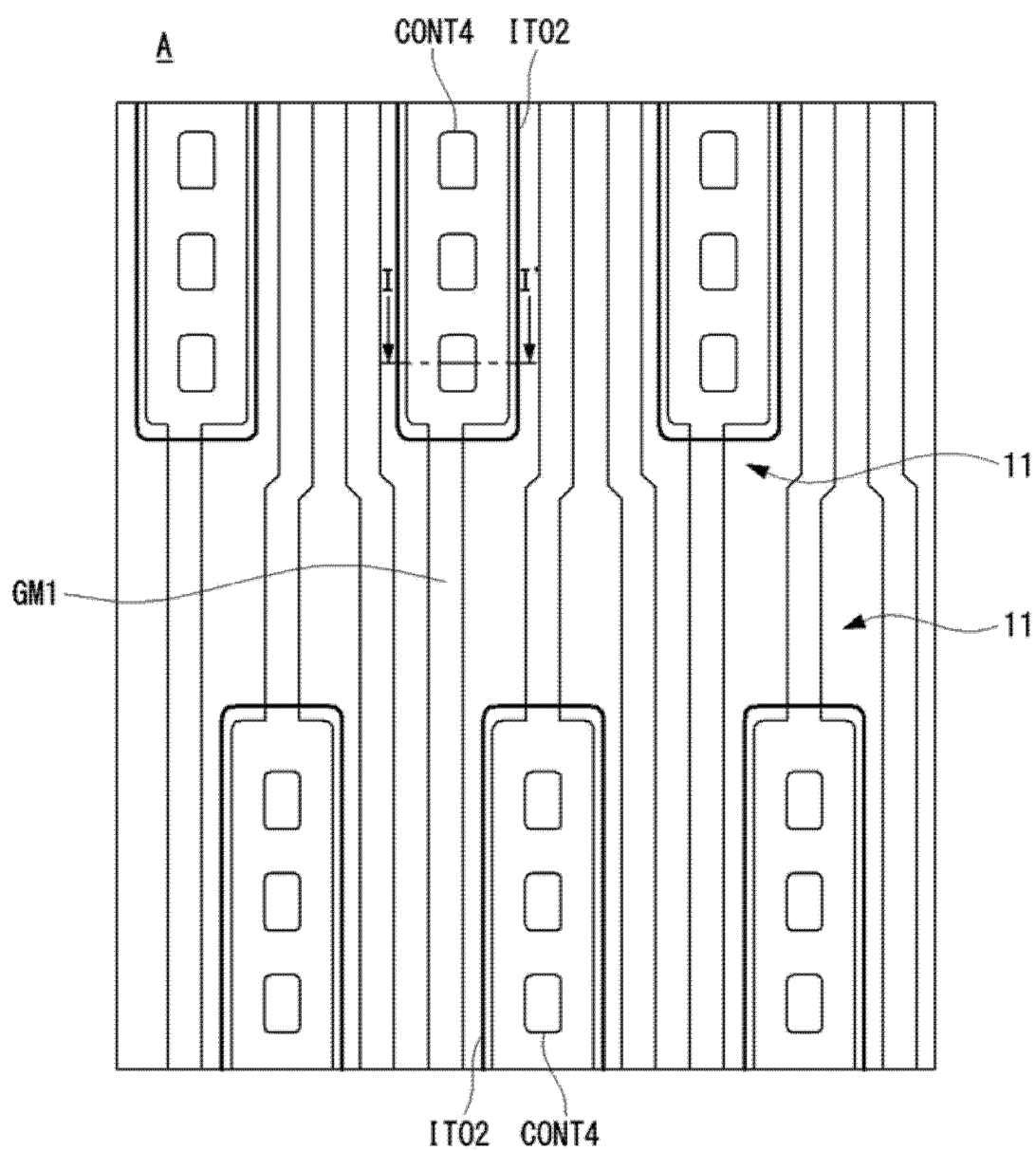


图 11

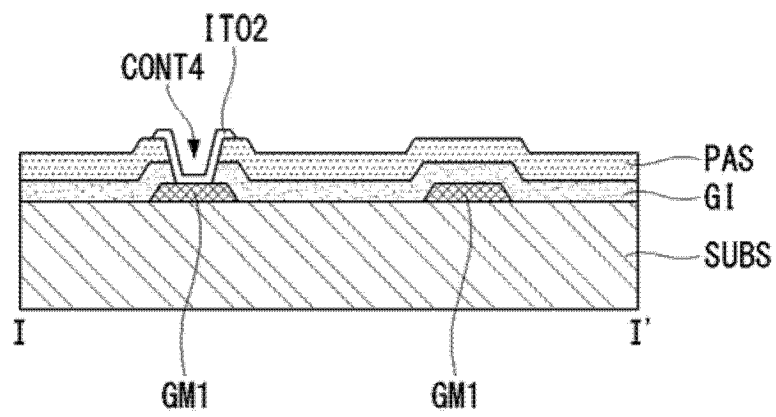


图 12

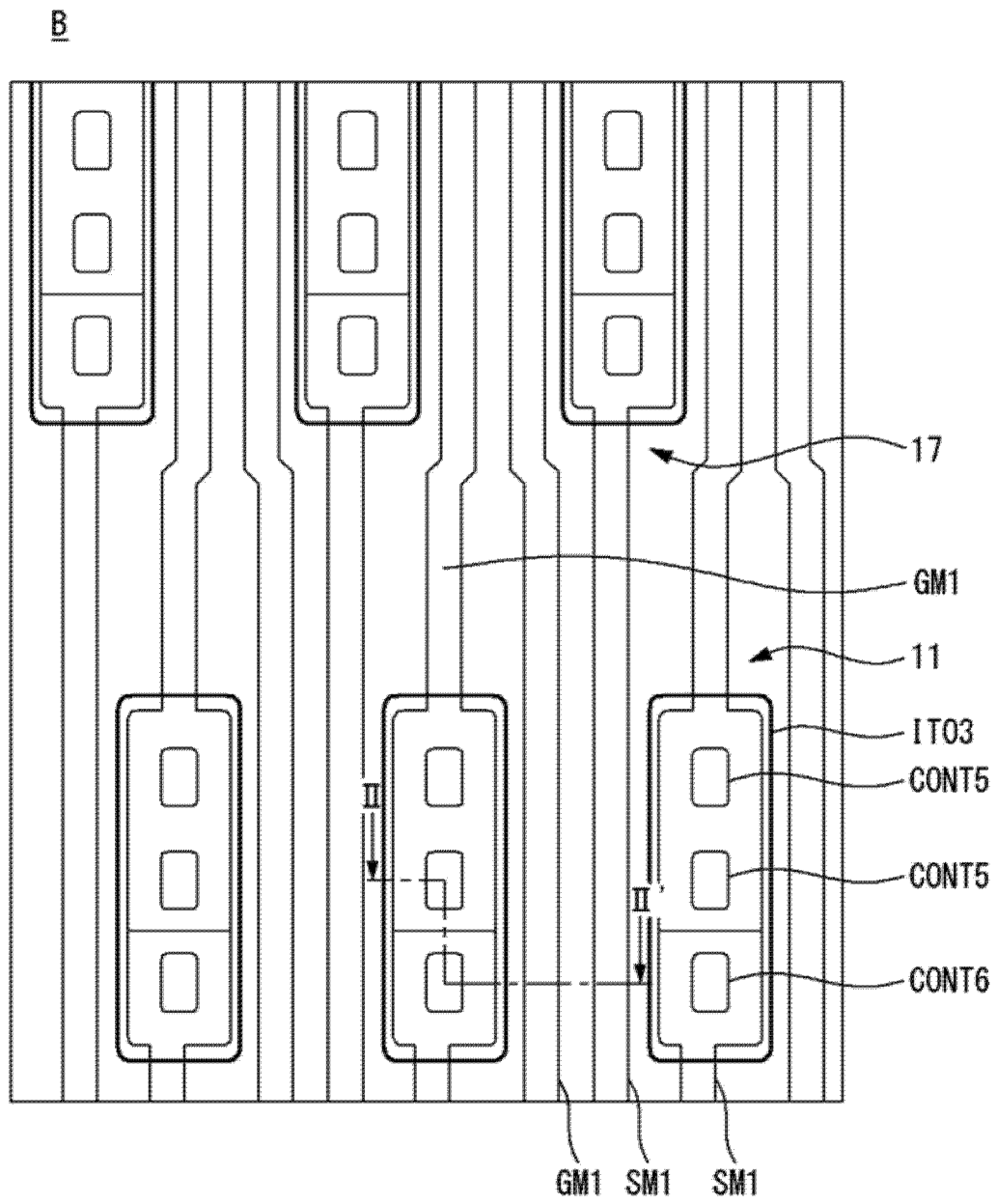


图 13

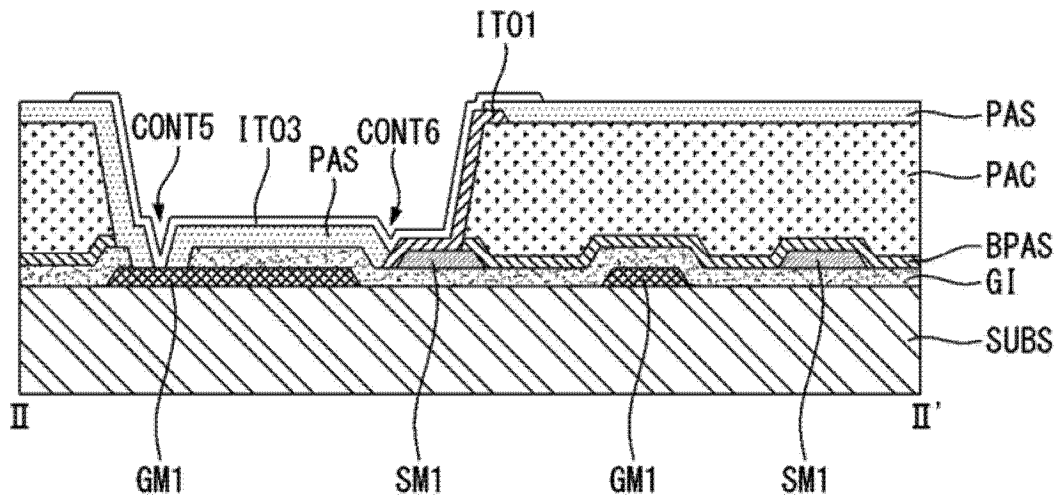


图 14

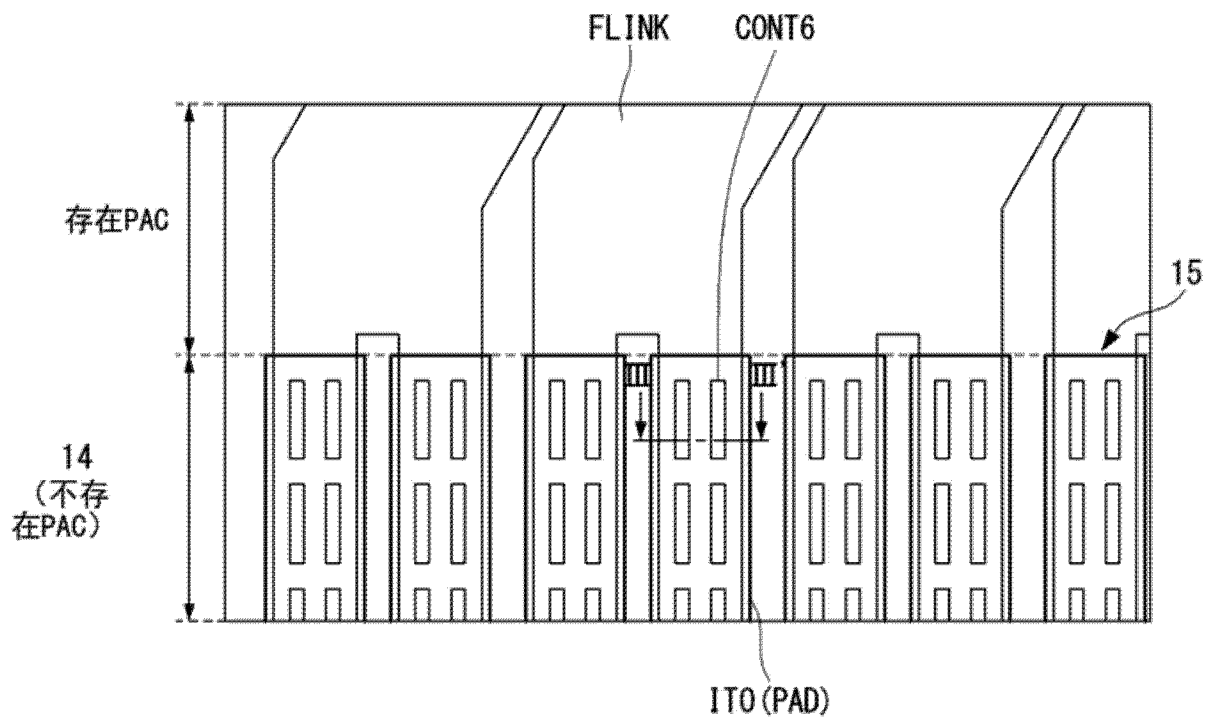


图 15

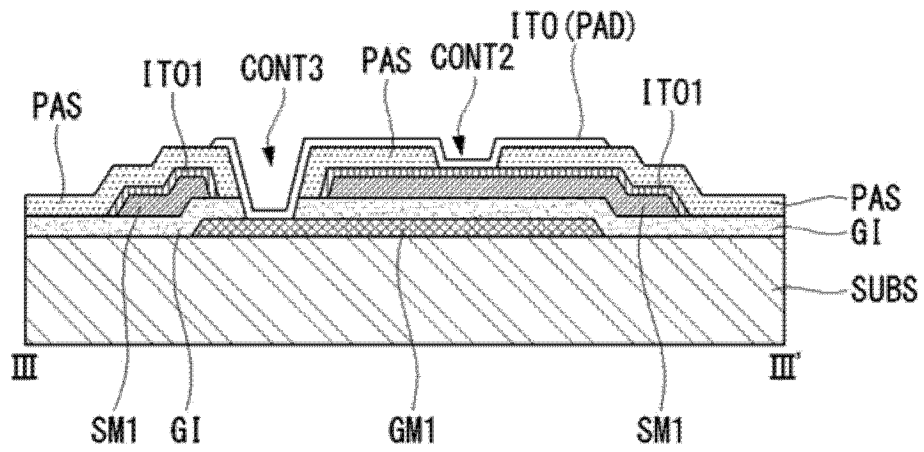


图 16

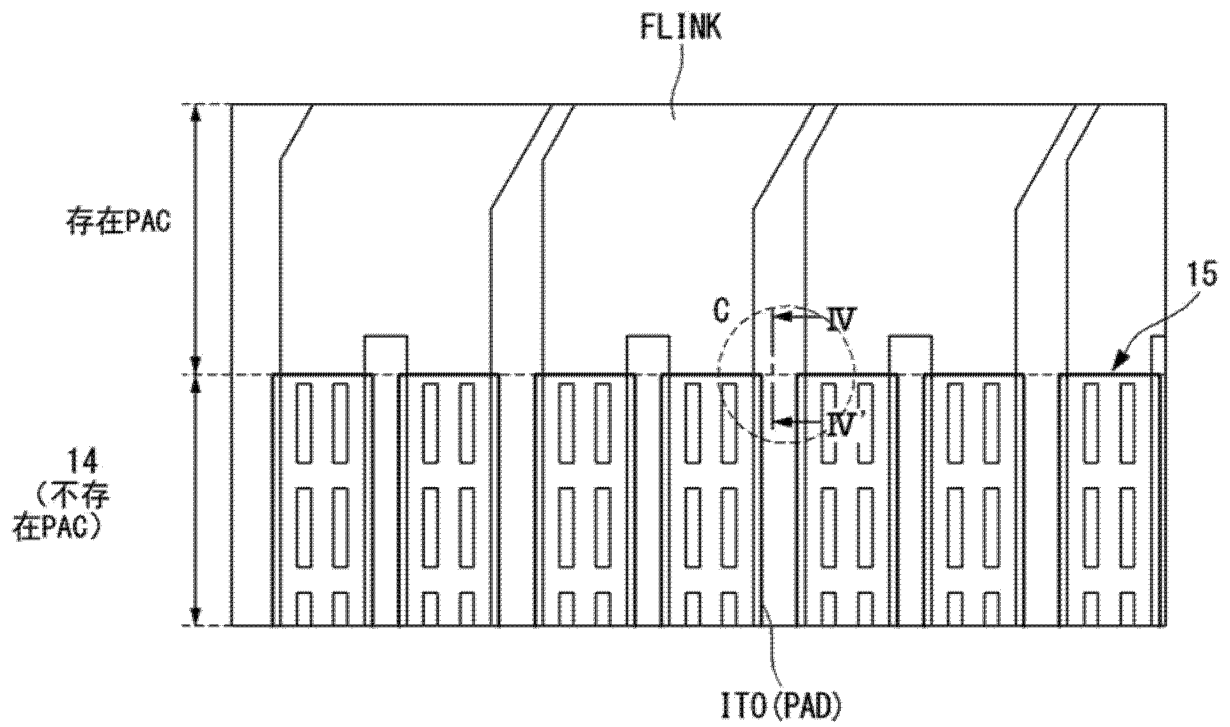


图 17

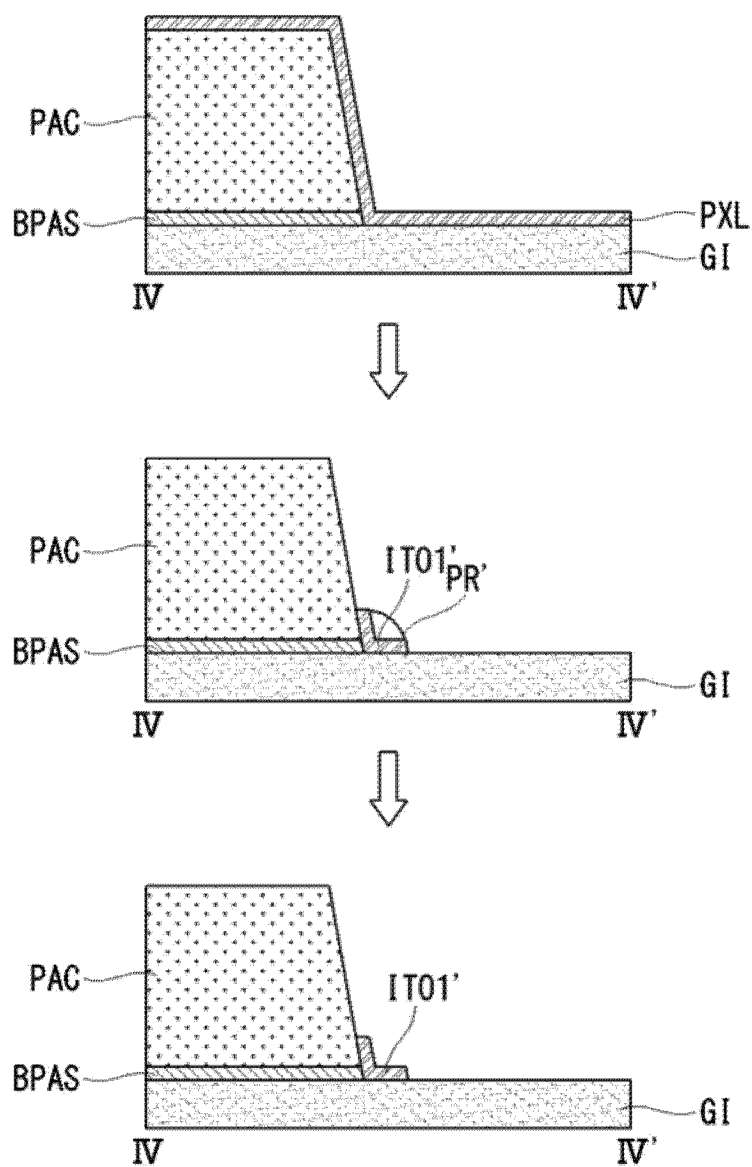


图 18

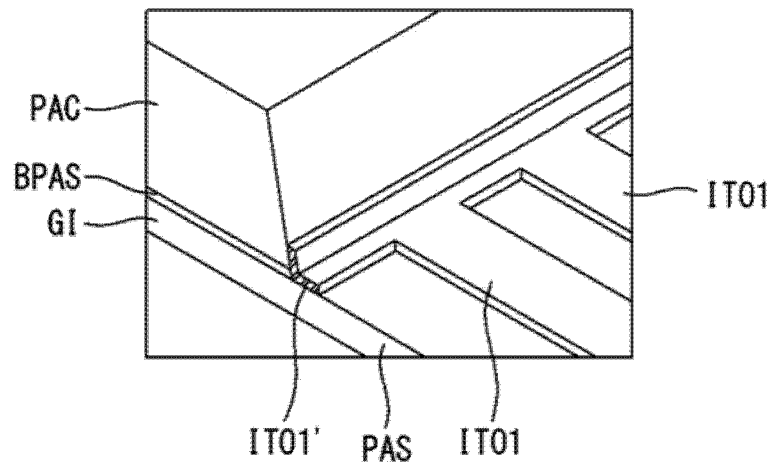


图 19

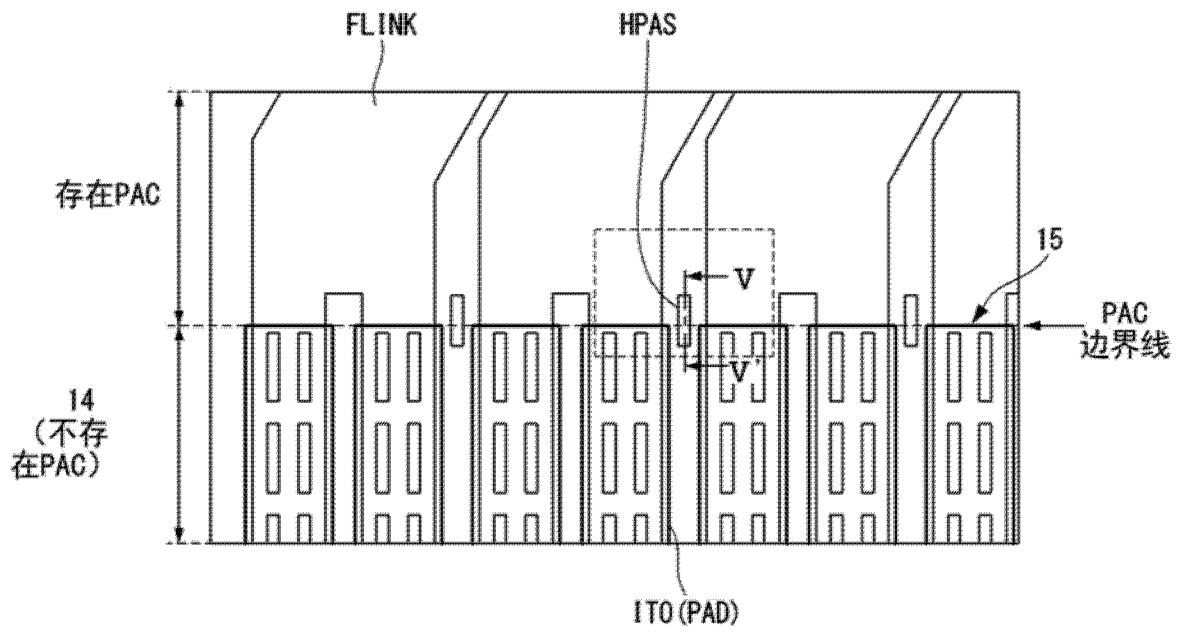


图 20

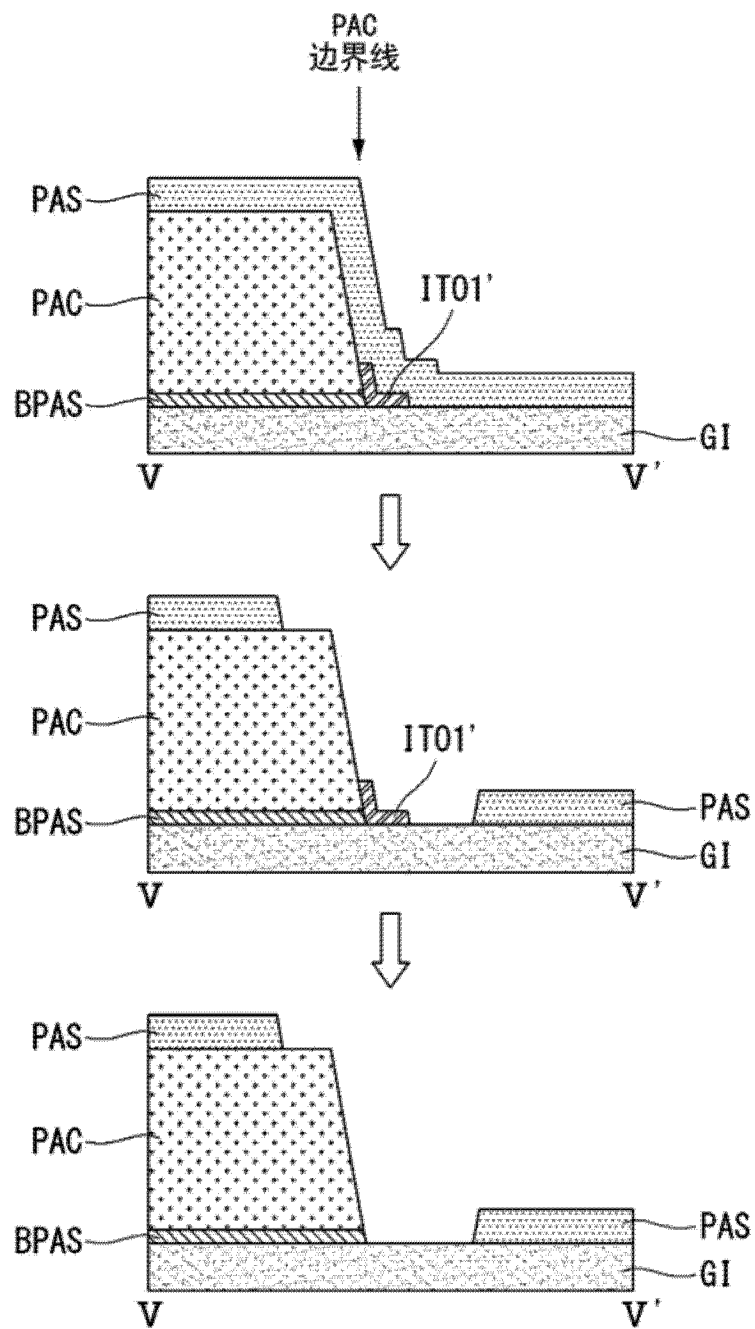


图 21

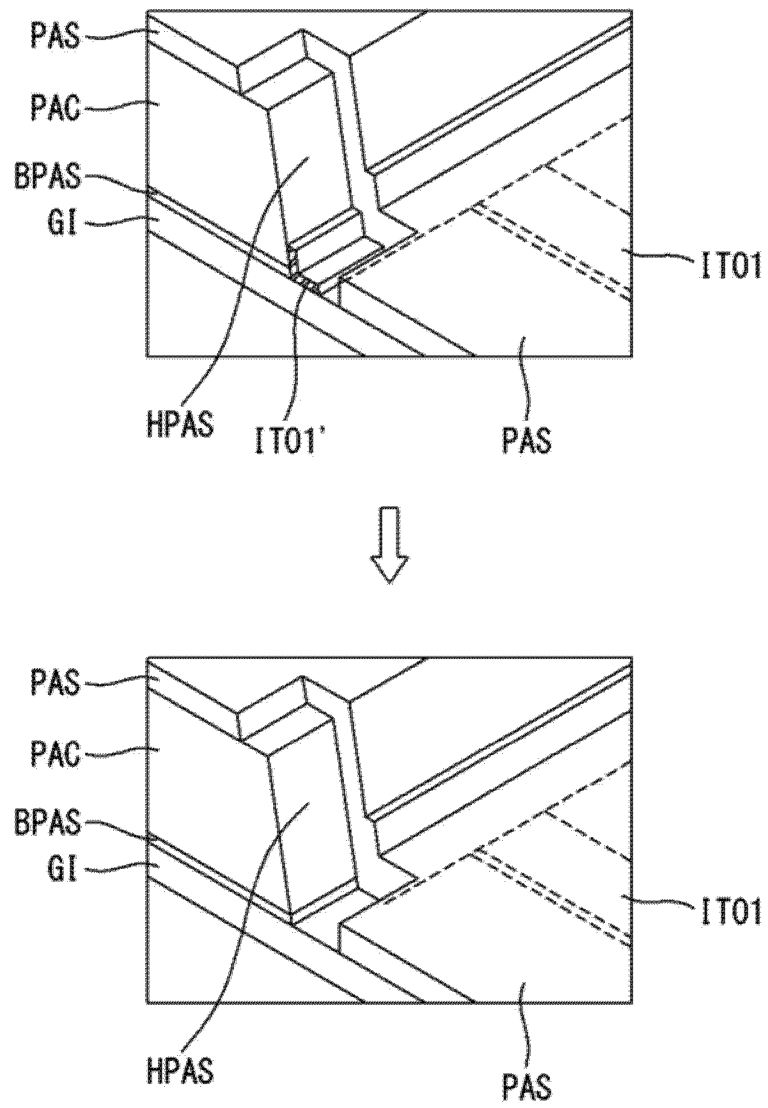


图 22

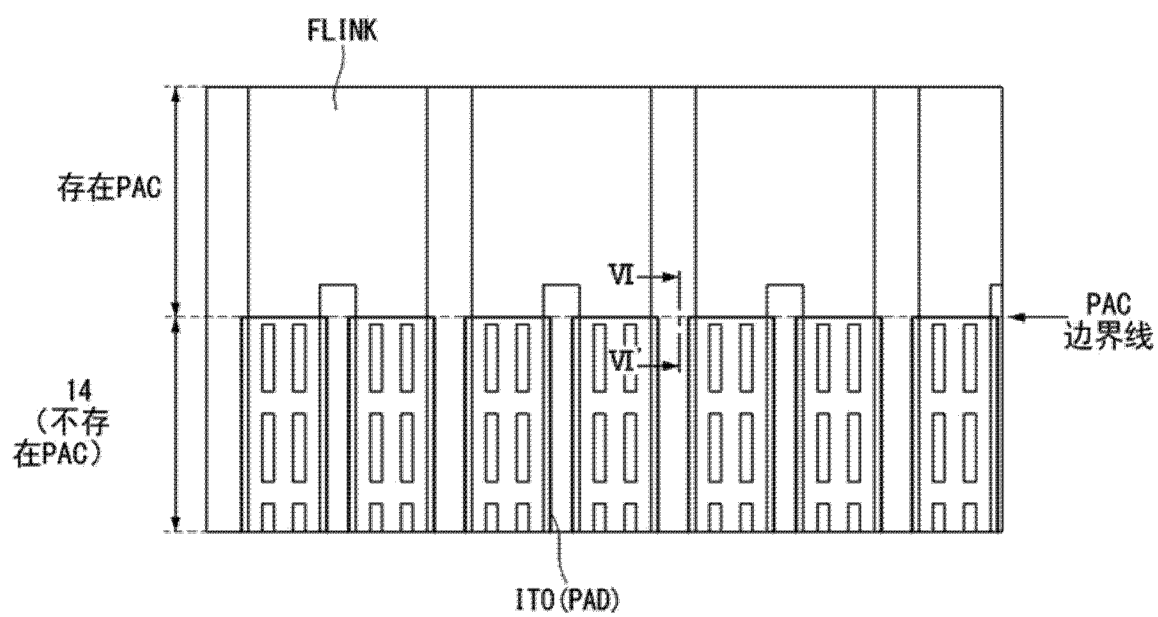


图 23

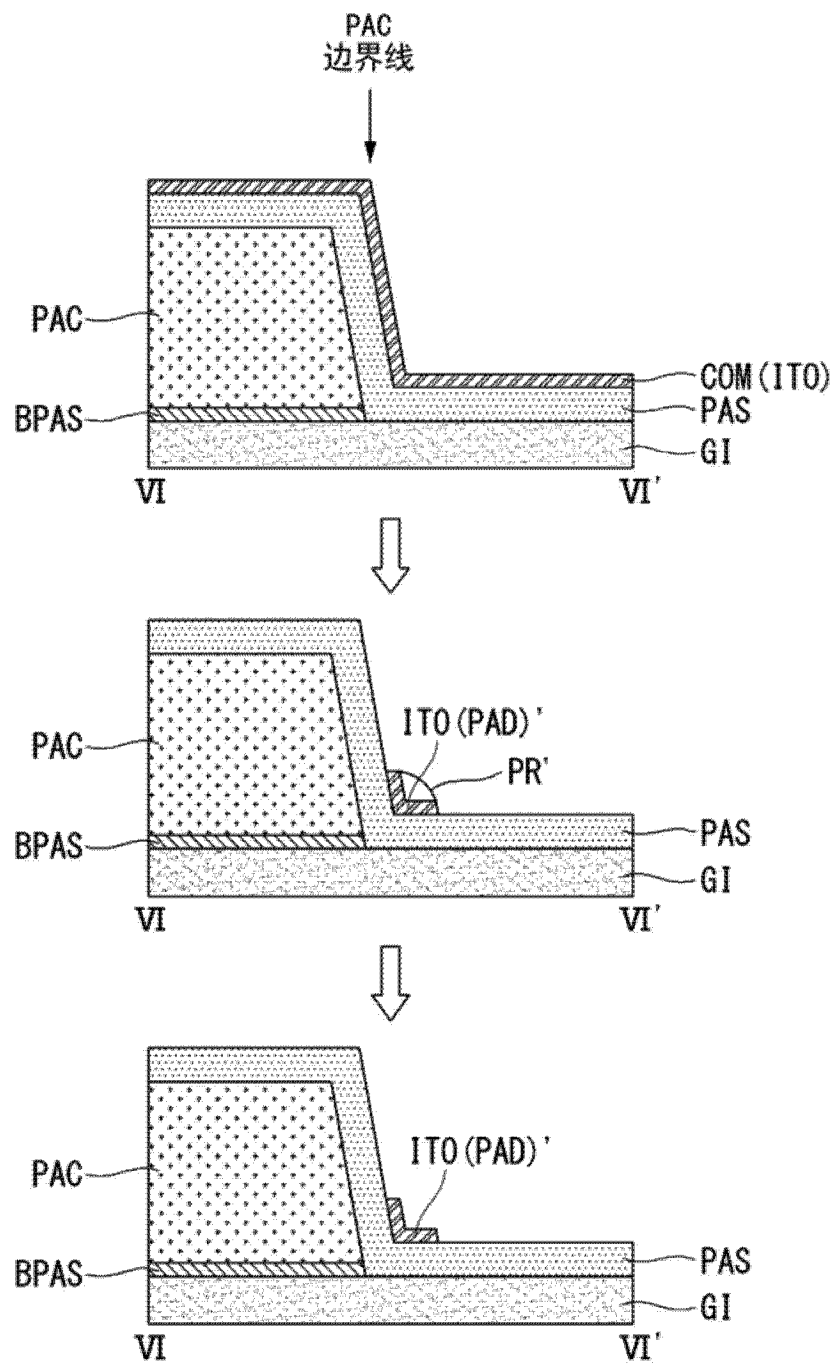


图 24

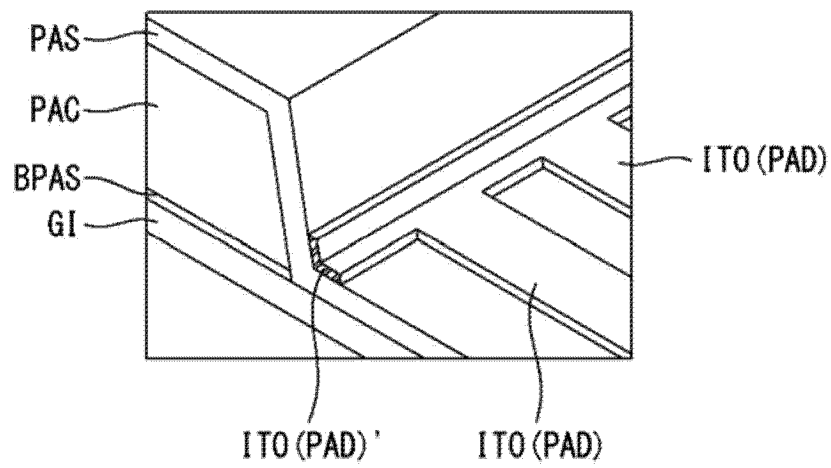


图 25

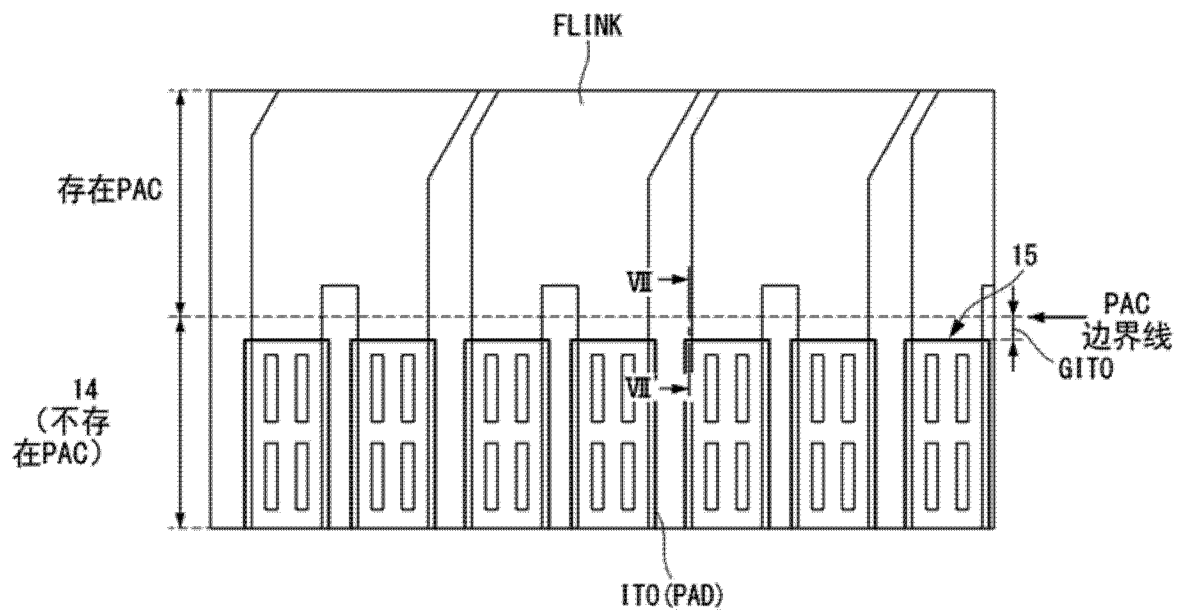


图 26

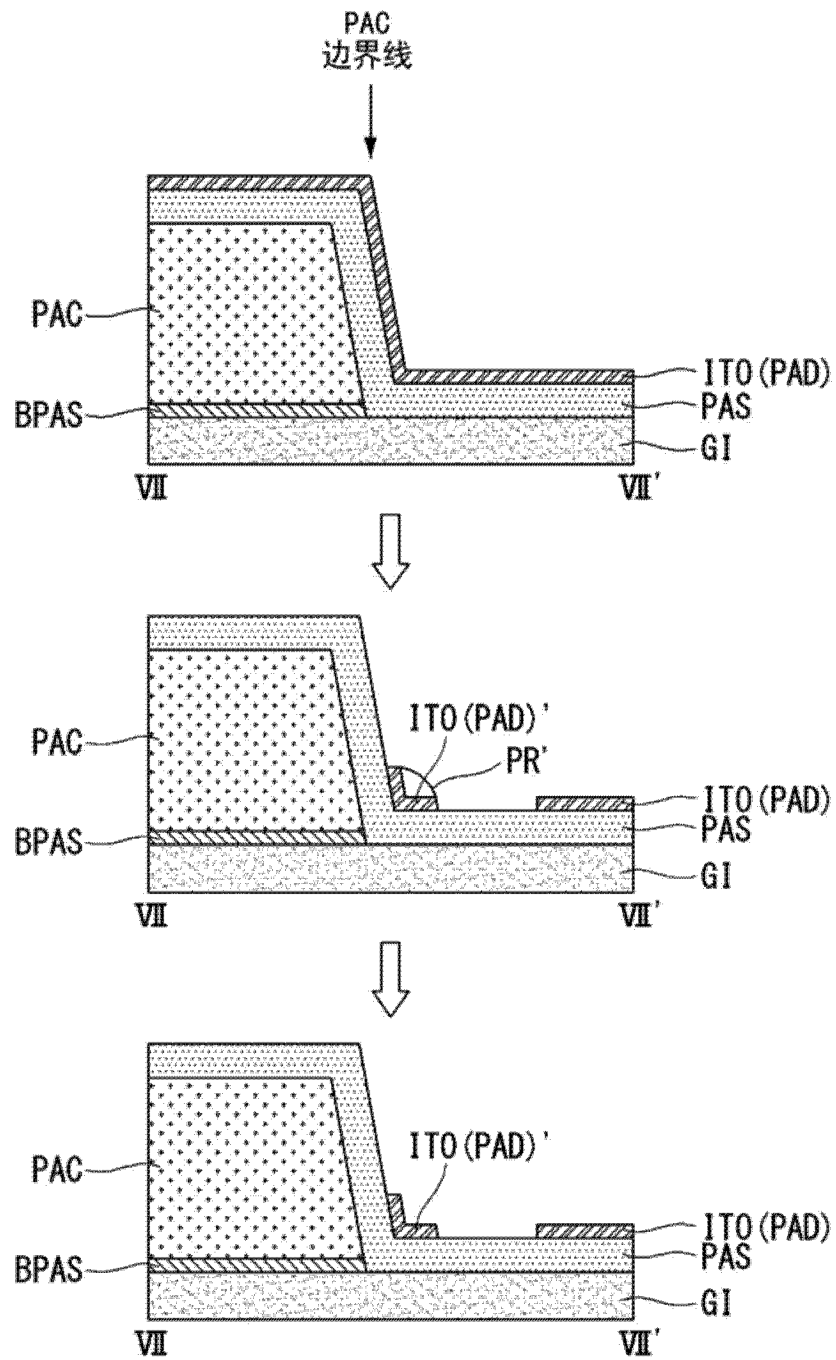


图 27

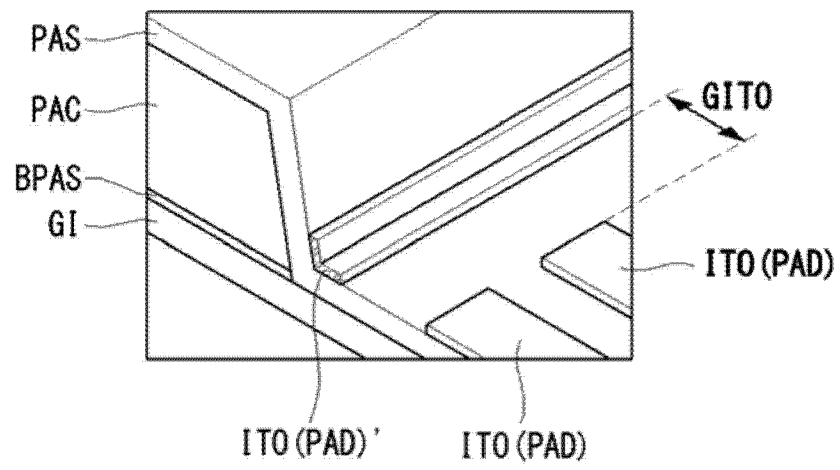


图 28

专利名称(译)	液晶显示器及其制造方法		
公开(公告)号	CN104007572A	公开(公告)日	2014-08-27
申请号	CN201310695617.5	申请日	2013-12-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	郑圣勳		
发明人	郑圣勳		
IPC分类号	G02F1/133 G02F1/1362 G02F1/1345 G09G3/36		
CPC分类号	G02F1/13452 G02F1/13458 G02F2001/133388 G02F1/1345 G02F1/136286 G02F2001/133357		
代理人(译)	徐金国		
优先权	1020130020990 2013-02-27 KR		
其他公开文献	CN104007572B		
外部链接	SIPO		

摘要(译)

提供了一种液晶显示器及其制造方法，其中部分去除有机钝化膜。所述液晶显示器包括：有源区域，其中数据线和栅极线彼此交叉且以矩阵形式布置有多个像素；和焊盘区域，其中驱动IC和FPC接合以向所述有源区域提供信号，其中所述焊盘区域包括：第一焊盘区域，其中形成有与所述数据线连接并与所述驱动IC的输出端子接合的第一焊盘；第二焊盘区域，其中形成有与所述驱动IC的输入端子接合的第二焊盘；和第三焊盘区域，其中形成有与所述FPC的输出端子接合的第三焊盘，其中所述第二焊盘和第三焊盘通过配线相连接，以及除了所述第一焊盘区域、第二焊盘区域和第三焊盘区域之外的部分焊盘区域、以及所述有源区域由所述有机钝化膜覆盖。

