



(12)发明专利申请

(10)申请公布号 CN 107561793 A

(43)申请公布日 2018.01.09

(21)申请号 201710883547.4

(22)申请日 2017.09.26

(71)申请人 武汉华星光电技术有限公司

地址 430070 湖北省武汉市武汉东湖开发区高新大道666号生物城C5栋

(72)发明人 张超

(74)专利代理机构 广州三环专利商标代理有限公司 44202

代理人 郝传鑫 熊永强

(51)Int.Cl.

G02F 1/1343(2006.01)

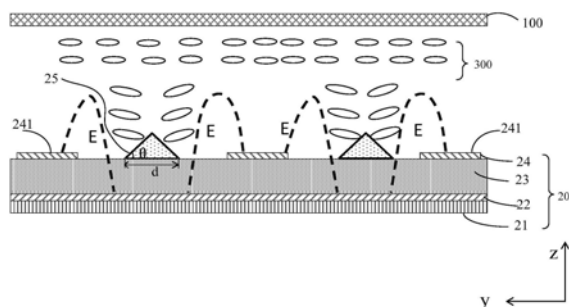
权利要求书1页 说明书4页 附图2页

(54)发明名称

一种阵列基板及液晶显示面板

(57)摘要

本发明提供了一种阵列基板,包括:衬底,覆盖所述衬底的公共电极层,位于所述公共电极层之上的绝缘层,位于所述绝缘层上的像素电极层;所述像素电极层包括间隔设置的像素电极,相邻的像素电极之间设有透明锥状挡块,所述透明锥状挡块在垂直所述公共电极层方向上的轴截面为三角形。本发明在相邻像素电极之间设置锥状透明挡块,在给所述像素电极、公共电极之间施加电压时,它可以限制位于像素电极边缘范围内的液晶分子向垂直公共电极层的方向偏向,尽量使液晶分子处于平躺状态,使得该区域的光穿透率不致减少。本发明还提供了包含该阵列基板的液晶显示面板。



1. 一种阵列基板,其特征在于,包括:
衬底,
覆盖所述衬底的公共电极层,
层叠于所述公共电极层上的绝缘层,
位于所述绝缘层上的像素电极层;所述像素电极层包括矩阵排列的数个像素电极,相邻的像素电极之间设有透明锥状挡块,所述透明锥状挡块在垂直所述公共电极层方向上的轴截面为三角形。
2. 如权利要求1所述的阵列基板,其特征在于,所述轴截面的三角形的底角为 30° – 60° 。
3. 如权利要求2所述的阵列基板,其特征在于,所述轴截面的三角形的底角为 45° 。
4. 如权利要求1所述的阵列基板,其特征在于,所述透明锥状挡块的顶点距相邻的所述像素电极之间的距离相等。
5. 如权利要求1所述的阵列基板,其特征在于,所述透明锥状挡块的高度为所述像素电极层的厚度的(8–12)倍。
6. 如权利要求5所述的阵列基板,其特征在于,所述透明锥状挡块的高度为 $0.8\text{--}1.2\mu\text{m}$ 。
7. 如权利要求1所述的阵列基板,其特征在于,所述轴截面的三角形的底边长度为所述像素电极的间距的 $0.5\text{--}0.6$ 。
8. 如权利要求1所述的阵列基板,其特征在于,所述透明锥状挡块的材质为感光型负性光阻。
9. 如权利要求1–8任一项所述的阵列基板,其特征在于,所述像素电极层和所述公共电极层均由透明导电材料构成;所述透明导电材料选自氧化铟锡、氧化铟锌、掺铝氧化锌、掺氟二氧化锡和掺磷二氧化锡中的一种。
10. 一种液晶显示面板,其特征在于,包括相对设置的彩膜基板和如权利要求1–9任一项所述的阵列基板,以及夹持在所述彩膜基板和阵列基板之间的液晶层。

一种阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种阵列基板及液晶显示面板。

背景技术

[0002] 近年来,液晶显示(Liquid Crystal Display,LCD)技术以其低功耗、低辐射、轻巧便捷的独特优势迅速得到普及。液晶显示面板的显示模式主要有VA(Virtual Alignment,垂直取向)、FFS(Fringe Field Switching,边缘场开关技术)模式等,其中FFS显示模式的液晶显示面板以其观看视角广及开口率高等特性,得到广泛应用。

[0003] FFS模式是通过阵列基板上的顶层像素电极11和底层公共电极12之间产生的边缘电场,使电极之间及电极上方的液晶分子能在平行于阵列基板的平面上发生转动。在像素电极11和公共电极12上施加电压后,液晶分子会受到来自水平y方向的电场分量 E_y 和z方向(垂直公共电极平面的方向)的电场分量 E_z , (如图1所示)但在像素电极11的边缘位置,液晶分子受到的电场 E_z 较强,这会导致液晶分子除了水平旋转外,会受到较大的垂直方向的力。以正型液晶为例,液晶分子容易在边缘电场 E_z 的作用下站立起来,从而导致该区域的光损失,白画面的亮度降低,进而降低LCD面板的对比度。

发明内容

[0004] 鉴于此,本发明提供了一种阵列基板及液晶显示面板,用于减小液晶分子在FFS模式液晶面板中所受到的垂直公共电极平面方向的力,以提高面板的对比度。

[0005] 第一方面,本发明提供了一种阵列基板,包括衬底,覆盖所述衬底的公共电极层,层叠于所述公共电极层上的绝缘层,位于所述绝缘层上的像素电极层,所述像素电极层包括矩阵排列的数个像素电极,其中,相邻的像素电极之间设有透明锥状挡块,所述透明锥状挡块在垂直所述公共电极层方向上的轴截面为三角形。

[0006] 本发明在相邻像素电极之间设置锥状透明挡块,当给所述像素电极、公共电极之间施加电压时,该透明锥状挡块可以限制位于像素电极边缘范围内的液晶分子向垂直所述公共电极层的方向偏向,尽量使液晶分子处于平躺状态,使得该区域的光穿透率不致减少。

[0007] 其中,所述轴截面三角形的底角为 30° – 60° 。进一步优选为 45° 。底角在此范围内的透明锥状挡块,可以给液晶分子最高效的应力作用,较大地抑制液晶分子向垂直公共电极层的方向偏向。

[0008] 其中,所述透明锥状挡块的顶点距相邻的所述像素电极之间的距离相等。此时,该轴截面为一等腰三角形。

[0009] 其中,所述透明锥状挡块的高度为所述像素电极层的厚度的(8–12)倍。

[0010] 其中,所述透明锥状挡块的高度为 $0.8\text{--}1.2\mu\text{m}$ 。优选为 $0.9\text{--}1.1\mu\text{m}$ 。

[0011] 其中,所述轴截面三角形的底边长度为所述像素电极的间距的 $0.5\text{--}0.6$ 。

[0012] 其中,所述透明锥状挡块的材质为感光型负性光阻。它可以通过在所述像素电极之间涂布形成一定厚度的透明薄膜,然后采用预定形状的掩模板(掩模板的透光区的形状

与锥状挡块的形状相匹配)进行曝光,最后经显影,在像素电极之间形成所述透明锥状挡块。

[0013] 其中,所述像素电极层和所述公共电极层均由透明导电材料构成,所述透明导电材料选自氧化铟锡、氧化铟锌、掺铝氧化锌、掺氟二氧化锡和掺磷二氧化锡中的一种。

[0014] 第二方面,本发明还提供了一种液晶显示面板,包括彩膜基板和如本发明第一方面所述的阵列基板,所述彩膜基板和阵列基板相对设置,在所述彩膜基板和阵列基板之间夹持有液晶层。

[0015] 本发明第二方面提供的液晶显示面板中,阵列基板上的相邻像素电极之间设有锥状透明挡块,当给所述像素电极、公共电极之间施加电压时,该透明锥状挡块可以限制位于像素电极边缘范围内的液晶分子向垂直所述公共电极层的方向偏向,尽量使液晶分子处于平躺状态,使得该区域的光穿透率不致减少,进一步提高了该液晶显示面板的对比度。

附图说明

[0016] 图1为现有技术中FFS显示模式面板的电场驱动液晶的示意图;11为像素电极,12为公共电极,13为绝缘层,虚线代表电场线;

[0017] 图2是本发明实施例中液晶显示面板的截面图,虚线代表电场线;

[0018] 图3为本发明实施例中位于绝缘层23上的像素电极层24的俯视图。

具体实施方式

[0019] 下面结合附图及实施例,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其他实施例,都属于本发明保护的范围。应当指出,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0020] 图2为发明实施例中提供的液晶显示面板的结构示意图。该液晶显示面板包括彩膜基板100、阵列基板200、液晶层300,彩膜基板100与阵列基板200相对设置,液晶层300被夹持于所述彩膜基板100与阵列基板200之间。液晶层300包括多个按一定方向配向的液晶分子。

[0021] 下面先具体介绍该液晶显示面板中所使用到的阵列基板200,该阵列基板200尤其适用于FFS显示模式的液晶显示面板。

[0022] 如图2所示,该阵列基板200包括衬底21,覆盖衬底21的公共电极层22,位于公共电极层22之上的绝缘层23,位于绝缘层23上的像素电极层24,像素电极层24包括间隔设置的像素电极241,其中,相邻的像素电极241之间设有透明锥状挡块25,透明锥状挡块25在垂直公共电极层22方向(即平行于z方向)上的轴截面为三角形。

[0023] 本发明在相邻像素电极241之间设置锥状透明挡块25,当给像素电极241、公共电极层22之间施加电压时,该透明锥状挡块25可以限制位于像素电极241边缘范围内的液晶分子向垂直公共电极层22的方向(即图2中的z方向)偏向,尽量使液晶分子处于平躺状态,使得该区域的光穿透率不致减少。

[0024] 透明锥状挡块25的轴截面为三角形,该三角形的底角 θ 为30-60°。底角 θ 在此范围

内的透明锥状挡块25,可以给液晶分子较高效的应力作用,较大地抑制液晶分子向垂直公共电极层22的方向偏向。进一步地,底角 θ 优选为 45° 。

[0025] 本发明实施例中,透明锥状挡块25的形状可以为圆锥、棱锥(如三棱锥、四棱锥等)。其中,透明锥状挡块25的顶点距相邻的两像素电极241之间的距离相等,即,所述透明锥状挡块25的轴截面为一等腰三角形。

[0026] 本发明实施例中,由于相邻的像素电极241之间均设置有透明锥状挡块25,显然地,透明锥状挡块25的轴截面三角形的底边长度 d 要小于像素电极241的间距 Δd 。进一步地,透明锥状挡块25的轴截面三角形的底边长度 d 为像素电极241的间距 Δd 的0.5-0.6。

[0027] 此外,锥状透明挡块25为锥状,沿衬底21向绝缘层23的方向(即,图2中的 z 方向),该锥状透明挡块25的横截面(垂直 z 方向的截面)的大小逐渐减小,该透明锥状挡块25的横截面的最大宽度也要小于像素电极241的间距 Δd 。进一步地,透明锥状挡块25的横截面的最大宽度为像素电极241的间距 Δd 的0.5-0.6。

[0028] 可选地,透明锥状挡块25的高度为像素电极层24的厚度的(8-12)倍。进一步地,透明锥状挡块25的高度为 $0.8-1.2\mu\text{m}$ 。优选为 $0.9-1.1\mu\text{m}$ 。这样可以更好地抑制液晶分子朝 z 方向偏转。

[0029] 图3为本发明中像素电极层24的俯视图,如图3所示,像素电极层24包括矩阵排列的数个像素电极241,像素电极241为条状。相邻像素电极241的间距 Δd 为 $3.6-4.2\mu\text{m}$ 。像素电极241的宽度 w 为 $2.8-3.4\mu\text{m}$ 。

[0030] 在本发明一实施方式中,相邻像素电极241的间距 Δd 为 $3.9\mu\text{m}$ 。像素电极241的宽度 $3.1\mu\text{m}$ 。透明锥状挡块25的最大宽度 d 为 $2.0\mu\text{m}$,其距左、右两个相邻的像素电极241之间的距离均为 $0.95\mu\text{m}$ 。

[0031] 透明锥状挡块25的材质为感光型负性光阻。它可以通过在像素电极241之间涂布形成一定厚度的透明薄膜,然后采用预定形状的掩模板(掩模板的透光区的形状与透明锥状挡块25的形状相匹配)进行曝光,最后经显影,在像素电极241之间形成透明锥状挡块25。

[0032] 像素电极层24和公共电极层22均由透明导电材料构成,透明导电材料选自氧化铟锡(ITO)、氧化铟锌(IZO)、掺铝氧化锌(AZO)、掺氟二氧化锡(FTO)和掺磷二氧化锡(PTO)中的一种。

[0033] 其中,公共电极层22为面状电极,整面覆盖在衬底21上。

[0034] 本发明实施例提供的阵列基板200中,相邻像素电极241之间设有锥状透明挡块25,当在给所述像素电极241、公共电极层25之间施加电压时,该透明锥状挡块25能限制位于像素电极241的边缘范围内的液晶分子向 z 方向偏转,尽量使液晶分子处于平躺状态,使液晶分子平行于阵列基板200的平面(xy 平面)上发生转动。这就避免了像素电极241的边缘区域的光的穿透率不致减少。

[0035] 图2提供的液晶显示面板中,CF基板100为液晶显示技术领域常用的基板,CF基板100的具体结构为现有技术,这里不再展开描述。

[0036] 此外,至于阵列基板200,除了具有图2所示出的结构外,还可包括其他常规结构,例如位于像素电极241上的平坦层,位于平坦层之上的液晶配向膜等,将构成液晶层300的液晶材料可以涂覆到阵列基板上液晶配向膜区域。

[0037] 该液晶层300中的液晶分子可以为具有介电各向异性的正性向列型液晶,例如为

二氰基苯类液晶、哒嗪类液晶、席夫碱类液晶、氧化偶氮类液晶、联苯类液晶、苯基环己烷类液晶、嘧啶类液晶、二氧六环类液晶、双环辛烷类液晶、立方烷类液晶等,但不限于此。

[0038] 图2的FFS显示模式的液晶显示面板中,阵列基板200上的相邻像素电极241之间设有锥状透明挡块25,当在给所述像素电极241、公共电极层25之间施加电压时,该透明锥状挡块25能限制位于像素电极241的边缘范围内的液晶分子向z方向偏转,尽量使液晶分子处于平躺状态,使液晶分子平行于阵列基板200的平面(xy平面)上发生转动。这就避免了像素电极241的边缘区域的光的穿透率不致减少,也避免了白画面的亮度降低,进而提高了该液晶显示面板的对比度。其中,对比为全白画面的亮度与全黑画面的亮度的比值。

[0039] 需要说明的是,根据上述说明书的揭示和和阐述,本发明所属领域的技术人员还可以对上述实施方式进行变更和修改。因此,本发明并不局限于上面揭示和描述的具体实施方式,对本发明的一些等同修改和变更也应当在本发明的权利要求的保护范围之内。此外,尽管本说明书中使用了一些特定的术语,但这些术语只是为了方便说明,并不对本发明构成任何限制。

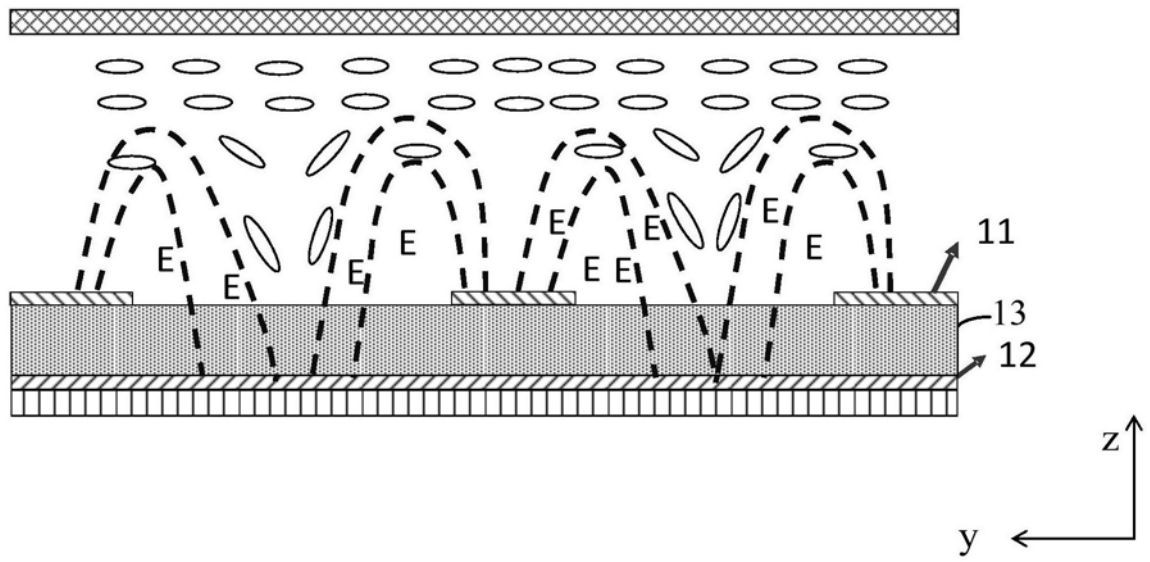


图1

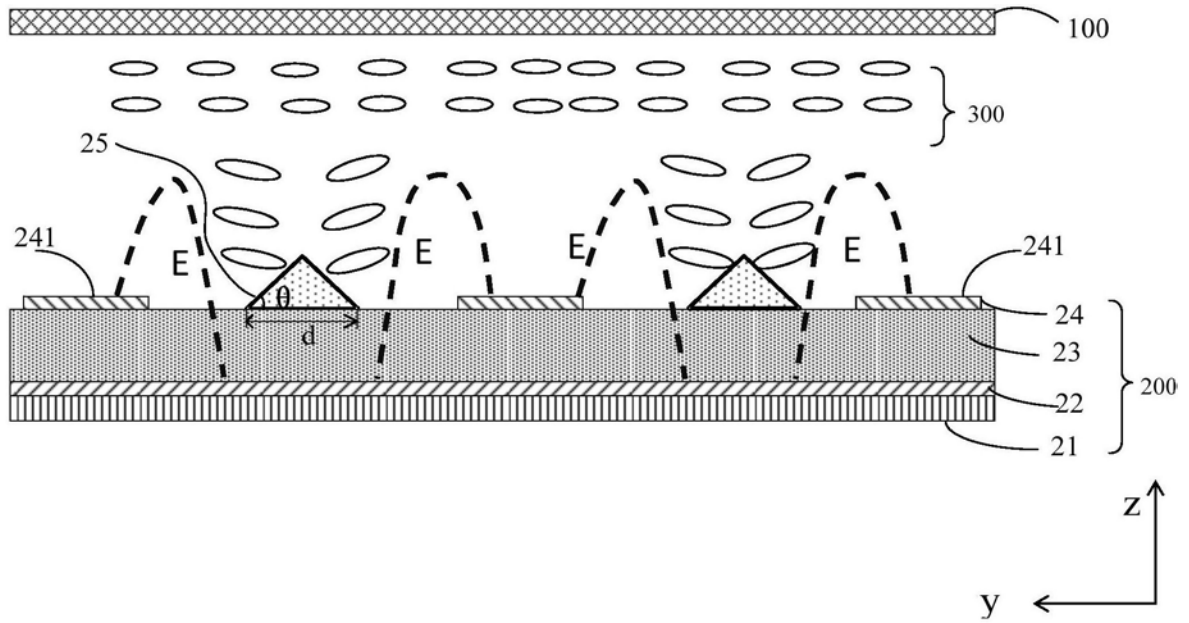


图2

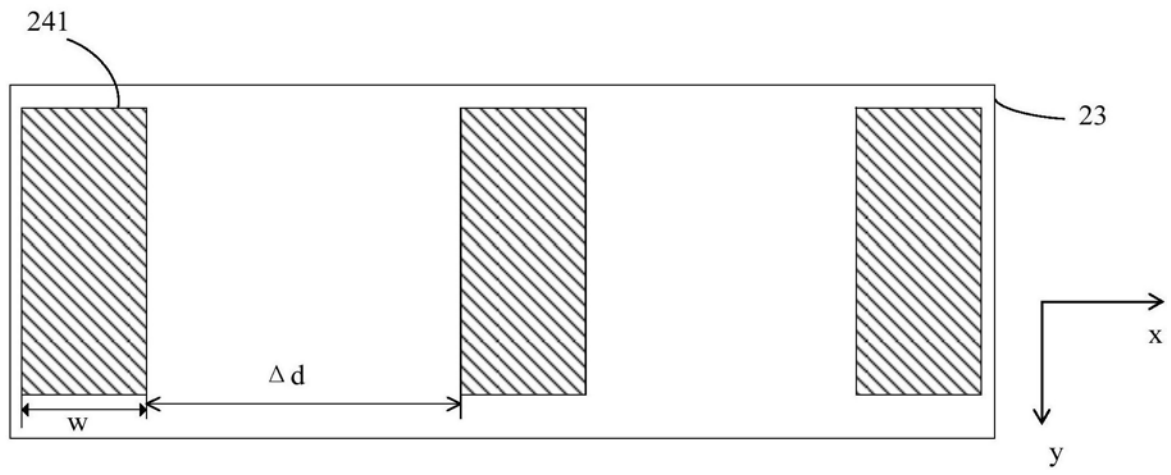


图3

专利名称(译)	一种阵列基板及液晶显示面板		
公开(公告)号	CN107561793A	公开(公告)日	2018-01-09
申请号	CN2017110883547.4	申请日	2017-09-26
[标]申请(专利权)人(译)	武汉华星光电技术有限公司		
申请(专利权)人(译)	武汉华星光电技术有限公司		
当前申请(专利权)人(译)	武汉华星光电技术有限公司		
[标]发明人	张超		
发明人	张超		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343		
代理人(译)	熊永强		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种阵列基板，包括：衬底，覆盖所述衬底的公共电极层，位于所述公共电极层之上的绝缘层，位于所述绝缘层上的像素电极层；所述像素电极层包括间隔设置的像素电极，相邻的像素电极之间设有透明锥状挡块，所述透明锥状挡块在垂直所述公共电极层方向上的轴截面为三角形。本发明在相邻像素电极之间设置锥状透明挡块，在给所述像素电极、公共电极之间施加电压时，它可以限制位于像素电极边缘范围内的液晶分子向垂直公共电极层的方向偏向，尽量使液晶分子处于平躺状态，使得该区域的光穿透率不致减少。本发明还提供了包含该阵列基板的液晶显示面板。

