



(12) 发明专利申请

(10) 申请公布号 CN 104991387 A

(43) 申请公布日 2015. 10. 21

(21) 申请号 201510479396. 7

(22) 申请日 2013. 04. 24

(30) 优先权数据

101134959 2012. 09. 24 TW

(62) 分案原申请数据

201310146590. 4 2013. 04. 24

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 张琬珩 郑孝威 范姜士权

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 鲍俊萍

(51) Int. Cl.

G02F 1/1343(2006. 01)

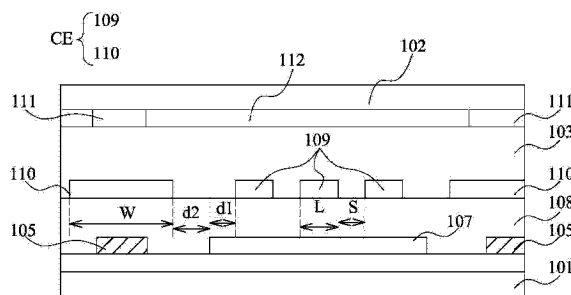
权利要求书1页 说明书14页 附图7页

(54) 发明名称

边际场切换式液晶显示面板

(57) 摘要

本发明提供一种像素区与材料优化设计的边际场切换式液晶显示面板,包括一设置有多像素区的主动元件阵列基板、一对向基板以及一液晶层,其中各该些像素区包含多个第一共同电极、与水平方向上邻接的另一像素区之间的第二共同电极、以及一像素电极。通过操控此主动元件阵列基板上像素区的电极线相对位置的设计,及/或于此该液晶显示面板的液晶层中,采用预定范围数值的液晶材料性质,改变穿透率以及像素区中不同位置的透光均匀度。



1. 一种边际场切换式液晶显示面板, 包括:

一第一基板、一第二基板以及一液晶层夹设于第一基板与第二基板之间;

至少一扫描线, 设置于该第一基板上;

至少一数据线, 设置于该第一基板上, 且该数据线与该扫描线交错以定义出至少一像素区;

至少一切换元件, 设置于该像素区内, 以分别电性连接该扫描线、该数据线与至少一像素电极;

至少一共同电极, 设置于该第一基板的该像素区上, 且通过介于该像素电极与该共同电极间的一隔绝层与该像素电极分开, 其中, 该共同电极至少包含多个第一共同电极与至少一第二共同电极, 该第二共同电极, 设置且覆盖于该数据线上方, 各该第一共同电极之间具有一间隔, 且其设置于该像素区内, 其中, 该液晶层具有一预定厚度 (D) 与该液晶层的液晶材料具有双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$) 为 340nm 至 391nm 之间, 且该液晶层的液晶分子具有正型介电异性为 5 至 10 之间。

2. 如权利要求 1 所述的面板, 其特征在于, 该液晶层具有一预定厚度 (D) 与该液晶层的液晶材料具有双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$) 为 391nm, 且该液晶层的液晶分子具有正型介电异性为 5。

3. 如权利要求 2 所述的面板, 其特征在于, 该第二共同电极宽度大于该数据线宽度。

4. 如权利要求 2 所述的面板, 其特征在于, 该第二共同电极宽度大于各该第一共同电极宽度。

边际场切换式液晶显示面板

[0001] 本申请为申请人根据母案申请（申请号：201310146590.4，发明名称：边际场切换式液晶显示面板）所提出的分案申请。

技术领域

[0002] 本发明是有关于一种液晶显示面板，且特别是关于一种边际场切换式（Fringe-Field Switching, FFS）的液晶显示面板。

背景技术

[0003] 近年来，液晶显示面板已普遍可见于包括一般家用电器设备的各式电子产品之中。液晶显示面板是由一对基板和液晶层夹设于该对基板之间所构成，该对基板的表面上具有电极，通过在两个基板上的电极上外加电压来形成电场，则液晶层的液晶分子受到电场的影响再次排列而改变光的透射率，由此来显示各种影像。但是，液晶显示面板的液晶层的液晶分子的排列会受到相当多的因素，例如：工艺偏移过大、电极位置与形状不对等等，使得液晶层的液晶分子排列不佳，而导致光穿透率下降，更甚而让液晶显示面板的显示品质下降。

发明内容

[0004] 根据本发明的边际场切换式液晶显示面板，包括：

[0005] 一第一基板、一第二基板以及一液晶层夹设于第一基板与第二基板之间；

[0006] 至少一扫描线，设置于该第一基板上；

[0007] 至少一数据线，设置于该第一基板上，且该数据线与该扫描线交错以定义出至少一像素区；

[0008] 至少一切换元件，设置于该像素区内，以分别电性连接该扫描线、该数据线与至少一像素电极；

[0009] 至少一共同电极，设置于该第一基板的该像素区上，且通过介于该像素电极与该共同电极间的一隔绝层与该像素电极分开，其中，该共同电极至少包含多个第一共同电极与至少一第二共同电极，该第二共同电极，设置且覆盖于该数据线上，各该第一共同电极之间具有一间隔，且其设置于该像素区内，其中，该液晶层具有一预定厚度（D）与该液晶层的液晶材料具有双折射系数（ Δn ）的乘积（ $\Delta n \cdot D$ ）为 340nm 至 391nm 之间，且该液晶层的液晶分子具有正型介电异性为 5 至 10 之间。

[0010] 其中，该液晶层具有一预定厚度（D）与该液晶层的液晶材料具有双折射系数（ Δn ）的乘积（ $\Delta n \cdot D$ ）为 391nm，且该液晶层的液晶分子具有正型介电异性为 5。

[0011] 其中，该第二共同电极宽度大于该数据线宽度。

[0012] 其中，该第二共同电极宽度大于各该第一共同电极宽度。

[0013] 在本发明的一实施例中，上述液晶显示面板器的该液晶层中的液晶材料，具有一预定范围的正型介电异性数值 $\Delta \epsilon$ 值，以及一预定范围的双折射系数 Δn 与该液晶层的

预定厚度 D 的乘积 ($\Delta n \cdot D$) 值。通过, 以将光刻、蚀刻等工艺中工艺变异造成的穿透率下降以及像素区中不同位置的透光均匀度恶化等影响程度降低, 进而提升该液晶显示器的产品良率。并且也可以提升穿透率。

[0014] 在本发明的一实施例中, 将上述第一共同电极、第二共同电极、以及一像素电极等之间的距离参数 d_1 、 d_2 , 结合上述液晶材料性质的参数 $\Delta \epsilon$ 、 Δn 数值, 以进一步降低光刻、蚀刻等工艺中工艺变异造成的穿透率下降以及像素区中不同位置的透光均匀度恶化等影响程度。并且也可以提升穿透率。

[0015] 为让本发明的上述特征和其他目的、特征和优点能更明显易懂, 下文特举比较例与实施例, 并配合附图作详细说明如下。

附图说明

[0016] 本发明的上述和其他态样、特征及其他优点参照说明书内容并配合附图得到更清楚的了解, 其中:

[0017] 图 1 显示根据本发明的边际场切换式液晶显示面板的像素区 (俯视图)。

[0018] 图 1A 显示根据本发明的边际场切换式液晶显示面板的像素区 (图 1 沿 AA' 线的剖面图)。

[0019] 图 1B 显示根据本发明的边际场切换式液晶显示面板的像素区 (图 1 沿 BB' 线的剖面图)。

[0020] 图 2 显示根据本发明的边际场切换式液晶显示面板的实施例 1、2 在不同施加电压下的穿透率比较。

[0021] 图 3 显示根据本发明的边际场切换式液晶显示面板的实施例 1、2 在单一像素区中横向不同位置的穿透率比较。

[0022] 图 4 显示根据本发明的边际场切换式液晶显示面板的不同电极间距设计在相同程度的工艺变异下所造成的穿透率损失的比较。

[0023] 图 5 显示根据本发明的边际场切换式液晶显示面板的实施例 3、4 在单一像素区中横向不同位置的穿透率比较。

[0024] 图 6 是液晶介电异性性 $\Delta \epsilon$ 对电场作用的示意图。

[0025] 图 7 显示根据本发明的边际场切换式液晶显示面板的不同液晶参数在相同程度的工艺变异下所造成的穿透率损失的比较。

[0026] 图 8 显示根据本发明的边际场切换式液晶显示面板的实施例 7、8 在单一像素区中横向不同位置的穿透率比较。

[0027] 图 9A 是目前大部分边际场切换式液晶显示面板的像素区设计 (像素电极在共同电极之上) 的示意图。

[0028] 图 9B 是本发明边际场切换式液晶显示面板的像素区设计 (共同电极在像素电极之上) 的示意图。

[0029] 图 10 是边际场切换式液晶显示面板的像素区不同设计的元件表现示意图。

[0030] 附图标记说明

[0031] 101 : 第一基板 505 : 数据线

[0032] 102 : 第二基板 507 : 像素电极

[0033]	103 :液晶层	508 :隔绝层
[0034]	104 :扫描线	509 :第一共同电极
[0035]	105 :数据线	510 :第二共同电极
[0036]	106 :切换元件	805 :数据线
[0037]	107 :像素电极	807 :像素电极
[0038]	108 :隔绝层	808 :隔绝层
[0039]	109 :第一共同电极	809 :第一共同电极
[0040]	110 :第二共同电极	810 :第二共同电极
[0041]	111 :黑色矩阵	903 :液晶层
[0042]	112 :彩色滤光层	905 :数据线
[0043]	305 :数据线	907 :像素电极
[0044]	307 :像素电极	909 :第一共同电极
[0045]	308 :隔绝层	910 :第二共同电极
[0046]	309 :第一共同电极	913 :共同电极
[0047]	310 :第二共同电极	914 :像素电极

具体实施方式

[0048] 根据本发明的边际场切换式液晶显示面板,包括一第一基板、一第二基板及一液晶层夹设于该第一基板与该第二基板之间。至少一扫描线,设置于该第一基板上。至少一数据线,设置于该第一基板上,且该数据线与该扫描线交错以定义出至少一像素区,各该像素区是由至少一扫描线与至少一数据线相互交错所构成。至少一切换元件,设置于该像素区内,以分别电性连接该扫描线、该数据线与至少一像素电极,其中该像素电极设置于该像素区内。至少一透明共同电极,设置于该第一基板的该像素区上,且通过介于该像素电极与该共同电极间的一隔绝层与该像素电极分开。其中,该共同电极至少包含多个第一共同电极与至少一第二共同电极,该第二共同电极,设置且覆盖于该数据线上,各该第一共同电极之间具有一间隔,且其设置于该像素区内,其中,该像素区的像素电极边缘与该像素区中最邻近该第二共同电极的该第一共同电极边缘,于该第一基板方向上的投影距离为 d_1 ,第二共同电极的边缘与该像素区的该像素电极边缘,于该第一基板方向上的投影距离为 d_2 。

[0049] 其中 (d_1+d_2) 的总和为 $5 \sim 7 \mu\text{m}$,且 $d_1>d_2$ 。 $0 \leq d_2 \leq 2 \mu\text{m}$ 。 (d_1+d_2) 的总和为 $7 \mu\text{m}$,且 d_2 为 $0 \mu\text{m}$ 。

[0050] 该第二共同电极宽度大于该数据线宽度。

[0051] 该第二共同电极宽度大于各该第一共同电极宽度。

[0052] 该液晶层具有一预定厚度 (D) 与该液晶层的液晶材料具有双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$) 为 340nm 至 391nm 之间,且该液晶层的液晶分子具有正型介电异性性 (positive dielectric anisotropy, $\Delta \epsilon$) 为 5 至 10 之间。

[0053] 该液晶层具有一预定厚度 (D) 与该液晶层的液晶材料具有双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$) 为 391nm ,且该液晶层的液晶分子具有正型介电异性性 (positive dielectric anisotropy, $\Delta \epsilon$) 为 5。

[0054] 在本发明的一实施例中,操控上述 d_1 、 d_2 、以及 (d_1+d_2) 的数值范围,以将光刻、蚀

刻等工艺中工艺变异造成的穿透率下降以及像素区中不同位置的透光均匀度恶化等影响程度降低,进而提升该液晶显示器的产品良率。根据本发明的边际场切换式液晶显示面板,包括一第一基板、一第二基板以及一液晶层夹设于第一基板与第二基板之间。至少一扫描线,设置于该第一基板上。至少一数据线,设置于该第一基板上,且该数据线与该扫描线交错以定义出至少一像素区。至少一切换元件,设置于该像素区内,以分别电性连接该扫描线、该数据线于至少一像素电极。至少一共同电极,设置于该第一基板的该像素区上,且通过介于该像素电极与该共同电极间的一隔绝层与该像素电极分开。其中,该共同电极至少包含多个第一共同电极与至少一第二共同电极,该第二共同电极,设置且覆盖于该数据线上方,各该第一共同电极之间具有一间隔,且其设置于该像素区内。其中,该液晶层具有一预定厚度(D)与该液晶层的液晶材料具有双折射系数(Δn)的乘积($\Delta n \cdot D$),且液晶层的液晶分子具有正型介电异性性(positive dielectric anisotropy, $\Delta \epsilon$)。

[0055] 乘积($\Delta n \cdot D$)为340nm至391nm之间,且该液晶层的液晶分子具有正型介电异性性(positive dielectric anisotropy, $\Delta \epsilon$)为5至10之间。

[0056] 该液晶层具有一预定厚度(D)与该液晶层的液晶材料具有双折射系数(Δn)的乘积($\Delta n \cdot D$)为391nm,且该液晶层的液晶分子具有正型介电异性性(positive dielectric anisotropy, $\Delta \epsilon$)为5。

[0057] 该第二共同电极宽度大于该数据线宽度。

[0058] 该第二共同电极宽度大于各该第一共同电极宽度。

[0059] 本发明的目的及优点,通过下列实施例中伴随附图与元件符号的详细叙述后,将更为显著。

[0060] 为了使本揭示内容的叙述更加详尽与完备,可参照附图及以下所述各种实施例,附图中相同的号码代表相同或相似的元件,并且为求清楚说明,元件的大小或厚度可能夸大显示,并未依照原尺寸作图。此外,为简化附图起见,一些结构与元件在附图中将以简单示意的方式绘示之。然而,应了解到所提供的实施例并非用以限制本发明所保护的范围。这些实务上的细节不应用以限制本发明。也就是说,在本发明部分实施方式中,这些实务上的细节是非必要的。而结构运作的描述非用以限制其执行的顺序,任何由元件重新组合的结构,所产生具有均等功效的装置,皆为本发明所保护的范围。

[0061] 根据本发明的一实施例,其目的在于提供一种使用边际场切换式(FFS mode)技术而共同电极在数据线与像素电极上方(top common)的液晶显示面板,其包含一第一基板、一第二基板、以及一夹设于该等基板间的液晶层。其中在该第一基板上具有至少一个像素区,该像素区中包含共同电极以及像素电极,在形成上述该等电极时,即使由此形成该等电极的光刻、蚀刻等工艺中产生了无法避免的工艺变异,造成电极的间距与设计间距存有误差,本实施例的边际场切换式技术液晶显示面板仍能维持一定水准的穿透率以及像素区中不同位置的透光均匀度,增加上述在形成电极层的光刻、蚀刻等工艺上允许变异的空间,进而提高制造边际场切换式技术的液晶显示器的产品良率。

[0062] 为达到增加工艺上允许变异的空间,进而达到提高产品良率的目的,本发明该实施例设计该主动元件阵列基板(即第一基板)上像素区的电极相对位置。图1为该像素区的局部俯视图,图1A为图1沿AA'线于该第一基板的剖面图,图1B为图1沿BB'线于该边际场切换式液晶显示面板的剖面图,请查看图1并配合图1A和图1B。于此实施例中,至少

一扫描线 104, 设置于该第一基板 101 上。至少一数据线 105, 设置于该第一基板 101 上, 且该数据线 105 与该扫描线 104 交错以定义出至少一像素区 PA。本发明的实施例以一个像素区 PA 为说明范例, 但不限于此。至少一切换元件 106, 设置于该像素区 PA 内, 以分别电性连接该扫描线 104、该数据线 105 与至少一像素电极 107。切换元件 106 是为晶体管是由栅极 G、半导体层 SE、源极 S 与漏极 D 所构成, 其中, 尚有一绝缘层 (未标示) 夹设于栅极 G 与半导体层 SE 之间, 如图 1A 所示。因此, 切换元件 106 的栅极 G 连接扫描线 104、源极 S 连接数据线 105 以及漏极 D 连接像素电极 107。其中晶体管的类型包含顶栅型晶体管、底栅型晶体管、或其它合适的晶体管, 且半导体层材料包含非晶半导体、多晶半导体、单晶半导体、微晶半导体、纳米晶半导体、氧化物半导体、有机半导体、量子点半导体、或其它合适的材料、或上述至少二种半导体的组合, 而该像素电极 107 设置于该像素区 PA 内, 如图 1 和图 1B 所示。至少一共同电极 CE, 设置于该第一基板 101 的该像素区 PA 上, 且通过介于该像素电极 107 与该共同电极 CE 间的一隔绝层 108 与该像素电极 107 分开, 而像素电极 107、数据线 105、以及隔绝层 108 三者与第一基板 101 之间可选择性加入绝缘层 (未标示), 如图 1 和图 1B 所示。

[0063] 在本发明的一实施例中, 如图 1B 所示, 上述该共同电极 CE 至少包含多个第一共同电极 109 与至少一第二共同电极 110。该第二共同电极 110, 设置且覆盖于该数据线 105 上方, 各该第一共同电极 109 之间具有一间隔 S, 各该第一共同电极 109 具有一宽度 L, 且其设置于该像素区内, 其中, 该像素区 PA 的像素电极 107 边缘与该像素区 PA 中最邻近该第二共同电极 110 的第一共同电极 109 边缘, 于该第一基板 101 方向上的投影距离为 d1, 第二共同电极 110 的边缘与该像素区 PA 的该像素电极 107 边缘, 于该第一基板 101 方向上的投影距离为 d2。其中, 该间隔 S 是实质上大于 0。

[0064] 在本发明的一实施例中, 如图 1B 所示, 上述该共同电极 CE 至少包含多个第一共同电极 109 与至少一第二共同电极 110, 其中, 该第二共同电极 110 具有一宽度 W, 该第二共同电极 110 的宽度 W 大于各该第一共同电极 109 的线宽 L。此外, 本发明是以第二共同电极 110 的一个尾端通过连接部 (未标示) 连接各该第一共同电极 109 的一个尾端为范例, 但于其它实施例中, 第二共同电极 110 可不连接于第一共同电极 109, 一样会有本发明下列实施例的实施效果。本发明的第一共同电极 109、第二共同电极 110、数据线 105、扫描线 104、间隔 S 其中至少一者的形状以直条状为范例, 但于其它实例中, 上述至少一者的形状可选择为曲线形 (curve)、曲折形 (zigzag)、多边形、或其它合适的形状。

[0065] 再者, 在形成面板时, 会将液晶层 103 夹设于第一基板 101 以及第二基板 102 之间。另外, 为了让面板可以显示彩色画面, 会于第一基板 101 以及第二基板 102 之间再设置多个彩色滤光层 112。本发明的实施例是以彩色滤光层 112 设置于第二基板 102 与液晶层 103 之间, 即彩色滤光层 112 设置于第二基板 102 上为实施范例, 但于其它实施例, 亦可将彩色滤光层 112 设置于第一基板 101 与液晶层 103 之间, 即彩色滤光层 112 设置于第一基板 101 上, 例如: 彩色滤光层 112 在像素电极 107 之下 (array on color filter) 或者是彩色滤光层 112 在像素电极 107 之上 (color filter on array)。另外, 为了让各色彩的彩色滤光层 112 不会产生混色, 于任二相邻的彩色滤光层 112 间会再包含黑色矩阵 111。一般而言, 黑色矩阵 111 会对应于信号线设置, 例如: 数据线 105 (如图 1B 所示) 及 / 或扫描线 104。

[0066] 然而在量产过程中,原先设计的像素区常会因为光刻以及蚀刻工艺上无法避免的工艺变异,例如光刻工艺中对位(alignment)产生电极位置偏移或是曝光之后的电极线宽误差、蚀刻造成的电极线宽误差、以及上述光刻和蚀刻工艺均会产生于边际场切换式显示面板的主动元件阵列基板上,所有像素区的电极位置和电极线宽的均匀性(uniformity)问题等,以上可能发生的工艺变异均会造成电极之间距离与原先所设计的间距产生误差,使得该以边际场切换式技术制造的显示面板产生透光均匀性恶化以及穿透率损失的问题。通常穿透率是指光的穿透率,是依照通常的光透率公式与配合使用可见光波段的光源来获得的。

[0067] 实施例 1:

[0068] 像素区 PA 的电极设计、膜层堆迭结构以及 d1、d2 定义与上述相同,仅不同于标号,例如:共同电极 CE、第一共同电极 309、第二共同电极 310、像素电极 307、数据线 305 以及绝缘层 308、本发明的实施例 1 为 d1 实质上为 4 微米(μm),而 d2 实质上为 2 μm ,实施例 2 为以实施例 1 产生工艺变异,其中 d1 实质上为 2.45 μm ,而 d2 实质上为 2.45 μm 。其中 d1、d2 定义方式如同上述所述,例如:该像素区 PA 的像素电极 307 边缘与该像素区 PA 中最邻近该第二共同电极 310 的该第一共同电极 309 边缘,于该第一基板 101 方向上的投影距离为 d1,第二共同电极 310 的边缘与该像素区 PA 的该像素电极 307 边缘,于该第一基板 101 方向上的投影距离为 d2。实施例 1、2 的电极间距参数如下表 1:

[0069] 表 1: 实施例 1 及其工艺变异下实施例 2 的电极间距参数

[0070]

	d1 (μm)	d2 (μm)
实施例 1	4	2
实施例 2	2.45	2.45

[0071] 上述穿透率损失与透光均匀性恶化的现象,通过本发明的实施例 1 和实施例 2 的实测数据说明之。参考图 2 及图 3,其中图 2 为实施例 1、2 穿透率量测的比较结果,图 3 则为透光均匀性量测比较的结果。实施例 1 与实施例 2 选用的液晶材料、液晶层厚度皆相同(例如正型介电异性性(Positive Dielectric Anisotropy, $\Delta\epsilon$)实质上为 7、双折射系数(birefringence, Δn)实质上为 0.1、以及液晶层厚度(D)实质上为 3.40 μm),惟电极间距参数上,实施例 1 的设计 d1 实质上为 4 μm 、d2 实质上为 2 μm ,其在光刻、蚀刻工艺等工艺变异下,导致形成实施例 2 中 d1 实质上为 2.45 μm 、d2 实质上为 2.45 μm 的第一共同电极 309、第二共同电极 310、以及像素电极 307 投影于基板上的间距偏差。也就是,在本发明的实施例 1、2 中,d1 与 d2 为最主要的影响因素,其余的因素(例如:液晶材料、液晶层厚度)就不加以考虑对穿透率的影响。其中,正型介电异性性的说明,请查看实施例 2 所描述的段落。

[0072] 由图 2 所示的穿透率(%)和施加电压的关系中,实施例 1 曲线代表未受到工艺变异影响而按照预定电极距离设计产出的显示面板,以及实施例 2 曲线代表受工艺变异影响而产生实际电极距离与预定设计不同的显示面板。由图 2 可以看出,和按照预定设计所产出的显示面板相比,受工艺变异影响所产出的显示面板发生穿透率降低的现象。

[0073] 由穿透率(%)与单一像素区 PA 沿水平方向(如:图 1 的 BB' 剖面线)的剖面图 3 中,实施例 1 曲线代表未受到工艺变异影响而按照预定电极距离设计产出的显示面板,以及实施例 2 曲线代表受工艺变异影响而产生实际电极距离与预定设计不同的显示面板。在同一施加电压下,两者都具有因为像素区 PA 中各电极产生的电场强度分布,影响在像素区 PA 中水平方向上不同位置的液晶分子旋转方向不均,进而产生不同位置的光穿透性不均匀的现象,特别是在像素区边缘,也就是该像素区 PA 与水平方向上邻接的另一像素区 PA 的间,该穿透性不均匀的现象最为明显。由图 3 所示,受工艺变异影响所产出显示面板和预定电极距离设计所产出的显示面板,不但穿透率下降,同时像素区中不同位置穿透性不均匀现象亦更为恶化。

[0074] 本发明对于上述的现象,特针对 d1、d2 的电极距离设计参数,挑选 (d1+d2) 的总和实质上为 $5\mu\text{m}$ 、 $6\mu\text{m}$ 、以及 $7\mu\text{m}$ 的三种不同电极间距总和(或称为总长)的设计,在电极间距同一总长设计中,再制作 d1、d2 不同长度比例的显示面板,例如:(d1+d2) 总和实质上为 $5\mu\text{m}$ 的电极间距总和设计中,分别制作 d1 由实质上为 $1\mu\text{m}$ 到 $5\mu\text{m}$ (对应的 d2 实质上为 $4\mu\text{m}$ 到 $0\mu\text{m}$) 的不同长度比例的显示面板。接着挑出所有设计组合中产生相同工艺变异程度而产生的各显示面板,并收集该些面板各自的穿透率降低的实测数据,整理如下表 2 以及图 4 所示。

[0075] 表 2: 不同电极间距设计经相同程度工艺变异下穿透率损失数据

[0076]

不同电极间距总和(μm)	电极间距预定设计		经相同程度的工艺变异后的穿透率损失(%)
	d1 (μm)	d2 (μm)	
d1+d2 = 5	1	4	17.00
	2	3	16.00
	3	2	10.00
	4	1	6.00
	5	0	5.00
d1+d2 = 6	2	4	17.00
	3	3	13.00
	4	2	8.60
	5	1	5.00
	6	0	4.00
d1+d2 = 7	2	5	15.00
	4	3	11.00
	5	2	6.00
	6	1	1.25
	7	0	1.09

[0077] 该些经过相同程度工艺变异的显示面板与其按照预定电极间距设计而产出的显示面板相比,均发生了电场强度分布偏离预定设计,造成穿透率损失的情形,然而,各种不同设计面对相同程度工艺变异所产生的穿透率损失程度却大不相同。

[0078] 如表 2 以及图 4 所示,在电极间距总和 (d_1+d_2) 实质上为 $5\mu\text{m}$ 、 $6\mu\text{m}$ 、以及 $7\mu\text{m}$ 之中,各五种长度比例组合中都可以发现,随着 d_1 增加 (即 d_2 减少),穿透率损失的情形均可逐渐改善。

[0079] 其中,在电极间距总和 (d_1+d_2) 实质上为 $5\mu\text{m}$ 、 $6\mu\text{m}$ 两组数据中可以看到,当 $d_1>d_2$ 时,尤其是 $d_1>d_2$ 时,穿透率的损失可被明显改善,例如:在 d_1+d_2 总和实质上为 $5\mu\text{m}$ 中, d_1 实质上为 $3\mu\text{m}$ (即 d_2 实质上为 $2\mu\text{m}$) 的穿透率损失仅实质上为 10.00%,相较于 d_1 实质上为 $2\mu\text{m}$ (即 d_2 实质上为 $3\mu\text{m}$) 的穿透率损失实质上为 16.00%, $d_1>d_2$ 的设计,尤其是, $d_1>d_2$ 的设计时,有明显改善工艺变异所造成的穿透率损失的效果。

[0080] 此外可以发现,当 $0 \leq d_2 \leq 2\mu\text{m}$ 时,三组电极间距总和 (d_1+d_2) 实质上为 $5\mu\text{m}$ 、 $6\mu\text{m}$ 、以及 $7\mu\text{m}$ 均有穿透率损失被明显改善的情形。例如在 (d_1+d_2) 总和实质上为 $5\mu\text{m}$ 的组合中, d_2 实质上为 $2\mu\text{m}$ 相较于 d_2 实质上为 $3\mu\text{m}$ 的显示面板,在经过相同程度的工艺变异影响之后,穿透率损失实质上由 16.00%改善至 10.00%,而在 (d_1+d_2) 总和实质上为

6 以及 $7\ \mu\text{m}$ 的组合中亦有同样的效果,如 $(d1+d2)$ 总和实质上为 $6\ \mu\text{m}$ 的组合中,穿透率损失实质上由 13.00%改善至 8.60%; $(d1+d2)$ 总和实质上为 $7\ \mu\text{m}$ 的组合中,穿透率损失实质上由 11.00%改善至 6.00%。较佳地, $(d1+d2)$ 实质上为 $7\ \mu\text{m}$ 的组合中,且 $d2 = 0$ 时,穿透率损失实质上由 11.00%改善至 1.09%。次佳地, $(d1+d2)$ 总和实质上为 $7\ \mu\text{m}$ 的组合中,且 $d2 = 1\ \mu\text{m}$ 时,穿透率损失实质上由 11.00%改善至 1.25%。

[0081] 再者,将 $(d1+d2)$ 总和实质上为 $7\ \mu\text{m}$,且 $d2$ 实质上为 0 当作实施例 3。值得注意的是,如表 2 中 $(d1+d2)$ 总和实质上为 $7\ \mu\text{m}$ 的最后一列以及图 4 所示的实测数据,工艺变异所造成的穿透率损失仅实质上为 1.09%。实施例 3 以上述实施例 1、2 之间所发生的相同程度的工艺变异,由其制作出工艺变异后者则为本发明的实施例 4。实施例 3 与实施例 4 的电极间距设计以及其工艺变异后实际的电极间距,整理如下表 3 所示,其中实施例 1、3 各为产生工艺变异的实施例 2、4 的穿透率比较基准,故实施例 1、3 的穿透率损失实质上定为 0。也就是说,表 3 的实施例 1 为上述未产生工艺变异的电极间距设计条件(即 $d1$ 约为 $4\ \mu\text{m}$ 、 $d2$ 约为 $2\ \mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7、 $\Delta n \cdot D$ 约为 340nm、实施例 2 为上述产生工艺变异的电极间距设计条件(即 $d1$ 约为 $2.45\ \mu\text{m}$ 、 $d2$ 约为 $2.45\ \mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7 且 $(\Delta n \cdot D)$ 约为 340nm、实施例 3 为上述未产生工艺变异的电极间距设计条件(即 $d1$ 约为 $7\ \mu\text{m}$ 、 $d2$ 约为 $0\ \mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7、 $\Delta n \cdot D$ 约为 340nm、以及实施例 6 为上述产生工艺变异的电极间距设计条件(即 $d1$ 约为 $5.45\ \mu\text{m}$ 、 $d2$ 约为 $0.45\ \mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7 且 $(\Delta n \cdot D)$ 约为 340nm:

[0082] 表 3. 不同电极间距设计在工艺变异下对于穿透率损失程度的影响

[0083]

	$d1(\ \mu\text{m})$	$d2(\ \mu\text{m})$	$d1+d2(\ \mu\text{m})$	穿透率损失(%)
实施例 1	4	2	6	0
实施例 2	2.45	2.45	4.9	8.60
实施例 3	7	0	7	0
实施例 4	5.45	0.45	5.9	1.09

[0084] 由表 3 的实验数据可知,本发明实施例 3 在经过和实施例 1 相同程度的工艺变异之下,穿透率损失的情形已大幅改善,由原先损失的 8.60%(实施例 2)降低至 1.09%(实施例 4),由此可知,电极间距的不同设计在面对相同工艺变异时,可有不同的表现,此外,由穿透率(%)与单一像素区沿水平方向的剖面图 5 中,实施例 3 曲线代表未受到工艺变异影响而按照预定电极距离设计产出的显示面板,以及实施例 4 曲线代表受工艺变异影响而产生实际电极距离与预定设计不同的显示面板,两条曲线在平均穿透率损失和穿透率损失于不同位置的均匀度上无显著差别,和图 3 中实施例 1 曲线和实施例 2 曲线的明显差异相比,可知由本实施例 3 的设计来面对量产上的工艺变异,并不会产生明显的穿透率损失现象,据此,通过调控电极间距的设计可以弱化工艺变异所带来的穿透率减损效果,也就是说,实施例 3 的于实施例 1,对于工艺可变异的空间容忍度更大,电极的间距设计对于产品良率的提升具有显著效果。其中,图 5 的电极设计、膜层堆迭结构以及 $d1$ 、 $d2$ 定义与上述相同,仅

是标号不同,例如:共同电极 CE、第一共同电极 509、第二共同电极 510、像素电极 507、绝缘层 508 以及数据线 505。

[0085] 实施例 2:

[0086] 此外,该液晶显示器的该液晶层中采用的液晶材料性质,如介电异向性 (dielectric anisotropy, $\Delta \epsilon$)、双折射系数 (birefringence, Δn)、以及该液晶层的厚度 (cell gap, D),由此改变穿透率以及像素区中不同位置的透光均匀度。其中,介电异向性 $\Delta \epsilon$ 为液晶分子轴方向 (平行方向) 的介电率 ($\epsilon_{\parallel}$) 与垂直方向的介电率 ($\epsilon_{\perp}$) 的差值 ($\Delta \epsilon = \epsilon_{\parallel} - \epsilon_{\perp}$)。而 $\Delta \epsilon > 0$ 的液晶称为正型液晶,若外加大于某一程度的电压时,液晶分子长轴会与电场方向平行排列;相反的, $\Delta \epsilon < 0$ 的液晶称为负型液晶,若外加大于某一程度的电压时,液晶分子长轴方向会与电场方向垂直。必须注意的是,若将 $\Delta \epsilon < 0$ 的液晶 (即负型液晶) 取绝对值为正时,此种液晶型态本质上仍为负型液晶,不可视为正型液晶,也不可用于本实施例中。双折射系数 Δn 是指当光进入一液晶材料,光的电场振动方向与液晶光轴垂直时,称为寻常光 (ordinary ray),与液晶光轴平行者称为非寻常光 (extraordinary ray)。一般定义为液晶分子对寻常光的折射率 n_o 和液晶分子对非寻常光的折射率 n_e 。故 $n_o = n_{\perp}$, $n_e = n_{\parallel}$;而双折射率的定义为 $\Delta n = n_e - n_o = n_{\parallel} - n_{\perp}$,不同液晶分子的双折射系数 Δn 选择,将影响入射光的穿透率。

[0087] 如图 6 所示,液晶分子在电场 $\vec{E}$ 下会形成一电偶极 $\vec{P} = \epsilon \cdot \vec{E}$,而此电偶极 $\vec{P}$ 会使液晶分子在电场下受到一力矩 τ 为 $\tau = \vec{P} \times \vec{E}$,因此液晶分子在电场下其转动的程度是由电场的大小以及液晶分子介电异向性 $\Delta \epsilon$ 的大小而决定,其中, ϵ 为液晶分子的介电常数。在本发明的边际场切换式 (FFS mode) 技术中,是使用正型液晶,即正型介电异方向,且通过一绝缘层上方的条列状 (slit) 电极以及绝缘层下方的一面状电极之间提供不同的压差因而形成电场,而在条列状电极的边缘会具有一最强的边缘垂直电场存在,因此正型液晶在此会趋向于和垂直方向电场平行排列,若是液晶分子的介电异向性 $\Delta \epsilon$ 越大,则液晶分子在此的排列方向越趋近于垂直。根据光的穿透率 (T) 公式 $T = (1/2) \cdot \sin^2(2\phi) \sin^2 \pi \cdot (\Delta n d / \lambda)$,其中, λ 为可见光波长,可见液晶分子在水平方向的旋转角度 ψ 会影响光的偏极化使得穿透率上升或下降,因此若是液晶分子在条列状电极附近的排列方向越趋近于垂直,则代表了液晶分子在水平方向的旋转角度也越小,因而介电异向性越大的液晶会导致在此边界场切换式技术中的穿透效率降低。同时根据光的穿透率公式,液晶分子的双折射系数 Δn 和液晶层的厚度 D 也会影响穿透率的大小。

[0088] 根据本发明的边际场切换式液晶显示面板的结构如第一实施例所示可参阅第 1、第 1A 与图 1B,包括一第一基板 101、一第二基板 102 以及一液晶层 103 夹设于第一基板 101 与第二基板 102 之间。至少一扫描线 104,设置于该第一基板 101 上。至少一数据线 105,设置于该第一基板 101 上,且该数据线 105 与该扫描线 104 交错以定义出至少一像素区 PA。至少一切换元件 106,设置于该像素区 PA 内,以分别电性连接该扫描线 104、该数据线 105 与至少一像素电极 107。至少一共同电极 CE,设置于该第一基板 101 的该像素区 PA 上,且通过介于该像素电极 107 与该共同电极 CE 间的一绝缘层 108 与该像素电极 107 分开。其中,该共同电极 CE 至少包含多个第一共同电极 109 与至少一第二共同电极 110,该第二共同电极 110,设置且覆盖于该数据线 105 上方,各该第一共同电极 109 之间具有一间隔 S,且其

设置于该像素区 PA 内。其中,该液晶层 103 具有一预定厚度 (D) 与该液晶层 103 的液晶材料具有双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$),且液晶层 103 的液晶分子具有正型介电异方性 (positive dielectric anisotropy, $\Delta \epsilon$)。通常,双折射系数 (Δn) 约小于 1,但约大于 0。一般而言,双折射系数 (Δn) 约小于 0.5,但约大于 0。最次佳地,双折射系数 (Δn) 约小于 1,但约大于 0.5。次佳地,双折射系数 (Δn) 约小于 0.5,但约大于 0.3。较佳地,双折射系数 (Δn) 约小于等于 0.3,但约大于 0。本实施例以双折射系数 (Δn) 约等于 0.1 为最佳实施例,但不限于此。而液晶层的厚度以 5 微米 (μm) 与 1 微米 (μm) 之间当作范例,但不限于此。

[0089] 本发明对于上述的现象,对于上述的液晶参数对显示面板穿透率的影响,特针对该液晶层的液晶材料的正型介电异方性 ($\Delta \epsilon$)、以及液晶层的预定厚度 (D) 与该液晶层的液晶材料的双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$),挑选 $\Delta \epsilon$ 范围实质上为 5 到 10 搭配 ($\Delta n \cdot D$) 实质上为 340 至 391 纳米 (nm),并以于上述实施例 1 的除 $\Delta \epsilon$ 、 $\Delta n \cdot D$ 以外均相同的所有其他参数,制作下列各实施例的显示面板,该些实施例的显示面板经过相同于上述实施例 1、2 的间所发生的相同程度的工艺变异所产生的穿透率损失 (%) 由下表 4 和图 7 所示:

[0090] 表 4. 不同液晶层参数设计经相同程度工艺变异下穿透率损失数据

[0091]

各 $\Delta \epsilon$ 与 ($\Delta n \cdot D$) 搭配在相同工艺变异下的穿透率损失%						
$\Delta n \cdot D$ (nm)	各种液晶分子的正型介电异方性值 ($\Delta \epsilon$)					
	5	6	7	8	9	10
391	7.41%	7.40%	7.80%	7.90%	8.20%	8.40%
374	7.70%	7.70%	8.10%	8.20%	8.60%	8.70%
357	7.90%	8.00%	8.40%	8.50%	8.80%	8.90%
340	8.10%	8.20%	8.60%	8.70%	9.00%	9.21%

[0092] 该些经过相同程度工艺变异的显示面板与其按照预定电极间距设计而产出的显示面板相比,均发生了电场强度分布偏离预定设计,造成穿透率损失的情形,然而,不同的液晶层参数设计的显示面板,在面对相同程度工艺变异所产生的穿透率损失程度并不相同。

[0093] 如表 4 以及图 7 所示,在 ($\Delta n \cdot D$) 实质上为 391nm、374nm、357nm、以及 340nm 之间即具一明显驱势,即 ($\Delta n \cdot D$) 于实质上为 340nm 到 391nm 之间,随 ($\Delta n \cdot D$) 增加,工艺变异所产生的穿透率损失程度将明显改善;同时在 $\Delta \epsilon$ 于实质上为 5 到 10 之间亦有一明显驱势,即随 $\Delta \epsilon$ 值减低,工艺变异所产生的穿透率损失程度会明显改善。再者,将 ($\Delta n \cdot D$) 实质上为 391nm 搭配 $\Delta \epsilon$ 实质上为 5 所制造的显示面板当作实施例 5。值得注意的是,如表 4 中以及图 7 所示的实测数据,工艺变异所造成的穿透率损失实质上降为 7.41%。实施例 5 以上述实施例 1、2 之间所发生的相同程度的工艺变异,由其制作出工艺变异后者则为本发明的实施例 6。

[0094] 实施例 5、6 与实施例 1、2 之间不同的液晶层参数,整理如下表 5 所示,其中实施例 1、5 各为产生工艺变异的实施例 2、6 的穿透率比较基准,故实施例 1、5 的穿透率损失实质上定为 0。也就是说,本表的实施例 1 为上述未产生工艺变异的电极间距设计条件(即 d_1 约为 $4\mu\text{m}$ 、 d_2 约为 $2\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7、 $\Delta n \cdot D$ 约为 340nm、实施例 2 为上述产生工艺变异的电极间距设计条件(即 d_1 约为 $2.45\mu\text{m}$ 、 d_2 约为 $2.45\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7 且 $(\Delta n \cdot D)$ 约为 340nm、实施例 5 为上述未产生工艺变异的电极间距设计条件(即 d_1 约为 $4\mu\text{m}$ 、 d_2 约为 $2\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 5 且 $(\Delta n \cdot D)$ 约为 390nm 以及实施例 6 为上述产生工艺变异的电极间距设计条件(即 d_1 约为 $2.45\mu\text{m}$ 、 d_2 约为 $2.45\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 5 且 $(\Delta n \cdot D)$ 约为 390nm。

[0095] 表 5. 不同液晶材料设计在工艺变异下对于穿透率损失程度的影响

[0096]

	$\Delta\epsilon$	$\Delta n \cdot D (\mu\text{m})$	穿透率损失 (%)
实施例 1	7	340	0
实施例 2	7	340	8.60
实施例 5	5	391	0
实施例 6	5	391	7.41

[0097] 由表 5 的实验数据可知,本发明实施例 5 在经过和实施例 1 相同程度的工艺变异之下,穿透率损失的情形已原先损失的实质上为 8.60% (实施例 2) 降低至 7.41% (实施例 6)。由此可知,选用液晶材料的介电异向性 (dielectric anisotropy, $\Delta\epsilon$)、以及液晶层的预定厚度 (D) 与该液晶层的液晶材料的双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$) 在面对相同工艺变异时,可有不同的表现,据此,较佳地,通过选用较低介电异向性 ($\Delta\epsilon$ 实质上为 5) 搭配较高液晶层的预定厚度 (D) 与该液晶层的液晶材料的双折射系数 (Δn) 的乘积 ($\Delta n \cdot D$ 实质上为 391nm),可以弱化工艺变异所带来的穿透率减损效果,也就是说,实施例 6 的于实施例 2,对于工艺可变异的空间容忍度更大,液晶材料的选用设计对于产品良率的提升亦有效。

[0098] 更进一步来说,综合上述实施例 3 以及实施例 5 的电极间距和液晶材料的选用设计参数以制作实施例 7,再以上述实施例 1、2 之间所发生的相同程度的工艺变异,由实施例 7 制造出变异后的实施例 8。其中,图 8 的电极设计、

[0099] 膜层堆迭结构以及 d_1 、 d_2 定义与上述相同,仅是标号不同,例如:共同电极 CE、第一共同电极 809、第二共同电极 810、像素电极 807、隔绝层 808 以及数据线 805。

[0100] 实施例 7、8 与实施例 1、2 之间不同的电极间距、以及不同的液晶层参数,整理如下表 6 所示,其中实施例 1、7 各为产生工艺变异的实施例 2、8 的穿透率比较基准,故实施例 1、7 的穿透率损失实质上定为 0。也就是说,本表的实施例 1 为上述未产生工艺变异的电极间距设计条件(即 d_1 约为 $4\mu\text{m}$ 、 d_2 约为 $2\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7、 $\Delta n \cdot D$ 约为 340nm、实施例 2 为上述产生工艺变异的电极间距设计条件(即 d_1 约为 $2.45\mu\text{m}$ 、 d_2 约为 $2.45\mu\text{m}$)并配合 $\Delta\epsilon$ 约为 7 且 $(\Delta n \cdot D)$ 约为 340nm、实施例 7 为上述未产生工艺变异的电极间距设计

条件（即 d_1 约为 $7\ \mu\text{m}$ 、 d_2 约为 $0\ \mu\text{m}$ ）并配合 $\Delta\epsilon$ 约为 5 且 $(\Delta n \cdot D)$ 约为 391nm 以及实施例 8 为上述产生工艺变异的设计条件（即 d_1 约为 $5.45\ \mu\text{m}$ 、 d_2 约为 $0.45\ \mu\text{m}$ ）并配合 $\Delta\epsilon$ 约为 5 且 $(\Delta n \cdot D)$ 约为 391nm 。如下表 6 所示：

[0101] 表 6. 综合电极间距及液晶材料等设计在工艺变异下对于穿透率损失程度的影响
[0102]

	d1 (μm)	d2 (μm)	d1+d2 (μm)	$\Delta\epsilon$	$\Delta n \cdot D$ (μm)	穿透率损失 (%)
实施例 1	4	2	6	7	340	0

[0103]

实施例 2	2.45	2.45	4.9	7	340	8.60
实施例 7	7	0	7	5	391	0
实施例 8	5.45	0.45	5.9	5	391	0.61

[0104] 由表 6 的实验数据可知，本发明实施例 7 在经过和实施例 1 相同程度的工艺变异之下，穿透率损失的情形已原先损失的实质上为 8.60%（实施例 2）大幅降低至实质上为 0.61%（实施例 8）。由以上数据结果可知，导入电极间距的不同设计以及选用不同介电异向性（ $\Delta\epsilon$ ）、双折射系数（ Δn ）的液晶材料，在面对相同工艺变异时，可有不同的表现，此外，由穿透率（%）与单一像素区沿水平方向的剖面图 8 中，实施例 7 曲线代表未受到工艺变异影响而按照预定电极距离设计产出的显示面板，以及实施例 8 曲线代表受工艺变异影响而产生实际电极距离与预定设计不同的显示面板，两条曲线在平均穿透率损失和穿透率损失于不同位置的均匀度（uniformity）上已无明显差别，和图 3 中实施例 1 曲线和实施例 2 曲线的明显差异相比，可知由本实施例 7 的设计来面对量产上的工艺变异，并不会产生明显的穿透率损失现象，据此，实施例 7 之于实施例 1，对于工艺可变异的空间容忍度更大，电极间距的不同设计以及选用不同介电异向性（ $\Delta\epsilon$ ）、双折射系数（ Δn ）的液晶材料，可以弱化工艺变异所带来的穿透率减损效果，进而对于产品良率的提升更具有显著效果。

[0105] 最后要强调的是，本发明所揭示的边际场切换式（Fringe-Field Switching, FFS）的液晶显示面板的像素结构（见图 1、图 1A、以及图 1B）为共同电极在像素电极之上（top common）的设计，此种设计和目前边际场切换式液晶显示面板的像素结构大都采像素电极在共同电极之上（top pixel）的设计有所不同。再者，共同电极亦在数据线之上。

[0106] 两者的结构比较示意图如图 9A、图 9B 所示，其中图 9A 的像素电极在共同电极之上设计，相较于图 9B 所示的本发明共同电极在像素电极之上设计，在用来控制液晶层 903 的液晶转向的电场上，具有完全不同的电场分布。其中，于图 9A（像素电极在共同电极之上设计）中 914 为像素电极、905 为数据线、913 为共同电极，像素电极 914 位于数据线 905 上

且共同电极 913 位于数据线 905 下并对应像素电极 914, 其中, 像素电极 914 不覆盖数据线 905 且共同电极 913 也不覆盖数据线 905, 而于图 9B(本发明的共同电极在像素电极之上) 中, 共同电极 CE 包含第一共同电极 909 与第二共同电极 910, 皆位于数据线 905 与像素电极 907 之上, 且第二共同电极 910 对应且覆盖数据线 905 设置, 而像素电极 907 位于共同电极 CE 之下。

[0107] 如图 9A、图 9B 中所看到的, 不论是共同电极 CE (909、910) 在像素电极 907 之上设计或是像素电极 914 在共同电极 913 之上设计, 在一像素区为暗态时, 数据线 905 均仍需同时提供其他相邻该像素所需的电压而在其周围产生电场, 在图 9B(本发明的共同电极在像素电极之上) 中, 共同电极 CE 的第二共同电极 910 会遮蔽数据线 905 电压所形成的电场, 使得电场不致进入液晶层 903 中影响该层内液晶分子的转向, 然而, 在图 9A(像素电极在共同电极之上设计) 中, 由于像素电极 914 在共同电极 913 之上设计的像素区 PA 中在数据线 905 上方没有遮蔽, 故数据线 905 电压所形成的电场会进入液晶层 903 并到达另外一个基板 (即第二基板), 进而影响液晶的转向 (如图 9A 中液晶层 903 沿水平方向上各位置的不同转向) 而造成漏光。为了避免上述的暗态漏光现象发生, 像素电极 914 在共同电极 913 之上设计需要较大的遮光层 (或称为黑色矩阵, BM) 面积来遮光, 更覆盖到与数据线 905 相邻的像素电极 914 与共同电极 913, 导致开口率相较于无上述暗态漏光问题的本发明的共同电极 CE 在像素电极 907 之上设计 (如图 9B 所示) 为小, 穿透率也较低。其中, 于本实施例的遮光层 (或称为黑色矩阵, BM), 基本上不需要覆盖到与数据线 905 相邻的像素电极 907。因此, 如图 10 所示, 在同样 ($\Delta n \cdot D$) 的条件范例下, 像素电极 914 在共同电极 913 之上设计均较本发明的共同电极 CE 在像素电极 907 之上设计的穿透率为小。

[0108] 更值得注意的是, 如前述以及图 9A、图 9B 中可知, 该两种像素区的设计所造成的电场分布完全不同, 是故, 本发明各实施例中所揭示的参数设计无法转用至像素电极在共同电极之上的像素区中, 反之亦然。

[0109] 综上所述, 本发明的边际场切换式液晶显示面板通过像素区的优化电极间距设计, 将可有效弱化工艺变异所带来的穿透率减损效果。再者, 通过液晶层的具有特定介电异向性和双折射系数 (搭配液晶层预定厚度) 的液晶材料的选用, 将可进一步降低穿透率的减损。据此, 于面对边际场切换式液晶显示面板在制作过程中发生无法完全避免的工艺变异, 而造成实际电极间距与预定设计不同时, 仍能呈现优良的平均穿透率和穿透率均匀度, 进而对于边际场切换式液晶显示面板产品良率的提升具有显著功效。另外选择同时将像素区的优化电极间距与液晶层的具有特定介电异向性和双折射系数 (搭配液晶层预定厚度) 的液晶材料选用搭配, 将可更进一步降低穿透率的减损 (可查看上述的实施例)。

[0110] 虽然本发明已以实施方式公开如上, 然其并非用以限定本发明, 任何本领域技术人员在不脱离本发明的精神和范围内, 当可作各种的更动与润饰, 因此本发明的保护范围以权利要求书为准。

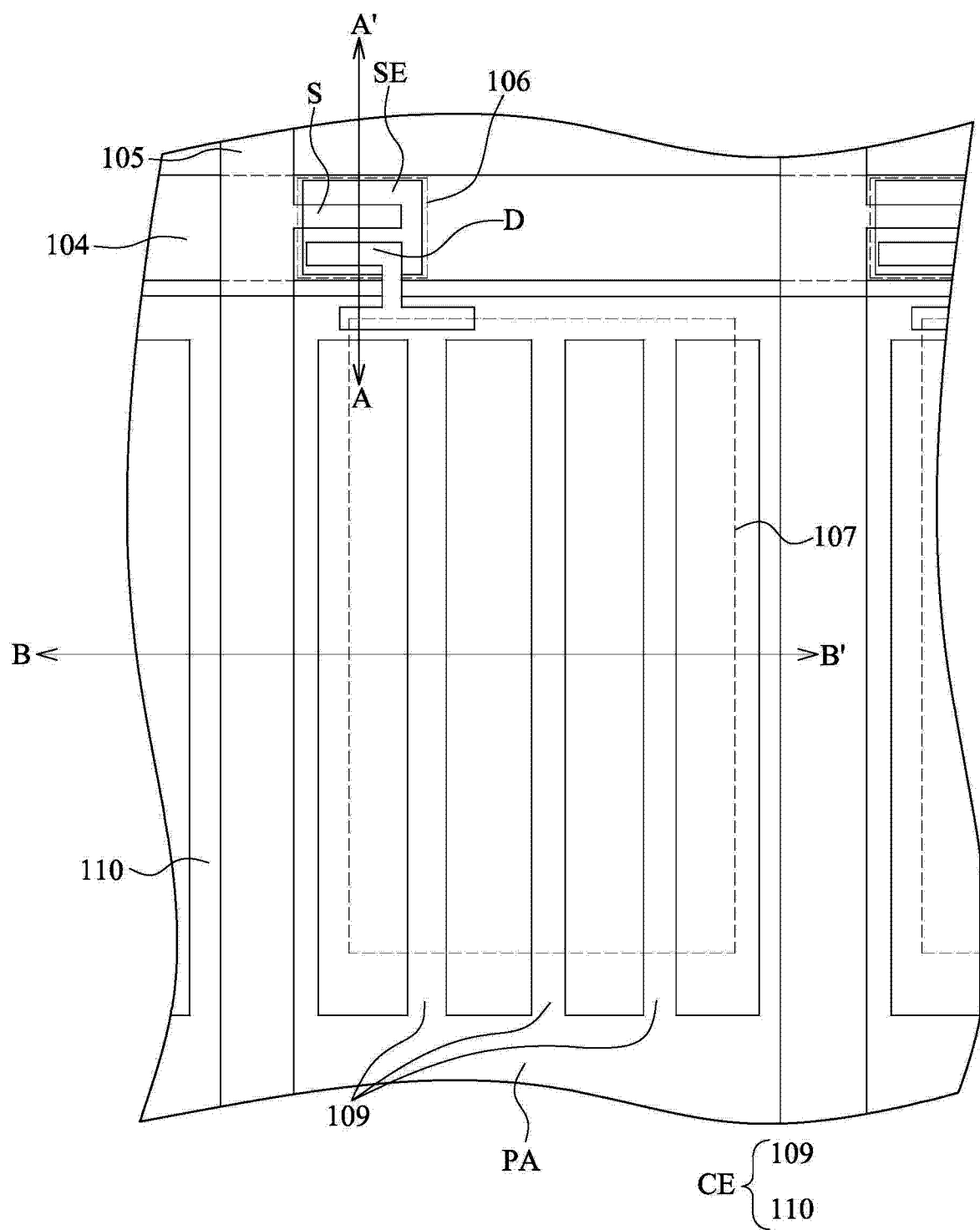


图 1

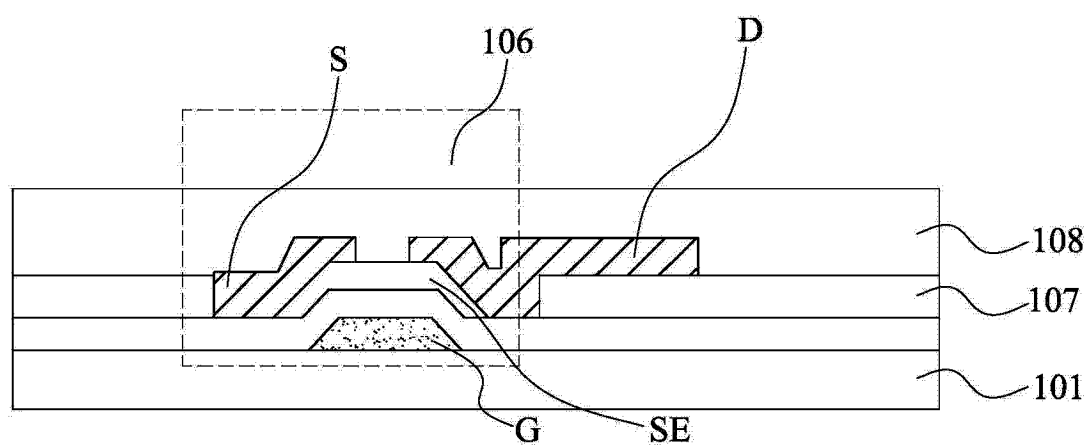


图 1A

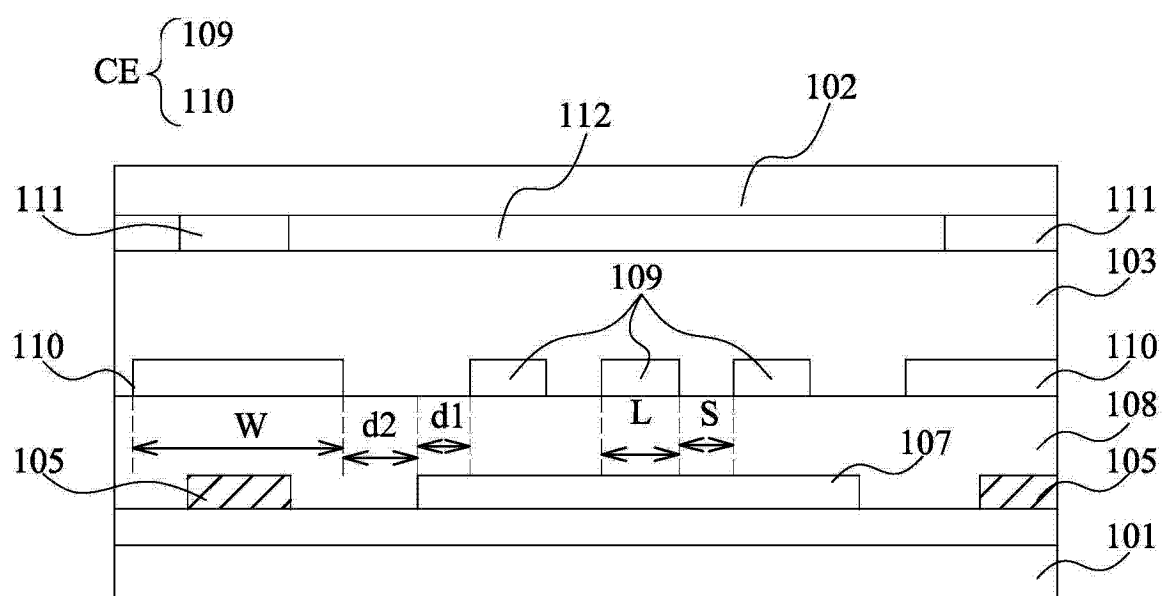


图 1B

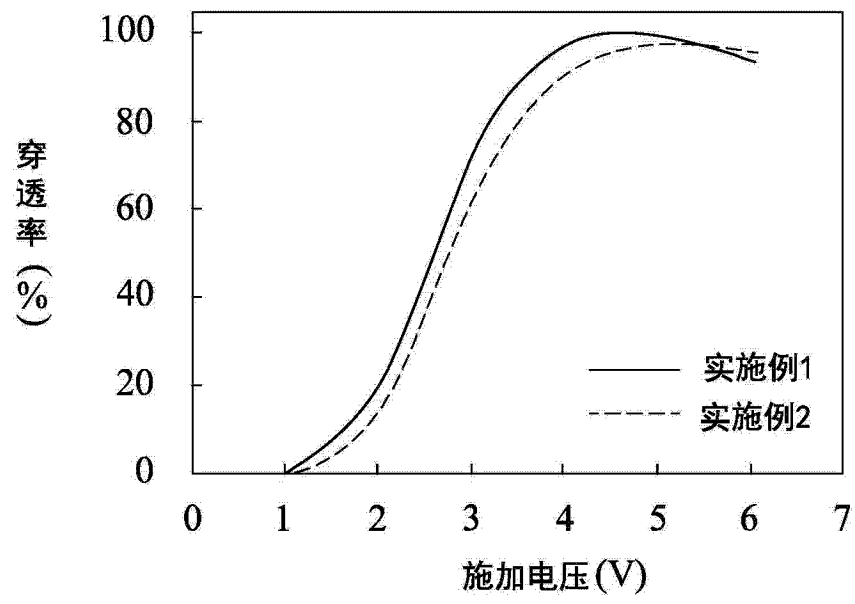


图 2

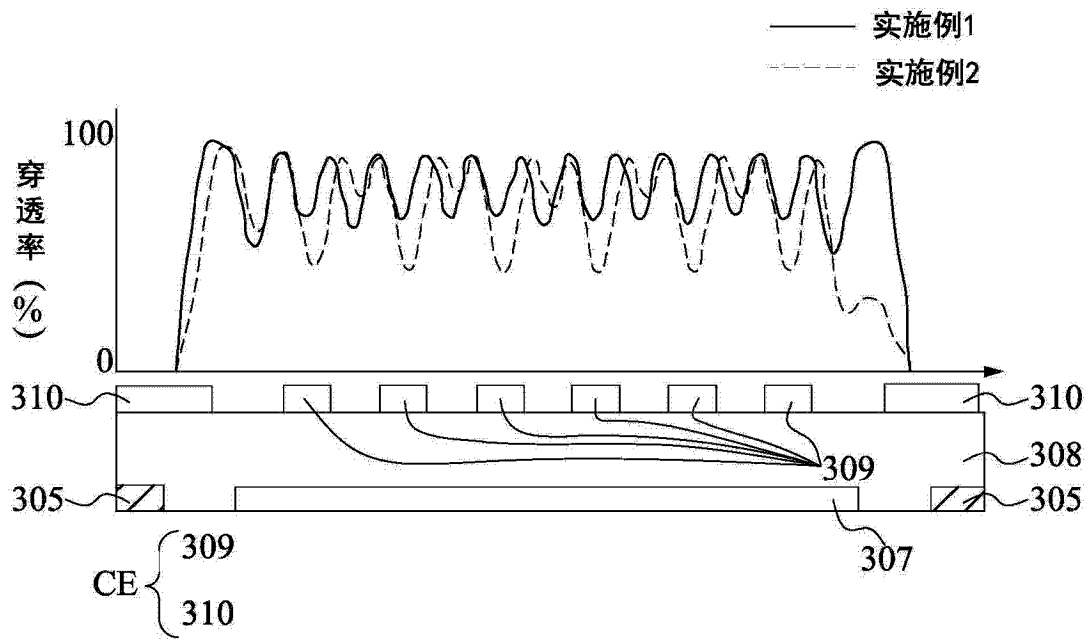


图 3

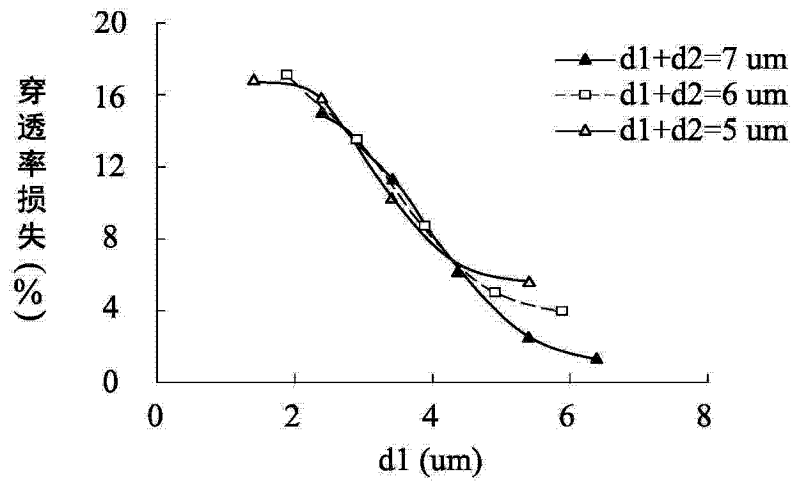


图 4

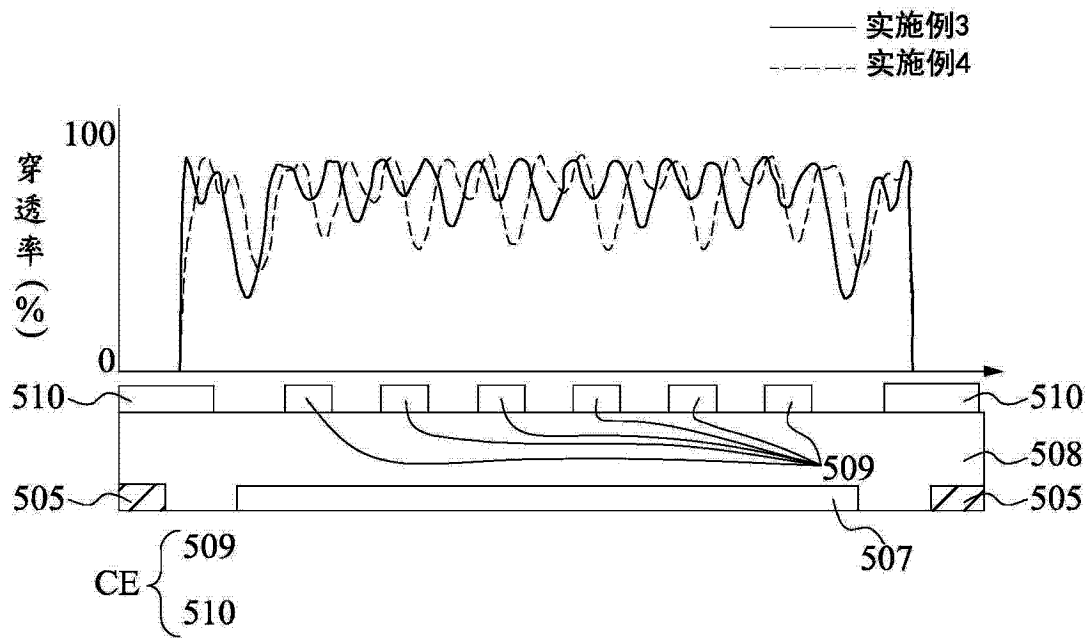


图 5

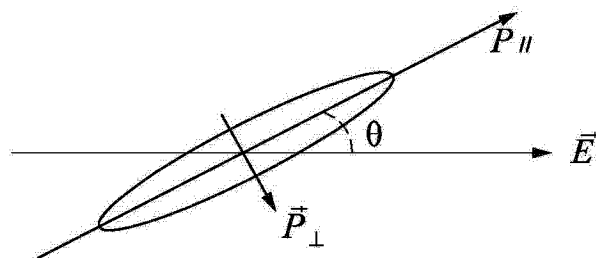


图 6

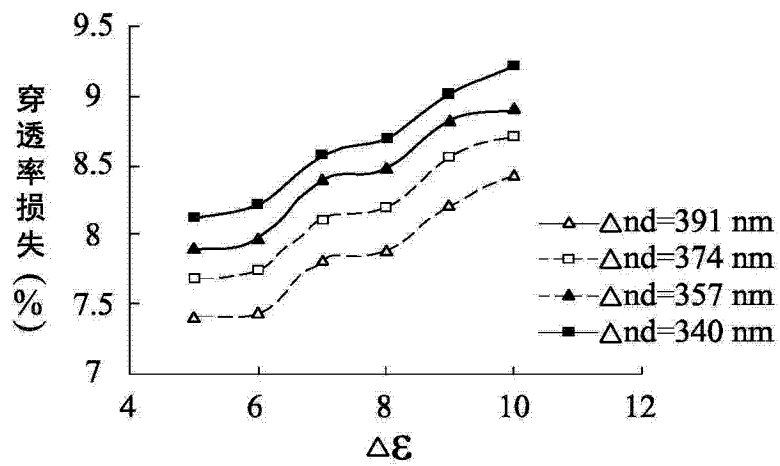


图 7

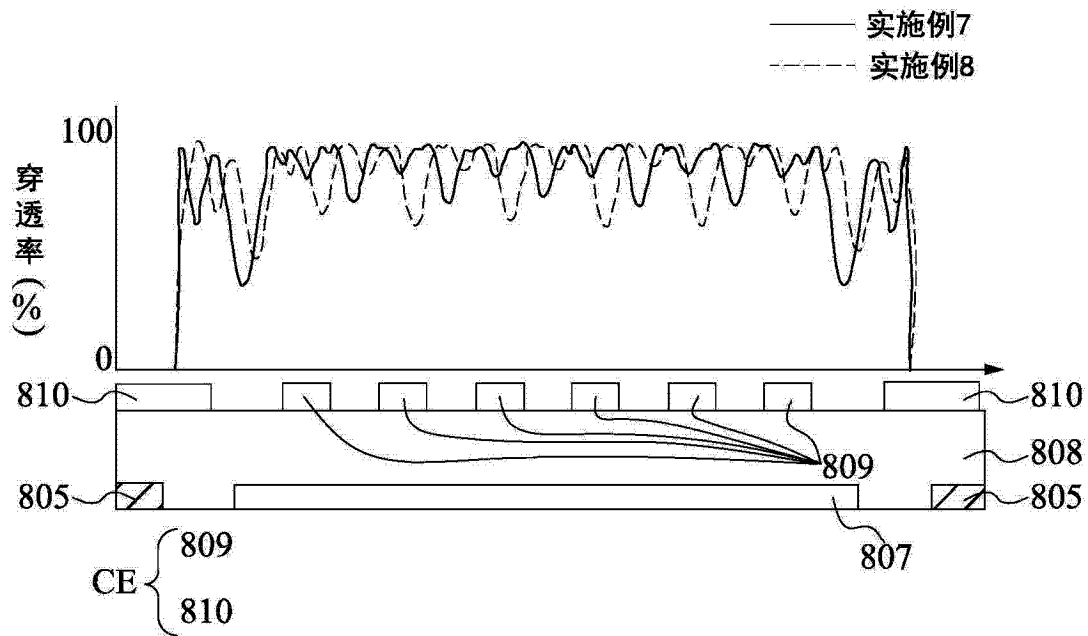


图 8

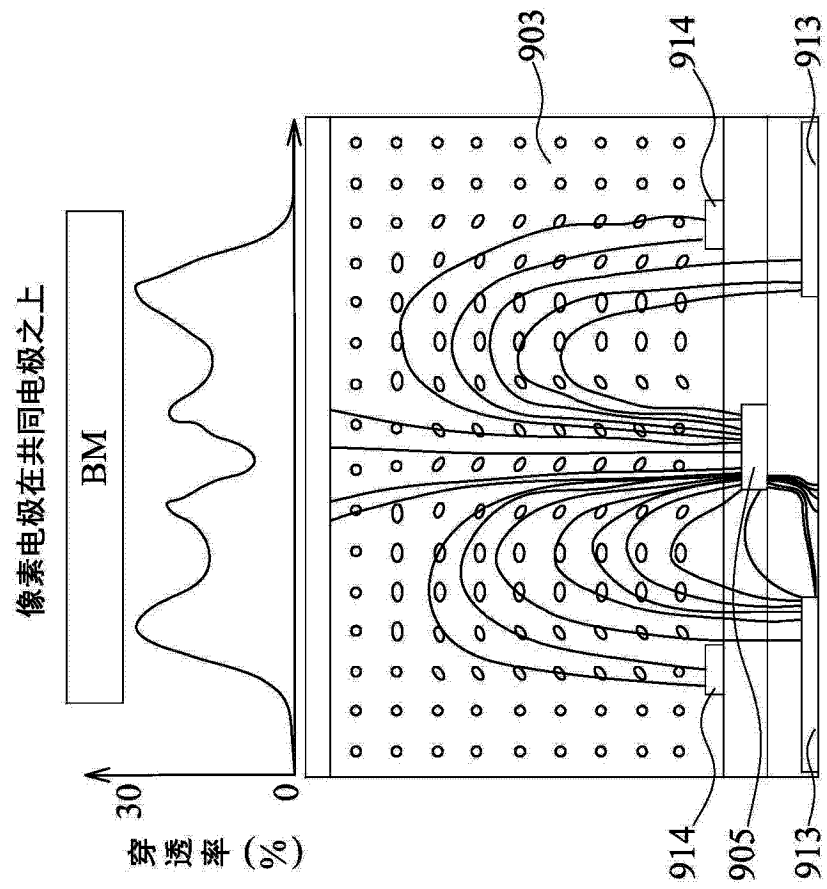


图 9A

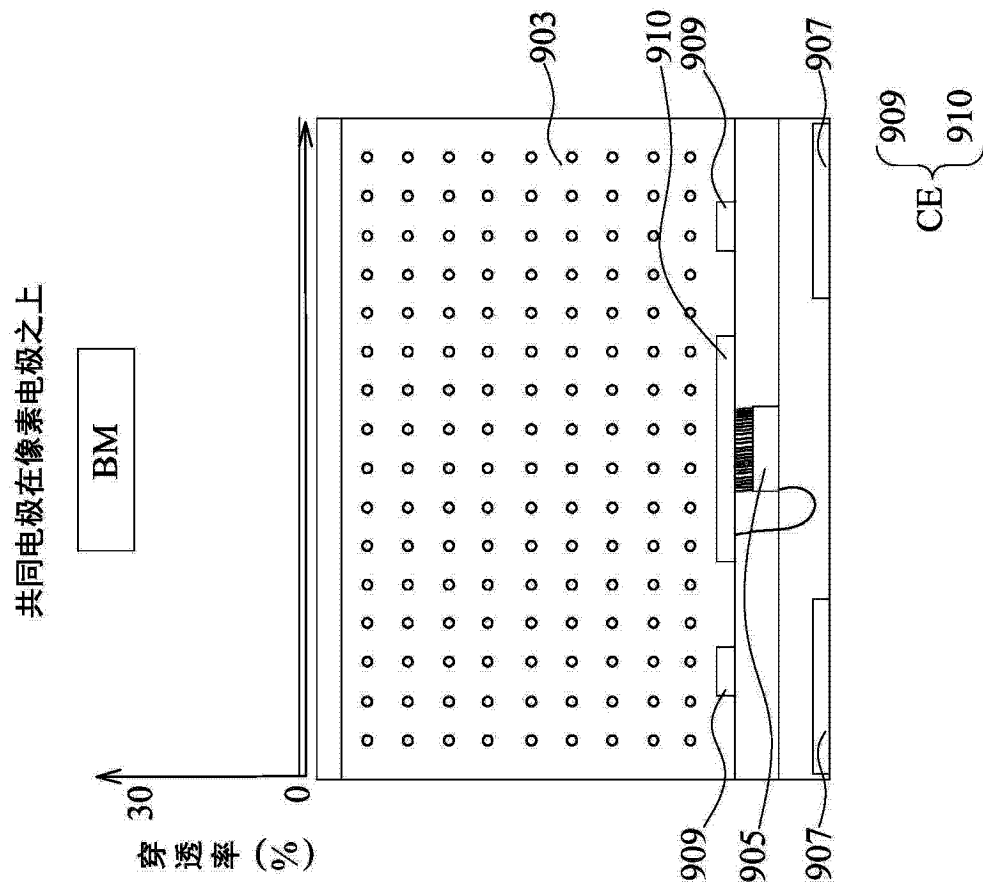


图 9B

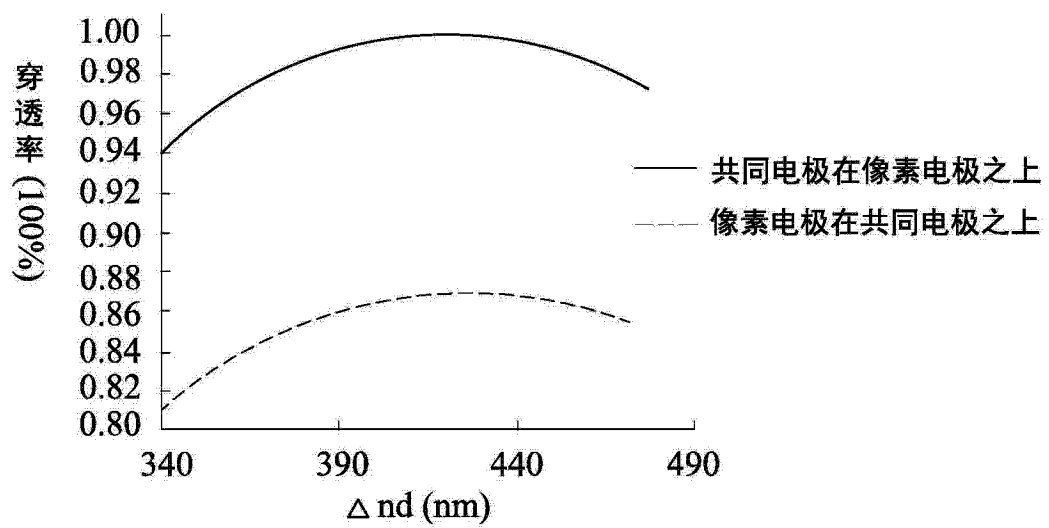


图 10

专利名称(译)	边际场切换式液晶显示面板		
公开(公告)号	CN104991387A	公开(公告)日	2015-10-21
申请号	CN201510479396.7	申请日	2013-04-24
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	张琬珩 郑孝威 范姜士权		
发明人	张琬珩 郑孝威 范姜士权		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/134363 G02F2001/134372 G02F2201/121 G02F1/133345 G02F1/136286 G02F1/1368		
优先权	101134959 2012-09-24 TW		
其他公开文献	CN104991387B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素区与材料优化设计的边际场切换式液晶显示面板，包括一设置有多个像素区的主动元件阵列基板、一对向基板以及一液晶层，其中各该些像素区包含多个第一共同电极、与水平方向上邻接的另一像素区之间的第二共同电极、以及一像素电极。通过操控此主动元件阵列基板上像素区的电极线相对位置的设计，及/或于此该液晶显示面板的液晶层中，采用预定范围数值的液晶材料性质，改变穿透率以及像素区中不同位置的透光均匀度。

