



(12) 发明专利申请

(10) 申请公布号 CN 104698643 A

(43) 申请公布日 2015. 06. 10

(21) 申请号 201510129863. 3

(22) 申请日 2015. 03. 23

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 徐洪远

(74) 专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂

(51) Int. Cl.

G02F 1/133(2006. 01)

G09G 3/36(2006. 01)

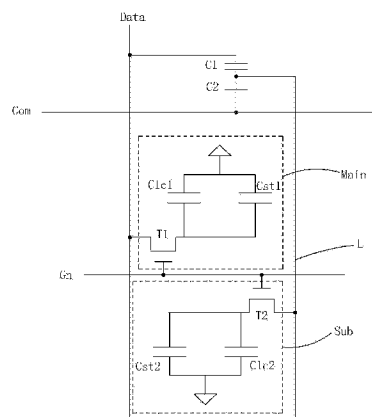
权利要求书1页 说明书4页 附图3页

(54) 发明名称

电容分压式低色偏像素电路

(57) 摘要

本发明提供一种电容分压式低色偏像素电路,通过一数据信号线(Data)电性连接并提供主数据信号电压至子像素的主区(Main),并将所述数据信号线(Data)经由串联的第一电容(C1)与第二电容(C2)电性连接至公共电极线(Com),通过设置一走线(L)由所述第一电容(C1)与第二电容(C2)之间引出,电性连接并提供次数据信号电压至子像素的次区(Sub);在所述第一电容(C1)与第二电容(C2)的分压作用下,所述次数据信号电压不同于主数据信号电压,能够实现通过设置一条数据信号线(Data)向子像素的主区(Main)与次区(Sub)输入不同的数据信号电压,以进行多畴显示,改善VA模式液晶显示器的色偏问题,且不增加数据信号线的条数与COF数目。



1. 一种电容分压式低色偏像素电路,其特征在于,多个子像素阵列排布于液晶面板中,每一子像素均分为主区(Main)与次区(Sub);一扫描线(Gn)同时电性连接并提供扫描信号至所述主区(Main)与次区(Sub);一数据信号线(Data)电性连接并提供主数据信号电压至所述主区(Main),且所述数据信号线(Data)经由串联的第一电容(C1)与第二电容(C2)电性连接至公共电极线(Com);一走线(L)由所述第一电容(C1)与第二电容(C2)之间引出,电性连接并提供不同于主数据信号电压的次数据信号电压至所述次区(Sub)。

2. 如权利要求1所述的电容分压式低色偏像素电路,其特征在于,所述主区(Main)中包括第一薄膜晶体管(T1)、第一液晶电容(C1c1)、及第一存储电容(Cst1);所述第一薄膜晶体管(T1)的栅极电性连接于扫描线(Gn),源极电性连接于数据信号线(Data);所述第一液晶电容(C1c1)与第一存储电容(Cst1)并联后一端电性连接于第一薄膜晶体管(T1)的漏极,另一端电性连接于一恒定电压。

3. 如权利要求1所述的电容分压式低色偏像素电路,其特征在于,所述次区(Sub)中包括第二薄膜晶体管(T2)、第二液晶电容(C1c2)、及第二存储电容(Cst2);所述第二薄膜晶体管(T2)的栅极电性连接于扫描线(Gn),源极电性连接于走线(L);所述第二液晶电容(C1c2)与第二存储电容(Cst2)并联后一端电性连接于第二薄膜晶体管(T2)的漏极,另一端电性连接于一恒定电压。

4. 如如权利要求1所述的电容分压式低色偏像素电路,其特征在于,所述主区(Main)与次区(Sub)分别包括4个畴。

5. 如权利要求4所述的电容分压式低色偏像素电路,其特征在于,所述数据信号线(Data)向主区(Main)内的4个畴提供主数据信号电压,所述走线(L)向次区(Sub)内的4个畴提供次数据信号电压,在所述第一电容(C1)与第二电容(C2)的分压作用下,所述主数据信号电压与次数据信号电压的关系为:

$$V_{sub} = (C1 / (C1 + C2)) \times (V_{main} - V_{com}) + V_{com}$$

其中, V_{sub} 表示次数据信号电压, V_{main} 表示主数据信号电压,C1表示第一电容,C2表示第二电容, V_{com} 表示公共电极电压。

6. 如权利要求1所述的电容分压式低色偏像素电路,其特征在于,通过第二金属层与第一金属层形成所述第一电容(C1)、及第二电容(C2)。

7. 如权利要求1所述的电容分压式低色偏像素电路,其特征在于,通过ITO像素电极与第一金属层形成所述第一电容(C1)、及第二电容(C2)。

8. 如权利要求1所述的电容分压式低色偏像素电路,其特征在于,所述第一电容(C1)、第二电容(C2)的大小分别由所述第一电容(C1)、第二电容(C2)的面积确定。

9. 如权利要求8所述的电容分压式低色偏像素电路,其特征在于,通过改变第一电容(C1)与第二电容(C2)的面积来改变主区(Main)与次区(Sub)的数据信号电压差。

电容分压式低色偏像素电路

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种电容分压式低色偏像素电路。

背景技术

[0002] 液晶显示器 (Liquid Crystal Display, LCD) 具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。如:液晶电视、移动电话、个人数字助理 (PDA)、数字相机、计算机屏幕或笔记本电脑屏幕等,在平板显示领域中占主导地位。

[0003] 现有市场上的液晶显示器大部分为背光型液晶显示器,其包括壳体、设于壳体内部的液晶显示面板及设于壳体内部的背光模组。液晶显示面板是液晶显示器的主要组件,但液晶显示面板本身不发光,需要借由背光模组提供的光源来正常显示影像。

[0004] 通常液晶显示面板由一彩色滤光片基板 (Color Filter, CF)、一薄膜晶体管阵列基板 (Thin Film Transistor Array Substrate, TFT Array Substrate) 以及一配置于两基板间的液晶层 (Liquid Crystal Layer) 所构成,并分别在两基板的相对内侧设置像素电极、公共电极,通过施加电压控制液晶分子改变方向,将背光模组的光线折射出来产生画面。

[0005] 液晶显示器包括扭曲向列 (Twisted Nematic, TN) 模式、电子控制双折射 (Electrically Controlled Birefringence, ECB) 模式、垂直配向 (Vertical Alignment, VA) 等多种显示模式,其中,VA 模式是一种具有高对比度、宽视野角、无须摩擦配向等优势常见显示模式。但由于 VA 模式采用垂直转动的液晶,液晶分子双折射率的差异比较大,导致大视角下的色偏 (color shift) 问题比较严重。

[0006] 降低色偏是 VA 模式液晶显示器的发展要求。目前解决 VA 模式液晶显示器色偏的主流方法是采用多畴 (multi domain),如 8 畴显示的像素设计,使同一个子像素内主区 (main) 的 4 个畴与次区 (sub) 的 4 个畴的液晶分子转动角度不一样,从而改善色偏。色偏改善技术主要有电容耦合 (CC) 技术、电荷分享 (CS) 技术、公共电极电压 (Vcom) 调制技术、2D1G/2G1D 技术等。

[0007] 请参阅图 1,图 1 为传统的采用 2D1G 技术的像素结构图。如图 1 所示,在液晶面板中包括多个呈阵列分布的子像素,且每一子像素分为面积不等的主区 Main 与次区 Sub,同一行的主区 Main 与次区 Sub 共用一条扫描线 Gn,同一列子像素采用两条不同电压的数据信号线 Data1、Data2 分别向主区 Main 与次区 Sub 输入数据信号。请参阅图 2,图 2 为图 1 所示结构中一个子像素的电路图。如图 2 所示,主区 Main 中包括第一薄膜晶体管 T1、第一液晶电容 Clc1、及第一存储电容 Cst1;次区 Sub 中包括第二薄膜晶体管 T2、第二液晶电容 Clc2、及第二存储电容 Cst2。主区 Main 中,所述第一薄膜晶体管 T1 的栅极电性连接于扫描线 Gn,源极电性连接于第一数据信号线 Data1;第一液晶电容 Clc1 与第一存储电容 Cst1 并联后一端电性连接于第一薄膜晶体管 T1 的漏极,另一端电性连接于一恒定电压;次区 Sub 中,所述第二薄膜晶体管 T2 的栅极电性连接于扫描线 Gn,源极电性连接于第二数据信号线 Data2;第二液晶电容 Clc2 与第二存储电容 Cst2 并联后一端电性连接于第二薄膜晶体管

T2 的漏极,另一端电性连接于一恒定电压。如图 1、图 2 所示的传统像素电路设计虽然能够实现多畴显示,改善色偏,但这种设计需要将数据信号线的数目增加一倍,同样数据信号线的覆晶薄膜 (Chip on Film, COF) 的数目也需增倍,面板成本会增高。

发明内容

[0008] 本发明的目的在于提供一种电容分压式低色偏像素电路,在不增加数据信号线条数与 COF 数目的前提下改善 VA 模式液晶显示器的色偏问题,降低液晶面板的制造成本。

[0009] 为实现上述目的,本发明提供一种电容分压式低色偏像素电路,多个子像素阵列排布于液晶面板中,每一子像素均分为主区与次区;一扫描线同时电性连接并提供扫描信号至所述主区与次区;一数据信号线电性连接并提供主数据信号电压至所述主区,且所述数据信号线经由串联的第一电容与第二电容电性连接至公共电极线;一走线由所述第一电容与第二电容之间引出,电性连接并提供不同于主数据信号电压的次数据信号电压至所述次区。

[0010] 所述主区中包括第一薄膜晶体管、第一液晶电容、及第一存储电容;所述第一薄膜晶体管的栅极电性连接于扫描线,源极电性连接于数据信号线;所述第一液晶电容与第一存储电容并联后一端电性连接于第一薄膜晶体管的漏极,另一端电性连接于一恒定电压。

[0011] 所述次区中包括第二薄膜晶体管、第二液晶电容、及第二存储电容;所述第二薄膜晶体管的栅极电性连接于扫描线,源极电性连接于走线;所述第二液晶电容与第二存储电容并联后一端电性连接于第二薄膜晶体管的漏极,另一端电性连接于一恒定电压。

[0012] 所述主区与次区分别包括 4 个畴。

[0013] 所述数据信号线向主区内的 4 个畴提供主数据信号电压,所述走线向次区内的 4 个畴提供次数据信号电压,在所述第一电容与第二电容的分压作用下,所述主数据信号电压与次数据信号电压的关系为:

[0014]
$$V_{sub} = (C1 / (C1 + C2)) \times (V_{main} - V_{com}) + V_{com}$$

[0015] 其中, V_{sub} 表示次数据信号电压, V_{main} 表示主数据信号电压, $C1$ 表示第一电容, $C2$ 表示第二电容, V_{com} 表示公共电极电压。

[0016] 通过第二金属层与第一金属层形成所述第一电容、及第二电容。

[0017] 通过 ITO 像素电极与第一金属层形成所述第一电容、及第二电容。

[0018] 所述第一电容、第二电容的大小分别由所述第一电容、第二电容的面积确定。

[0019] 所述电容分压式低色偏像素电路,通过改变第一电容与第二电容的面积来改变主区与次区的数据信号电压差。

[0020] 本发明的有益效果:本发明提供的一种电容分压式低色偏像素电路,通过一数据信号线电性连接并提供主数据信号电压至子像素的主区,并将所述数据信号线经由串联的第一电容与第二电容电性连接至公共电极线,通过设置一走线由所述第一电容与第二电容之间引出,电性连接并提供次数据信号电压至子像素的次区;在所述第一电容与第二电容的分压作用下,所述次数据信号电压不同于主数据信号电压,能够实现通过设置一条数据信号线向子像素的主区与次区输入不同的数据信号电压,以进行多畴显示,改善 VA 模式液晶显示器的色偏问题,且不增加数据信号线的条数与 COF 数目,降低了液晶显示面板的制造成本。

[0021] 为了能更进一步了解本发明的特征以及技术内容,请参阅以下有关本发明的详细说明与附图,然而附图仅提供参考与说明用,并非用来对本发明加以限制。

附图说明

[0022] 下面结合附图,通过对本发明的具体实施方式详细描述,将使本发明的技术方案及其它有益效果显而易见。

[0023] 附图中,

[0024] 图 1 为传统的采用 2D1G 技术的像素结构图;

[0025] 图 2 为传统的采用 2D1G 技术的像素电路图;

[0026] 图 3 为本发明的电容分压式低色偏像素电路的电路图。

具体实施方式

[0027] 为更进一步阐述本发明所采取的技术手段及其效果,以下结合本发明的优选实施例及其附图进行详细描述。

[0028] 请参阅图 3,本发明提供一种电容分压式低色偏像素电路。多个子像素阵列排布于液晶面板中,每一子像素均分为主区 Main 与次区 Sub。一扫描线 Gn 同时电性连接并提供扫描信号至所述主区 Main 与次区 Sub。一数据信号线 Data 电性连接并提供主数据信号电压至所述主区 Main,且所述数据信号线 Data 经由串联的第一电容 C1 与第二电容 C2 电性连接至公共电极线 Com。一走线 L 由所述第一电容 C1 与第二电容 C2 之间引出,电性连接并提供次数据信号电压至所述次区 Sub。

[0029] 具体地,由于液晶显示面板的薄膜晶体管阵列基板包括第一金属层、第二金属层、及氧化铟锡 (Indium Tin Oxide, ITO) 像素电极,所述第一电容 C1、及第二电容 C2 可以通过第二金属层与第一金属层形成,也可以通过 ITO 像素电极与第一金属层形成,具体的第一金属层、第二金属层和像素电极的结构及位置为现有技术,不再详述。所述第一电容 C1、第二电容 C2 的大小分别由所述第一电容 C1、第二电容 C2 的面积确定。

[0030] 所述主区 Main 中包括第一薄膜晶体管 T1、第一液晶电容 Clc1、及第一存储电容 Cst1。所述第一薄膜晶体管 T1 的栅极电性连接于扫描线 Gn,源极电性连接于数据信号线 Data;所述第一液晶电容 Clc1 与第一存储电容 Cst1 并联后一端电性连接于第一薄膜晶体管 T1 的漏极,另一端电性连接于一恒定电压。

[0031] 所述次区 Sub 中包括第二薄膜晶体管 T2、第二液晶电容 Clc2、及第二存储电容 Cst2。所述第二薄膜晶体管 T2 的栅极电性连接于扫描线 Gn,源极电性连接于走线 L;所述第二液晶电容 Clc2 与第二存储电容 Cst2 并联后一端电性连接于第二薄膜晶体管 T2 的漏极,另一端电性连接于一恒定电压。

[0032] 进一步地,所述主区 Main 与次区 Sub 分别包括多畴,例如所述主区 Main 与次区 Sub 分别包括 4 个畴,所述数据信号线 Data 向主区 Main 内的 4 个畴提供主数据信号电压,所述走线 L 向次区 Sub 内的 4 个畴提供次数据信号电压,在所述第一电容 C1 与第二电容 C2 的分压作用下,所述主数据信号电压与次数据信号电压的关系为:

[0033]
$$V_{sub} = (C1 / (C1 + C2)) \times (V_{main} - V_{com}) + V_{com} \quad (1)$$

[0034] 其中, V_{sub} 表示次数据信号电压, V_{main} 表示主数据信号电压, C1 表示第一电容,

C2 表示第二电容, Vcom 表示公共电极电压。

[0035] 由此可见, 所述次数据信号电压不同于主数据信号电压, 该像素电路仅设置一条数据信号线 Data 即可向子像素的主区 Main 与次区 Sub 输入不同的数据信号电压, 能够进行多畴显示, 改善 VA 模式液晶显示器的色偏问题, 且不增加数据信号线的条数与 COF 数目, 能够降低液晶显示面板的制造成本。

[0036] 值得一提的是, 由于所述第一电容 C1、第二电容 C1、C2 的大小分别由所述第一电容 C1、第二电容 C2 的面积确定, 根据 (1) 式可知: 所述主数据信号电压与次数据信号电压之间的差值, 即主区 Main 与次区 Sub 的数据信号电压差受到第一电容 C1 与第二电容 C2 的大小的影响, 通过改变第一电容 C1 与第二电容 C2 的面积即可改变主区 Main 与次区 Sub 的数据信号电压差。

[0037] 综上所述, 本发明的电容分压式低色偏像素电路, 通过一数据信号线电性连接并提供主数据信号电压至子像素的主区, 并将所述数据信号线经由串联的第一电容与第二电容电性连接至公共电极线, 通过设置一走线由所述第一电容与第二电容之间引出, 电性连接并提供次数据信号电压至子像素的次区; 在所述第一电容与第二电容的分压作用下, 所述次数据信号电压不同于主数据信号电压, 能够实现通过设置一条数据信号线向子像素的主区与次区输入不同的数据信号电压, 以进行多畴显示, 改善 VA 模式液晶显示器的色偏问题, 且不增加数据信号线的条数与 COF 数目, 降低了液晶显示面板的制造成本。

[0038] 以上所述, 对于本领域的普通技术人员来说, 可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形, 而所有这些改变和变形都应属于本发明权利要求的保护范围。

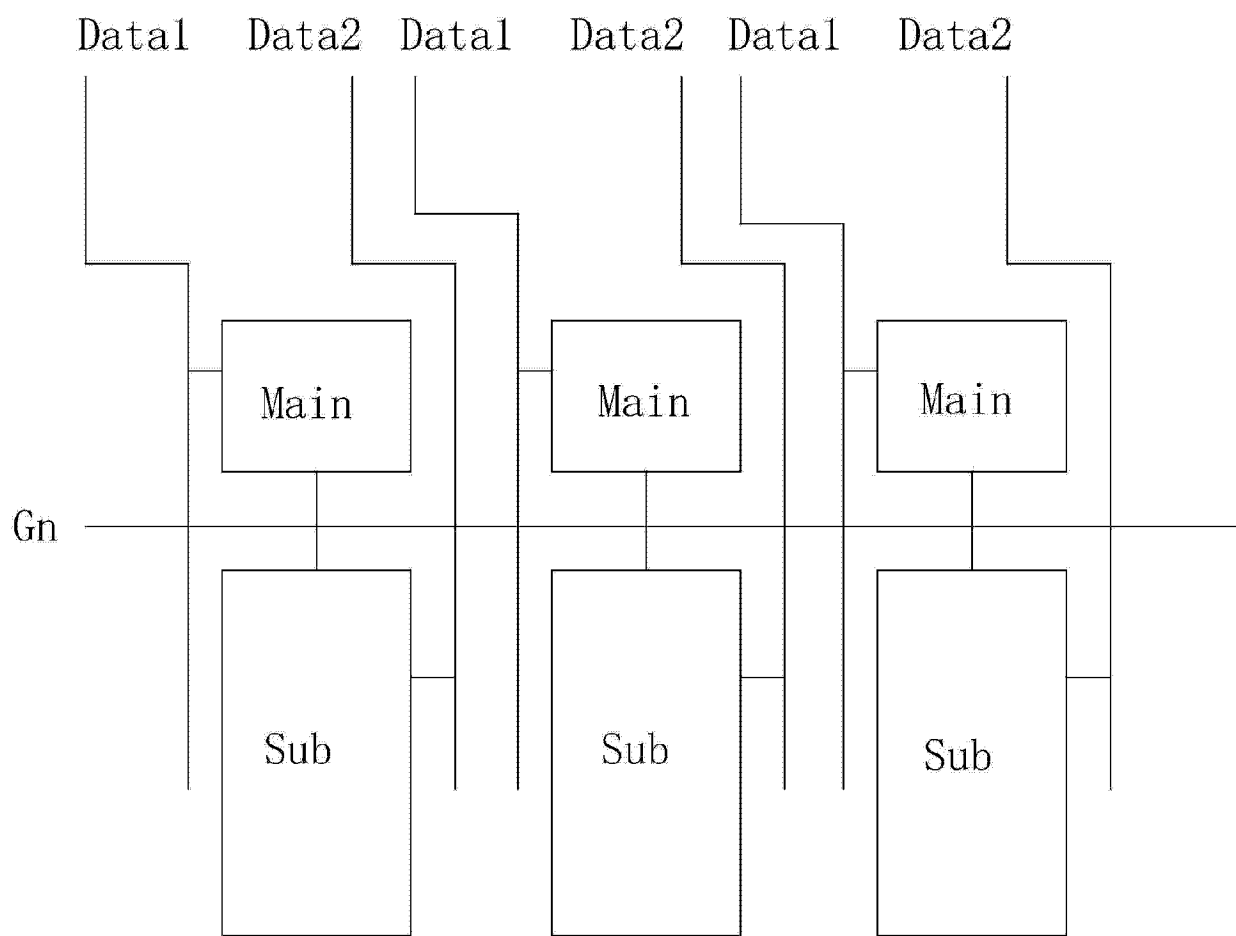


图 1

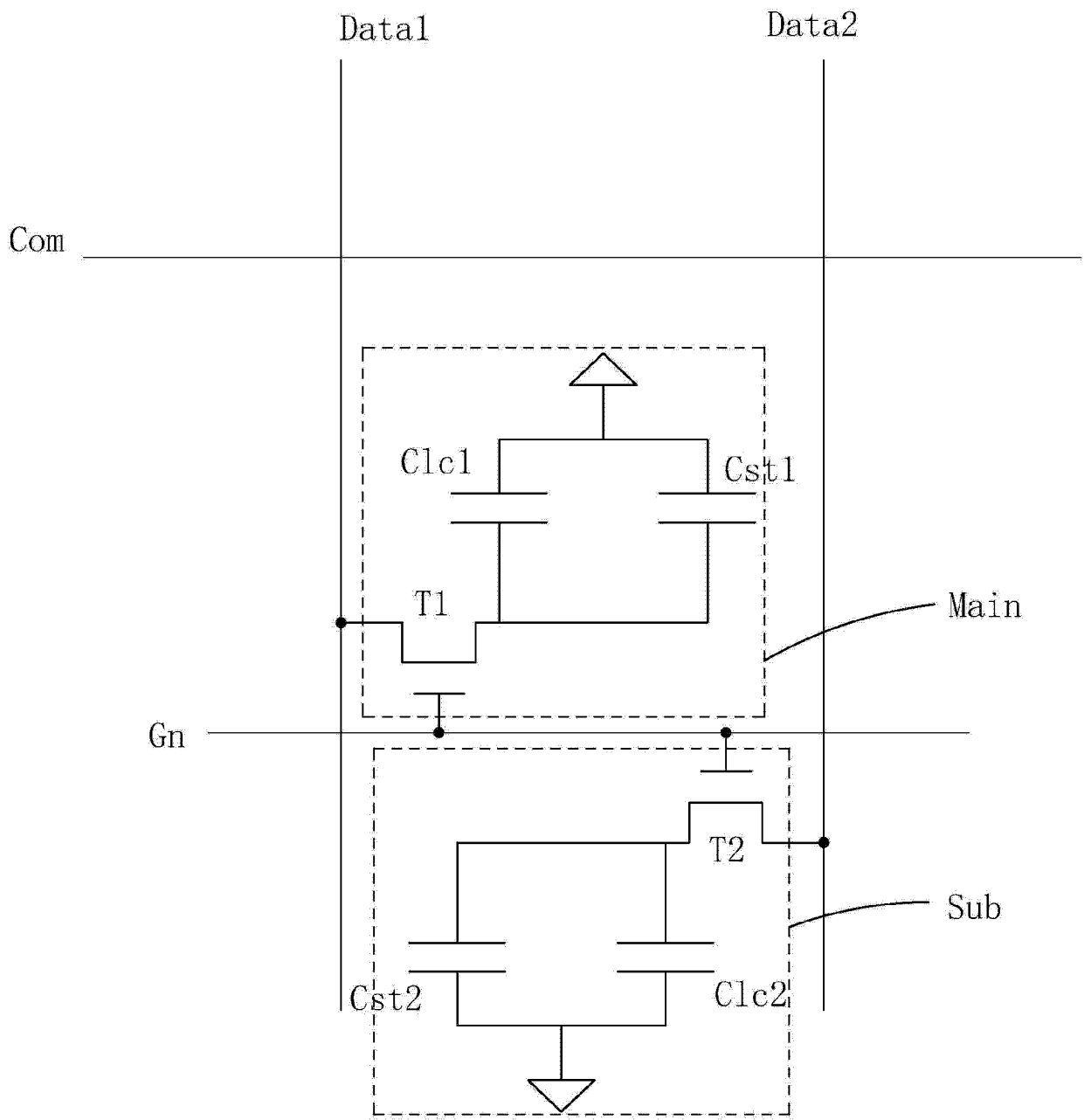


图 2

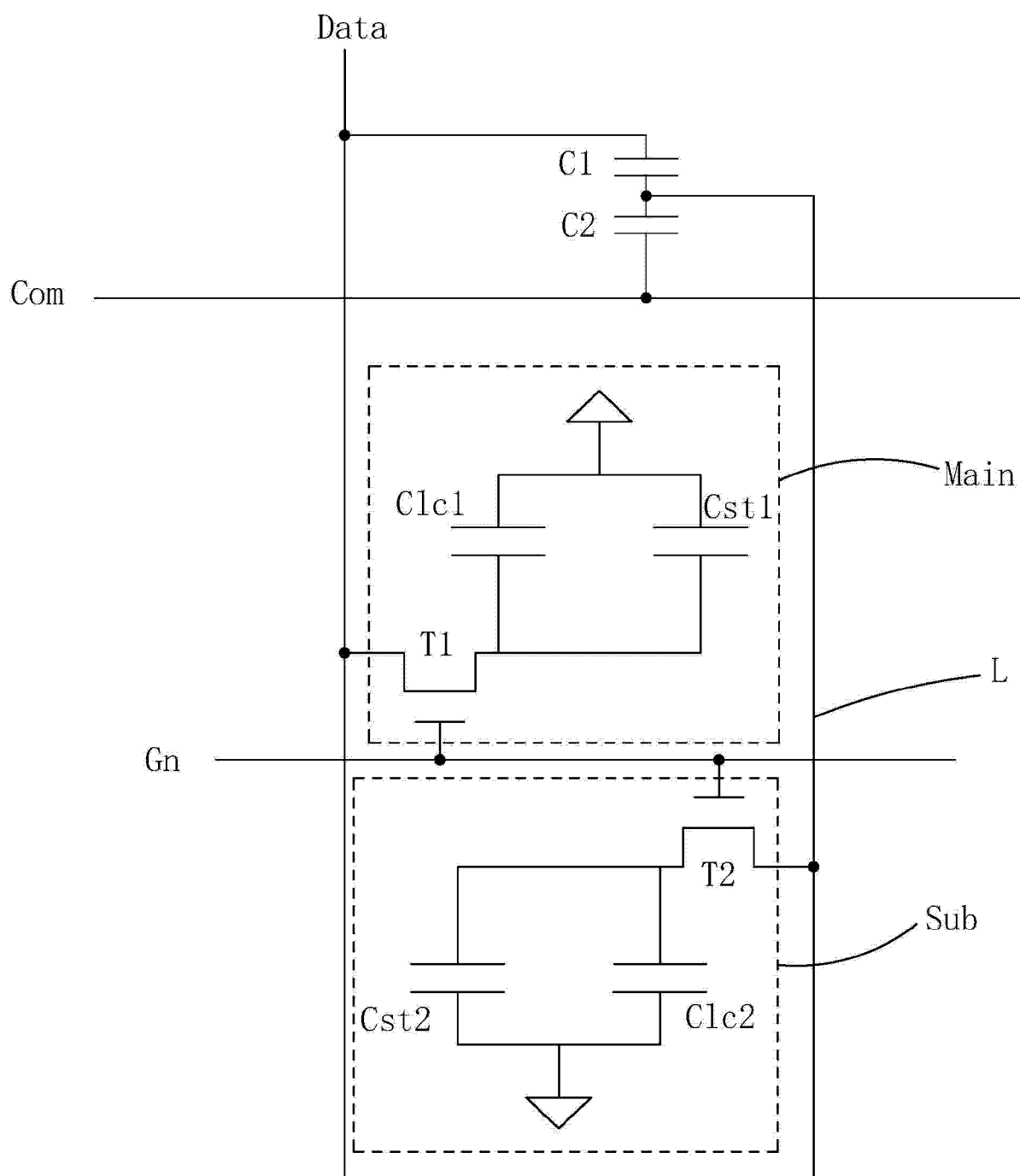


图 3

专利名称(译)	电容分压式低色偏像素电路		
公开(公告)号	CN104698643A	公开(公告)日	2015-06-10
申请号	CN201510129863.3	申请日	2015-03-23
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	徐洪远		
发明人	徐洪远		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G02F1/13306 G09G3/3607 G09G3/3648 G09G2300/0426 G09G2300/0447 G09G2300/0876 G02F1/133 G02F1/1362 G02F1/1368 G09G3/2003 G09G2320/0242		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种电容分压式低色偏像素电路，通过一数据信号线(Data)电性连接并提供主数据信号电压至子像素的主区(Main)，并将所述数据信号线(Data)经由串联的第一电容(C1)与第二电容(C2)电性连接至公共电极线(Com)，通过设置一走线(L)由所述第一电容(C1)与第二电容(C2)之间引出，电性连接并提供次数据信号电压至子像素的次区(Sub)；在所述第一电容(C1)与第二电容(C2)的分压作用下，所述次数据信号电压不同于主数据信号电压，能够实现通过设置一条数据信号线(Data)向子像素的主区(Main)与次区(Sub)输入不同的数据信号电压，以进行多畴显示，改善VA模式液晶显示器的色偏问题，且不增加数据信号线的条数与COF数目。

