



(12) 发明专利申请

(10) 申请公布号 CN 104635391 A

(43) 申请公布日 2015.05.20

(21) 申请号 201410643110. X

(22) 申请日 2014.11.07

(30) 优先权数据

10-2013-0137132 2013. 11. 12 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 赵诚俊 郑英啟 尹奎相 张衍喜

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 吕俊刚 刘久亮

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

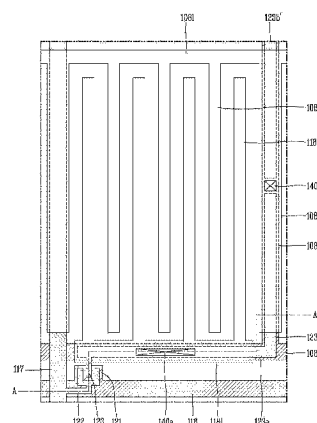
权利要求书2页 说明书12页 附图15页

(54) 发明名称

用于液晶显示装置的阵列基板及其制造方法

(57) 摘要

公开了一种用于液晶显示装置的阵列基板及其制造方法。通过使用在数据线区域中保证空的空的结构作为数据线的数目减少一半的 DRD 结构, 电容通过在所述空的空的结构的数据线区域中形成子存储电容器而被充分地保证, 因此, 可以减小主存储电容器的面积。因此, 能够降低成本, 此外, 能够提高孔径比。



1. 一种制造用于液晶显示 LCD 装置的阵列基板的方法,该方法包括以下步骤:

在基板上形成栅极、选通线、公共线和第一连接线;

在形成有所述栅极、所述选通线、所述公共线和所述第一连接线的所述基板上形成栅绝缘层;

在形成有所述栅绝缘层的所述栅极上形成有源层;

在形成有所述有源层的所述基板上形成源极和漏极,并且同时形成与所述选通线交叉以限定像素的数据线;

在形成有所述源极、所述漏极和所述数据线的所述基板上形成保护层;以及

在形成有所述保护层的所述基板上形成公共电极、像素电极和第二连接线,

其中,至少两个或更多个相邻的像素共用一条数据线或者两条相邻的数据线彼此相邻地设置在一个像素中,并且当没有形成所述数据线的空的区域的数据线区域被形成时,在所述空的区域的数据线区域中形成所述第一连接线和所述第二连接线。

2. 根据权利要求 1 所述的方法,其中,在平行于所述选通线的方向上形成所述公共线。

3. 根据权利要求 1 所述的方法,其中,连接到所述公共线的所述第一连接线在垂直于所述选通线的方向上形成,并且形成在所述空的区域的、为非开放区域的数据线区域中。

4. 根据权利要求 1 所述的方法,其中,所述漏极的一部分沿着所述公共线在所述公共线上延伸,以形成第一存储电极。

5. 根据权利要求 4 所述的方法,其中,所述第一存储电极的一部分沿着所述第一连接线在所述第一连接线上延伸,以形成第二存储电极。

6. 根据权利要求 4 所述的方法,其中,所述第一存储电极与所述公共线的一部分在所述公共线上交叠,以形成主存储电容器。

7. 根据权利要求 5 所述的方法,其中,所述第二存储电极在左右两个像素中的每一个中配置子存储电容器,所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。

8. 根据权利要求 1 所述的方法,其中,

多个所述公共电极中的每一个的一端连接到与所述选通线平行布置的公共电极线,并且

所述公共电极线连接到在数据线区域中形成的所述第二连接线,其中,所述数据线区域即为形成有所述数据线的区域或者没有形成所述数据线的空的空间。

9. 根据权利要求 1 所述的方法,其中,多个所述像素电极中的每一个的一端连接到与所述选通线平行布置的像素电极线。

10. 一种用于液晶显示 LCD 装置的阵列基板,该阵列基板包括:

栅极、选通线、公共线和第一连接线,其形成在基板上;

栅绝缘层,其形成在形成有所述栅极、所述选通线、所述公共线和所述第一连接线的所述基板上;

有源层,其形成在形成有所述栅绝缘层的所述栅极上;

源极和漏极以及数据线,所述源极和所述漏极形成在形成有所述有源层的所述基板上,所述数据线与所述选通线交叉以限定像素;

保护层,其形成在形成有所述源极、所述漏极和所述数据线的所述基板上;以及

公共电极、像素电极和第二连接线,其形成在形成有所述保护层的所述基板上,

其中,至少两个或更多个相邻的像素共用一条数据线或者两条相邻的数据线彼此相邻地设置在一个像素中,并且当没有形成所述数据线的空的区域的数据线区域被形成时,在所述空的区域的数据线区域中形成所述第一连接线和所述第二连接线。

11. 根据权利要求 10 所述的阵列基板,其中,在平行于所述选通线的方向上形成所述公共线。

12. 根据权利要求 10 所述的阵列基板,其中,连接到所述公共线的所述第一连接线在垂直于所述选通线的方向上布置,并且布置在所述空的区域的、为非开放区域的数据线区域中。

13. 根据权利要求 10 所述的阵列基板,其中,所述漏极的一部分沿着所述公共线在所述公共线上延伸,以配置第一存储电极。

14. 根据权利要求 13 所述的阵列基板,其中,所述第一存储电极的一部分沿着所述第一连接线在所述第一连接线上延伸,以配置第二存储电极。

15. 根据权利要求 13 所述的阵列基板,其中,所述第一存储电极与所述公共线的一部分在所述公共线上交叠,以配置主存储电容器。

16. 根据权利要求 14 所述的阵列基板,其中,所述第二存储电极与所述第一连接线的一部分在所述第一连接线上交叠,以配置第一子存储电容器。

17. 根据权利要求 16 所述的阵列基板,其中,所述第二存储电极与所述第二连接线的一部分在所述第二连接线的下面交叠,以配置第二子存储电容器。

18. 根据权利要求 17 所述的阵列基板,其中,所述第二存储电极在左右两个像素中的每一个中配置子存储电容器,所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。

19. 根据权利要求 10 所述的阵列基板,其中,
多个所述公共电极中的每一个的一端连接到与所述选通线平行布置的公共电极线,并且

所述公共电极线连接到在数据线区域中形成的所述第二连接线,其中,所述数据线区域即为形成有所谓数据线的区域或者没有形成所述数据线的空的空间。

20. 根据权利要求 10 所述的阵列基板,其中,多个所述像素电极中的每一个的一端连接到与所述选通线平行布置的像素电极线。

用于液晶显示装置的阵列基板及其制造方法

技术领域

[0001] 本发明涉及一种用于液晶显示 (LCD) 装置的阵列基板及其制造方法。

背景技术

[0002] 近来,随着社会进步到信息化社会,处理和显示大量信息的显示领域正在快速发展。具体地,由于在薄化、减轻和低功耗方面具有卓越的性能,薄膜晶体管 (TFT) LCD 装置已经被研发并且正在取代现有的阴极射线管 (CRT)。

[0003] 具体地,使用 TFT 作为开关元件的有源矩阵 LCD 装置适合于显示运动图像。

[0004] 在下文中,将参照附图对普通的有源矩阵 LCD 装置的结构进行详细描述。

[0005] 图 1 是示意性地例示了普通的有源矩阵 LCD 装置的结构示意图。

[0006] 参见图 1,有源矩阵 LCD 装置包括液晶面板 1,所述液晶面板 1 配置有多个开关元件 T,所述多个开关元件 T 分别形成在由多条选通线 GL 和多条数据线 DL 之间的交叉所限定的多个区域。液晶面板 1 具有如下的结构:数字视频信号通过使用伽玛电压被转换成模拟信号,该模拟信号被提供给数据线 DL,选通信号与该模拟信号的供应同时被提供给选通线 GL,并且数据信号被填充到液晶单元 C 中。

[0007] 虽然未详细地示出,但是开关元件 C 的栅极连接到选通线 GL,开关元件 C 的源极连接到数据线 DL,并且开关元件 C 的漏极连接到液晶单元 C 的像素电极。

[0008] 公共电压 V_{com} 通过公共线 CL 提供到液晶单元 C 的公共电极。当选通信号被施加到选通线 GL 时,开关元件 T 导通以形成源极和漏极之间的通道,并且将通过数据线 DL 施加的电压提供到液晶单元 C 的像素电极。此时,液晶单元 C 的液晶分子的取向通过像素电极和公共电极之间的电场来改变,从而基于入射光显示图像。

[0009] 作为 LCD 装置的一种驱动模式,扭曲向列 (TN) 模式或面内切换 (IPS) 模式取决于液晶面板 1 中的公共电极和像素电极的位置而确定。具体地,其中公共电极和像素电极被平行地设置在一个基板上以产生横向电场的 IPS 模式具有比其中公共电极和像素电极在不同的基板上被设置为彼此相对并产生横向电场的 TN 模式的视角更宽的视角。

[0010] 用于驱动多条选通线 GL 的选通驱动单元 2 和用于驱动多条数据线 DL 的数据驱动单元 3 连接到具有上述结构的 LCD 装置的液晶面板 1。随着 LCD 装置在尺寸上增大并且在分辨率上变得更高,配置选通驱动单元 2 和数据驱动单元 3 中的每一个的集成电路 (IC) 的数目增加。

[0011] 然而,由于数据驱动单元 3 的 IC 比其它元件相对更昂贵,因此为了降低 LCD 装置的制造成本,最近正在研究和开发用于减少数据驱动单元 3 的 IC 的数目的技术。作为该技术的一个示例,双速率驱动 (DRD) 结构正在被研发,其中,选通线 GL 的数目增加了两倍,数据线 DL 的数目减少了一半 ($1/2$),数据驱动单元 3 的 IC 的数目减少了一半,而分辨率保持与现有的分辨率相同。

[0012] 在 DRD 结构中,成本降低了,但由于选通线 GL 的数目增加并因此装置的可操作时间缩短,因此需要考虑充电效率和充电速率的设计。另外,由于在垂直方向上进一步设置了

多条选通线 GL, 因此孔径比与选通线的数目的增加成反比地降低。

发明内容

[0013] 因此, 详细描述的一个方面在于提供一种用于液晶显示 (LCD) 装置的阵列基板及其制造方法, 其中, 在不减少装置的可操作时间或孔径比的情况下通过减少数据驱动单元的 IC 的数目来降低成本。

[0014] 除了本发明的上述目的以外, 本发明的其它目的和特征将在下面待描述的本发明的详细描述和权利要求书中描述。

[0015] 为了实现这些和其它优点, 并且根据本说明书的目的, 如在本文中所体现并概括描述的, 一种制造用于 LCD 装置的阵列基板的方法包括: 在基板上形成栅极、选通线、公共线和第一连接线; 在形成有所述栅极、所述选通线、所述公共线和所述第一连接线的所述基板上形成栅绝缘层; 在形成有所述栅绝缘层的所述栅极上形成有源层; 在形成有所述有源层的所述基板上形成源极和漏极, 并且同时形成与所述选通线交叉以限定像素的数据线; 在形成有所述源极、所述漏极和所述数据线的所述基板上形成保护层; 以及在形成有所述保护层的所述基板上形成公共电极、像素电极和第二连接线, 其中, 至少两个或更多个相邻的像素共用一条数据线或者两条相邻的数据线彼此相邻地设置在一个像素中, 并且当没有形成所述数据线的空的空间的数据线区域被形成时, 在所述空的空间的所述数据线区域中形成所述第一连接线和所述第二连接线。

[0016] 可以在平行于所述选通线的方向上形成所述公共线。

[0017] 连接到所述公共线的所述第一连接线可以在垂直于所述选通线的方向上形成, 并且可以形成在所述空的空间的、为非开放区域的所述数据线区域中。

[0018] 所述漏极的一部分可以沿着所述公共线在所述公共线上延伸, 以形成第一存储电极。

[0019] 所述第一存储电极的一部分可以沿着所述第一连接线在所述第一连接线上延伸, 以形成第二存储电极。

[0020] 所述第一存储电极可以与所述公共线的一部分在所述公共线上交叠, 以形成主存储电容器。

[0021] 所述第二存储电极可以在左右两个像素中的每一个中配置子存储电容器, 所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。

[0022] 多个所述公共电极中的每一个的一端可以连接到与所述选通线平行布置的公共电极线, 并且所述公共电极线可以连接到在数据线区域 (即, 形成有所述数据线的区域或者没有形成所述数据线的空的空间) 中形成的所述第二连接线。

[0023] 多个所述像素电极中的每一个的一端可以连接到与所述选通线平行布置的像素电极线。

[0024] 根据本发明的另一个实施方式, 一种用于 LCD 装置的阵列基板包括: 栅极、选通线、公共线和第一连接线, 其形成在基板上; 栅绝缘层, 其形成在形成有所述栅极、所述选通线、所述公共线和所述第一连接线的所述基板上; 有源层, 其形成在形成有所述栅绝缘层的所述栅极上; 源极和漏极以及数据线, 所述源极和所述漏极形成在形成有所述有源层的所述基板上, 所述数据线与所述选通线交叉以限定像素; 保护层, 其形成在形成有所述源极、

所述漏极和所述数据线的所述基板上；以及公共电极、像素电极和第二连接线，其形成在形成有所述保护层的所述基板上，其中，至少两个或更多个相邻的像素共用一条数据线或者两条相邻的数据线彼此相邻地设置在一个像素中，并且当没有形成所述数据线的空的空间的数据线区域被形成时，在所述空的空间的所述数据线区域中形成所述第一连接线和所述第二连接线。

[0025] 可以在平行于所述选通线的方向上形成所述公共线。

[0026] 连接到所述公共线的所述第一连接线可以在垂直于所述选通线的方向上布置，并且可以布置在所述空的空间的、为非开放区域的所述数据线区域中。

[0027] 所述漏极的一部分可以沿着所述公共线在所述公共线上延伸，以配置第一存储电极。

[0028] 所述第一存储电极的一部分可以沿着所述第一连接线在所述第一连接线上延伸，以配置第二存储电极。

[0029] 所述第一存储电极可以与所述公共线的一部分在所述公共线上交叠，以配置主存储电容器。

[0030] 所述第二存储电极可以与所述第一连接线的一部分在所述第一连接线上交叠，以配置第一子存储电容器。

[0031] 所述第二存储电极可以与所述第二连接线的一部分在所述第二连接线的下面交叠，以配置第二子存储电容器。

[0032] 所述第二存储电极可以在左右两个像素中的每一个中配置子存储电容器，所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。

[0033] 多个所述公共电极中的每一个的一端可以连接到与所述选通线平行布置的一公共电极线，并且所述公共电极线可以连接到在数据线区域（即，其中形成所述数据线的区域或者其中没有形成所述数据线的空的空间）中形成的所述第二连接线。

[0034] 多个所述像素电极中的每一个的一端可以连接到与所述选通线平行布置的像素电极线。

[0035] 本申请的进一步的适用范围将根据下文中给出的详细描述而变得更明显。然而，应当理解的是，在指示本发明的优选实施方式的同时，所述详细描述和特定的示例通过仅例示的方式来给出，因为对于本领域技术人员而言，在本发明的精神和范围内的各种改变和修改根据所述详细描述将变得明显。

附图说明

[0036] 附图被包括以提供对本公开的进一步理解，并且被并入本说明书并构成本说明书的一部分，附图例示了示例性的实施方式，并且与本说明书一起用来解释本公开的原理。

[0037] 附图中：

[0038] 图 1 是示意性地例示了普通的有源矩阵 LCD 装置的结构示意图；

[0039] 图 2 是示意性地例示了根据本发明的实施方式的具有 DRD 结构的 LCD 装置的像素结构的示意图；

[0040] 图 3 是示意性地例示了根据本发明的第一实施方式的用于 LCD 装置的阵列基板的一部分的平面图；

[0041] 图 4 是示意性地例示了在图 3 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的、沿着线 A-A' 截取的横截面的示意图；

[0042] 图 5A 至图 5E 是顺序地例示了制造在图 3 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的工艺的平面图；

[0043] 图 6A 至图 6E 是顺序地例示了制造在图 4 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的工艺的横截面图；

[0044] 图 7A 至图 7D 是例示了作为示例的各种子存储电容器的结构的横截面图；

[0045] 图 8 是示意性地例示了根据本发明的第二实施方式的用于 LCD 装置的阵列基板的一部分的平面图；

[0046] 图 9 是示意性地例示了根据本发明的实施方式的具有 TRD 结构的 LCD 装置的像素结构的示意图；以及

[0047] 图 10 是示意性地例示了根据本发明的实施方式的具有正常结构的 LCD 装置的像素结构的示意图。

具体实施方式

[0048] 下面将参照附图详细地给出示例性的实施方式的描述。为了便于参照附图简要描述，相同或等同的组件将设置有相同的附图标记，并且其描述将不再重复。

[0049] 在下文中，将参照附图详细地描述实施方式，使得它们可以由本发明所属的技术领域中的技术人员容易地实践。

[0050] 本发明的优点和特征以及实现这些优点和特征的方法将通过结合附图在下文中描述的实施方式来详细阐明。然而，本发明的实施方式可以，但是，以许多不同的形式来实现，并且不应当被解释为限于本文中所阐述的实施方式。相反地，提供这些实施方式，以使得本发明将是透彻和完整的，并且将充分地传达本发明的范围给本领域技术人员，而且本发明的范围是由本发明的权利要求范围来限定的。在整个说明书中，相同的附图标记将被用于表示相同或相似的组件。在附图中，元件的尺寸或形状可以为了描述的清楚和方便而夸大地例示。

[0051] 将要理解的是，当一个元件或层被称为在另一个元件或层“上 (on)”或“连接到”另一个元件或层时，它能够直接地在另一个元件或层上面或直接连接到另一个元件或层，或者可以存在介于中间的元件或层。

[0052] 相对术语，例如“下面的 (lower)”或“底部 (bottom)”和“上面的 (upper)”或“顶部 (top)”可以在本文中被用于描述一个或更多个元素与另外的元件之间的关系，如在图中例示的。将要理解的是，相对术语意在包含该装置的除了在附图中描述的方位以外的不同方位。例如，如果在图中的装置被翻转，则被描述为位于其它元件的“下面的”侧上的元件将随后被导向在所述其它元件的“上面的”侧上。示例性术语“下面的”能够因此包含“下面的”和“上面的”这两种方位，这取决于图中的特定取向。类似地，如果所述图中的一幅中的装置被翻转，则被描述为在其它元件“下方 (below)”或“之下 (beneath)”的元件将随后被定向为在所述其它元件“上方”。术语“下方”或“之下”能够因此包含上方和下方这两种方位。

[0053] 本文中使用的术语仅用来描述描述特定实施方式，并不意在限制示例实施方式。

如本文中所使用的,除非上下文另外明确地指出,否则单数形式“一 (a)”、“一个 (an)”和“该 (the)”也意在包括复数形式。将进一步理解的是,当在本说明书中使用术语“包含 (comprises)”和/或“包括 (comprising)”时,说明存在所述的特征、整体、步骤、操作、元件和/或组件,但不排除存在或附加一个或多个其它特征、整体、步骤、操作、元件、组件和/或它们的组。

[0054] 图 2 是示意性地例示了根据本发明的实施方式的具有 DRD 结构的 LCD 装置的像素结构的示意图。

[0055] 如图 2 所示,例如,在具有 DRD 结构的 LCD 装置中,设置在一条水平线上的两个像素 P11 和 P12 (P13 和 P14) 连接到一条数据线 DL1 (DL2) 和两条选通线 GL1 和 GL2 (GL1 和 GL2),并且设置在下一条水平线上的两个像素 P21 和 P22 (P23 和 P24) 连接到这一条数据线 DL1 (DL2) 和另外两条选通线 GL3 和 GL4 (GL3 和 GL4)。

[0056] 例如,在这样的阵列像素中,其中施加红色数据的红色液晶单元、其中施加绿色数据的绿色液晶单元和其中施加蓝色数据的蓝色液晶单元沿着列方向交替地设置。在该像素阵列中,多个像素 (P11、P12、...) 中的每一个都包括沿着与所述列方向交叉的行方向彼此相邻的红色液晶单元、绿色液晶单元和蓝色液晶单元。

[0057] 在这种情况下,共用相同的数据线 (DL1、DL2、...) 的两个液晶单元顺序地连接到两条相邻的选通线 (GL1、GL2、GL3、GL4、GL5、GL6、...)。

[0058] 例如,在具有 DRD 结构的 LCD 装置中,当具有相同极性的数据信号在一帧期间被施加到一条数据线 (DL1、DL2、...) 以使闪烁最小化并减少功耗时,可以实现列反转。

[0059] 图 3 是示意性地例示了根据本发明的第一实施方式的用于 LCD 装置的阵列基板的一部分的平面图。

[0060] 图 4 是示意性地例示了在图 3 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的、沿着线 A-A' 截取的横截面的示意图。

[0061] 在这种情况下,在阵列基板上实际上形成有由 N 条选通线和 M 条数据线之间的交叉所限定的 M×N 个像素,但为了描述的简明,在图中例示了一个像素。

[0062] 作为示例,图 3 例示了用于其中公共电极和像素电极平行设置在一个基板上以产生垂直电场的 IPS 模式 LCD 装置的阵列基板的一部分。然而,本发明不限于所述 IPS 模式 LCD 装置。例如,本发明可以被应用到所有的液晶模式,例如 TN 模式、边缘场切换 (FFS) 模式和垂直取向 (VA) 模式。

[0063] 此外,本发明可以以不同的类型来实现,例如透射型 LCD 装置、半透射型 LCD 装置和反射型 LCD 装置。作为参考,透射型 LCD 装置和半透射型 LCD 装置需要背光单元,所述背光单元可以以直接型或边缘型来实现。

[0064] 如图中所例示的,根据本发明的第一实施方式的用于 LCD 装置的阵列基板包括:多条选通线 116,其在一个方向上延伸并平行布置在基板 10 上;以及多条数据线 117,其布置成与所述多条选通线 116 交叉并限定多个像素。

[0065] 所述多个像素中的每一个都包括薄膜晶体管 (TFT),该薄膜晶体管包括:连接到相应的选通线 116 的栅极 121、有源层 124、连接到相应的数据线 117 的源极 122、以及形成 U 形或 L 形通道的漏极 123。

[0066] 在这种情况下,有源层 124 可以由非晶硅薄层、多晶硅薄层或氧化物半导体形成。

例如,当有源层 124 由非晶硅薄层形成时,该有源层 124 的源区和漏区通过在该有源层 124 上形成的欧姆接触层 125n 电连接到源极 122 和漏极 123。

[0067] 在每个像素中,透明公共电极 108 和透明像素电极 118 以位于它们之间的、将选通线 116 和数据线 117 隔开的空间交替地设置。

[0068] 多个所述公共电极 108 中的每一个的一端连接到与选通线 116 基本上平行布置的公共电极线 108。公共电极线 1081 连接到在数据线区域(即,其中形成有数据线 117 的区域或者其中没有形成数据线 117 的空的空间)中形成的第二连接线 108b。

[0069] 在其中没有形成数据线 117 的空的空间中形成的第二连接线 108b 通过在栅绝缘层 115a 和保护层 115b 中形成的第二接触孔 140b 电连接到第一连接线 108a,该第一连接线 108a 形成在该第二连接线 108b 的下方。在这种情况下,第一连接线 108a 连接到与选通线 116 基本上平行布置的公共线 108L,并且因此,通过该公共线 108L 向所述多个公共电极 108 提供公共电压。

[0070] 多个所述像素电极 118 中的每一个的一端连接到与选通线 116 基本上平行布置的像素电极线 1181,该像素电极线 1181 电连接到第一存储电极 123a,其从漏极 123 通过在保护层 115b 处形成的第一接触孔 140a 延伸。因此,通过该漏极 123 向所述多个像素电极 118 中的每一个提供数据信号。

[0071] 这里,第一存储电极 123a 与公共线 108L 的一部分在该公共线 108L 上交叠,以配置主存储电容器。

[0072] 第一存储电极 123a 延伸到第一连接线 108a,以形成第二存储电极 123b(123b')。第二存储电极 123b(123b') 与第一连接线 108a 的一部分在该第一连接线 108a 的上面交叠,以配置第一子存储电容器。另外,该第二存储电极 123b(123b') 与第二连接线 108b 的一部分在该第二连接线 108b 下面交叠,以配置第二子存储电容器。

[0073] 在这种情况下,第二存储电极 123b(123b') 在左右两个像素中的每一个中配置子存储电容器,所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。也就是说,第二存储电极 123b(123b') 在中间部分被切开,并且因此用作配置左右两个像素中的子存储电容器的存储电极。这里,切口间隙没有占据整个长度的一大部分,并且可以具有除了由第二接触孔 140b 所占据的区域以外的分隔距离。

[0074] 如上所述,根据本发明的第一实施方式的 LCD 装置使用 DRD 结构,在所述 DRD 结构中,数据线 117 的数目减少了一半(1/2),数据驱动单元的 IC 的数目减少了一半,而分辨率保持与现有的分辨率相同。因此,降低了 LCD 装置的制造成本,此外,可以通过执行列反转方法来降低功耗。

[0075] 由于数据线 117 的数目减少了一半,因此形成其中没有形成数据线 117 的空的空间的数据线区域。在根据本发明的第一实施方式的 LCD 装置中,第一公共线 108a 和第二公共线 108b 形成在所述空的空间的所述数据线区域中,并且通过将公共信号施加到所述第一公共线 108a 和所述第二公共线 108b,能够防止装置的可操作时间缩短。

[0076] 也就是说,在该 DRD 结构中,虽然数据驱动单元的 IC 的数目减少了一半并且从而降低了成本,但是由于选通线 116 的数目增加了两倍,因此装置的可操作时间减少了一半,并且为了这个原因,需要考虑到充电效率和充电速率的设计。因此,在本发明中,在空的空间的数据线区域中形成第一公共线 108a 和第二公共线 108b,并且通过将公共信号施加到

所述第一公共线 108a 和所述第二公共线 108b, 能够防止装置的可操作时间缩短。

[0077] 此外, 在根据本发明的第一实施方式的 LCD 装置中, 第二存储电极 123b(123b') 形成在第一公共线 108a 和第二公共线 108b 之间, 并且因此, 第一子存储电容器和第二子存储电容器与所述第二存储电极 123b(123b') 一起形成。因此, 能够充分地保证存储电容。

[0078] 在这种情况下, 由于保证了足够的存储电容, 因此能够减小主存储电容器的面积, 并且因此, 保证了开放区域, 从而提高了孔径比。

[0079] 如上所述, 通过使用 DRD 结构, 降低了成本, 但是由于选通线 116 的数目增加了两倍, 因此孔径比与选通线的数目的增加成反比地降低。在 DRD 结构中, 在垂直方向上进一步设置了选通线 116, 因此, 孔径比减小。存储电容器是在一帧期间保持充电电压的必要元件并且通常设置在开放区域中, 因此影响了孔径比。在本发明中, 存储电容器 (即, 子存储电容) 形成在为非开放区域的数据线区域中, 并且形成具有双层结构的子存储电容器, 从而提高了孔径比。

[0080] 在下文中, 将参照附图对制造用于根据本发明的第一实施方式的具有上述结构的 LCD 装置的阵列基板的方法进行详细的描述。

[0081] 图 5A 至图 5E 是顺序地例示了制造在图 3 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的工艺的平面图。

[0082] 图 6A 至图 6E 是顺序地例示了制造在图 4 中例示的根据本发明的第一实施方式的用于 LCD 装置的阵列基板的工艺的横截面图。

[0083] 如在图 5A 和图 6A 中例示的, 在基板 110 上形成栅极 121、选通线 116、公共线 108L 和第一连接线 108a, 该基板 110 由透明的绝缘体 (例如玻璃) 形成。

[0084] 栅极 121 配置选通线 116 的一部分, 并且公共线 108L 可以在基本上平行于选通线 116 的方向上形成。

[0085] 连接到公共线 108L 的第一连接线 108a 基本上在垂直于选通线 116 的方向上形成, 并且形成在空的空间的、为非开放区域的数据线区域中。

[0086] 虽然未示出, 但是选通线 116 可以两个两个地设置在一个像素中, 用于应用 DRD 结构。

[0087] 在这种情况下, 在整个基板 110 上沉积第一导电层, 并且接着, 通过光刻工艺 (第一掩模工艺) 选择性地对该第一导电层进行构图来形成栅极 121、选通线 116、公共线 108L 和第一连接线 108a。

[0088] 这里, 第一导电层可以由低电阻不透明导电材料 (例如铝 (Al)、铝合金、钨 (W)、铜 (Cu)、铬 (Cr)、钼 (Mo) 和钼合金) 形成。另外, 该第一导电层可以形成两种或更多种低电阻不透明导电材料堆叠的多层结构。

[0089] 接着, 如在图 5B 和图 6B 中所例示的, 在形成有栅极 121、选通线 116、公共线 108L 和第一连接线 108a 的基板 100 的整个上形成栅绝缘层 115a、非晶硅薄层和 n+ 非晶硅薄层。

[0090] 接着, 通过使用光刻工艺 (第二掩模工艺) 选择性地去除非晶硅薄层和 n+ 非晶硅薄层, 在基板 110 的栅极 121 上形成由非晶硅薄层形成的有源层 124。

[0091] 此时, 在有源层 124 上形成 n+ 非晶硅薄层, 并且形成与该有源层 124 的图案基本上相同的图案被构图的 n+ 非晶硅薄层图案 125。

[0092] 接着, 如在图 5C 和图 6C 中所例示的, 在形成有有源层 124 和 n+ 非晶硅薄层图案

125 的基板 100 的整个上形成第二导电层。

[0093] 在这种情况下,第二导电层可以由低电阻不透明导电材料(例如铝(Al)、铝合金、钨(W)、铜(Cu)、铬(Cr)、钼(Mo)和钼合金)形成,用于形成源极、漏极和数据线。另外,该第二导电层可以形成两种或更多种低电阻不透明导电材料堆叠的多层结构。

[0094] 接着,通过光刻工艺(第三掩模工艺)选择性地去除 n+ 非晶硅薄层和第二导电层,在有源层 124 上形成由第二导电层形成的源极 122 和漏极 123。

[0095] 此外,通过第三掩模工艺在基板 110 的数据线区域中形成与选通线 116 一起限定像素的数据线 117。在一个像素中,数据线 117 可以两个两个地设置,用于应用 DRD 结构。在这种情况下,如上所述,可以在空的空的数据线区域中设置第一连接线 108a。

[0096] 在这种情况下,在有源层 124 上形成 n+ 非晶硅薄层,并且形成分别欧姆接触该有源层 124 的具有源极 122 和漏极 123 的源区和漏区的欧姆接触层 125n。

[0097] 另外,源极 122 的一部分在一个方向上延伸,并且连接到数据线 117。

[0098] 漏极 123 的一部分沿着公共线 108L 在该公共线 108L 上延伸,以配置第一存储电极 123a。第一存储电极 123a 的一部分沿着第一连接线 108a 在该第一连接线 108a 上延伸,以形成第二存储电极 123b(123b')。

[0099] 在这种情况下,第一存储电极 123a 与公共线 108L 的一部分在该公共线 108L 上交叠,以配置主存储电容器。第二存储电极 123b(123b') 与第一连接线 108a 的一部分上在该第一连接线 108a 上交叠,以配置第一子存储电容器。

[0100] 在本发明的第一实施方式中,如下情况作为示例来描述,但是本实施方式不限于此:通过二次掩模工艺来形成有源层 124、欧姆接触层 125n 和数据线(即,源极 122、漏极 123 和数据线 117)的情况。例如,有源层 124、欧姆接触层 125n 和数据线可以通过使用半色调掩模或衍射掩模由一次掩模工艺来形成。

[0101] 接着,如在图 5D 和图 6D 中所例示的,在形成有有源层 124、源极 122、漏极 123 和数据线 117 的基板 110 的整个上形成保护层 115b。

[0102] 在这种情况下,保护层 115b 可以由无机绝缘层(例如 SiNx 或 SiO₂)或有机绝缘层(例如感光性丙烯酸类材料(photo acryl))形成。

[0103] 接着,通过光刻工艺(第四掩模工艺)选择性地去除保护层 115b 来形成使第一存储电极 123a 的一部分露出的第一接触孔 140a,并且通过选择性地去除栅绝缘层 115a 和保护层 115b 来形成使第一连接线 108a 的一部分露出的第二接触孔 140b。在这种情况下,本发明并不限于形成第一接触孔 140a 和第二接触孔 140b 的位置。

[0104] 接着,如在图 5E 和图 6E 所例示的,在整个基板 110 上形成第三导电层。

[0105] 该第三导电层可以由具有良好的透射率的透明导电材料(例如铟锡氧化物(ITO)或者铟锌氧化物(IZO))形成,用于形成公共电极和像素电极。

[0106] 接着,通过光刻工艺(第五掩模工艺)选择性地去除第三导电层来形成多个公共电极 108 和多个像素电极 118,它们由像素中的第三导电层形成并且交替地设置以产生横向电场。

[0107] 所述多个公共电极 108 中的每一个的一端连接到与选通线 116 基本上平行布置的公共电极线 108L,并且该公共电极线 108L 连接到在数据线区域(即,其中形成有数据线 117 的区域或者其中没有形成数据线 117 的空的空间)中形成的第二连接线 108b。

[0108] 在其中没有形成数据线 117 的空的空间中形成的第二连接线 108b 通过在栅绝缘层 115a 和保护层 115b 中形成的第二接触孔 140b 电连接到第一连接线 108a, 该第一连接线 108a 形成在该第二连接线 108b 的下方。因此, 通过公共线 108L 向多个公共电极 108 提供公共电压。

[0109] 第二存储电极 123b(123b') 与第二连接线 108b 的一部分在该第二连接线 108b 下面交叠, 以配置第二子存储电容器。

[0110] 如上所述, 第二存储电极 123b(123b') 在左右两个像素中的每一个中配置子存储电容器, 所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。也就是说, 第二存储电极 123b(123b') 在中间部分被切开, 因此用作配置左右两个像素中的子存储电容器的存储电极。这里, 切口间隙没有占据整个长度的一大部分, 并且可以具有除了由第二接触孔 140b 所占据的区域以外的分隔距离。

[0111] 随后, 虽然未示出, 但是在通过柱状间隔件来保持一定单元间隙的状态下, 具有上述结构的阵列基板通过密封剂面对面耦接 (facing-coupled) 到滤色器基板, 该密封剂形成在图像显示区的外部。在这种情况下, 在滤色器基板上形成防止光泄露到 TFT 的黑底、选通线和数据线、实现红色、绿色和蓝色的滤色器、以及涂覆层。

[0112] 在根据本实施方式的子存储电容器的结构中, 下面的第一连接线 108a 和上面的第二连接线 108b 可以形成为开放结构 (open structure) 而不是封闭结构 (closed structure), 并且可以在结构使得存储电容器能够得以形成的情况下以各种类型来实现。

[0113] 图 7A 至图 7D 是例示了作为示例的各种子存储电容器的结构的横截面图。

[0114] 图 7A 例示了根据本发明的第一实施方式的上述子存储电容器的结构。如所例示的, 第一连接线 108a 和第二连接线 108b 全部形成为封闭结构。

[0115] 另一方面, 图 7B 例示了其中上面的第二连接线 108b' 形成为开放结构的情况, 并且图 7C 例示了其中下面的第一连接线 108a' 形成为开放结构的情况。

[0116] 此外, 图 7D 例示了其中下面的第一连接线 108a' 和上面的第二连接线 108b' 全部形成为开放结构的情况。

[0117] 根据本实施方式的第二连接线可以连接到上面的像素的第二连接线和下面的像素的第二连接线, 因此可以完全具有网格类型。这将通过本发明的第二实施方式来描述。

[0118] 图 8 是示意性地例示了根据本发明的第二实施方式的用于 LCD 装置的阵列基板的一部分的平面图。

[0119] 在阵列基板上实际上形成有由 N 条选通线和 M 条数据线之间的交叉所限定的 $M \times N$ 个像素, 但为了描述的简明, 在图中例示了一个像素。

[0120] 作为示例, 图 8 例示了用于其中公共电极和像素电极平行设置在一个基板上以产生垂直电场的 IPS 模式 LCD 装置的阵列基板的一部分。然而, 本发明不限于所述 IPS 模式 LCD 装置。例如, 本发明可以被应用到所有的液晶模式, 例如 TN 模式、FFS 模式和 VA 模式。

[0121] 此外, 本发明可以以各种类型来实现, 例如透射型 LCD 装置、半透射型 LCD 装置和反射型 LCD 装置。

[0122] 如在图中所例示的, 根据本发明的第二实施方式的用于 LCD 装置的阵列基板包括: 多条选通线 216, 其在一个方向上延伸并平行地布置在基板上; 以及多条数据线 217, 其布置成与所述多条选通线 116 交叉并限定多个像素。

[0123] 所述多个像素中的每一个都包括薄膜晶体管 (TFT)，该薄膜晶体管包括：连接到相应的选通线 216 的栅极 221、有源层 224、连接到相应的数据线 217 的源极 222、以及形成 U 形或 L 形通道的漏极 223。

[0124] 在这种情况下，有源层 224 可以由非晶硅薄层、多晶硅薄层或氧化物半导体形成。

[0125] 在每个像素中，透明公共电极 208 和透明像素极 218 以位于它们之间的、将选通线 216 和数据线 217 隔开的空间来交替地设置。

[0126] 多个所述公共电极 208 中的每一个的一端连接到与选通线 216 基本上平行布置的公共电极线 108。公共电极线 2081 连接到在数据线区域（即，其中形成有数据线 217 的区域或者其中没有形成数据线 217 的空的空间）中形成的第二连接线 208b。

[0127] 在其中没有形成数据线 217 的空的空间中形成的第二连接线 208b 通过在栅绝缘层 215a 和保护层 215b 中形成的第二接触孔 240b 电连接到第一连接线 208a，第一连接线 208a 形成在该第二连接线 208b 的下方。在这种情况下，第一连接线 208a 连接到与选通线 216 基本上平行布置的公共线 208L，因此，通过该公共线 208L 向所述多个公共电极 208 提供公共电压。

[0128] 根据本发明的第二实施方式的第二连接线 208b 可以连接到上面的像素的第二连接线 208b 和下面的像素的第二连接线 208b，并且因而可以完全具有网格类型。

[0129] 多个所述像素电极 218 中的每一个的一端连接到与选通线 216 基本上平行布置的像素电极线 2181，该像素电极线 2181 通过在保护层 215b 处形成的第一接触孔 240a 电连接到从漏极 223 延伸第一存储电极 223a。因此，通过该漏极 223 向所述多个像素电极 218 中的每一个提供数据信号。

[0130] 这里，第一存储电极 223a 与公共线 208L 的一部分在该公共线 208L 上交叠，以配置主存储电容器。

[0131] 第一存储电极 223a 延伸到第一连接线 208a，以形成第二存储电极 223b(223b')。第二存储电极 223b(223b') 与第一连接线 208a 的一部分在该第一连接线 208a 的上面交叠，以配置第一子存储电容器。另外，该第二存储电极 223b(223b') 与第二连接线 208b 的一部分在该第二连接线 208b 下面交叠，以配置第二子存储电容器。

[0132] 在这种情况下，如上所述，第二存储电极 223b(223b') 在左右两个像素中的每一个中配置子存储电容器，所述左右两个像素在一个数据线区域中被上下划分并且彼此相邻。也就是说，第二存储电极 223b(223b') 在中间部分被切开，因此用作配置左右两个像素中的子存储电容器的存储电极。这里，切口间隙没有占据整个长度的一大部分，并且可以具有除了由第二接触孔 240b 所占据的区域以外的分隔距离。

[0133] 与本发明的上述的第一实施方式类似，根据本发明的第二实施方式的 LCD 装置使用 DRD 结构，其中，数据线 217 的数目减少了一半，数据驱动单元的 IC 的数目减少了一半，而分辨率保持与现有的分辨率相同。因此，降低了 LCD 装置的制造成本，另外，可以通过执行行列反转方法来降低功耗。

[0134] 由于数据线 217 的数目减少了一半，因此形成了其中没有形成数据线 217 的空的空的数据线区域。在根据本发明的第一实施方式的 LCD 装置中，第一公共线 208a 和第二公共线 208b 形成在所述空的空的数据线区域中，并且通过将公共信号施加到所述第一公共线 208a 和所述第二公共线 208b，能够防止装置的可操作时间缩短。

[0135] 具体地,在本发明的第二实施方式中,上面像素的第二连接线 208b 连接到下面像素的第二连接线 208b,并且因而,能够更有效地施加公共信号。因此,能够解决装置的可操作时间缩短的问题。

[0136] 此外,在根据本发明的第二实施方式的 LCD 装置中,第二存储电极 223b(223b') 形成在第一公共线 208a 和第二公共线 208b 之间,因此,第一子存储电容器和第二子存储电容器与所述第二存储电极 223b(223b') 一起形成。因此,能够充分地保证存储电容。

[0137] 在这种情况下,由于保证了足够的存储容量,因此能够减小主存储电容器的面积,并且因此,保证了开放区域,从而提高了孔径比。

[0138] 本发明可以被应用到三倍速率驱动(TRD)结构,其中,数据线的数目与上述的 DRD 结构相比减少了三分之一。现在将参照附图对此进行详细地描述。

[0139] 图 9 是示意性地例示了根据本发明的实施方式的具有 TRD 结构的 LCD 装置的像素结构的示意图。

[0140] 除了数据线的数目减少了三分之一和选通线的数目增加了三倍以外,图 9 中例示的 LCD 装置具有与具有 DRD 结构的上述 LCD 装置的结构基本相同的结构。

[0141] 如例示的,例如,在具有 TRD 结构的 LCD 装置中,设置在一条水平线上的三个像素 P11、P12 和 P13 连接到一条数据线 DL1 以及三条选通线 GL1、GL2 和 GL3,并且设置在下一条水平线上的三个像素 P21、P22 和 P23 连接到这一条数据线 DL1 和另外的三条选通线 GL4、GL5 和 GL6。

[0142] 例如,在这样的阵列像素中,其中施加红色数据的红色液晶单元、其中施加绿色数据的绿色液晶单元和其中施加蓝色数据的蓝色液晶单元沿着列方向交替地设置。在该像素阵列中,多个像素(P11、P12、...)中的每一个都包括沿着与所述列方向交叉的行方向彼此相邻的红色液晶单元、绿色液晶单元和蓝色液晶单元。

[0143] 在这种情况下,共用相同的数据线(DL1、DL2、...)的三个液晶单元顺序地连接到三条相邻的选通线(GL1、GL2、GL3、GL4、GL5、GL6、...)。

[0144] 在具有根据本实施方式的 TRD 结构的 LCD 装置中,由于数据线(DL1、DL2、...)的数目减少了三分之一,因此形成了其中没有形成数据线(DL1、DL2...)的空的空间的数据线区域。在这种情况下,与具有 DRD 的上述 LCD 装置类似,具有根据本实施方式的 TRD 结构的 LCD 装置将公共信号施加到第一公共线 108a 和第二公共线 108b,从而防止了装置的可操作时间缩短。

[0145] 另外,在根据本实施方式的具有 TRD 结构的 LCD 装置中,第二存储电极形成在第一公共线和第二公共线之间,因此,第一子存储电容器和第二子存储电容器与该第二存储电极一起形成。因此,能够充分地保证存储电容。

[0146] 本发明可以被有效地应用于 DRD 结构或 TRD 结构,其中,用于形成子存储电容器的区域被保证。然而,即使在正常结构,而不是 DRD 结构或 TRD 结构中,当由于至少一条或更多条数据线没有被形成而保证了用于形成子存储电容器的区域时,本发明可以被应用于正常结构。

[0147] 图 10 是示意性地例示了根据本发明的实施方式的具有正常结构的 LCD 装置的像素结构的示意图。

[0148] 除了数据线的数目和选通线的数目以外,图 10 中例示的 LCD 装置具有与具有 DRD

结构的上述 LCD 装置和具有 TRD 结构的上述 LCD 装置的结构基本上相同的结构。

[0149] 如所例示的,例如,在具有正常结构的 LCD 装置中,设置在一条水平线上的一个像素 P11 (P12、P13 或 P14) 连接到一条数据线 DL1 (DL2、DL3 或 DL4) 和一条选通线 GL1,并且设置在下一条水平线上的一个像素 P21 (P22、P23 或 P24) 连接到这一条数据线 DL1 (DL2、DL3 或 DL4) 和另外的一条选通线 GL2。

[0150] 例如,在这样的阵列像素中,其中施加了红色数据的红色液晶单元、其中施加了绿色数据的绿色液晶单元和其中施加了蓝色数据的蓝色液晶单元沿着列方向交替地设置。在该像素阵列中,多个像素 (P11、P12、...) 中的每一个都包括沿着与所述列方向交叉的行方向彼此相邻的红色液晶单元、绿色液晶单元和蓝色液晶单元。

[0151] 在这种情况下,某些数据线 (DL2、DL3、...) 彼此相邻地设置,因此,形成其中没有形成所述某些数据线 (DL2、DL3、...) 的空的空的数据线区域。与具有 DRD 结构的上述 LCD 装置和具有 TRD 结构的上述 LCD 装置类似,在该数据线区域中形成第一公共线 CL 和第二公共线 CL。

[0152] 在根据本发明的实施方式的 LCD 装置中,使用非晶硅薄层作为有源层的非晶硅 TFT 被当作一个示例来描述,但本发明不限于此。本发明可以被应用于使用多晶硅薄层和氧化物半导体作为有源层的多晶硅 TFT 和氧化物 TFT。

[0153] 此外,除了 LCD 装置以外,本发明可以被应用于使用 TFT 的其它显示装置 (例如,有机发光显示装置,其中,有机发光二极管 (OLED) 连接到驱动晶体管)。

[0154] 如上所述,在根据本发明的实施方式的用于 LCD 装置的阵列基板及其制造方法中,通过使用其中在数据线区域中保证空的空的结构作为其中数据线的数目减少一半的 DRD 结构,电容通过在所述空的空的数据线区域中形成子存储电容器而被充分地保证,因此,主存储电容器的面积可以减小。因此,能够降低成本,此外,能够提高孔径比。

[0155] 前述的实施方式和优点仅仅是示例性的,而不应被认为是限制本公开个。本教导可以容易地应用于其它类型的装置。本说明书意在是说明性的,而不限制权利要求的范围。许多替代方案、修改和变型对于本领域技术人员将是明显的。本文中所描述的示例性实施方式中的特征、结构、方法和其它特性可以以各种方式组合,以获得附加和 / 或替代的示例性实施方式。

[0156] 由于本特征可以在不脱离其特性的情况下以数种形式来体现,因此还应当理解的是,上述的实施方式不受前述描述的任何细节所限制,除非另外说明,否则应当被广泛地视为在其如所附权利要求书限定的范围内,并且因此落入所述权利要求书的边界和界限或者这样的边界和界限的等同物内的所有改变和修改都因此意在由所附权利要求书所涵盖。

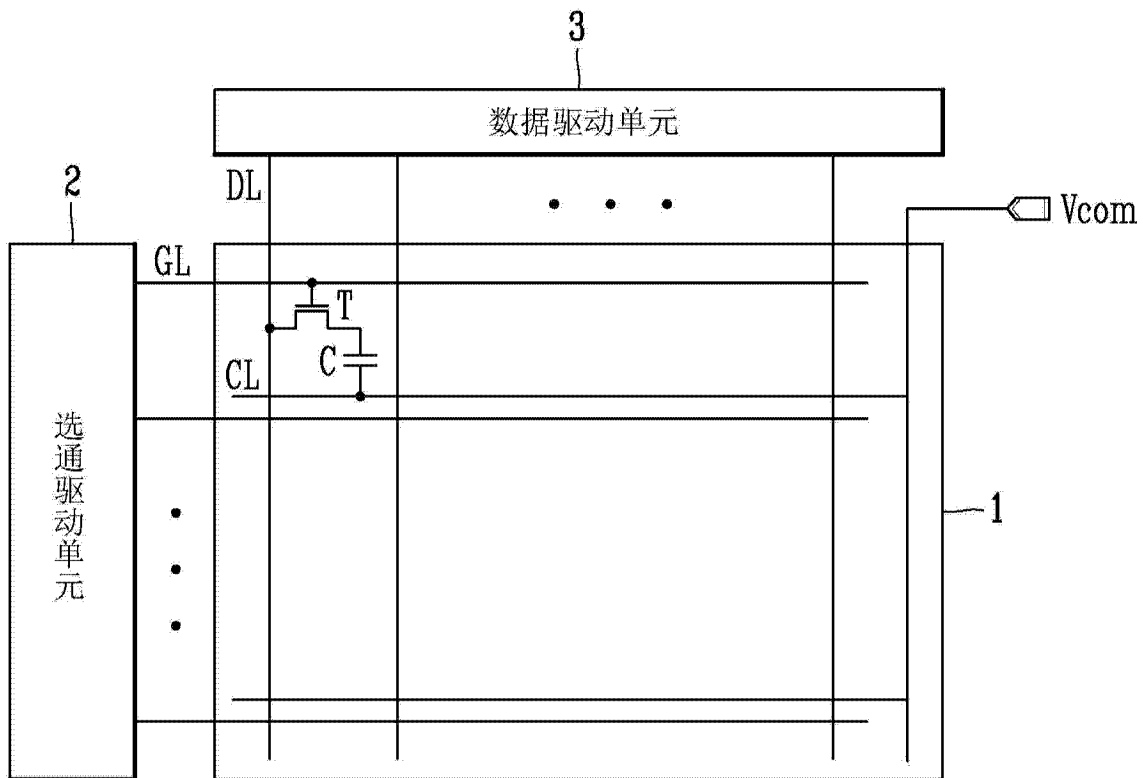


图 1

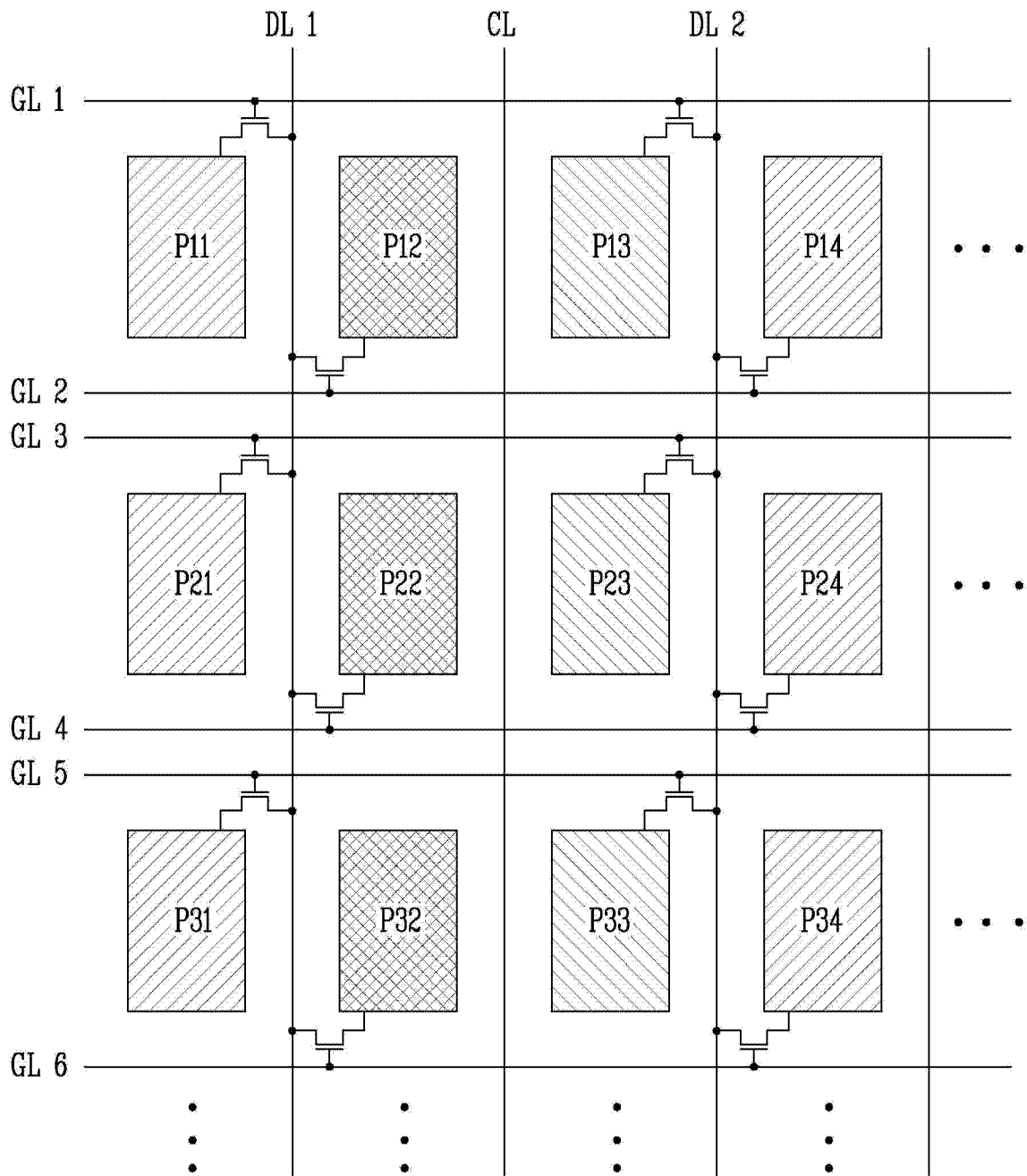


图 2

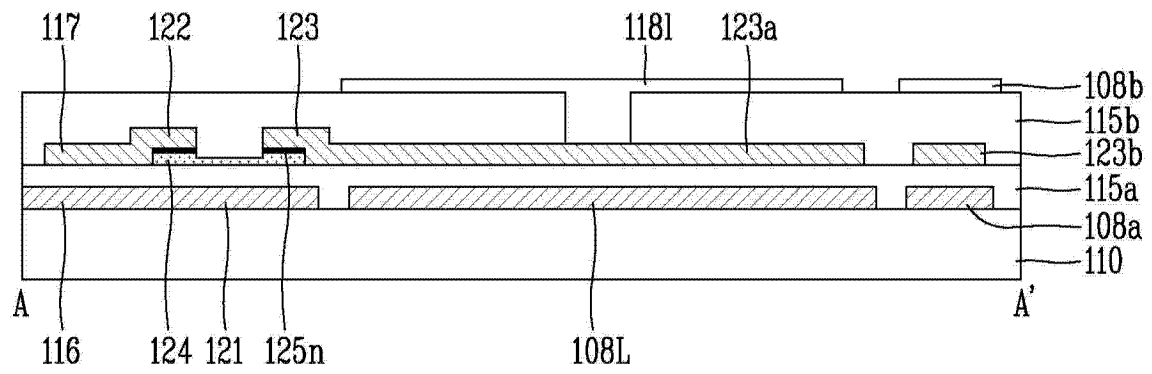


图 4

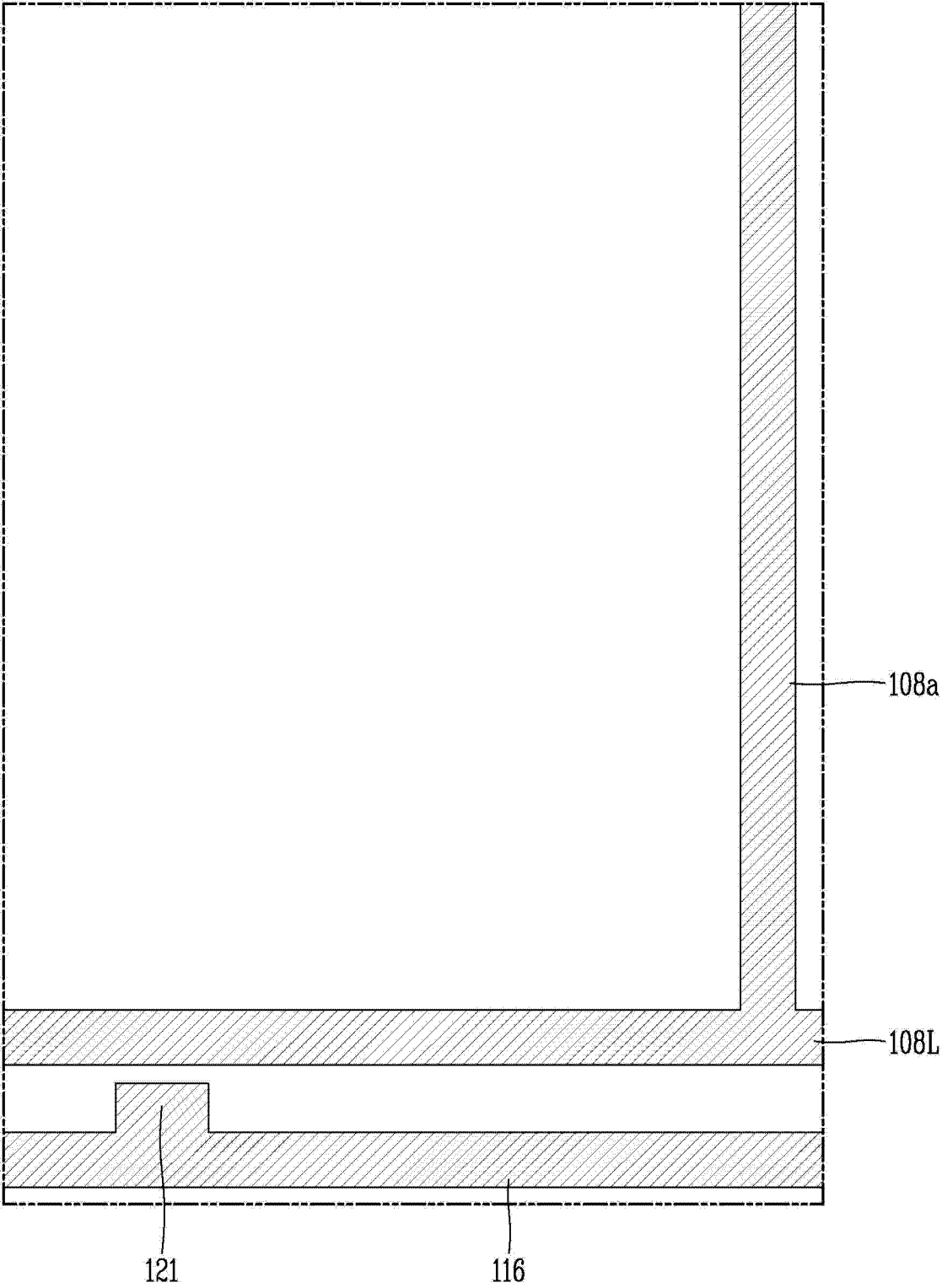


图 5A

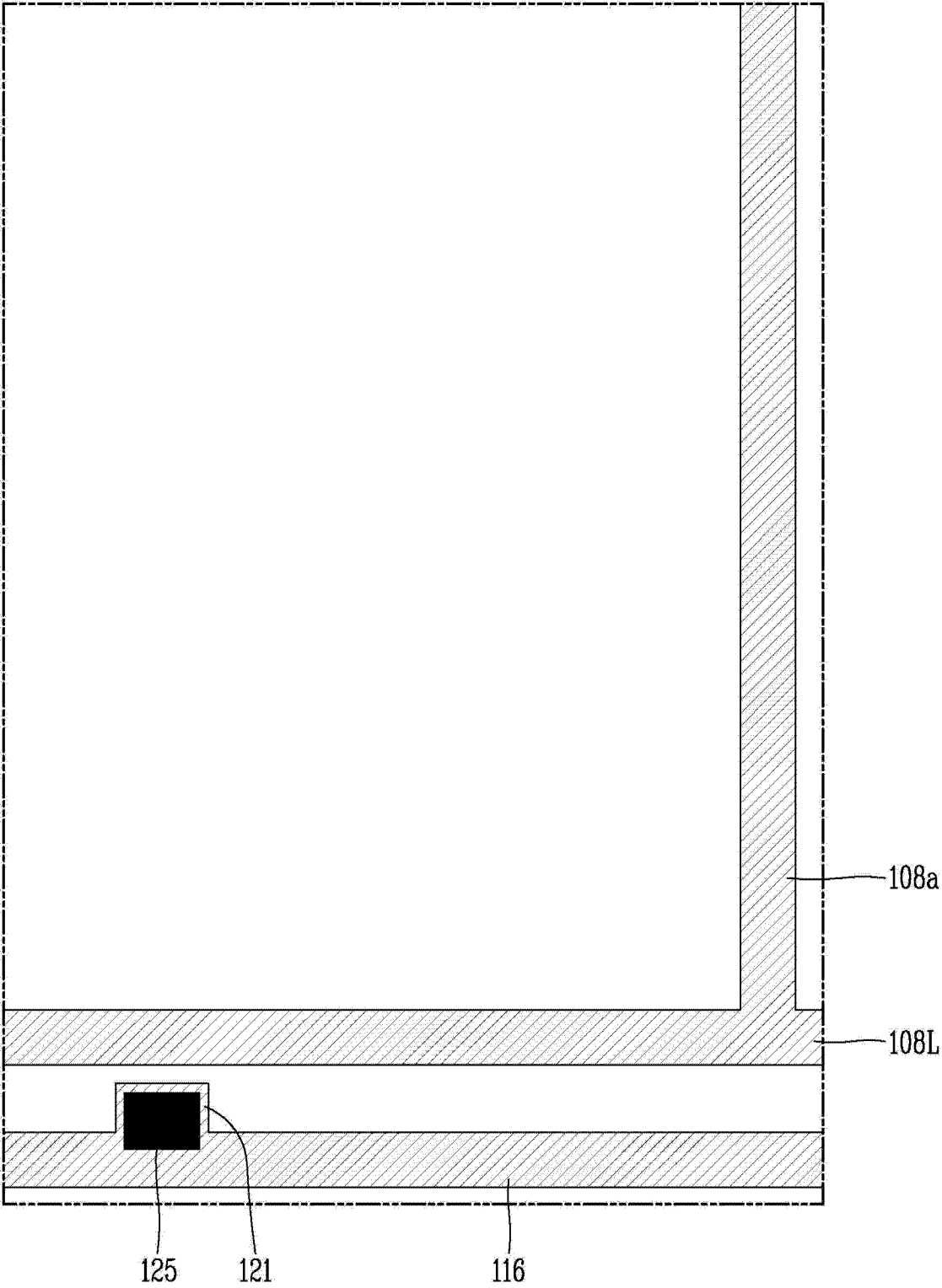


图 5B

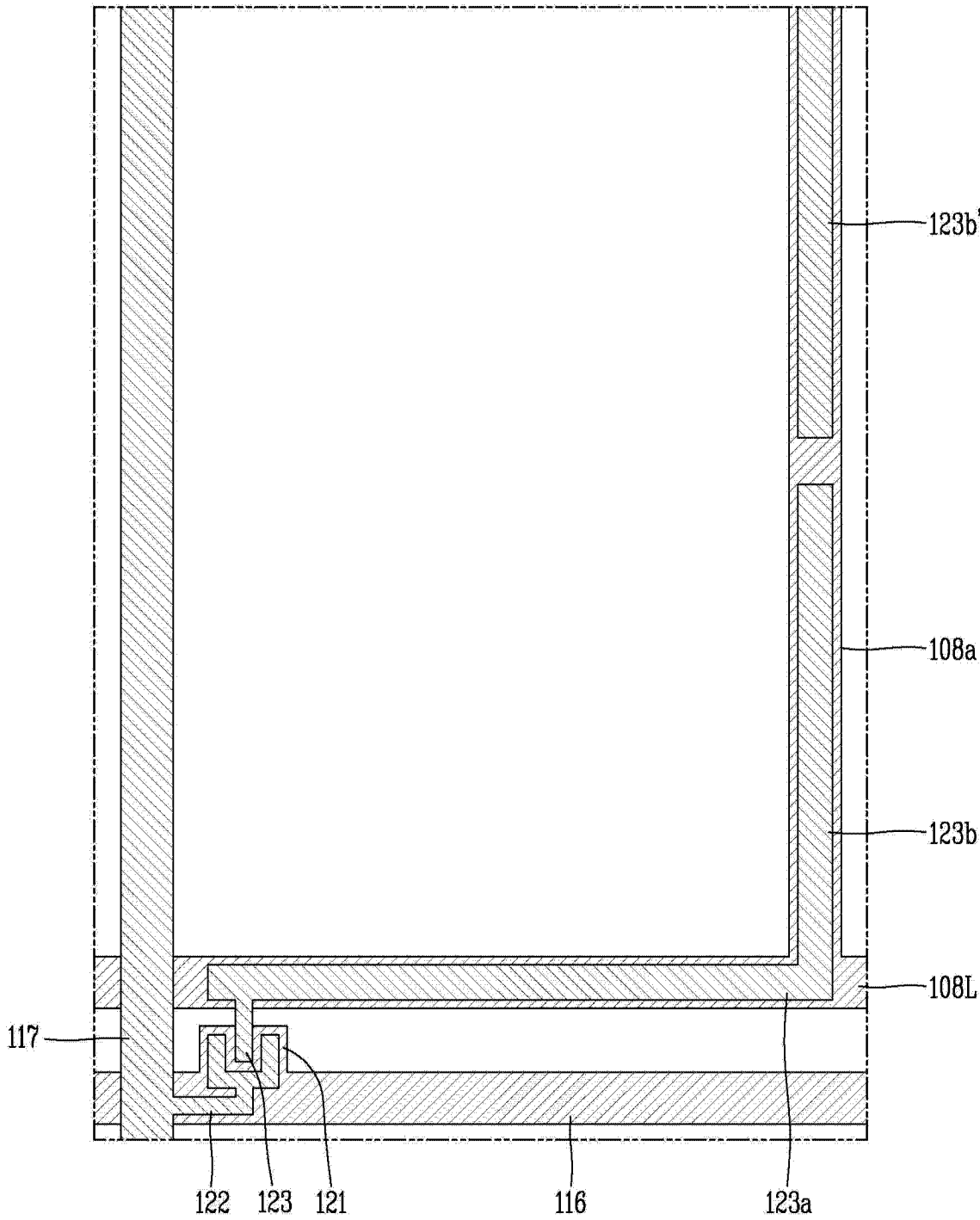


图 5C

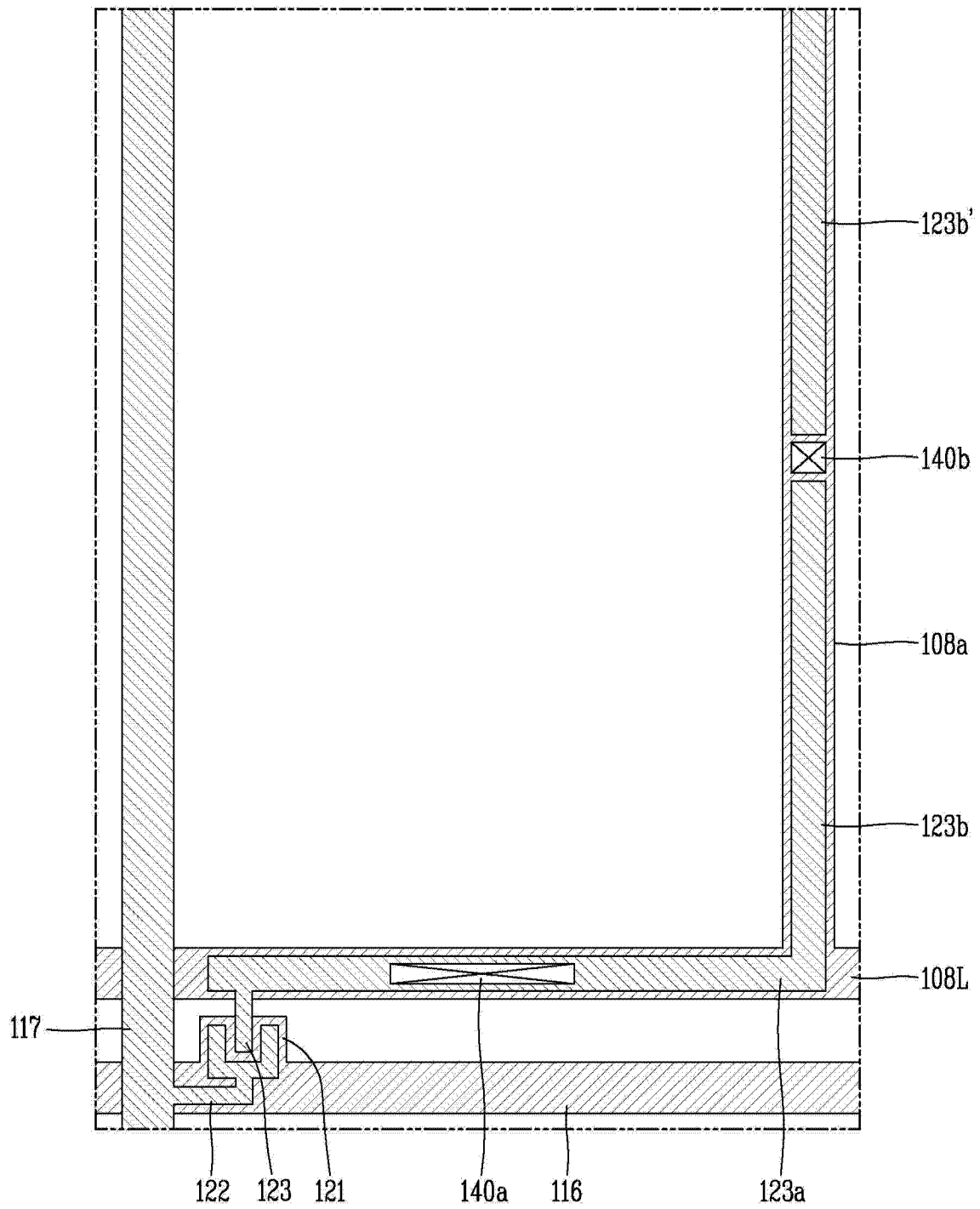


图 5D

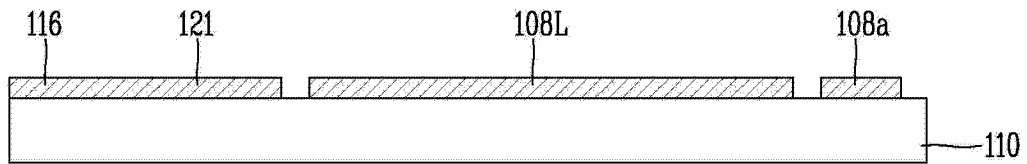


图 6A

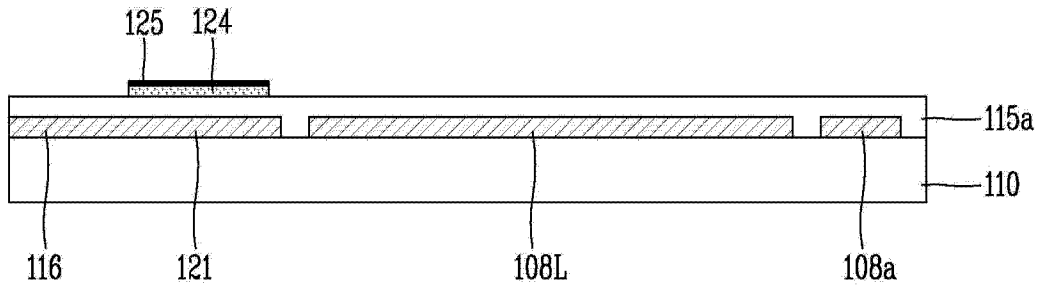


图 6B

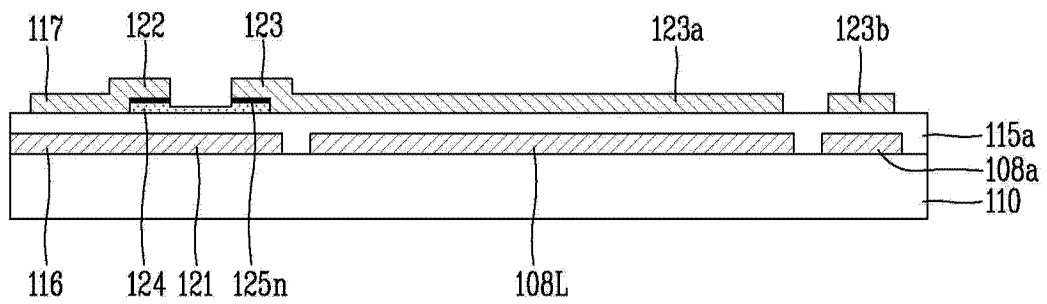


图 6C

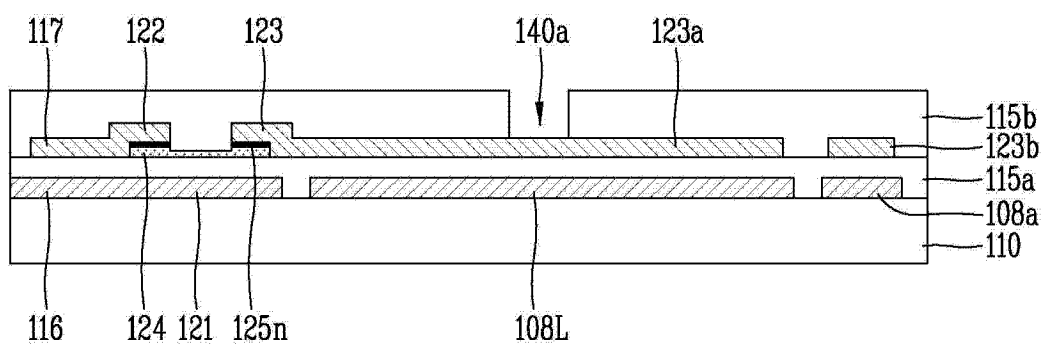


图 6D

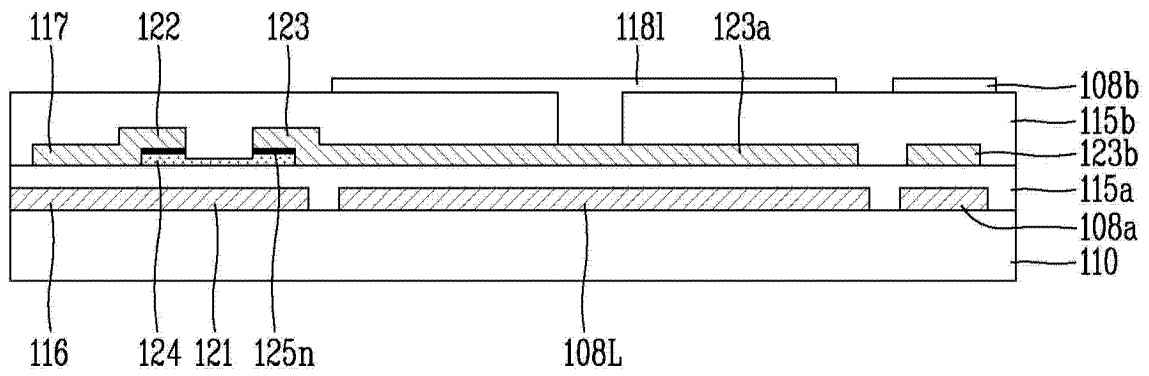


图 6E

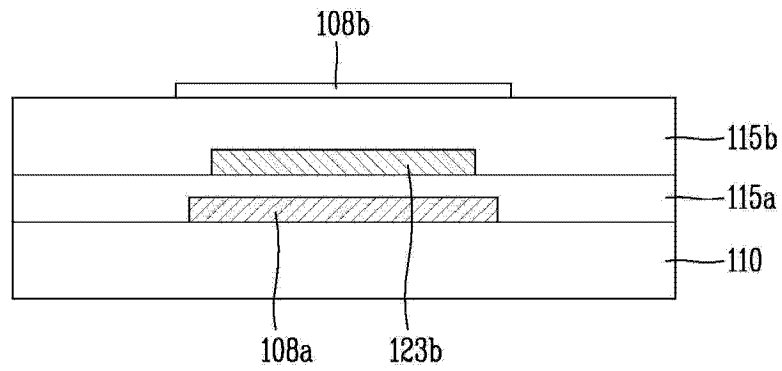


图 7A

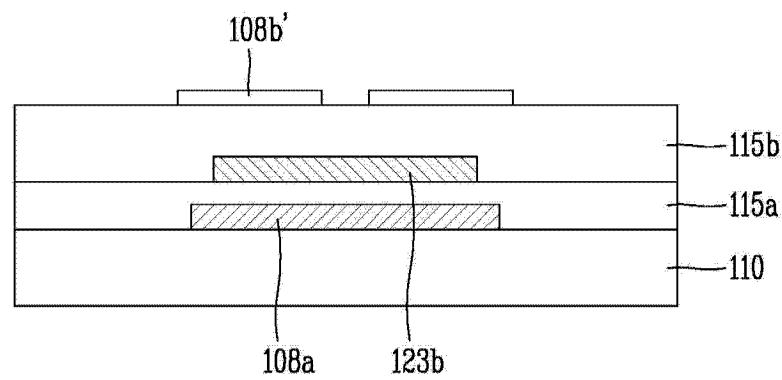


图 7B

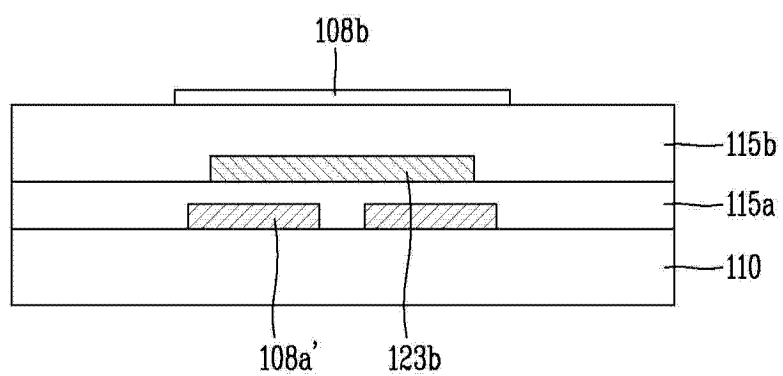


图 7C

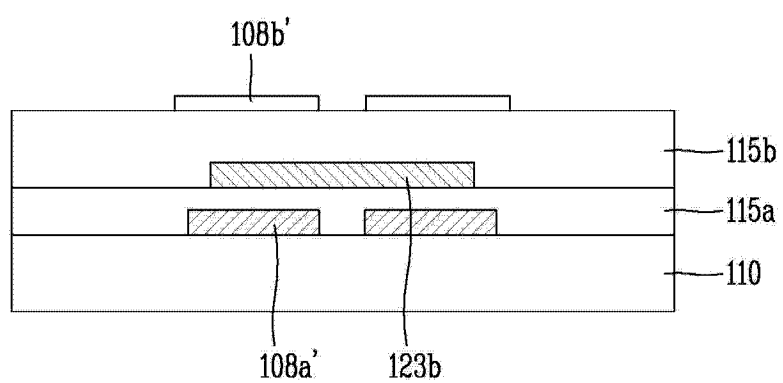


图 7D

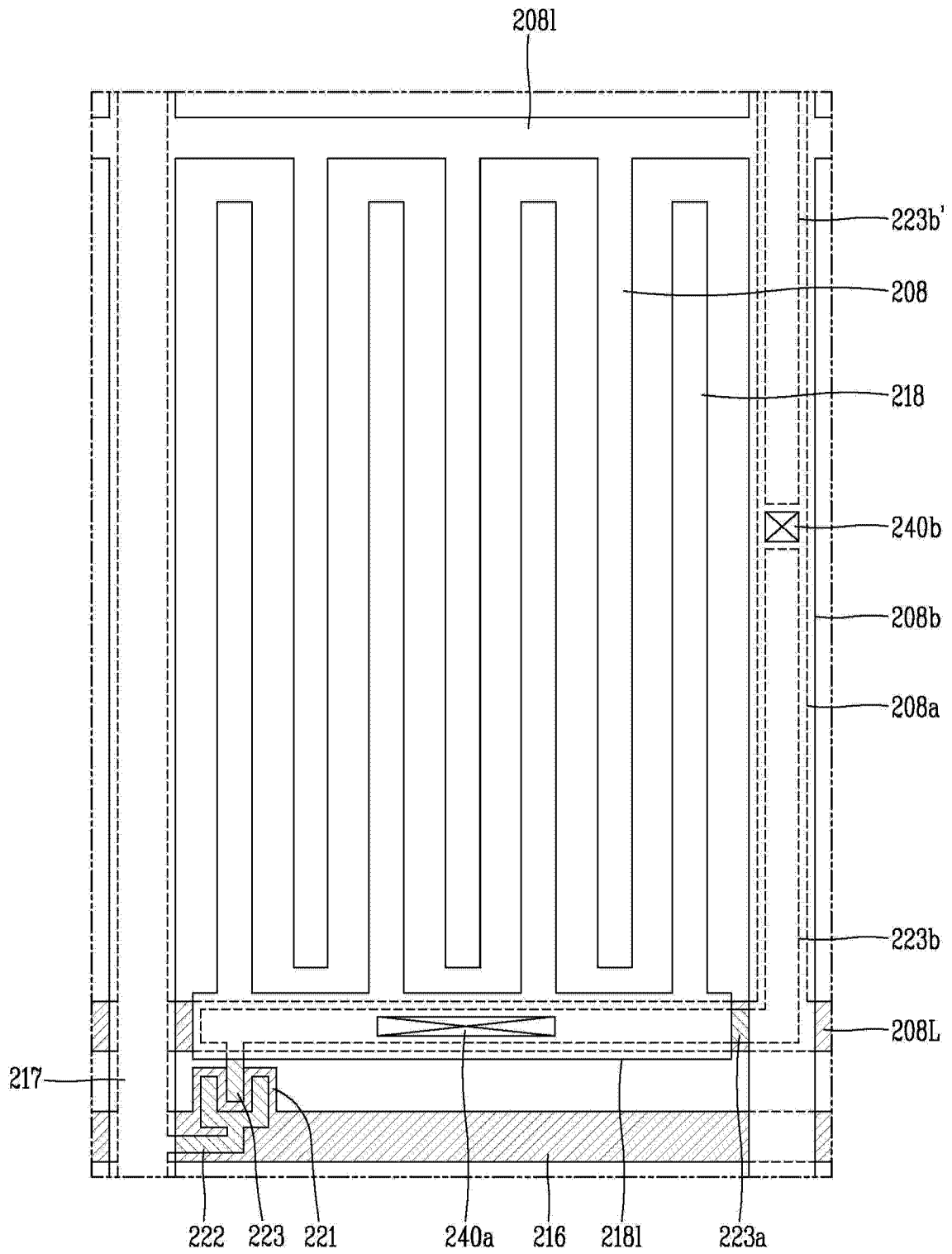


图 8

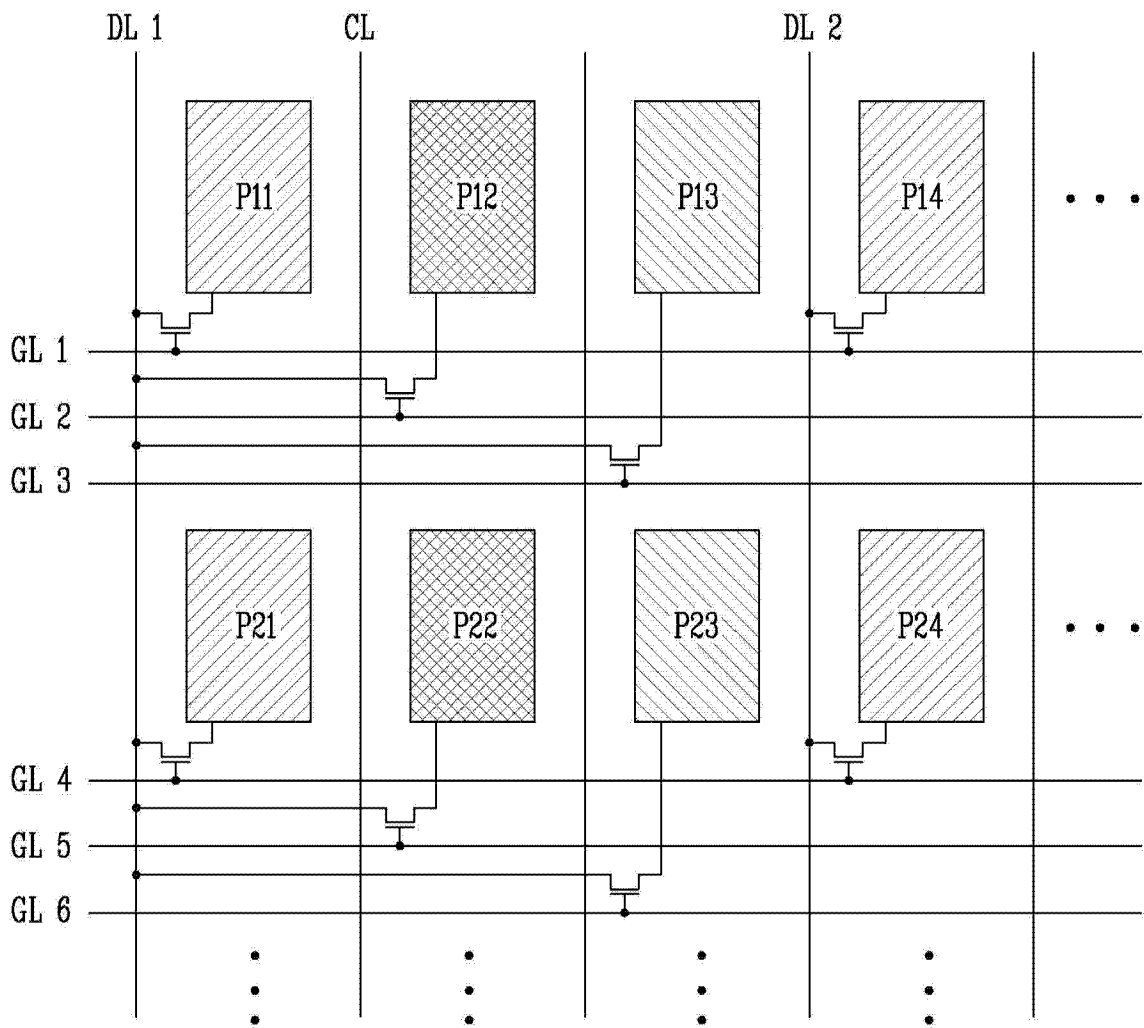


图 9

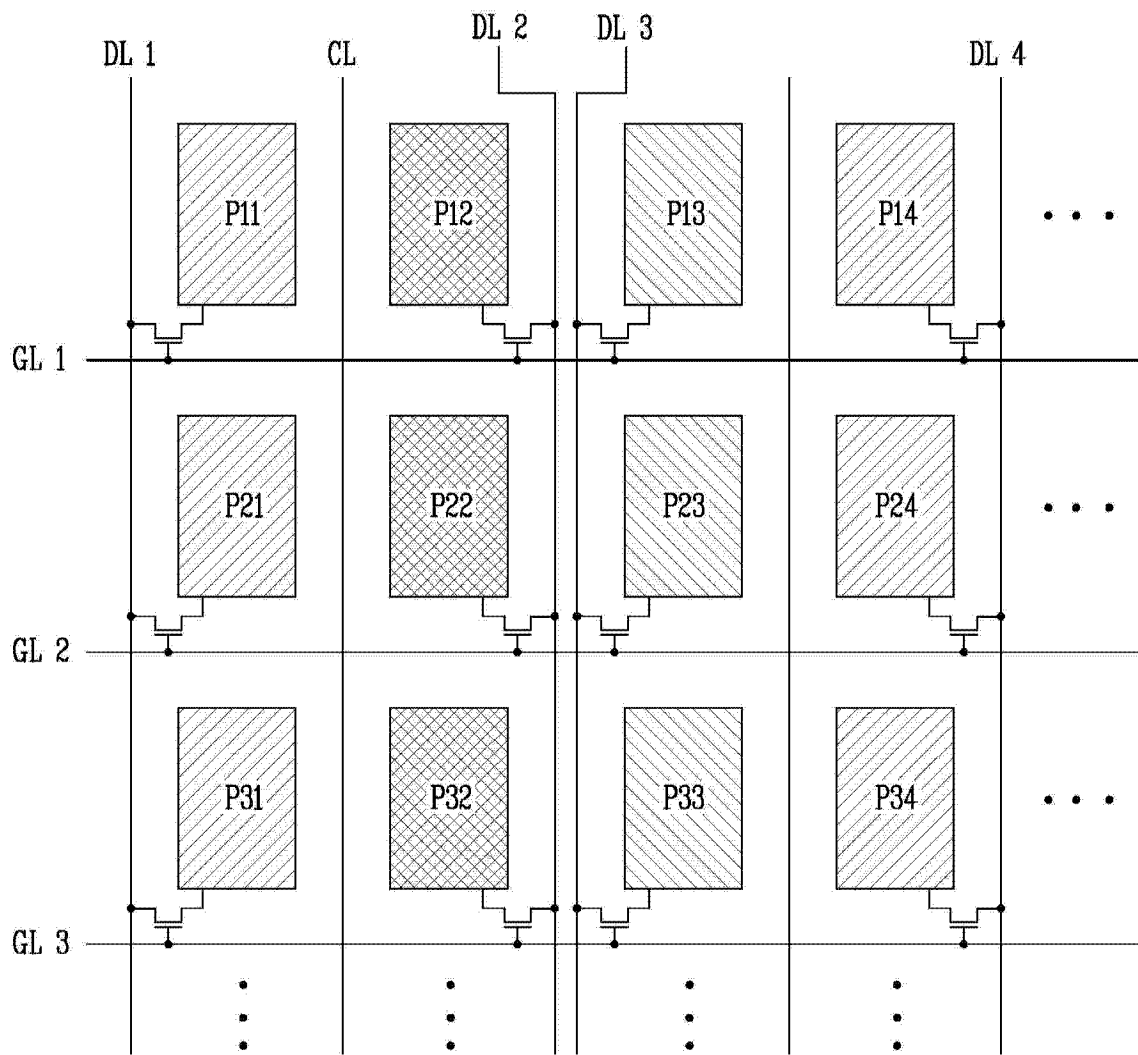


图 10

专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	CN104635391A	公开(公告)日	2015-05-20
申请号	CN201410643110.X	申请日	2014-11-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	赵诚俊 郑英啟 尹奎相 张衍喜		
发明人	赵诚俊 郑英啟 尹奎相 张衍喜		
IPC分类号	G02F1/1362 G02F1/1343		
代理人(译)	刘久亮		
优先权	1020130137132 2013-11-12 KR		
其他公开文献	CN104635391B		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种用于液晶显示装置的阵列基板及其制造方法。通过使用在数据线区域中保证空的的空间的结构作为数据线的数目减少一半的DRD结构，电容通过在所述空的的空间的所述数据线区域中形成子存储电容器而被充分地保证，因此，可以减小主存储电容器的面积。因此，能够降低成本，此外，能够提高孔径比。

