



(12) 发明专利申请

(10) 申请公布号 CN 103050077 A

(43) 申请公布日 2013. 04. 17

(21) 申请号 201210545763. 5

(22) 申请日 2012. 12. 14

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 张玉婷

(74) 专利代理机构 北京路浩知识产权代理有限公司

公司 11002

代理人 王莹

(51) Int. Cl.

G09G 3/20(2006. 01)

G09G 3/36(2006. 01)

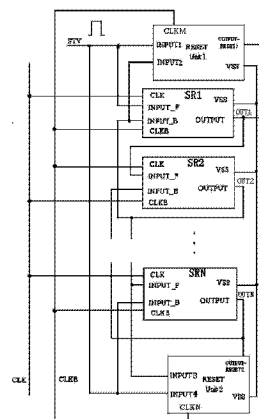
权利要求书 2 页 说明书 6 页 附图 5 页

(54) 发明名称

一种栅极驱动电路、驱动方法及液晶显示装置

(57) 摘要

本发明公开了一种栅极驱动电路、驱动方法及液晶显示装置。栅极驱动电路包括：多级双向移位寄存器、第一复位电路和第二复位电路；第一复位电路包括分别与第一级双向移位寄存器的输入端和反向脉冲输入端电连接的第一输入端和第二输入端，与第二时钟信号连接的第一时钟控制端，与第一级双向移位寄存器的输出端连接的复位输出端，以及低电平信号端。所述栅极驱动电路、驱动方法及液晶显示装置，解决了双向移位寄存器电路通过 STV 信号对第一级双向移位寄存器及最后一级双向移位寄存器不能正确复位的问题。



1. 一种栅极驱动电路,其特征在于,包括:

多级双向移位寄存器,互相按照这样一种方式连接:来自每个双向移位寄存器输出端的输出信号输入到前一级所述双向移位寄存器的反向脉冲输入端,并输入到后一级所述双向移位寄存器的正向脉冲输入端,各级所述双向移位寄存器是在第一时钟信号和第二时钟信号的控制下工作的,所述第一时钟信号和所述第二时钟信号的相位相反;

第一复位电路,所述第一复位电路包括分别与所述多级双向移位寄存器的第一级移位寄存器的正向脉冲输入端和反向脉冲输入端电连接的第一输入端和第二输入端,与所述第二时钟信号连接的第一时钟控制端,与所述第一级移位寄存器的输出端电连接的第一复位输出端,以及低电平信号端;

第二复位电路,所述第二复位电路包括分别与所述多级双向移位寄存器的最后一级移位寄存器的正向脉冲输入端和反向脉冲输入端电连接的第三输入端和第四输入端,与所述第二时钟信号连接的第二时钟控制端,与所述最后一级移位寄存器的输出端电连接的第二复位输出端,以及低电平信号端;

所述第一输入端和所述第四输入端用于接收扫描起始信号。

2. 如权利要求1所述的栅极驱动电路,其特征在于,所述第一复位电路包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管;

所述第一薄膜晶体管的栅极和源极均与所述第一时钟控制端电连接;

所述第一薄膜晶体管的漏极、所述第二薄膜晶体管的源极、所述第三薄膜晶体管的源极和所述第四薄膜晶体管的栅极相互电连接;

所述第二薄膜晶体管的漏极、所述第三薄膜晶体管的漏极和第四薄膜晶体管的漏极均与所述低电平信号端电连接;

所述第二薄膜晶体管的栅极与所述第一输入端电连接;

所述第三薄膜晶体管的栅极与所述第二输入端电连接;

所述第四薄膜晶体管的源极与所述第一复位输出端电连接。

3. 如权利要求1所述的栅极驱动电路,其特征在于,所述第二复位电路包括:第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管和第八薄膜晶体管;

所述第五薄膜晶体管的栅极和源极均与所述第二时钟控制端电连接;

所述第五薄膜晶体管的漏极、所述第六薄膜晶体管的源极、所述第七薄膜晶体管的源极和所述第八薄膜晶体管的栅极相互电连接;

所述第六薄膜晶体管的漏极、所述第七薄膜晶体管的漏极和第八薄膜晶体管的漏极均与所述低电平信号端电连接;

所述第六薄膜晶体管的栅极与所述第三输入端电连接;

所述第七薄膜晶体管的栅极与所述第四输入端电连接;

所述第八薄膜晶体管的源极与所述第二复位输出端电连接。

4. 如权利要求2或3所述的栅极驱动电路,其特征在于,所有所述薄膜晶体管均采用N型薄膜晶体管。

5. 一种液晶显示装置,其特征在于,所述液晶显示装置包含权利要求1-4任一项所述的栅极驱动电路。

6. 如权利要求5所述的液晶显示装置,其特征在于,所述栅极驱动电路集成在所述液

晶显示装置的阵列基板上。

7. 一种用于向包含如权利要求 1 所述的栅极驱动电路的显示装置提供栅极驱动信号的驱动方法,其特征在于,所述驱动方法包括:

当进行从所述多级双向移位寄存器的第一级双向移位寄存器到最后一级双向移位寄存器的正向扫描时,第二复位电路输出的第二复位信号使所述最后一级双向移位寄存器正确复位;

当进行从所述多级双向移位寄存器的最后一级双向移位寄存器到第一级双向移位寄存器的反向扫描时,第一复位电路输出的第一复位信号使所述第一级双向移位寄存器正确复位。

一种栅极驱动电路、驱动方法及液晶显示装置

技术领域

[0001] 本发明涉及液晶显示技术领域,特别涉及一种栅极驱动电路、驱动方法及液晶显示装置。

背景技术

[0002] 双向扫描栅极驱动电路,可以利用原有的移位寄存器做简单的结构调整来实现,但是原有的复位电路不再适用。现有的双向扫描栅极驱动电路中,单独使用栅极扫描起始信号(STV 信号)对第一级双向移位寄存器和最后一级移位寄存器进行复位时,因为有空白(Dummy)时间,STV 信号不正好是第一级或者最后一级移位寄存器输出的一个单元时间的信号,比如对应STV 信号,分辨率为1920*1080的面板一帧的扫描时间为 $(N \times \text{一个单元时间})$, $N > 1080$, $\{(N-1080) \times \text{一个单元时间}\}$ 即为Dummy的时间。其中,一个单元时间为 $1/\text{帧频}/\text{垂直分辨率}$ 。

[0003] 针对上述问题,现有的技术的解决方案是在第一级双向移位寄存器上方,以及最后一行寄存器的下方各增加一个伪级(Dummy)。伪级上的输出尽管不正确,但是可以保证正常扫描线上输出正确。这种方法仍未从根本上解决最后一行和第一行的输出异常问题,且增加了实施成本。

发明内容

[0004] (一)要解决的技术问题

[0005] 本发明要解决的技术问题是:提供一种栅极驱动电路、驱动方法及液晶显示装置,以解决双向移位寄存器电路的第一级双向移位寄存器和最后一级双向移位寄存器不能够正常复位的问题。

[0006] (二)技术方案

[0007] 为解决上述技术问题,本发明提供一种栅极驱动电路,其包括:

[0008] 多级双向移位寄存器,互相按照这样一种方式连接:来自每个双向移位寄存器输出端的输出信号输入到前一级所述双向移位寄存器的反向脉冲输入端,并输入到后一级所述双向移位寄存器的正向脉冲输入端,各级所述双向移位寄存器是在第一时钟信号和第二时钟信号的控制下工作的,所述第一时钟信号和所述第二时钟信号的相位相反;

[0009] 第一复位电路,所述第一复位电路包括分别与所述多级双向移位寄存器的第一级移位寄存器的正向脉冲输入端和反向脉冲输入端电连接的第一输入端和第二输入端,与所述第二时钟信号连接的第一时钟控制端,与所述第一级移位寄存器的输出端电连接的第一复位输出端,以及低电平信号端;

[0010] 第二复位电路,所述第二复位电路包括分别与所述多级双向移位寄存器的最后一级移位寄存器的正向脉冲输入端和反向脉冲输入端电连接的第三输入端和第四输入端,与所述第二时钟信号连接的第二时钟控制端,与所述最后一级移位寄存器的输出端电连接的第二复位输出端,以及低电平信号端;

- [0011] 所述第一输入端和所述第四输入端用于接收扫描起始信号。
- [0012] 其中,所述第一复位电路包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管;
- [0013] 所述第一薄膜晶体管的栅极和源极均与所述第一时钟控制端电连接;
- [0014] 所述第一薄膜晶体管的漏极、所述第二薄膜晶体管的源极、所述第三薄膜晶体管的源极和所述第四薄膜晶体管的栅极相互电连接;
- [0015] 所述第二薄膜晶体管的漏极、所述第三薄膜晶体管的漏极和第四薄膜晶体管的漏极均与所述低电平信号端电连接;
- [0016] 所述第二薄膜晶体管的栅极与所述第一输入端电连接;
- [0017] 所述第三薄膜晶体管的栅极与所述第二输入端电连接;
- [0018] 所述第四薄膜晶体管的源极与所述第一复位输出端电连接。
- [0019] 其中,所述第二复位电路包括:第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管和第八薄膜晶体管;
- [0020] 所述第五薄膜晶体管的栅极和源极均与所述第二时钟控制端电连接;
- [0021] 所述第五薄膜晶体管的漏极、所述第六薄膜晶体管的源极、所述第七薄膜晶体管的源极和所述第八薄膜晶体管的栅极相互电连接;
- [0022] 所述第六薄膜晶体管的漏极、所述第七薄膜晶体管的漏极和第八薄膜晶体管的漏极均与所述低电平信号端电连接;
- [0023] 所述第六薄膜晶体管的栅极与所述第三输入端电连接;
- [0024] 所述第七薄膜晶体管的栅极与所述第四输入端电连接;
- [0025] 所述第八薄膜晶体管的源极与所述第二复位输出端电连接。
- [0026] 其中,所有所述薄膜晶体管均采用 N 型薄膜晶体管。
- [0027] 本发明还提供一种液晶显示装置,所述液晶显示装置包含所述的栅极驱动电路。
- [0028] 其中,所述栅极驱动电路集成在所述液晶显示装置的阵列基板上。
- [0029] 本发明还提供一种用于向包含所述的栅极驱动电路的显示装置提供栅极驱动信号的驱动方法,所述驱动方法包括:
- [0030] 当进行从第一级双向移位寄存器到最后一级双向移位寄存器的正向扫描时,第二复位电路输出的第二复位信号使最后一级双向移位寄存器正确复位;
- [0031] 当进行从最后一级双向移位寄存器到第一级双向移位寄存器的反向扫描时,第一复位电路输出的第一复位信号使第一级的双向移位寄存器正确复位。
- [0032] (三)有益效果
- [0033] 本发明所述栅极驱动电路、驱动方法及液晶显示装置,在第一级双向移位寄存器的前端设置第一复位电路,以及在最后一级双向移位寄存器的后端设置第二复位电路,利用现有的时钟信号,该双向移位寄存器电路通过 STV 信号对第一级双向移位寄存器及最后一级双向移位寄存器能够正确复位,且不影响其它各级的输出。

附图说明

- [0034] 图 1 是现有的双向扫描栅极驱动电路的电路示意图;
- [0035] 图 2 是本发明实施例所述栅极驱动电路的电路示意图;

[0036] 图 3 是本发明的实施例的第一复位电路的电路结构示意图；

[0037] 图 4 是本发明的实施例的第二复位电路的电路结构示意图；

[0038] 图 5a 是本发明实施例所述栅极驱动电路在正向扫描时第一复位电路的时序图；

[0039] 图 5b 是本发明实施例所述栅极驱动电路在正向扫描时第二复位电路的时序图；

[0040] 图 6a 是本发明实施例所述栅极驱动电路在反向扫描时第二复位电路的时序图；

[0041] 图 6b 是本发明实施例所述栅极驱动电路在反向扫描时第一复位电路的时序图；

图 7 是本发明实施例所述用于向包含图 2 中的栅极驱动电路的显示装置提供栅极驱动信号的驱动方法流程图。

具体实施方式

[0042] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0043] 图 2 是本发明实施例所述栅极驱动电路的电路示意图,如图 2 所示,所述栅极驱动电路包括：

[0044] 多级双向移位寄存器(SR1、SR2、……SRN),互相按照这样一种方式连接:来自每个双向移位寄存器输出端 OUTPUT 的输出信号输入到前一级所述双向移位寄存器的反向脉冲输入端 INPUT_B,并输入到后一级所述双向移位寄存器的正向脉冲输入端 INPUT_F,各级所述双向移位寄存器是在第一时钟信号 CLK 和第二时钟信号 CLKB 的控制下工作的,所述第一时钟信号 CLK 和所述第二时钟信号 CLKB 的相位相反；

[0045] 第一复位电路 RESET Unit1,所述第一复位电路 RESET Unit1 包括分别与所述多级双向移位寄存器的第一级移位寄存器 SR1 的正向脉冲输入端 INPUT_F 和反向脉冲输入端 INPUT_B 电连接的第一输入端 INPUT1 和第二输入端 INPUT2,与所述第二时钟信号 CLKB 连接的第一时钟控制端 CLKM,与所述第一级移位寄存器 SR1 的输出端 OUTPUT 电连接的第一复位输出端 OUTPUT-RESET1,以及低电平信号端 VSS；

[0046] 第二复位电路 RESET Unit2,所述第二复位电路 RESET Unit2 包括分别与所述多级双向移位寄存器的最后一级移位寄存器 SRN 的正向脉冲输入端 INPUT_F 和反向脉冲输入端 INPUT_B 电连接的第三输入端 INPUT3 和第四输入端 INPUT4,与所述第二时钟信号 CLKB 连接的第二时钟控制端 CLKN,与所述最后一级移位寄存器 SRN 的输出端 OUTPUT 电连接的第二复位输出端 OUTPUT-RESET2,以及低电平信号端 VSS；

[0047] 所述第一输入端 INPUT1 和所述第四输入端 INPUT4 用于接收扫描起始信号 STV。需要说明的是本发明中的所有低电平信号端都是用 VSS 来表示。

[0048] 本实施例中双向扫描栅极驱动电路是由两个扫描方向控制端 Vd1 和 Vd2 (图 2 中未标出)控制扫描方向的。具体地,当 Vd1 为高电平,Vd2 为低电平时,栅极驱动电路进行由第一级移位寄存器 SR1 到最后一级移位寄存器 SRN 的正向扫描,此时第一级双向移位寄存器 SR1 的正向脉冲输入端 INPUT_F 接收扫描起始信号 STV,SR1 的反向脉冲输入端 INPUT_B 接收第二级移位寄存器 SR2 的输出信号,且 INPUT_B 端此时用作 SR1 的复位信号输入端;其他各级移位寄存器的 INPUT_F 端都用于接收上一级的输出信号,INPUT_B 端接收下一级的输出信号用于对本级移位寄存器进行复位。

[0049] 当 Vd1 为低电平,Vd2 为高电平时,栅极驱动电路进行从最后一级移位寄存器 SRN 到第一级移位寄存器 SR1 的反向扫描,此时最后一级双向移位寄存器 SRN 的反向脉冲输入

端 INPUT_B 接收扫描起始信号 STV, SRN 的正向脉冲输入端 INPUT_F 接受倒数第二级移位寄存器 SRN-1 的输出信号用于对 SRN 的输出信号进行复位;其他各级移位寄存器的 INPUT_B 端都用于接收下一级的输出信号, INPUT_F 端接收上一级的输出信号用于对本级移位寄存器进行复位。

[0050] 图 3 是本发明的实施例所述第一复位电路的电路结构示意图。如图 3 所示,所述第一复位电路,包括:第一薄膜晶体管 TFT1、第二薄膜晶体管 TFT2、第三薄膜晶体管 TFT3 和第四薄膜晶体管 TFT4。

[0051] 具体地,第一薄膜晶体管 TFT1 的栅极和源极均与第一时钟控制端 CLKM 电连接;第一薄膜晶体管 TFT1 的漏极、第二薄膜晶体管 TFT2 的源极、第三薄膜晶体管 TFT3 的源极和第四薄膜晶体管 TFT4 的栅极相互电连接;TFT2 的漏极、TFT3 的漏极和 TFT4 的漏极均与低电平信号端 VSS 电连接;第二薄膜晶体管 TFT2 的栅极与第一输入端电 INPUT1 连接;第三薄膜晶体管 TFT3 的栅极与第二输入端 INPUT2 电连接;第四薄膜晶体管 TFT4 的源极与第一复位输出端电 OUTPUT-RESET1 连接。

[0052] 图 4 是本发明的实施例所述第二复位电路的电路结构示意图。如图 4 所示第二复位电路包括:第五薄膜晶体管 TFT5、第六薄膜晶体管 TFT6、第七薄膜晶体管 TFT7 和第八薄膜晶体管 TFT8。

[0053] 具体地,第五薄膜晶体管 TFT5 的栅极和源极均与第二时钟控制端 CLKN 电连接;第五薄膜晶体管 TFT5 的漏极、第六薄膜晶体管 TFT6 的源极、第七薄膜晶体管 TFT7 的源极和第八薄膜晶体管 TFT8 的栅极相互电连接;TFT6 的漏极、TFT7 的漏极和 TFT8 的漏极均与低电平信号端 VSS 电连接;第六薄膜晶体管 TFT6 的栅极与第三输入端 INPUT3 电连接;第七薄膜晶体管 TFT7 的栅极与第四输入端 INPUT4 电连接;第八薄膜晶体管 TFT8 的源极与所述第二复位输出端 OUTPUT-RESET2 电连接。

[0054] 优选的,本发明中的第一复位电路和/或第二复位电路中的所有薄膜晶体管都是 N 型薄膜晶体管,并且需要说明的是上述所有薄膜晶体管的源极和漏极可以互换位置。另外,第一复位电路和第二复位电路的具体电路结构并不限于本发明实施例中的电路结构,第一复位电路和第二复位电路也可以是其他具有类似功能的复位电路。

[0055] 本发明的栅极驱动电路中第一复位电路的 VSS 端以及所述第二复位电路的 VSS 端均与各级双向移位寄存器的 VSS 端相互电连接。第一复位电路的 CLKM 端和第二复位电路的 CLKN 端用于输入 CLKB 信号。

[0056] 本发明实施例的双向移位寄存器可采用专利申请号为 CN201110241400.8 中的移位寄存器电路。需要说明的是,双向移位寄存器的电路结构并不限于上述专利文献,其他的符合本发明的具有类似功能的移位寄存器电路都可适用于本发明。

[0057] 图 5a 是本发明实施例所述栅极驱动电路在正向扫描时第一复位电路的时序图。在图 5a 中,CLKB 表示正向扫描时输入第一复位电路的第一时钟控制端 CLKM 的时钟信号的波形,STV/INPUT1 即表示扫描起始信号的波形,也是第一复位电路的第一输入端 INPUT1 的输入波形,INPUT2 表示第二级双向移位寄存器 SR2 的输出端 OUTPUT 的输出信号波形,OUT1 为第一级双向移位寄存器 SR1 的输出信号波形,RESET 表示图 3 中的第一复位电路中 RESET 点的信号波形。具体地,图 5a 的时序图结合图 3 的第一复位电路的电路结构图,在 t1 时间段内,CLKB 为高电平,此时图 3 中的第一复位电路中的第一薄膜晶体管 TFT1 导通,STV 信

号和 INPUT1 都为高电平,此时图 3 中的第一复位电路中的第二薄膜晶体管 TFT2 也导通, INPUT2 为低电平, OUT1 为低电平,此时图 3 中的第一复位电路中的第三薄膜晶体管 TFT3 截止,此时第一复位电路中薄膜晶体管 TFT1 和 TFT2 要能够使此时图 3 中第一复位电路中的 RESET 点为低电平,这样第四薄膜晶体管 TFT4 截止,因此在 t1 时段第一复位电路对第一级双向移位寄存器的输出不起作用。在 t2 时间段,CLKB 变为低电平, TFT1 截止, STV 信号和 INPUT1 变为低电平,此时 TFT2 截止, INPUT2 仍为低电平,此时 TFT3 仍保持截止状态,所以此时 RESET 点的电位仍保持在低电平, TFT4 仍是截止的。在 t3 时段内,CLKB 变为高电平, TFT1 导通, STV 信号和 INPUT1 仍保持低电平,此时 TFT2 仍保持截止状态, INPUT2 此时变为高电平,此时 TFT3 导通,并且 TFT1 和 TFT3 要能够使在 t3 时段内的 RESET 点的电位仍保持低电平, TFT4 仍处在截止状态。在 t4 时段内,CLKB、STV/INPUT1、INPUT2 和 OUT1 均为低电平,此时 TFT1、TFT2 和 TFT3 均处于截止状态,此时的 RESET 点电位仍保持在低电平,因此 TFT4 也是截止的。在其他时段内,RESET 电位在 CLKB 的控制下保持高电平,此时 TFT4 是导通的,并且此时第一级移位寄存器 SR1 的输出端也是低电位。综上所述,在图 5a 中,RESET 点的电位不会影响第一级双向移位寄存器的正常输出,也就是说在正向扫描时第一复位电路不会影响第一级双向移位寄存器的正常输出。

[0058] 图 5b 是本发明实施例所述栅极驱动电路在正向扫描时第二复位电路的时序图。在图 5b 中,CLKB 表示正向扫描时输入第二复位电路的第二时钟控制端 CLKN 的时钟信号的波形,STV/INPUT4 即表示扫描起始信号的波形,也是第二复位电路的第四输入端 INPUT4 的输入波形,INPUT3 表示倒数第二级双向移位寄存器 SR(N-1)的输出端 OUTPUT 的输出信号波形,OUTN 为最后一级双向移位寄存器 SRN 的输出信号波形,RESET 表示图 4 中的第二复位电路中 RESET 点的信号波形。具体地,图 5b 的时序图结合图 4 的第二复位电路的电路结构图进行说明,在 t5 时间段内,CLKB 为高电平,此时图 4 中的第二复位电路中的第五薄膜晶体管 TFT5 导通,STV 信号和 INPUT4 都为低电平,此时图 4 中的第二复位电路中的第七薄膜晶体管 TFT7 截止,INPUT3 为高电平,因此图 4 中的第二复位电路中的第六薄膜晶体管 TFT6 导通,此时第二复位电路中薄膜晶体管 TFT5 和 TFT6 要满足能够使此时图 4 中第二复位电路中的 RESET 点为低电平,这样此时第八薄膜晶体管 TFT8 截止,因此在 t5 时段第二复位电路对倒数第一级双向移位寄存器的输出不起作用。在 t6 时间段,CLKB 变为低电平, TFT5 截止, STV 信号和 INPUT4 仍为低电平,此时 TFT7 仍保持截止状态, INPUT3 变为低电平,因此 TFT6 截止,所以此时 RESET 点的电位仍保持在低电平,所以 TFT8 仍是截止的。在 t7 时段内,CLKB 为高电平,STV/INPUT4、INPUT3 为低电平,此时 TFT5 导通, TFT6、TFT7 均是截止的,所以此时 RESET 点为高电平, TFT8 导通,第二复位电路的 OUTPUT-RESET2 电位为低电平,因此 OUTN 此时被复位为低电平。在 t8 时段内,CLKB 变为低电平,此时 RESET 点仍保持高电平,所以 OUTN 仍保持低电平,在 t9 时段内,CLKB 和 STV/INPUT4 为高电平, INPUT3 为低电平,此时 TFT5 和 TFT7 导通, TFT6 截止,此时 TFT5 和 TFT7 要满足能够使 RESET 点的电位为低电位,这样 TFT8 截止, OUTN 的输出仍保持在低电平;在 t10 时段内,CLKB 和 STV/INPUT4 变为低电平, INPUT3 仍为低电平, TFT5、TFT6、TFT7 均截止, RESET 点仍维持在低电平, OUTN 输出仍为低电平;在其他时段内,RESET 点在 CLKB 的控制下均处在高电平,这样 OUTN 的输出也一直保持在电位。上述为正向扫描时,第二复位电路对最后一级移位寄存器的复位原理的说明。

[0059] 图 6a 是本发明实施例所述栅极驱动电路在反向扫描时第二复位电路的时序图。在图 6a 中,CLKB 表示反向扫描时输入第二复位电路的第二时钟控制端 CLKN 的时钟信号的波形,STV/INPUT4 即表示扫描起始信号的波形,也是第二复位电路的第四输入端 INPUT4 的输入波形,INPUT3 表示第二复位电路的第三输入端的波形,也是倒数第二级双向移位寄存器 SR(N-1)的输出端 OUTPUT 的输出信号波形,OUTN 为最后一级双向移位寄存器 SRN 的输出信号波形,RESET 表示图 4 中的第二复位电路中 RESET 点的信号波形。此时第二复位电路中各个 TFT 的工作原理与图 5a 中第一复位电路的各个 TFT 的原理类似,具体的,TFT5 对应 TFT1,TFT7 对应 TFT2,TFT6 对应 TFT3,TFT8 对应 TFT4,具体原理这里不再详述。与正向扫描时第一复位电路的情况类似,在反向扫描时,第二复位电路中的 RESET 点的电位同样不会影响最后一级双向移位寄存器的正常输出。

[0060] 图 6b 是本发明实施例所述栅极驱动电路在反向扫描时第一复位电路的时序图。在图 6b 中,CLKB 表示反向扫描时输入第一复位电路的第一时钟控制端 CLKM 的时钟信号的波形,STV/INPUT1 即表示扫描起始信号的波形,也是第一复位电路的第一输入端 INPUT1 的输入波形,OUT2/INPUT2 表示第二级双向移位寄存器 SR2 的输出端 OUTPUT 的输出信号波形,也是第一复位电路的第二输入端的输入波形;OUT1 为第一级双向移位寄存器 SR1 的输出信号波形,RESET 表示图 3 中的第一复位电路中 RESET 点的信号波形。此时第一复位电路的工作原理与正向扫描时第二复位电路的工作原理类似,第一复位电路的 TFT1 对应第二复位电路的 TFT5,第一复位电路的 TFT2 对应第二复位电路的 TFT7,第一复位电路的 TFT3 对应第二复位电路的 TFT6,第一复位电路的 TFT4 对应第二复位电路的 TFT8,具体的原理可以参考对图 5b 的具体描述,此处不再详述。因此在反向扫描时的第一复位电路能够对第一级双向移位寄存器实现正确复位。

[0061] 本发明还提供一种液晶显示装置,所述液晶显示装置包含上述的栅极驱动电路,优选的,所述栅极驱动电路集成在所述液晶显示装置的阵列基板上。

[0062] 图 7 是本发明实施例所述用于向包含图 2 中的栅极驱动电路的显示装置提供栅极驱动信号的驱动方法流程图,如图 7 所示,所述方法包括步骤:

[0063] 当进行从所述多级双向移位寄存器的第一级双向移位寄存器到最后一级双向移位寄存器的正向扫描时,第二复位电路输出第二复位信号使最后一级的双向移位寄存器正确复位,具体的复位原理参见对图 5b 时序图的详细说明。

[0064] 当进行从所述多级双向移位寄存器的最后一级双向移位寄存器到第一级双向移位寄存器的反向扫描时,第一复位电路输出第一复位信号使第一级的双向移位寄存器正确复位,具体的复位原理参见对图 6b 时序图的说明。

[0065] 本发明实施例所述栅极驱动电路、驱动方法及液晶显示装置,通过在第一级双向移位寄存器的前端设置第一复位电路,以及在最后一级双向移位寄存器的后端设置第二复位电路,利用现有的时钟信号,该双向移位寄存器电路通过 STV 信号对第一级双向移位寄存器及最后一级双向移位寄存器能够正确复位,且不影响其它各级的输出。

[0066] 以上实施方式仅用于说明本发明,而并非对本发明的限制,有关技术领域的普通技术人员,在不脱离本发明的精神和范围的情况下,还可以做出各种变化和变型,因此所有等同的技术方案也属于本发明的范畴,本发明的专利保护范围应由权利要求限定。

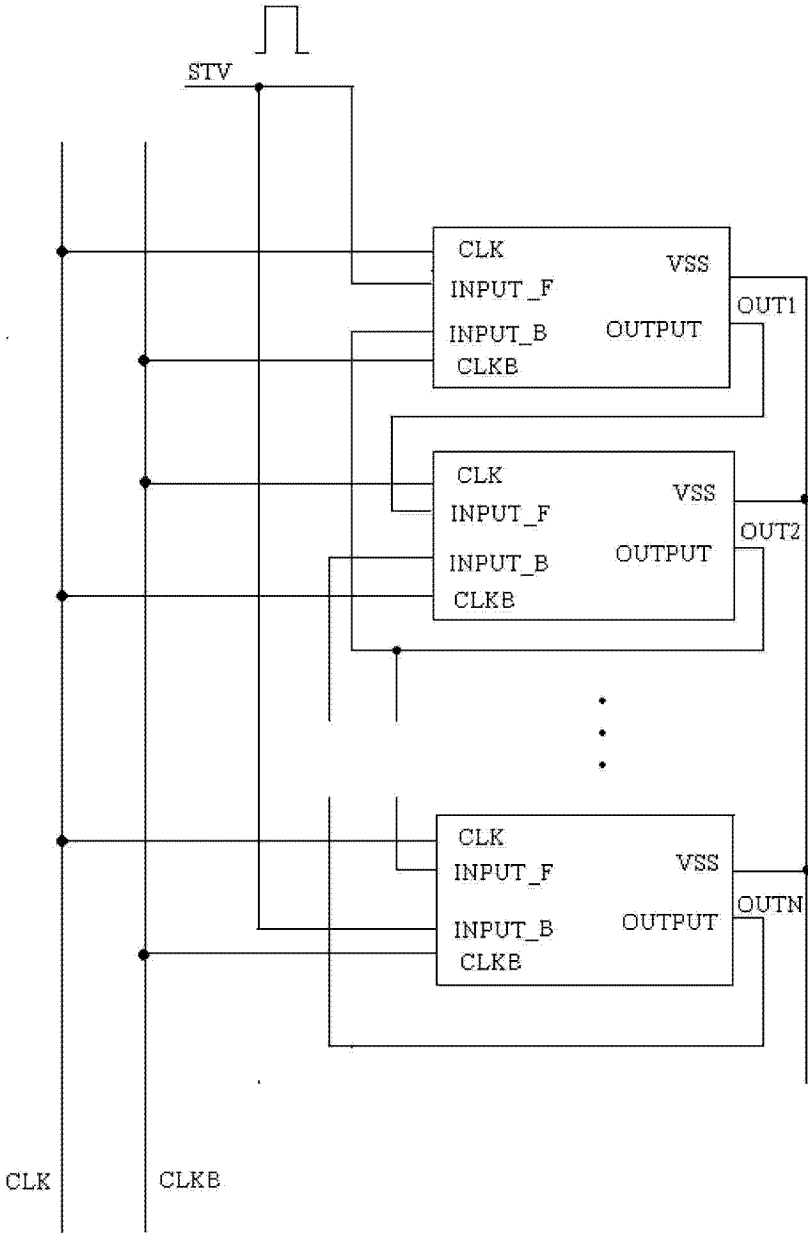


图 1

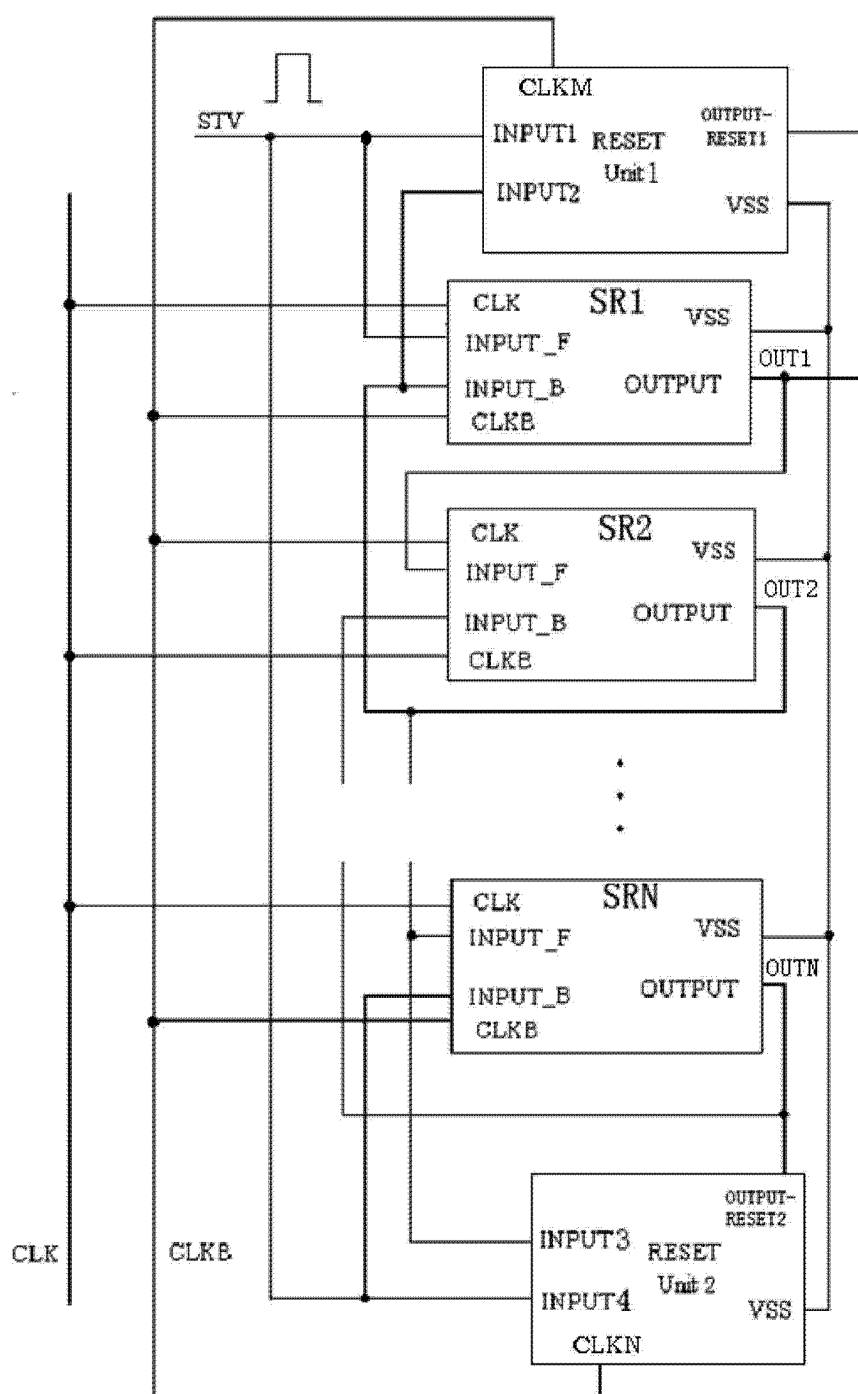


图 2

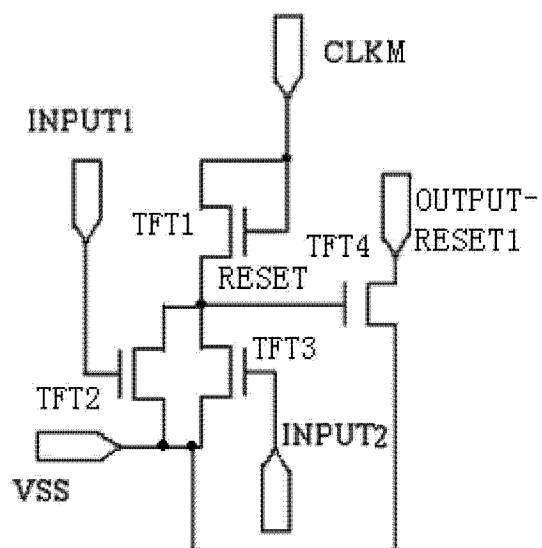


图 3

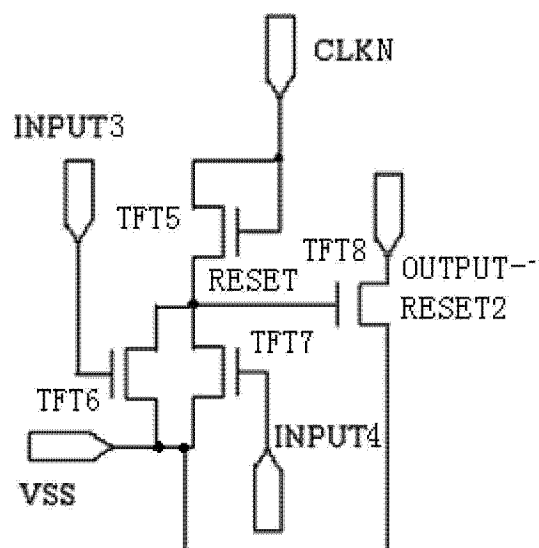


图 4

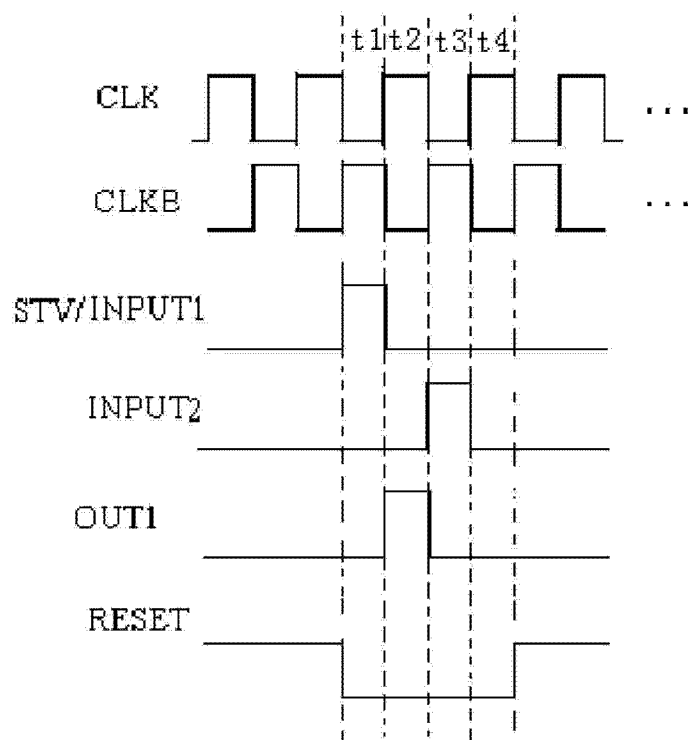


图 5a

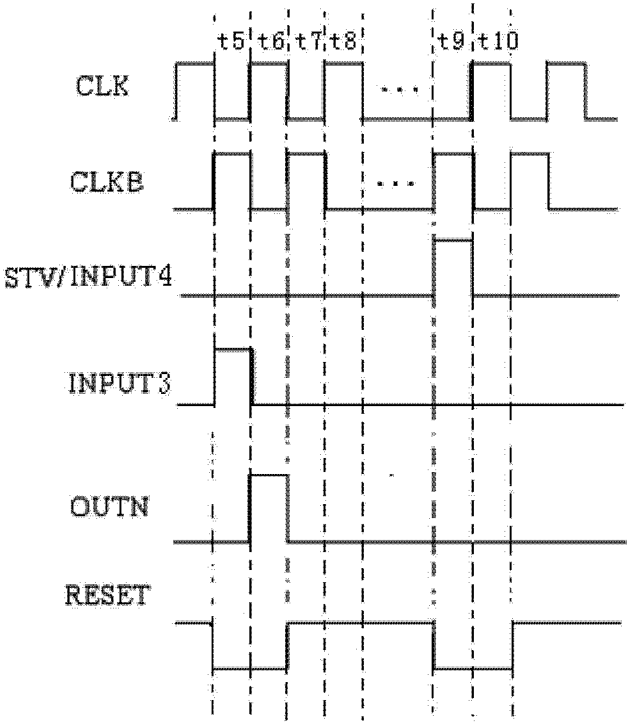


图 5b

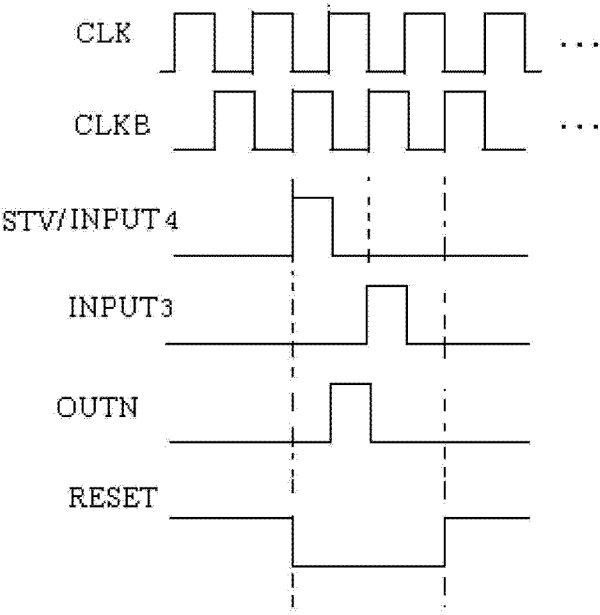


图 6a

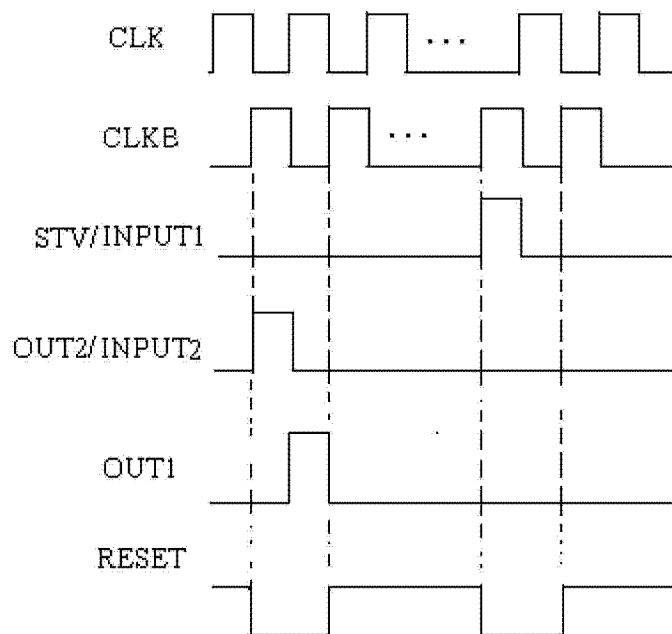


图 6b

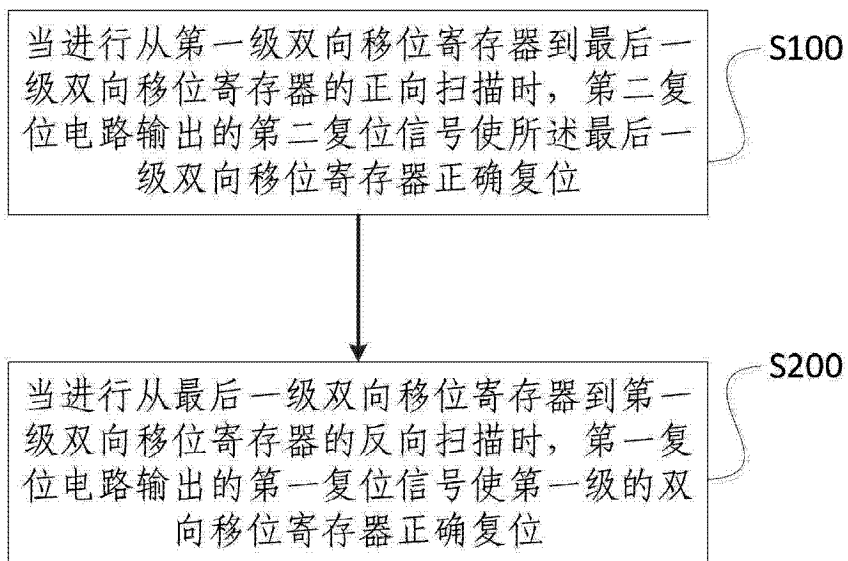


图 7

专利名称(译)	一种栅极驱动电路、驱动方法及液晶显示装置		
公开(公告)号	CN103050077A	公开(公告)日	2013-04-17
申请号	CN201210545763.5	申请日	2012-12-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	张玉婷		
发明人	张玉婷		
IPC分类号	G09G3/20 G09G3/36		
代理人(译)	王莹		
其他公开文献	CN103050077B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种栅极驱动电路、驱动方法及液晶显示装置。栅极驱动电路包括：多级双向移位寄存器、第一复位电路和第二复位电路；第一复位电路包括分别与第一级双向移位寄存器的输入端和反向脉冲输入端电连接的第一输入端和第二输入端，与第二时钟信号连接的第一时钟控制端，与第一级双向移位寄存器的输出端连接的复位输出端，以及低电平信号端。所述栅极驱动电路、驱动方法及液晶显示装置，解决了双向移位寄存器电路通过STV信号对第一级双向移位寄存器及最后一级双向移位寄存器不能正确复位的问题。

