



(12)发明专利申请

(10)申请公布号 CN 109471279 A

(43)申请公布日 2019.03.15

(21)申请号 201811580440.3

(22)申请日 2018.12.24

(71)申请人 深圳市华星光电技术有限公司  
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 曲凯莉

(74)专利代理机构 深圳市铭粤知识产权代理有限公司 44304  
代理人 孙伟峰 黄进

(51) Int. Cl.  
G02F 1/13(2006.01)  
G02F 1/1362(2006.01)  
G02F 1/1337(2006.01)

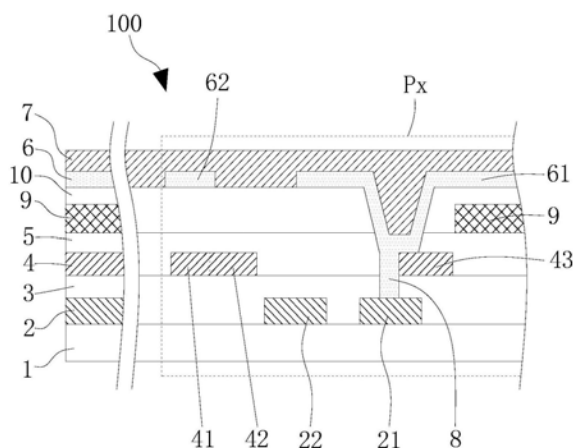
权利要求书1页 说明书5页 附图2页

(54)发明名称

阵列基板以及液晶显示面板

(57)摘要

本发明公开了一种阵列基板,用于对由涂布工艺制备获得的配向膜进行验证测试,所述阵列基板包括依次形成在衬底基板上的第一金属层、栅极绝缘层、第二金属层、层间绝缘层、透明导电层以及第一配向膜层;所述阵列基板中设置有多个像素,每个像素包括:位于第一金属层中的公共电极线、位于透明导电层中的像素电极、贯通第一金属层和透明导电层之间的各个结构层的第一过孔,所述像素电极通过所述第一过孔电性连接至所述公共电极线,以使测试信号通过所述公共电极线传输至所述像素电极。本发明还公开了一种液晶显示面板,包括如上所述阵列基板,用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试。



1. 一种阵列基板,用于对由涂布工艺制备获得的配向膜进行验证测试,其特征在于,所述阵列基板包括依次形成在衬底基板上的第一金属层、栅极绝缘层、第二金属层、层间绝缘层、透明导电层以及第一配向膜层;所述阵列基板中设置有多个像素,每个像素包括:位于所述第一金属层中的公共电极线、位于所述透明导电层中的像素电极、贯通所述第一金属层和所述透明导电层之间的各个结构层的第一过孔,所述像素电极通过所述第一过孔电性连接至所述公共电极线,以使测试信号通过所述公共电极线传输至所述像素电极。

2. 根据权利要求1所述的阵列基板,其特征在于,每个像素还包括位于所述第一金属层中的栅极线,所述栅极线和所述公共电极线在所述阵列基板的外围走线区相互电性连接。

3. 根据权利要求1所述的阵列基板,其特征在于,每个像素还包括位于所述第二金属层中的数据线、源电极和漏电极,所述源电极和漏电极的其中之一与所述数据线电性连接,另一个从所述第一过孔暴露出,以使所述像素电极在所述第一过孔中与所述源电极或漏电极电性连接再连接至所述公共电极线。

4. 根据权利要求3所述的阵列基板,其特征在于,每个像素还包括位于所述透明导电层中的DBS走线,所述DBS走线在所述透明导电层中位于所述数据线的上方并覆盖所述数据线。

5. 根据权利要求3或4所述的阵列基板,其特征在于,每个像素还包括半导体有源层,所述半导体有源层设置于栅极绝缘层上且位于所述源电极和漏电极之间。

6. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括依次设置在所述层间绝缘层上的彩色光阻层和平坦层,所述透明导电层设置在所述平坦层上,所述彩色光阻层在每个像素中分别形成成为一种颜色的光阻。

7. 根据权利要求1所述的阵列基板,其特征在于,所述像素包括主像素区和次像素区,所述像素电极包括位于所述主像素区的主像素电极和位于所述次像素区的次像素电极;其中,一个所述像素的主像素电极通过所述第一过孔电性连接至所述公共电极线,一个所述像素的次像素电极在所述透明导电层中电性连接到相邻的另一个所述像素的主像素电极。

8. 根据权利要求7所述的阵列基板,其特征在于,所述主像素电极和所述次像素电极分别为狭缝电极。

9. 一种液晶显示面板,用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试,其特征在于,包括相对设置的对向基板和如权利要求1-8任一所述的阵列基板,所述阵列基板的第一配向膜层朝向所述对向基板,所述对向基板朝向所述阵列基板的一侧设置有第二配向膜层,所述第一配向膜层和所述第二配向膜层之间设置有液晶层;其中,在对所述液晶显示面板进行点灯测试时,所述阵列基板中,通过位于所述第一金属层中的公共电极线向位于所述透明导电层中的像素电极输入测试测试信号。

## 阵列基板以及液晶显示面板

### 技术领域

[0001] 本发明涉及显示器技术领域,尤其涉及一种用于对由涂布工艺制备获得的配向膜进行验证测试的阵列基板以及液晶显示装置。

### 背景技术

[0002] 随着液晶显示技术的发展,薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display, TFT-LCD)因具有高分辨率、省电、机身轻薄等优势,而广泛应用于液晶电视、移动电话、计算机等电子产品。TFT-LCD是一种被动发光式显示设备,液晶分子本身并不能发光,其需要搭配背光源,通过控制液晶分子的偏转,从而实现背光源光线强弱的控制,然后通过彩色滤光片的滤光作用,实现全彩色图像显示和灰阶控制。

[0003] 在液晶显示面板中,位于彩膜基板和阵列基板上的带有配向方向的配向膜,可以使未加电状态下的液晶分子按照一定的方向进行排列,进而使得液晶显示面板在未加电时处于白屏或黑屏状态,因而配向膜中的配向方向对液晶显示面板的显示效果起着非常重要的作用。工程应用上,液晶显示面板中使用的配向膜的材料一般为聚酰亚胺(polyimide, PI),其在制作时呈液态,通过涂布工具涂布在阵列基板上。

[0004] 由于配向膜对液晶显示面板的显示效果起着非常重要的作用,因此在制造液晶显示面板的过程中需要对配向膜的制备工艺进行验证测试。通过对组装完成后的液晶显示面板进行点灯测试,获取点灯测试的显示参数,是验证配向膜的制备工艺是否符合要求的一种方法。随着显示技术的发展,在涂布配向膜之前的阵列基板上的表面形貌变得越来越复杂,由此也增加了配向膜涂布工艺的难度,导致不良率增加,因此在产品量产之前,需要模拟实际生产的产品,对配向膜涂布工艺进行验证测试,以获得良好的涂布工艺参数。

[0005] 现有技术中,对于用于进行验证测试的液晶显示面板,其中的阵列基板采用与实际生产的产品完全相同的结构,在进行点灯测试时,施加在像素电极上的电压信号首先是通过数据线输入到薄膜晶体管,由薄膜晶体管控制传输至像素电极。这种结构的用于验证测试的液晶显示面板,虽然能够使得阵列基板在涂布配向膜之前保持与实际产品具有相同的表面形貌,但是测试信号通过薄膜晶体管传输,薄膜晶体管性能的好坏将会影响对配向膜涂布工艺的验证结果。

[0006] 因此,现有技术有待于改进和发展。

### 发明内容

[0007] 鉴于现有技术的不足,本发明提供了一种阵列基板以及液晶显示装置,用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试,所述阵列基板能够保持与实际生产产品具有较大的相似度,又能够简化测试信号的传输路线,从而提升了验证测试结果的准确性。

[0008] 为了实现上述目的,本发明采用了如下的技术方案:

[0009] 一种阵列基板,用于对由涂布工艺制备获得的配向膜进行验证测试,其中,所述阵

列基板包括依次形成在衬底基板上的第一金属层、栅极绝缘层、第二金属层、层间绝缘层、透明导电层以及第一配向膜层；所述阵列基板中设置有多个像素，每个像素包括：位于所述第一金属层中的公共电极线、位于所述透明导电层中的像素电极、贯通所述第一金属层和所述透明导电层之间的各个结构层的第一过孔，所述像素电极通过所述第一过孔电性连接至所述公共电极线，以使测试信号通过所述公共电极线传输至所述像素电极。

[0010] 具体地，每个像素还包括位于所述第一金属层中的栅极线，所述栅极线和所述公共电极线在所述阵列基板的外围走线区相互电性连接。

[0011] 具体地，每个像素还包括位于所述第二金属层中的数据线、源电极和漏电极，所述源电极和漏电极的其中之一与所述数据线电性连接，另一个从所述第一过孔暴露出，以使所述像素电极在所述第一过孔中与所述源电极或漏电极电性连接再连接至所述公共电极线。

[0012] 具体地，每个像素还包括位于所述透明导电层中的DBS走线，所述DBS走线在所述透明导电层中位于所述数据线的上方并覆盖所述数据线。

[0013] 具体地，每个像素还包括半导体有源层，所述半导体有源层设置于栅极绝缘层上且位于所述源电极和漏电极之间。

[0014] 具体地，所述阵列基板还包括依次设置在所述层间绝缘层上的彩色光阻层和平坦层，所述透明导电层设置在所述平坦层上，所述彩色光阻层在每个像素中分别形成一种颜色的光阻。

[0015] 具体地，所述像素包括主像素区和次像素区，所述像素电极包括位于所述主像素区的主像素电极和位于所述次像素区的次像素电极；其中，一个所述像素的主像素电极通过所述第一过孔电性连接至所述公共电极线，一个所述像素的次像素电极在所述透明导电层中电性连接到相邻的另一个所述像素的主像素电极。

[0016] 具体地，所述主像素电极和所述次像素电极分别为狭缝电极。

[0017] 本发明的另一方面是提供一种液晶显示面板，用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试，其特征在于，包括相对设置的对向基板和如上所述的阵列基板，所述阵列基板的第一配向膜层朝向所述对向基板，所述对向基板朝向所述阵列基板的一侧设置有第二配向膜层，所述第一配向膜层和所述第二配向膜层之间设置有液晶层；其中，在对所述液晶显示面板进行点灯测试时，所述阵列基板中，通过位于所述第一金属层中的公共电极线向位于所述透明导电层中的像素电极输入测试测试信号。

[0018] 本发明实施例中提供的用于对由涂布工艺制备获得的配向膜进行验证测试的阵列基板以及液晶显示装置，其中的阵列基板保留了与实际生产的产品相同的各个结构层，其与实际生产产品中的阵列基板的形貌结构具有极高的相似度；然后将像素电极通过过孔电性连接到位于第一金属层中的公共电极线，施加在像素电极上的电压信号通过公共电极线直接传输至像素电极，避免薄膜晶体的性能对测试信号传输的影响，简化了测试信号的传输路线，从而提升了验证测试结果的准确性。

## 附图说明

[0019] 图1是本发明实施例提供的阵列基板的结构示意图；

[0020] 图2是本发明实施例提供的液晶显示面板的结构示意图；

[0021] 图3是本发明实施例提供的液晶显示面板的平面结构示意图。

### 具体实施方式

[0022] 为使本发明的目的、技术方案和优点更加清楚,下面结合附图对本发明的具体实施方式进行了详细说明。这些优选实施方式的示例在附图中进行了例示。附图中所示和根据附图描述的本发明的实施方式仅仅是示例性的,并且本发明并不限于这些实施方式。

[0023] 在此,还需要说明的是,为了避免因不必要的细节而模糊了本发明,在附图中仅仅示出了与根据本发明的方案密切相关的结构和/或处理步骤,而省略了与本发明关系不大的其他细节。

[0024] 本实施例首先提供了一种阵列基板,所述阵列基板是用于对由涂布工艺制备获得的配向膜进行验证测试。如图1所示,所述阵列基板100包括依次形成在衬底基板1上的第一金属层2、栅极绝缘层3、第二金属层4、层间绝缘层5、透明导电层6以及第一配向膜层7,所述第一配向膜层7的材料为聚酰亚胺(polyimide,PI),是通过涂布工艺覆设于所述透明导电层6上。其中,所述衬底基板1通常选择为玻璃基板,所述第一金属层2、第二金属层4可以选择为铝(Al)或钼(Mo)或者是两者结合的复合膜层结构,所述栅极绝缘层3和层间绝缘层5的材料可以选择为 $\text{SiO}_x$ 或 $\text{SiN}_x$ 或两者结合的复合膜层结构,所述透明导电层6的材料通常选择为氧化铟锡(ITO)。

[0025] 其中,所述阵列基板100中设置有多个像素 $P_x$ (图中仅示例性示出了其中的一个)。如图1所示,每个像素 $P_x$ 包括:位于所述第一金属层2中的栅极线22和公共电极线21、位于所述第二金属层4中的数据线41、位于所述透明导电层6中的像素电极61、贯通所述第一金属层2和所述透明导电层6之间的各个结构层的第一过孔8,所述像素电极61通过所述第一过孔8电性连接至所述公共电极线21,以使测试信号通过所述公共电极线21传输至所述像素电极61。需要说明的是,所述栅极线22和所述数据线41呈纵横交错设置,所述栅极线22和所述公共电极线21在所述阵列基板100的外围走线区相互电性连接,在进行点灯测试时,所述栅极线22和所述公共电极线21具有相同的电位。

[0026] 进一步地,为了提高所述用于测试的阵列基板100与实际要生产产品的相似度,如图1所示,每个像素 $P_x$ 还包括位于所述第二金属层4中的源电极42和漏电极43,所述源电极42与所述数据线41电性连接,所述漏电极43从所述第一过孔8暴露出,以使所述像素电极61在所述第一过孔8中与所述漏电极43电性连接再连接至所述公共电极线21。在另外的实施例中,与所述数据线41电性连接的也可以是所述漏电极43,然后所述源电极42在所述第一过孔8与所述像素电极61电性连接。

[0027] 如上所述的阵列基板100,相比于实际生产的阵列基板,几乎完全保留了与实际生产的产品相同的各个结构层(减少了薄膜晶体管结构中的半导体有源层),其与实际所要生产的阵列基板的形貌结构具有极高的相似度,将像素电极61通过第一过孔8电性连接到公共电极线21。由此,在后续进行点灯测试以验证配向膜的涂布工艺对显示的影响时,施加在像素电极61上的电压信号通过公共电极线21直接传输至像素电极61,避薄膜晶体的性能对测试信号传输的影响,简化了测试信号的传输路线,从而提升了验证测试结果的准确性。

[0028] 在另外的实施例中,为了使得所述阵列基板100与实际所要生产的阵列基板的形貌结构具有更高的相似度,其中的薄膜晶体管结构中也可以设置有半导体有源层,半导体

有源层设置于栅极绝缘层3上且位于源电极42和漏电极43之间,此时像素电极61也是通过第一过孔8电性连接到公共电极线21,通过公共电极线21直接向像素电极61输入点灯测试的电压信号。

[0029] 进一步地,本实施例中提供的阵列基板100是将彩色滤光片设置在阵列基板上(Color Filter on Array,COA)。如图1所示,所述阵列基板100还包括依次设置在所述层间绝缘层5上的彩色光阻层9和平坦层10,所述透明导电层6设置在所述平坦层10上,所述彩色光阻层9在每个像素Px中分别形成一种颜色的光阻,通常分别是红色光阻、绿色光阻和蓝色光阻。

[0030] 在一些实施例中,所述像素Px设置为包括主像素区和次像素区,所述像素电极61包括位于所述主像素区的主像素电极和位于所述次像素区的次像素电极。此时,一个所述像素Px的主像素电极通过所述第一过孔8电性连接至所述公共电极线21,主像素电极通过所述公共电极线21获取测试电压信号;一个所述像素Px的次像素电极则是在所述透明导电层6中电性连接到相邻的另一个所述像素Px的主像素电极,即,一个像素Px的次像素电极是通过另一个像素Px的主像素电极获取测试电压信号。

[0031] 进一步地,本实施例中,如图1所示,每个像素Px还包括位于所述透明导电层6中的DBS走线62,所述DBS走线62在所述透明导电层6中位于所述数据线41的上方并覆盖所述数据线41。所述DBS走线62在所述阵列基板100的外围走线区通过过孔电性连接到所述第一金属层2的走线,以接收相应的测试电压信号。

[0032] 需要说明的是,数据线上无黑色矩阵(Data Line BM Less,DBS)技术是在数据线上覆盖以氧化铟锡(Indium tin oxide,ITO)形成DBS走线,用DBS走线遮挡住数据线,并向该些DBS走线提供阵列基板公共电压,使得面板正常工作时,这些DBS走线的电位始终等于阵列基板公共电压,从而使得与该些DBS走线的位置对应的液晶分子保持不偏转的状态,可取代传统的黑色矩阵实现遮光的目的。

[0033] 本发明的另一方面是提供一种液晶显示面板,用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试。如图2所示,所述液晶显示面板包括相对设置的对向基板200和如上实施例所述的阵列基板100,所述阵列基板100的第一配向膜层7朝向所述对向基板200,所述对向基板200朝向所述阵列基板100的一侧设置有第二配向膜层201,所述第一配向膜层7和所述第二配向膜层201之间设置有液晶层300。如图3所示,所述液晶显示面板的有效显示区AA的外围设置有数据电压焊盘(PAD)400、第一公共电压焊盘500、像素电压焊盘600和第二公共电压焊盘700。

[0034] 结合图1至图3所示,所述数据电压焊盘400与所述阵列基板100中的数据线41连接,用于向所述数据线41输入数据电压信号;所述第一公共电压焊盘500与通过所述阵列基板100中的外围走线区的走线连接到所述DBS走线62,将公共电压信号传输至所述DBS走线62;所述像素电压焊盘600与所述阵列基板100中的公共电极线21连接,用于通过所述公共电极线21向所述像素电极61输入像素电压信号;所述第二公共电压焊盘700与对向基板200电连接,用于输入对向基板200侧的公共电压信号。在对所述液晶显示面板进行点灯测试时,控制所述像素电极61上的像素电压信号与对向基板200侧的公共电压信号形成压差,使得所述液晶层300中的液晶发生偏转,实现点亮测试。

[0035] 综上所述,本发明实施例中提供的用于对由涂布工艺制备获得的配向膜进行验证

测试的阵列基板以及液晶显示装置,其中的阵列基板与实际生产产品中的阵列基板的形貌结构具有极高的相似度,能够很好地模拟实际生产中配向膜的涂布工艺;另外,该阵列基板中,施加在像素电极上的电压信号通过公共电极线直接传输至像素电极,避免薄膜晶体管的性能对测试信号传输的影响,简化了测试信号的传输路线,从而提升了验证测试结果的准确性。

[0036] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0037] 以上所述仅是本申请的具体实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

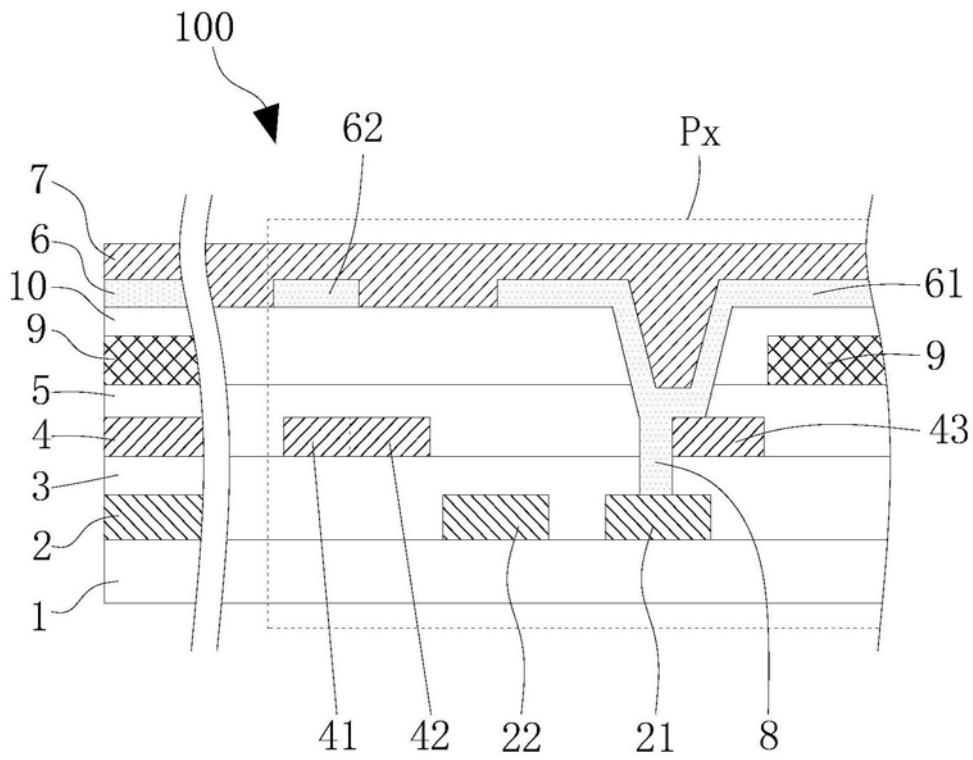


图1

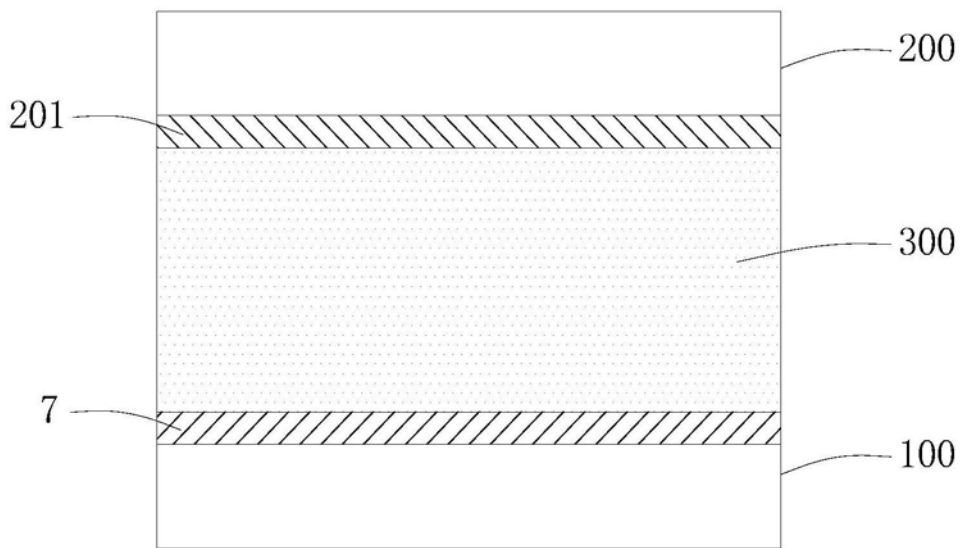


图2

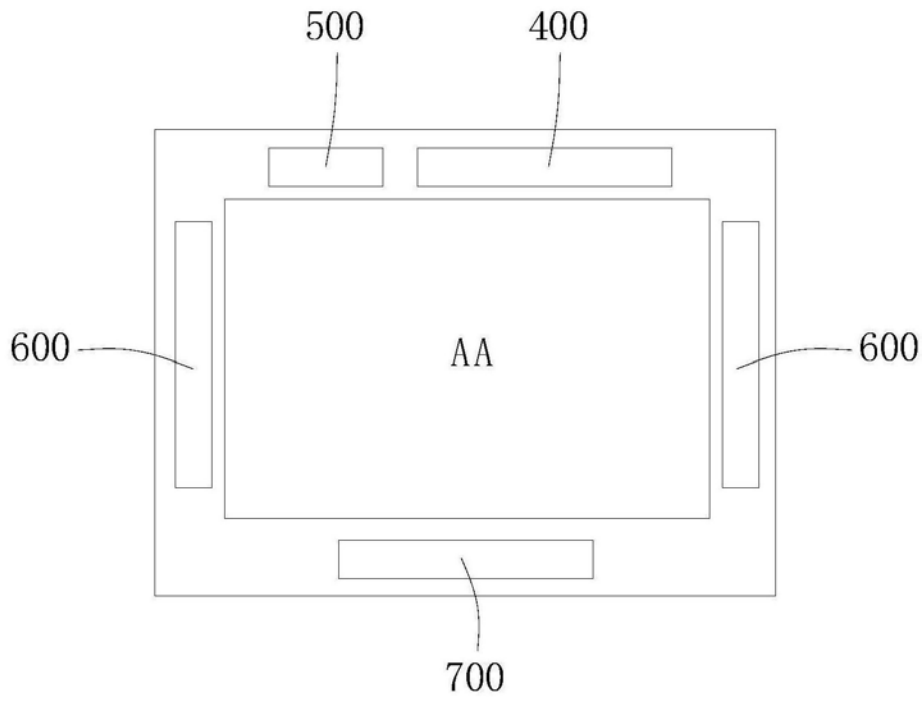


图3

专利名称(译)	阵列基板以及液晶显示面板		
公开(公告)号	<a href="#">CN109471279A</a>	公开(公告)日	2019-03-15
申请号	CN201811580440.3	申请日	2018-12-24
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
发明人	曲凯莉		
IPC分类号	G02F1/13 G02F1/1362 G02F1/1337		
CPC分类号	G02F1/1309 G02F1/133723 G02F1/1362 G02F2001/136254		
代理人(译)	孙伟峰 黄进		
外部链接	<a href="#">Espacenet</a>	<a href="#">SIPO</a>	

摘要(译)

本发明公开了一种阵列基板，用于对由涂布工艺制备获得的配向膜进行验证测试，所述阵列基板包括依次形成在衬底基板上的第一金属层、栅极绝缘层、第二金属层、层间绝缘层、透明导电层以及第一配向膜层；所述阵列基板中设置有多个像素，每个像素包括：位于第一金属层中的公共电极线、位于透明导电层中的像素电极、贯通第一金属层和透明导电层之间的各个结构层的第一过孔，所述像素电极通过所述第一过孔电性连接至所述公共电极线，以使测试信号通过所述公共电极线传输至所述像素电极。本发明还公开了一种液晶显示面板，包括如上所述阵列基板，用于通过点灯测试对由涂布工艺制备获得的配向膜进行验证测试。

