



(12)发明专利申请

(10)申请公布号 CN 108072991 A

(43)申请公布日 2018.05.25

(21)申请号 201710177124.0

G02F 1/1362(2006.01)

(22)申请日 2017.03.23

(66)本国优先权数据

201611014828.8 2016.11.18 CN

(71)申请人 南京瀚宇彩欣科技有限责任公司

地址 210038 江苏省南京市经济技术开发区恒飞路18号

申请人 瀚宇彩晶股份有限公司

(72)发明人 游明璋 叶政谚 苏振豪 刘育承

(74)专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 马雯雯 臧建明

(51)Int.Cl.

G02F 1/1333(2006.01)

G02F 1/1343(2006.01)

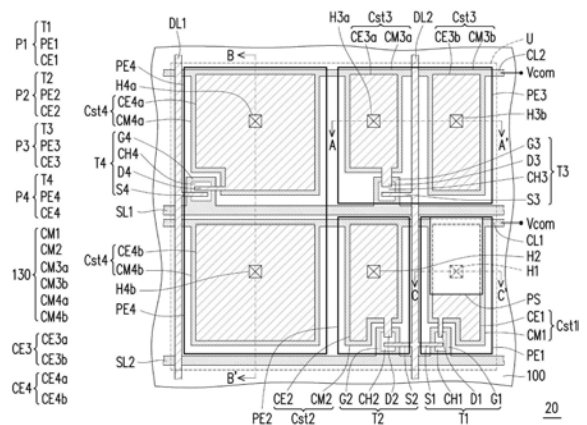
权利要求书3页 说明书10页 附图7页

(54)发明名称

全反射液晶显示面板

(57)摘要

本发明涉及一种全反射液晶显示面板,包括多个像素单元,每一像素单元包括:第一及第二基板、第一及第二扫描线、第一及第二数据线、液晶层、及第一、第二、第三及第四像素结构。第一扫描线、第二扫描线、第一数据线及第二数据线配置在第一基板上。第一、第二、第三及第四像素结构分别与第一、第二扫描线中的一个及第一、第二数据线中的一个电性连接,其中第一像素结构、第二像素结构、第三像素结构及第四像素结构分别包括:主动组件及与主动组件电性连接的反射像素电极,且第一像素结构、第二像素结构、第三像素结构及第四像素结构的反射面积比是1:2:4:8与2:1:4:8其中之一。本发明可用来显示16种灰阶,以达成良好的视觉效果。



1. 一种全反射液晶显示面板,其特征在于,包括多个像素单元,每一像素单元包括:  
第一基板;  
第一扫描线、第二扫描线、第一数据线以及第二数据线,配置在所述第一基板上;  
第一像素结构、第二像素结构、第三像素结构、及第四像素结构,分别与所述第一扫描线、所述第二扫描线中的一个及所述第一数据线、所述第二数据线中的一个电性连接,其中所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构分别包括:  
主动组件;以及  
反射像素电极,与所述主动组件电性连接,且  
所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构的反射面积比是1:2:4:8与2:1:4:8其中之一;  
第二基板,位于所述第一基板的对向;以及  
液晶层,设置于所述第一基板与所述第二基板之间。
2. 根据权利要求1所述的全反射液晶显示面板,其特征在于,所述第二像素结构与所述第四像素结构共同电性连接至所述第一数据线,所述第一像素结构与所述第三像素结构共同电性连接至所述第二数据线,所述第三像素结构与所述第四像素结构共同电性连接至所述第一扫描线,以及所述第一像素结构与所述第二像素结构共同电性连接至所述第二扫描线。
3. 根据权利要求2所述的全反射液晶显示面板,其特征在于,所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构的所述反射像素电极的面积比为1:2:4:8。
4. 根据权利要求1所述的全反射液晶显示面板,其特征在于,所述第四像素结构电性连接至所述第一数据线,所述第一像素结构、所述第二像素结构及所述第三像素结构共同电性连接至所述第二数据线,所述第三像素结构与所述第四像素结构共同电性连接至所述第一扫描线,以及所述第一像素结构与所述第二像素结构共同电性连接至所述第二扫描线。
5. 根据权利要求4所述的全反射液晶显示面板,其特征在于,所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构各自还包括电容电极,与所述反射像素电极电性连接。
6. 根据权利要求5所述的全反射液晶显示面板,其特征在于,所述第三像素结构的所述电容电极包括第一电容电极部分及第二电容电极部分,所述第一电容电极部分与所述第二电容电极部分配置在所述第二数据线的两侧;以及所述第四像素结构的所述电容电极包括第三电容电极部分及第四电容电极部分,所述第三电容电极部分及所述第四电容电极部分配置在所述第一扫描线的两侧。
7. 根据权利要求6所述的全反射液晶显示面板,其特征在于,所述第三像素结构的所述反射像素电极通过第一接触窗及第二接触窗分别与所述第一电容电极部分及所述第二电容电极部分电性连接;以及所述第四像素结构的所述反射像素电极通过第三接触窗及第四接触窗分别与所述第三电容电极部分及所述第四电容电极部分电性连接。
8. 根据权利要求6所述的全反射液晶显示面板,其特征在于,每一像素单元还包括共享电极层,与所述反射像素电极电性绝缘,所述共享电极层包括多个共享电极图案,且分别与

所述第一像素结构的所述电容电极、所述第二像素结构的所述电容电极、所述第三像素结构的所述电容电极、所述第四像素结构的所述电容电极相对应。

9. 根据权利要求6所述的全反射液晶显示面板,其特征在于,所述第二电容电极部分的面积大于等于所述第一电容电极部分的面积,所述第四电容电极部分的面积大于等于所述第三电容电极部分的面积。

10. 根据权利要求4所述的全反射液晶显示面板,其特征在于,每一像素单元还包括间隙物,配置在所述第一基板与所述第二基板之间,覆盖部分的所述第一像素结构的所述反射像素电极,且所述第一像素结构、所述第二像素结构、所述第三像素结构及所述第四像素结构的反射面积比是1:2:4:8。

11. 根据权利要求4所述的全反射液晶显示面板,其特征在于,每一像素单元还包括间隙物,配置在所述第一基板与所述第二基板之间,覆盖部分的所述第二像素结构的所述反射像素电极,且所述第一像素结构、所述第二像素结构、所述第三像素结构及所述第四像素结构的反射面积比是2:1:4:8。

12. 根据权利要求10或11所述的全反射液晶显示面板,其特征在于,所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构的所述反射像素电极的面积比为1:1:2:4。

13. 根据权利要求12所述的全反射液晶显示面板,其特征在于,所述间隙物、所述第一像素结构的所述反射像素电极、所述第二像素结构的所述反射像素电极、所述第三像素结构的所述反射像素电极、及所述第四像素结构的所述反射像素电极的面积比为0.5:1:1:2:4。

14. 根据权利要求12所述的全反射液晶显示面板,其特征在于,所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构的所述反射像素电极的面积比为1:2:4:8。

15. 根据权利要求4所述的全反射液晶显示面板,其特征在于,每一像素单元还包括遮光图案,配置在所述第一基板或所述第二基板上,覆盖部分的所述第一像素结构的所述反射像素电极,且所述第一像素结构、所述第二像素结构、所述第三像素结构及所述第四像素结构的反射面积比是1:2:4:8。

16. 根据权利要求4所述的全反射液晶显示面板,其特征在于,每一像素单元还包括遮光图案,配置在所述第一基板或所述第二基板上,覆盖部分的所述第二像素结构的所述反射像素电极,且所述第一像素结构、所述第二像素结构、所述第三像素结构及所述第四像素结构的反射面积比是2:1:4:8。

17. 根据权利要求15或16所述的全反射液晶显示面板,其特征在于,所述第一像素结构、所述第二像素结构、所述第三像素结构、及所述第四像素结构的所述反射像素电极的面积比为1:1:2:4。

18. 根据权利要求17所述的全反射液晶显示面板,其特征在于,所述遮光图案、所述第一像素结构的所述反射像素电极、所述第二像素结构的所述反射像素电极、所述第三像素结构的所述反射像素电极、及所述第四像素结构的所述反射像素电极的面积比为0.5:1:1:2:4。

19. 根据权利要求1所述的全反射液晶显示面板,其特征在于,所述第一扫描线及所述

第二扫描线所接收扫描信号的扫描频率是0.5Hz至15Hz 之间。

20. 根据权利要求19所述的全反射液晶显示面板,其特征在于,所述主动组件包括通道层,所述通道层的材质是氧化物半导体材料。

## 全反射液晶显示面板

### 技术领域

[0001] 本发明涉及一种液晶显示面板,且尤其涉及一种全反射液晶显示面板。

### 背景技术

[0002] 近年来,电子纸(E-paper)与电子书(E-book)正蓬勃发展。电子纸与电子书通常是采用反射式显示设备来显示画面,其中所使用的显示介质包括液晶、电泳显示介质、电致变色显色介质、电解析出显示介质等,其中具有液晶的全反射液晶显示器备受关注。一般而言,若只进行文字显示,则黑白两灰阶应已足够,但若需要显示具层次感的图片,则黑白两灰阶并不足够。目前,全反射液晶显示器仍存有灰阶数不足而不具有良好视觉效果的问题,因此如何扩展灰阶数实为研发者所欲达成的目标之一。

### 发明内容

[0003] 本发明提供一种全反射液晶显示面板,其可用来显示16种灰阶,以达成良好的视觉效果。

[0004] 本发明的全反射液晶显示面板包括多个像素单元,其中每一像素单元包括:第一基板、第一扫描线、第二扫描线、第一数据线、第二数据线、第一像素结构、第二像素结构、第三像素结构、第四像素结构、第二基板、及液晶层。第一扫描线、第二扫描线、第一数据线以及第二数据线配置在第一基板上。第一像素结构、第二像素结构、第三像素结构及第四像素结构分别与第一扫描线、第二扫描线中的一个及第一数据线、第二数据线中的一个电性连接,其中第一像素结构、第二像素结构、第三像素结构及第四像素结构分别包括:主动组件、以及与主动组件电性连接的反射像素电极,且第一像素结构、第二像素结构、第三像素结构、及第四像素结构的反射面积比是1:2:4:8与2:1:4:8其中之一。第二基板位于第一基板的对向。液晶层设置于第一基板与第二基板之间。

[0005] 基于上述,在本发明的全反射液晶显示面板中,通过每一像素单元包括反射面积比为1:2:4:8与2:1:4:8其中之一的第一像素结构、第二像素结构、第三像素结构、及第四像素结构,借此全反射液晶显示面板能够显示出16种灰阶,而达成良好的视觉效果。

[0006] 为了让本发明的上述特征和优点能更明显易懂,下文特举实施方式,并配合附图作详细说明如下。

### 附图说明

[0007] 图1是依照本发明的第一实施方式的全反射液晶显示面板的上视示意图;

[0008] 图2是图1中的剖面A-A'的剖面示意图;

[0009] 图3是依照本发明的第二实施方式的全反射液晶显示面板的上视示意图;

[0010] 图4是图3中的剖面A-A'的剖面示意图;

[0011] 图5是图3中的剖面B-B'的剖面示意图;

[0012] 图6是图3中的剖面C-C'的剖面示意图;

- [0013] 图7是依照本发明的第三实施方式的全反射液晶显示面板的上视示意图；
- [0014] 图8是依照本发明的第四实施方式的全反射液晶显示面板的局部剖面示意图。
- [0015] 附图标号说明：
- [0016] 10、20、20'、30：全反射液晶显示面板；
- [0017] 100：第一基板；
- [0018] 110：第二基板；
- [0019] 120：液晶层；
- [0020] 130：共享电极层；
- [0021] 140：对向电极层；
- [0022] BM：遮光图案；
- [0023] BP：覆盖层；
- [0024] CE1~CE4：电容电极；
- [0025] CE3a：第一电容电极部分；
- [0026] CE3b：第二电容电极部分；
- [0027] CE4a：第三电容电极部分；
- [0028] CE4b：第四电容电极部分；
- [0029] CH1~CH4：通道层；
- [0030] CL1、CL2：共享电极线；
- [0031] CM1、CM2、CM3、CM3a、CM3b、CM4、CM4a、CM4b：共享电极图案；
- [0032] Cst1~Cst4：存储电容；
- [0033] D1~D4：漏极；
- [0034] DL1：第一数据线；
- [0035] DL2：第二数据线；
- [0036] G1~G4：栅极；
- [0037] GI：栅绝缘层；
- [0038] H1、H2、H3、H3a、H3b、H4、H4a、H4b：接触窗；
- [0039] P1：第一像素结构；
- [0040] P2：第二像素结构；
- [0041] P3：第三像素结构；
- [0042] P4：第四像素结构；
- [0043] PE1~PE4：反射像素电极；
- [0044] PS：间隙物；
- [0045] PV：绝缘层；
- [0046] S1~S4：源极；
- [0047] SL1：第一扫描线；
- [0048] SL2：第二扫描线；
- [0049] T1~T4：主动组件；
- [0050] U：像素单元；
- [0051] Vcom：共享电压；

[0052] X:凸块。

### 具体实施方式

[0053] 图1是依照本发明的第一实施方式的全反射液晶显示面板的上视示意图。图2是图1中的剖线A-A'的剖面示意图。

[0054] 请同时参照图1及图2,全反射液晶显示面板10包括多个像素单元U。详细而言,每一像素单元U包括第一基板100、第一扫描线SL1、第二扫描线SL2、第一数据线DL1、第二数据线DL2、第一像素结构P1、第二像素结构P2、第三像素结构P3、第四像素结构P4、第二基板110、及液晶层120。另外,在本实施方式中,像素单元U还包括共享电极层130、绝缘层PV、覆盖层BP以及对向电极层140。为了方便说明起见,图1中仅示出一个像素单元U,但实际上全反射液晶显示面板10是由多个数组排列的像素单元U所组成,且图1中省略示出第二基板110、对向电极层140、液晶层120、覆盖层BP、绝缘层PV以及栅绝缘层GI等的构件。

[0055] 在本实施方式中,全反射液晶显示面板10的操作模式例如是电控双折射(electrically controlled birefringence,EBC)模式、垂直配向(vertical alignment,VA)模式、扭转向列(twist nematic,TN)模式、共平面切换(in plane switch,IPS)模式、边际场切换(fringe field switch,FFS)模式、光学补偿弯曲(optical compensation bend,OCB)模式。因此,本实施方式的全反射液晶显示面板10并不以图1及图2中所示出的为限,所述领域技术人员应理解,全反射液晶显示面板10可更进一步设置有其他所需的构件,例如配向膜、偏光板等。

[0056] 另外,在本实施方式中,全反射液晶显示面板10的扫描信号的扫描频率为0以上且20Hz以下,较佳为0.5Hz至15Hz之间,例如扫描信号是以1Hz的扫描频率进行扫描。也就是说,全反射液晶显示面板10适于进行低频操作而具有省电的效果。

[0057] 第一基板100的材质可为玻璃、石英、蓝宝石或有机聚合物。第二基板110位于第一基板100的对向。第二基板110的材质可为玻璃、石英、蓝宝石或有机聚合物。有机聚合物例如是聚酰亚胺(Polyimide,简称PI)、聚酸甲酯(Polymethylmethacrylate,简称PMMA)、聚碳酸酯(Polycarbonate,简称PC)、聚对苯二甲酸乙二酯(Polyethylene terephthalate,简称PET)。

[0058] 液晶层120设置于第一基板100与第二基板110之间。详细而言,液晶层120包括多个液晶分子(未示出),且根据不同的操作模式来选用适当的液晶分子。

[0059] 对向电极层140配置于第二基板110上,且介于第二基板110与液晶层120之间。对向电极层140的材质例如是铟锡氧化物、铟锌氧化物、铝锡氧化物、铝锌氧化物等高穿透率材质或其组合。另外,在本实施方式中,液晶层120中的液晶分子会受第一像素结构P1、第二像素结构P2、第三像素结构P3及第四像素结构P4与对向电极层140对液晶层120施加的电场而驱动。

[0060] 第一扫描线SL1、第二扫描线SL2、第一数据线DL1以及第二数据线DL2配置在第一基板100上。第一扫描线SL1、第二扫描线SL2与第一数据线DL1、第二数据线DL2的延伸方向不相同,较佳的是第一扫描线SL1、第二扫描线SL2的延伸方向与第一数据线DL1、第二数据线DL2的延伸方向垂直。

[0061] 此外,第一扫描线SL1、第二扫描线SL2与第一数据线DL1、第二数据线DL2是位于不

相同的膜层,且第一扫描线SL1、第二扫描线SL2与第一数据线DL1、第二数据线DL2之间夹有栅绝缘层GI(于后文进行详细描述)。基于导电性的考虑,第一扫描线SL1、第二扫描线SL2、第一数据线DL1以及第二数据线DL2一般是使用金属材料。然而,本发明并不限于此,根据其他实施方式,第一扫描线SL1、第二扫描线SL2、第一数据线DL1以及第二数据线DL2也可以使用例如合金、金属材料的氮化物、金属材料的氧化物、金属材料的氮氧化物等的其他导电材料,或是金属材料与前述其它导电材料的堆栈层。

[0062] 第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4分别与第一扫描线SL1、第二扫描线SL2中的一个及第一数据线DL1、第二数据线DL2中的一个电性连接。详细而言,在本实施方式中,第一像素结构P1与第二扫描线SL2及第二数据线DL2电性连接;第二像素结构P2与第二扫描线SL2及第一数据线DL1电性连接;第三像素结构P3与第一扫描线SL1及第二数据线DL2电性连接;第四像素结构P4与第一扫描线SL1及第一数据线DL1电性连接。也就是说,在本实施方式中,第二像素结构P2与第四像素结构P4共同电性连接至第一数据线DL1,第一像素结构P1与第三像素结构P3共同电性连接至第二数据线DL2,第三像素结构P3与第四像素结构P4共同电性连接至第一扫描线SL1,以及第一像素结构P1与第二像素结构P2共同电性连接至第二扫描线SL2。

[0063] 在本实施方式中,第一像素结构P1包括主动组件T1、反射像素电极PE1以及电容电极CE1;第二像素结构P2包括主动组件T2、反射像素电极PE2以及电容电极CE2;第三像素结构P3包括主动组件T3、反射像素电极PE3以及电容电极CE3;第四像素结构P4包括主动组件T4、反射像素电极PE4以及电容电极CE4。

[0064] 在本实施方式中,主动组件T1、主动组件T2、主动组件T3、及主动组件T4可以是底部栅极型薄膜晶体管或是顶部栅极型薄膜晶体管,且主动组件T1包括栅极G1、通道层CH1、漏极D1以及源极S1;主动组件T2包括栅极G2、通道层CH2、漏极D2以及源极S2;主动组件T3包括栅极G3、通道层CH3、漏极D3以及源极S3;主动组件T4包括栅极G4、通道层CH4、漏极D4以及源极S4。

[0065] 以底部栅极型薄膜晶体管为例,栅极G1~G2与第二扫描线SL2为一连续的导电图案,栅极G3~G4与第一扫描线SL1为一连续的导电图案,此表示栅极G1~G2都与第二扫描线SL2电性连接,而栅极G3~G4都与第一扫描线SL1电性连接。也就是说,在本实施方式中,栅极G1~G4与第一扫描线SL1、第二扫描线SL2属于同一膜层。

[0066] 通道层CH1~CH4分别位于栅极G1~G4的上方。在本实施方式中,通道层CH1~CH4的材质例如是非晶硅、或氧化物半导体材料,其中氧化物半导体材料包括铟镓锌氧化物(Indium-Gallium-Zinc Oxide,IGZO)、氧化锌、氧化锡(SnO)、铟锌氧化物、镓锌氧化物(Gallium-Zinc Oxide,GZO)、锌锡氧化物(Zinc-Tin Oxide,ZTO)或铟锡氧化物等。也就是说,在本实施方式中,主动组件T1~T4例如是非晶硅薄膜晶体管、或氧化物半导体薄膜晶体管。然而,本发明并不限于此。在其他实施方式中,主动组件T1~T4也可以是低温多晶硅薄膜晶体管。举一较佳实施方式为例,若是采用氧化物半导体材料(例如IGZO)搭配扫描信号是以0.5Hz~2Hz的扫描频率进行扫描,则本发明的全反射液晶显示面板将可以达到非常省电的功能。

[0067] 源极S1与漏极D1位于通道层CH1的上方;源极S2与漏极D2位于通道层CH2的上方;源极S3与漏极D3位于通道层CH3的上方;以及源极S4与漏极D4位于通道层CH4的上方。源极

S1、S3与第二数据线DL2为一连续的导电图案,源极S2、S4与第一数据线DL1为一连续的导电图案,此表示源极S1、S3都与第二数据线DL2电性连接,而源极S2、S4都与第一数据线DL1电性连接。漏极D1~D4分别与电容电极CE1~CE4为一连续的导电图案,此表示漏极D1~D4分别与电容电极CE1~CE4电性连接。另外,在本实施方式中,漏极D1~D4、源极S1~S4以及电容电极CE1~CE4与第一数据线DL1、第二数据线DL2属于同一膜层。

[0068] 另外,在本实施方式中,栅极G1与通道层CH1之间、栅极G2与通道层CH2之间、栅极G3与通道层CH3之间、与门极G4与通道层CH4之间还设置有栅绝缘层GI,其中栅绝缘层GI共同地形成在第一基板100上且覆盖栅极G1~G4;以及在主动组件T1、主动组件T2、主动组件T3及主动组件T4的上方还覆盖有绝缘层PV,以保护主动组件T1、主动组件T2、主动组件T3及主动组件T4。栅绝缘层GI、绝缘层PV的材质可为无机材料、有机材料或其组合,其中无机材料例如是氧化硅、氧化铝、氮化硅、氮氧化硅、或上述至少二种材料的堆栈层;有机材料例如是聚酰亚胺系树脂、环氧系树脂或压克力系树脂等高分子材料。

[0069] 另外,在本实施方式中,绝缘层PV上还设置有覆盖层BP,以覆盖主动组件T1、主动组件T2、主动组件T3及主动组件T4,其中覆盖层BP的厚度可以大于绝缘层PV的厚度。详细而言,在本实施方式中,覆盖层BP的顶部包括多个凸块X,即覆盖层BP具有不平整的表面。覆盖层BP的材质可为无机材料、有机材料或其组合,其中无机材料例如是氧化硅、氮化硅、氮氧化硅、或上述至少二种材料的堆栈层;有机材料例如是聚酰亚胺系树脂、环氧系树脂或压克力系树脂等高分子材料。

[0070] 反射像素电极PE1~PE4分别与主动组件T1~T4电性连接。详细而言,反射像素电极PE1是通过接触窗H1而与电容电极CE1电性连接;反射像素电极PE2是通过接触窗H2而与电容电极CE2电性连接;反射像素电极PE3是通过接触窗H3而与电容电极CE3电性连接;反射像素电极PE4是通过接触窗H4而与电容电极CE4电性连接。更详细而言,接触窗H1设置于覆盖层BP与绝缘层PV中,以暴露出部分的电容电极CE1;接触窗H2设置于覆盖层BP与绝缘层PV中,以暴露出部分的电容电极CE2;接触窗H3设置于覆盖层BP与绝缘层PV中,以暴露出部分的电容电极CE3;接触窗H4设置于覆盖层BP与绝缘层PV中,以暴露出部分的电容电极CE4。

[0071] 反射像素电极PE1~PE4的材质包含有例如是银(Ag)、铝(Al)、或其他具有高反射率的导电材质。反射像素电极PE1~PE4的厚度例如是介于50nm至200nm之间。另外,为了避免反射像素电极PE1~PE4氧化而影响反射效率,反射像素电极PE1~PE4上分别可还设置透明保护层,其材质例如是铟锡氧化物、铟锌氧化物、铝锡氧化物、铝锌氧化物等的透明导电材料。

[0072] 另外,在本实施方式中,反射像素电极PE1~PE4覆盖于覆盖层BP的凸块X上,借此反射像素电极PE1~PE4会具有不平整的表面,使得全反射液晶显示面板10能够提升对于光线的反射率及反射视角分布。

[0073] 值得说明的是,在本实施方式中,反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的面积比为1:2:4:8。也就是说,在本实施方式中,第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4的反射面积比为1:2:4:8。如此一来,通过第一像素结构P1、第二像素结构P2、第三像素结构P3及第四像素结构P4具有所述特定的反射面积比,全反射液晶显示面板10可用来显示16种灰阶,借此达成良好的视觉效果。

[0074] 在本文所有实施方式中,关于面积的比例关系(例如第一像素结构P1、第二像素结

构P2、第三像素结构P3、及第四像素结构P4的反射面积比为1:2:4:8等)是包括本发明任何所属技术领域中所容许的误差范围,即误差范围为精确的数值 $\pm 10\%$ 的范围内。举例而言,第一像素结构P1与第二像素结构P2的反射面积比为1:2涵盖了第一像素结构P1与第二像素结构P2的反射面积比为1:1.9~2.2的情况,同样地第三像素结构P3及第四像素结构P4的反射面积误差范围也是如此。

[0075] 另外一提的是,在本实施方式中,一个像素单元U包括四个像素结构(即第一像素结构P1、第二像素结构P2、第三像素结构P3、第四像素结构P4),且其反射面积比为1:2:4:8,因此通过第一像素结构P1、第二像素结构P2、第三像素结构P3、第四像素结构P4来控制液晶层120,一个像素单元U可具备有显示16种灰阶的能力,例如当对应第一像素结构P1的液晶层120可让环境光穿透,对应第二、第三及第四像素结构P2~P4的液晶层120无法让环境光穿透,此时一个像素单元U中可以反射环境光的反射面积占全部可反射环境光的反射面积的 $1/15$ ,并定义为一种灰阶状态;又例如当对应第一像素结构P1及第二像素结构P2的液晶层120可让环境光穿透,对应第三像素结构P3及第四像素结构P4的液晶层120环境光无法穿透,此时一个像素单元U中可以反射环境光的反射面积占全部可反射环境光的反射面积的

[0076]  $3/15$ ,并定义为另一种灰阶状态,以此类推可以有16种的灰阶可排列组合,但本发明并不限于此。在其他实施方式中,一个像素单元U也可包括第五像素结构,即一个像素单元U也可包括五个像素结构,且通过使其反射面积比为1:2:4:8:16可达成显示32种灰阶。

[0077] 在本实施方式中,像素单元U还包括共享电极层130,配置于第一基板100上且与反射像素电极PE1~PE4电性绝缘。详细而言,在本实施方式中,共享电极层130包括多个共享电极图案CM1~CM4,其中共享电极图案CM1与第一像素结构P1的电容电极CE1相对应;共享电极图案CM2与第二像素结构P2的电容电极CE2相对应;共享电极图案CM3与第三像素结构P3的电容电极CE3相对应;共享电极图案CM4与第四像素结构P4的电容电极CE4相对应。另外,在本实施方式中,共享电极层130与栅极G1~G4、第一扫描线SL1、及第二扫描线SL2属于同一膜层。如此一来,共享电极层130的共享电极图案CM1与第一像素结构P1的电容电极CE1会构成一存储电容Cst1;共享电极层130的共享电极图案CM2与第二像素结构P2的电容电极CE2会构成一存储电容Cst2;共享电极层130的共享电极图案CM3与第三像素结构P3的电容电极CE3会构成一存储电容Cst3;共享电极层130的共享电极图案CM4与第四像素结构P4的电容电极CE4会构成一存储电容Cst4;且位于电容电极CE1~CE4与共享电极图案CM1~CM4之间的栅绝缘层GI则作为存储电容Cst1~Cst4的电容介电层。

[0078] 从另一观点而言,在本实施方式中,共享电极图案CM1及共享电极图案CM2彼此互相连接,以形成一共享电极线CL1,而共享电极图案CM3及共享电极图案CM4彼此互相连接,以形成一共享电极线CL2,且共享电极线CL1及共享电极线CL2都电性连接至共享电压Vcom。

[0079] 图3是依照本发明的第二实施方式的全反射液晶显示面板的上视示意图。图4是图3中的剖面A-A'的剖面示意图。图5是图3中的剖面B-B'的剖面示意图。图6是图3中的剖面C-C'的剖面示意图。值得注意的是,图3的全反射液晶显示面板20与图1的全反射液晶显示面板10相似,差异主要在于两者的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4间的配置架构不相同,以及全反射液晶显示面板20还包括设置有间隙物PS,因此使用相同或相似的标号来表示相同或相似的组件,且相关说明都可参照前文而不再赘述。以下,将仅针对两者之间的差异处进行说明。

[0080] 请同时参照图3至图6,在本实施方式中,第一像素结构P1与第二扫描线SL2及第二数据线DL2电性连接;第二像素结构P2与第二扫描线SL2及第二数据线DL2电性连接;第三像素结构P3与第一扫描线SL1及第二数据线DL2电性连接;第四像素结构P4与第一扫描线SL1及第一数据线DL1电性连接。也就是说,在本实施方式中,第一像素结构P1、第二像素结构P2及第三像素结构P3共同电性连接至第二数据线DL2,而仅有第四像素结构P4电性连接至第一数据线DL1,且第三像素结构P3与第四像素结构P4共同电性连接至第一扫描线SL1,以及第一像素结构P1与第二像素结构P2共同电性连接至第二扫描线SL2。

[0081] 在本实施方式中,第一像素结构P1的反射像素电极PE1、第二像素结构P2的反射像素电极PE2、第三像素结构P3的反射像素电极PE3、第四像素结构P4的反射像素电极PE4的面积比为1:1:2:4。在第一像素结构P1结构中,由于设置了间隙物PS(于后文进行详细描述),反射像素电极PE1的反射面积在扣除间隙物PS所占的面积后,实际上反射像素电极PE1可用以反射环境光的反射面积将仅剩约原先的1/2。基于此,在其余各反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的反射面积都不改变的情况下,反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的反射面积比实际上为1:2:4:8。

[0082] 另外,在本实施方式中,第三像素结构P3的电容电极CE3包括第一电容电极部分CE3a及第二电容电极部分CE3b,且第一电容电极部分CE3a及第二电容电极部分CE3b分别配置在第二数据线DL2的两侧。详细而言,由于电容电极CE3与第二数据线DL2属于同一膜层,故电容电极CE3的第一电容电极部分CE3a与第二电容电极部分CE3b无法直接相连接。有鉴于此,在本实施方式中,第三像素结构P3的反射像素电极PE3是通过接触窗H3a及接触窗H3b分别与第一电容电极部分CE3a及第二电容电极部分CE3b电性连接,借此使得第三像素结构P3具有适当的存储电容面积。详细而言,接触窗H3a设置于覆盖层BP与绝缘层PV中,以暴露出第一电容电极部分CE3a,而接触窗H3b设置于覆盖层BP与绝缘层PV中,以暴露出第二电容电极部分CE3b。

[0083] 第四像素结构P4的电容电极CE4包括第三电容电极部分CE4a及第四电容电极部分CE4b,且第三电容电极部分CE4a及第四电容电极部分CE4b分别配置在第一扫描线SL1的两侧。详细而言,为了降低第一扫描线SL1上的寄生电容以及使第四像素结构P4具有适当的存储电容面积,第三电容电极部分CE4a及第四电容电极部分CE4b并不直接相连接,且第四像素结构P4的反射像素电极PE4通过接触窗H4a及接触窗H4b分别与第三电容电极部分CE4a及第四电容电极部分CE4b电性连接。接触窗H4a设置于覆盖层BP与绝缘层PV中,以暴露出第三电容电极部分CE4a,而接触窗H4b设置于覆盖层BP与绝缘层PV中,以暴露出第四电容电极部分CE4b。如图所示,其中及第二电容电极部分CE3b的面积可大于等于第一电容电极部分CE3a的面积,所述第四电容电极部分CE4b的面积可大于等于所述第三电容电极部分CE4a的面积,视主动组件T3及T4的大小而定。

[0084] 并且,第一像素结构P1的电容电极CE1具有与第二像素结构P2的电容电极CE2相同或近似的面积。

[0085] 另外,在本实施方式中,共享电极层130包括分别与第一像素结构P1的电容电极CE1、第二像素结构P2的电容电极CE2、第三像素结构P3的第一电容电极部分CE3a、第三像素结构P3的第二电容电极部分CE3b、第四像素结构P4的第三电容电极部分CE4a、及第四像素结构P4的第四电容电极部分CE4b相对应的共享电极图案CM1、共享电极图案CM2、共享电极

图案CM3a、共享电极图案CM3b、共享电极图案CM4a、及共享电极图案CM4b。如此一来,在本实施方式中,共享电极层130的共享电极图案CM1与第一像素结构P1的电容电极CE1会构成一存储电容Cst1;共享电极层130的共享电极图案CM2与第二像素结构P2的电容电极CE2会构成一存储电容Cst2;共享电极层130的共享电极图案CM3a及共享电极图案CM3b与第三像素结构P3的第一电容电极部分CE3a及第二电容电极部分CE3b会构成一存储电容Cst3;共享电极层130的共享电极图案CM4a及共享电极图案CM4b与第四像素结构P4的第三电容电极部分CE4a及第四电容电极部分CE4b会构成一存储电容Cst4。

[0086] 值得一提的是,在本实施方式中,由于第一像素结构P1的反射像素电极PE1、第二像素结构P2的反射像素电极PE2、第三像素结构P3的反射像素电极PE3、第四像素结构P4的反射像素电极PE4所占的面积比为1:1:2:4,且电容电极CE1、共享电极图案CM1分别具有与电容电极CE2、共享电极图案CM2相同或近似的面积,借此使得第一像素结构P1、第二像素结构P2、第三像素结构P3、第四像素结构P4都具有适当的存储电容面积。如此一来,在低扫描频率(例如0.5Hz~2Hz)的操作环境下,本实施方式的全反射液晶显示面板20不会发生因存储电容面积太小所导致的电荷无法保持而造成画面显示异常的问题,因此与前述第一实施方式的全反射液晶显示面板10相比,本实施方式的全反射液晶显示面板20具有良好的画面显示效果。

[0087] 从另一观点而言,在本实施方式中,共享电极图案CM1、共享电极图案CM2以及共享电极图案CM4b彼此互相连接,以形成一共享电极线CL1,而共享电极图案CM3a、共享电极图案CM3b及共享电极图案CM4a彼此互相连接,以形成一共享电极线CL2,且共享电极线CL1及共享电极线CL2都电性连接至共享电压Vcom。

[0088] 另外,在本实施方式中,像素单元U还包括间隙物PS,配置在第一基板100与第二基板110之间,且覆盖部分的第一像素结构P1的反射像素电极PE1。详细而言,在本实施方式中,间隙物PS配置在对向电极140上,且延伸至第一像素结构P1的反射像素电极PE1(如图6所示)。间隙物PS的材质例如是光阻材料或其他不透光的材料。

[0089] 在本实施方式中,即使反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的面积比为1:1:2:4,但通过设置间隙物PS使得像素单元U中间隙物PS所在位置的区域不存在液晶分子,借此可达成第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4的反射面积比实际上为1:2:4:8的效果。换句话说,从垂直第一基板100的方来看,间隙物PS、反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的面积比可以为0.5:1:1:2:4。这是因为间隙物PS遮蔽反射像素电极PE1的一部分,使得反射像素电极PE1实际上可以反射环境光线的反射面积被减半。同样地如第一实施方式,本实施方式关于面积的比例关系是包括本发明任何所属技术领域中所容许的误差范围,即误差范围为精确的数值±10%的范围内。如此一来,通过第一像素结构P1、第二像素结构P2、第三像素结构P3及第四像素结构P4具有所述特定的反射面积比,全反射液晶显示面板20可用来显示16种灰阶,借此达成良好的视觉效果。

[0090] 另外,在本实施方式中,间隙物PS与反射像素电极PE1相重叠,但本发明并不限于此。在其他实施方式中,为了避免位于间隙物PS下方的反射像素电极PE1导致漏光现象,反射像素电极PE1也可设计成不设置在对应间隙物PS处,即间隙物PS与反射像素电极PE1不重叠,来达成反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的

面积比为1:2:4:8。如此一来,全反射液晶显示面板20仍包括反射面积比为1:2:4:8的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4,而可用来显示16种灰阶。

[0091] 另外,在本实施方式中,间隙物PS配置在第二基板110上,但领域中技术人员都应理解,间隙物PS也可配置在第一基板100上。

[0092] 基于第二实施方式可知,同样地,通过像素单元U至少包括反射面积比为1:2:4:8的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4,借此全反射液晶显示面板20至少得以显示16种灰阶,而达成良好的视觉效果。另外,在本实施方式中,通过第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4所占的面积比约为1:1:2:4,且电容电极CE1、共享电极图案CM1分别具有与电容电极CE2、共享电极图案CM2大约相同的面积,借此使得全反射液晶显示面板20不会发生因第一像素结构P1的存储电容面积太小而造成画面显示异常的问题,因而具有良好的画面显示效果。

[0093] 图7是依照本发明的第三实施方式的全反射液晶显示面板的上视示意图。详细而言,图7的实施方式与图3至图6的实施方式相似,因此相同或相似的组件以相同或相似的符号表示,且相关描述不再重复说明。

[0094] 由图7以及图3可知,全反射液晶显示面板20'与全反射液晶显示面板20不相同之处主要在于:在全反射液晶显示面板20'中,间隙物PS是配置成覆盖部分的反射像素电极PE2;而在全反射液晶显示面板20中,间隙物PS是配置成覆盖部分的反射像素电极PE1。

[0095] 如此一来,在本实施方式的全反射液晶显示面板20'中,通过设置间隙物PS使得像素单元U中间隙物PS所在位置的区域不存在液晶分子,藉此可使得面积比为1:1:2:4的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4达成反射面积比实际上为2:1:4:8的效果。详细而言,反射像素电极PE2的反射面积在扣除间隙物PS所占的面积后,实际上反射像素电极PE2可用以反射环境光的反射面积将仅剩约原先的1/2,而其余各反射像素电极PE1、反射像素电极PE3、反射像素电极PE4的反射面积都不改变,因此反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的反射面积比实际上为2:1:4:8。换句话说,从垂直第一基板100的方来看,间隙物PS、反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的面积比可以为0.5:1:1:2:4。同样地如前文所述,此处关于面积的比例关系是包括本发明任何所属技术领域中所容许的误差范围,即误差范围为精确的数值±10%的范围内。值得说明的是,如前文所述,通过第一像素结构P1、第二像素结构P2、第三像素结构P3及第四像素结构P4具有所述特定的反射面积比,全反射液晶显示面板20可用来显示16种灰阶,藉此达成良好的视觉效果。

[0096] 图8是依照本发明的第四实施方式的全反射液晶显示面板的局部剖面示意图。图8的全反射液晶显示面板30的上视示意图请参考图3,其中图8的剖面位置可参考图3中的剖面线C-C'的位置。另外,图8的实施方式与图3至图6的实施方式相似,因此相同或相似的组件以相同或相似的标号表示,且不再重复说明。

[0097] 由图6以及图8可知,全反射液晶显示面板30与全反射液晶显示面板20不相同之处主要在于:在全反射液晶显示面板30中,像素单元U包括配置在第二基板110上且在第二基板110的垂直投影方向上遮盖部分的反射像素电极PE1的遮光图案BM,而未设置间隙物。例如参考图3,图3中的间隙物PS可视为被遮光图案BM所置换。遮光图案BM的材质可例如是黑

色树脂或是遮光金属(例如:铬)等反射性较低的材料。

[0098] 详细而言,在本实施方式中,通过设置遮光图案BM以遮蔽一部分来自第一像素结构P1的反射像素电极PE1的反射光线,使得即使第一像素结构P1的反射像素电极PE1、第二像素结构P2的反射像素电极PE2、第三像素结构P3的反射像素电极PE3、及第四像素结构P4的反射像素电极PE4的面积比为1:1:2:4,但是第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4的反射面积比实际上仍为1:2:4:8。换句话说,从垂直第一基板100的方来看,遮光图案BM、反射像素电极PE1、反射像素电极PE2、反射像素电极PE3、反射像素电极PE4的面积比可以为0.5:1:1:2:4。这是因为遮光图案BM遮蔽反射像素电极PE1的一部分,使得反射像素电极PE1实际上可以反射环境光线的反射面积被减半。同样地如第一实施方式,本实施方式关于面积的比例关系是包括本发明任何所属技术领域中所容许的误差范围,即误差范围为精确的数值 $\pm 10\%$ 的范围内。如此一来,通过第一像素结构P1、第二像素结构P2、第三像素结构P3及第四像素结构P4具有所述特定的反射面积比,全反射液晶显示面板30可用来显示16种灰阶,借此达成良好的视觉效果。

[0099] 另外,在本实施方式中,遮光图案BM配置在第二基板110上,但领域中技术人员都应理解,遮光图案BM也可配置在第一基板100上。

[0100] 基于第一实施方式及第四实施方式可知,同样地,通过像素单元U至少包括反射面积比为1:2:4:8的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4,借此全反射液晶显示面板30至少得以显示16种灰阶,而达成良好的视觉效果。

[0101] 另外,基于第一、第三及第四实施方式可知,全反射液晶显示面板30同样地可通过将遮光图案BM设置成在第二基板110的垂直投影方向上遮盖部分的反射像素电极PE2,以达成像素单元U至少包括反射面积比实际上为2:1:4:8的第一像素结构P1、第二像素结构P2、第三像素结构P3、及第四像素结构P4。例如参考图7,图7中的间隙物PS可视为被遮光图案BM所置换。

[0102] 最后应说明的是:以上各实施方式仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施方式对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施方式所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明权利要求的范围。



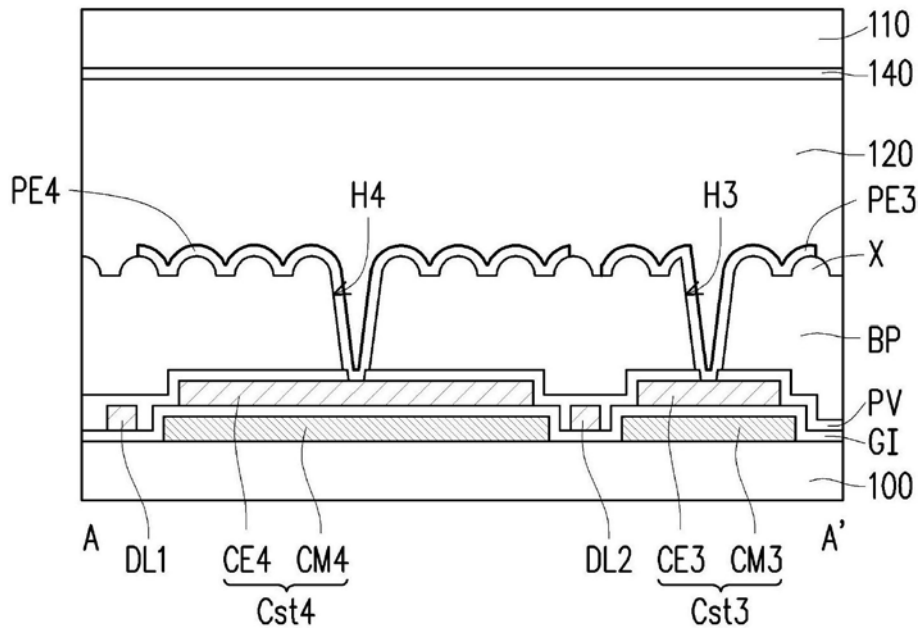


图2

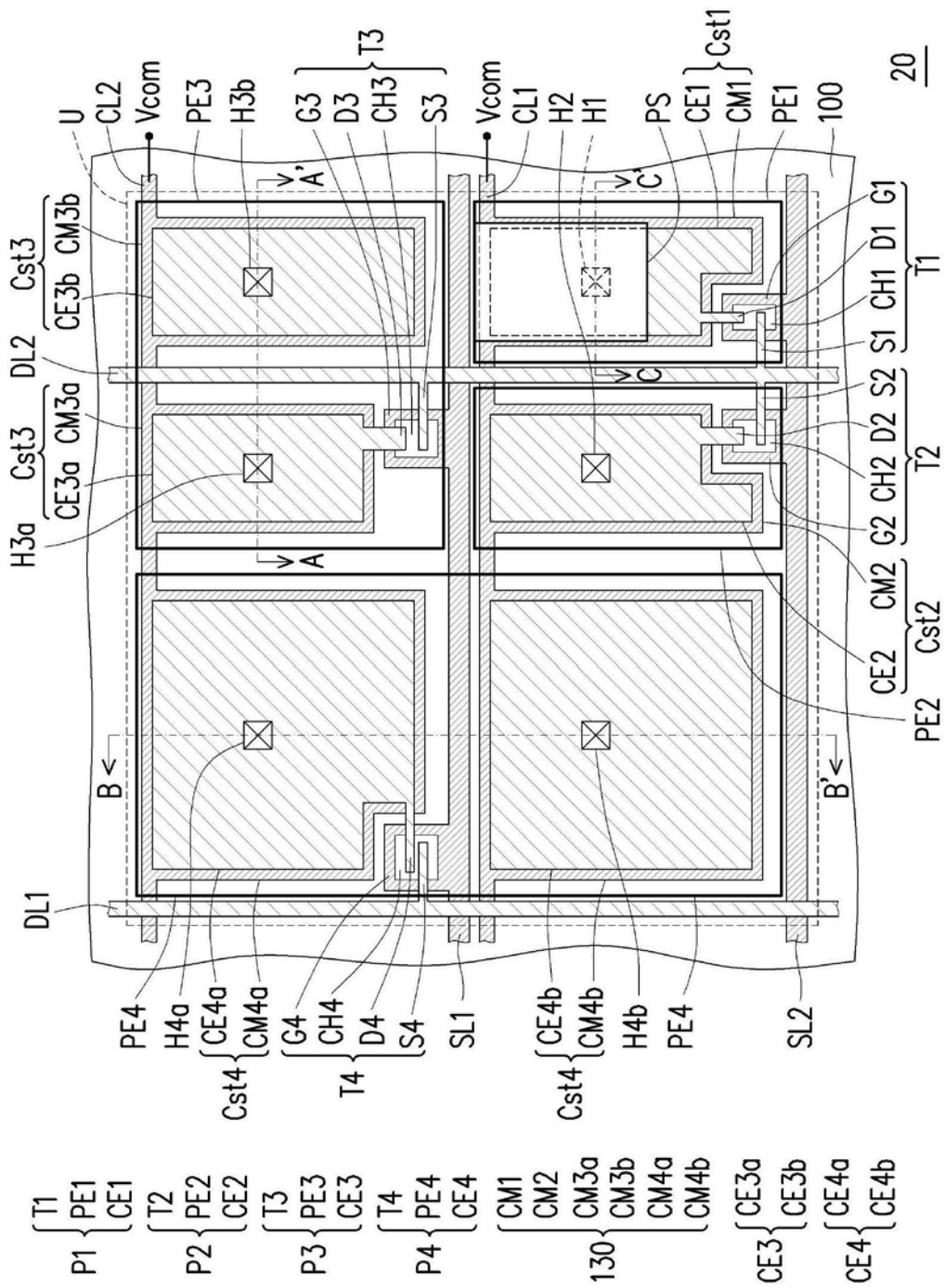


图3



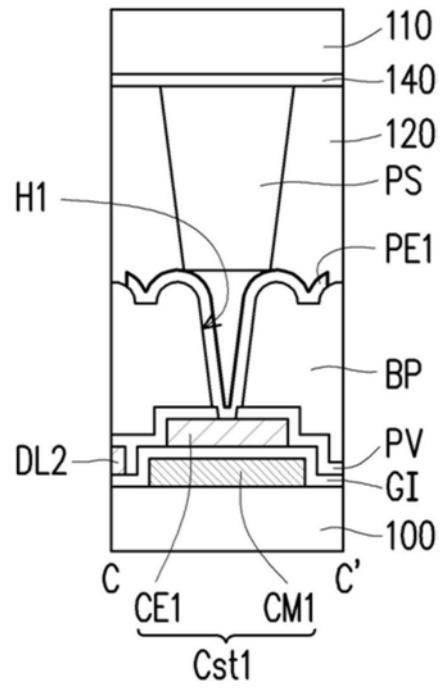


图6



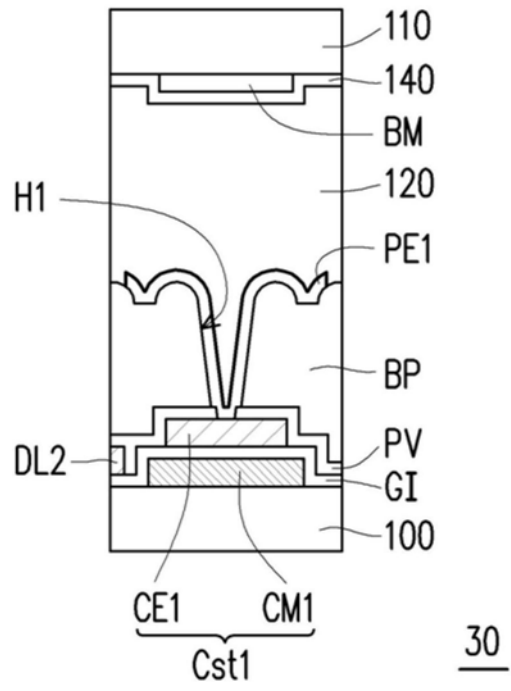


图8

专利名称(译)	全反射液晶显示面板		
公开(公告)号	<a href="#">CN108072991A</a>	公开(公告)日	2018-05-25
申请号	CN201710177124.0	申请日	2017-03-23
[标]申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
当前申请(专利权)人(译)	南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司		
[标]发明人	游明璋 叶政谚 苏振豪 刘育承		
发明人	游明璋 叶政谚 苏振豪 刘育承		
IPC分类号	G02F1/1333 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/1333 G02F1/134309 G02F1/1362		
代理人(译)	马雯雯		
优先权	201611014828.8 2016-11-18 CN		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明涉及一种全反射液晶显示面板，包括多个像素单元，每一像素单元包括：第一及第二基板、第一及第二扫描线、第一及第二数据线、液晶层、及第一、第二、第三及第四像素结构。第一扫描线、第二扫描线、第一数据线及第二数据线配置在第一基板上。第一、第二、第三及第四像素结构分别与第一、第二扫描线中的一个及第一、第二数据线中的一个电性连接，其中第一像素结构、第二像素结构、第三像素结构及第四像素结构分别包括：主动组件及与主动组件电性连接的反射像素电极，且第一像素结构、第二像素结构、第三像素结构及第四像素结构的反射面积比是1：2：4：8与2：1：4：8其中之一。本发明可用来显示16种灰阶，以达成良好的视觉效果。

