



(12) 发明专利申请

(10) 申请公布号 CN 104115058 A

(43) 申请公布日 2014. 10. 22

(21) 申请号 201380009477. X

(22) 申请日 2013. 02. 07

(30) 优先权数据

2012-030975 2012. 02. 15 JP

(85) PCT国际申请进入国家阶段日

2014. 08. 14

(86) PCT国际申请的申请数据

PCT/JP2013/052789 2013. 02. 07

(87) PCT国际申请的公布数据

W02013/121956 JA 2013. 08. 22

(71) 申请人 夏普株式会社

地址 日本大阪府

(72) 发明人 泷泽英明 木原正博 小笠原功

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322

代理人 龙淳

(51) Int. Cl.

G02F 1/1345 (2006. 01)

G02F 1/1368 (2006. 01)

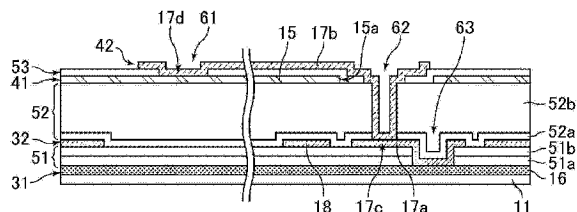
权利要求书2页 说明书17页 附图13页

(54) 发明名称

液晶显示器

(57) 摘要

本发明的目的是提供能够实现显示画面的高精细化、边框部的狭小化和阵列基板的制造工序的简化的液晶显示器。本发明的液晶显示器中,阵列基板包括:绝缘基板(11);绝缘基板(11)上的第一导电层(31);第一导电层(31)上的第一绝缘层(51);第一绝缘层(51)上的第二导电层(32);第二导电层(32)上的第二绝缘层(52);第二绝缘层(52)上的第三导电层(41);第三导电层(41)上的第三绝缘层(53);第三绝缘层(53)上的第四导电层(42);多个总线;多个引出线(18);设置于第三导电层(41)的共用电极(15);设置在显示区域外,与引出线(18)交叉,传送共用信号的共用主干配线(16);设置在显示区域外,将共用电极(15)与共用主干配线(16)连接的连接电极(17),共用主干配线(16)设置于第一导电层(31),多个引出线(18)在共用主干配线(16)上设置于第二导电层(32),连接电极(17)至少设置于第四导电层(42)。



1. 一种液晶显示器,其具备阵列基板、显示部和在所述显示部内排列的多个像素,该液晶显示装置的特征在于:

所述阵列基板包括:

绝缘基板;

所述绝缘基板上的第一导电层;

所述第一导电层上的第一绝缘层;

所述第一绝缘层上的第二导电层;

所述第二导电层上的第二绝缘层;

所述第二绝缘层上的第三导电层;

所述第三导电层上的第三绝缘层;

所述第三绝缘层上的第四导电层;

设置在与所述显示部对应的区域内的多个总线;

设置在所述区域外,分别与对应的总线连接的多个引出线;

设置在所述区域内和外,向所述多个像素供给共用的信号的电极;

设置在所述区域外,与所述多个引出线交叉,传送所述信号的配线;和

设置在所述区域外,将所述电极与所述配线连接的连接电极,

所述配线设置于所述第一导电层,

所述多个引出线在所述配线上设置于所述第二导电层,

所述电极设置于所述第三导电层,

所述连接电极至少设置于第四导电层。

2. 如权利要求1所述的液晶显示器,其特征在于:

所述多个引出线包含相邻的第一引出线和第二引出线,

所述连接电极的与所述配线连接的连接部设置于所述第一引出线和第二引出线之间的区域,

所述连接电极的与所述电极连接的连接部不设置于所述第一引出线和第二引出线之间的所述区域。

3. 如权利要求1或2所述的液晶显示器,其特征在于:

所述阵列基板在所述区域外并且所述电极上包含不存在所述第三绝缘层的部分,

所述连接电极通过不存在所述第三绝缘层的所述部分与所述电极连接。

4. 如权利要求3所述的液晶显示器,其特征在于:

不存在所述第三绝缘层的所述部分不位于所述多个引出线上。

5. 如权利要求3所述的液晶显示器,其特征在于:

不存在所述第三绝缘层的所述部分位于所述多个引出线上。

6. 如权利要求3所述的液晶显示器,其特征在于:

所述阵列基板在所述配线上包含不存在所述第一绝缘层和所述第二绝缘层的部分,

不存在所述第三绝缘层的所述部分从不存在所述第一绝缘层和所述第二绝缘层的所述部分上的区域扩展至所述电极上的区域,

所述连接电极设置于所述第四导电层。

7. 如权利要求3所述的液晶显示器,其特征在于:

所述阵列基板在所述配线上包含多个不存在所述第一绝缘层和所述第二绝缘层的部分，

不存在所述第三绝缘层的所述部分在所述配线上呈带状扩展，

在俯视所述阵列基板时，不存在所述第一绝缘层和所述第二绝缘层的所述多个部分，和所述电极的一部分，配置在不存在所述第三绝缘层的所述部分内，

所述连接电极设置于所述第四导电层。

8. 如权利要求 1 至 7 中任一项所述的液晶显示器，其特征在于：

所述连接电极包含设置于所述第二导电层的下层部和设置于所述第四导电层的上层部，

所述阵列基板在所述配线上包含不存在所述第一绝缘层的部分，并且，在所述下层部上包含不存在所述第二绝缘层和所述第三绝缘层的部分，

所述下层部通过不存在所述第一绝缘层的所述部分与所述配线连接，

所述上层部通过不存在所述第二绝缘层和所述第三绝缘层的所述部分与所述下层部连接。

9. 如权利要求 1 至 7 中任一项所述的液晶显示器，其特征在于：

所述阵列基板在所述配线上包含不存在所述第一绝缘层、所述第二绝缘层和所述第三绝缘层的部分，

所述连接电极设置于所述第四导电层，并且，通过不存在所述第一绝缘层、所述第二绝缘层和所述第三绝缘层的所述部分与所述配线连接。

10. 如权利要求 1 至 9 中任一项所述的液晶显示器，其特征在于：

所述阵列基板包含薄膜晶体管，

所述薄膜晶体管包含半导体层，

所述半导体层包含氧化物半导体。

11. 如权利要求 1 至 10 中任一项所述的液晶显示器，其特征在于：

所述第二绝缘层包含有机绝缘层。

12. 如权利要求 11 所述的液晶显示器，其特征在于：

所述第二绝缘层包含无机绝缘层，

所述有机绝缘层层叠在所述无机绝缘层上。

13. 如权利要求 1 至 12 中任一项所述的液晶显示器，其特征在于：

所述第二绝缘层包含能够使用蚀刻剂蚀刻的层，

所述第三绝缘层包含能够使用与所述蚀刻剂相同的蚀刻剂蚀刻的层。

14. 如权利要求 1 至 13 中任一项所述的液晶显示器，其特征在于：

所述第一绝缘层包含下层和层叠在所述下层上的上层。

15. 如权利要求 1 至 14 中任一项所述的液晶显示器，其特征在于：

所述下层和所述上层在所述区域外覆盖所述第一导电层。

液晶显示器

技术领域

[0001] 本发明涉及液晶显示器。更详细地说,涉及适宜用作具备阵列基板的液晶显示器的液晶显示器,该阵列基板包含对多个像素供给共用的信号(以下也称作共用信号)的电极(以下也称作共用电极)。

背景技术

[0002] 液晶显示器是具备排列有多个像素的显示部和该显示部周围的边框部,在显示部利用液晶分子的电光学特性来显示影像的装置,广泛地普及于移动电话、笔记本电脑、液晶电视等设备中。作为这种液晶显示器,有源矩阵驱动方式的液晶显示器是众所周知的。这种方式的液晶显示器具备有源矩阵基板(以下,也称为阵列基板),阵列基板通常具有:总线、与总线连接的引绕线等的配线;像素电极;和薄膜晶体管(TFT)等开关元件。作为总线,通常设置源极总线和栅极总线。

[0003] 近年来,特别是在智能手机、平板电脑等的用途中,要求液晶显示器的显示画面的高精细化,源极总线等总线的间距逐渐变窄。此外,也要求宽视野角的显示。

[0004] 作为能够满足这种要求的主要的液晶模式,已知:对介电常数各向异性为负的液晶分子施加与基板面垂直的方向的电场,从而控制该液晶分子的取向的垂直取向(VA: Vertical Alignment)模式;和对介电常数各向异性为正或负的液晶分子施加与基板面水平的方向(与基板面平行的方向)的电场(横电场),从而控制该液晶分子的取向的水平取向模式。此外,作为水平取向模式的液晶显示器中的一种,提出了边缘场开关(FFS: Fringe Field Switching)方式的液晶显示器。FFS方式的液晶显示器,通过对液晶层施加边缘电场(包含横电场和纵电场这两个组成部分的斜电场)来进行显示。

[0005] 作为FFS方式的液晶显示器,例如公开了能够在一个工序中同时形成多个接触孔,且在平坦化膜上配置有像素电极和共用电极的FFS模式的液晶显示器(例如,参照专利文献1)。

[0006] 此外,公开了能够充分确保对共用电极进行的共用电位的供给,并且提高像素的开口率从而能够得到明亮的显示的FFS方式的液晶显示器(例如,参照专利文献2)。

[0007] 进一步,还公开了减小了具有狭缝状开口的共用电极的电阻值,降低了闪烁和串扰的FFS方式的液晶面板(例如,参照专利文献3)。

[0008] 现有技术文献

[0009] 专利文献

[0010] 专利文献1:日本特开2008-180928号公报

[0011] 专利文献2:日本特开2008-32899号公报

[0012] 专利文献3:日本特开2010-8758号公报

发明内容

[0013] 发明要解决的技术问题

[0014] 在FFS方式的液晶显示器中,阵列基板通常具有:在与显示部对应的区域(以下也称为显示区域)的内部和外部设置的共用电极;和设置在显示区域外且用于传输共用信号的配线(以下也称为共用主干配线),从共用主干配线对共用电极供给共用信号。

[0015] 在专利文献1的图5、7、8(b)等中公开了相当于共用主干配线的共用配线16,在专利文献2的图1、2、7等中公开了相当于共用主干配线的外周共用电位线50。而且,共用配线16形成在比设置有扫描线12(相当于栅极总线)的导电层更靠上方的导电层,且与信号线15(相当于源极总线)形成于同一导电层。此外,外周共用电位线50形成在比设置有栅极线14(相当于栅极总线)的导电层更靠上方的导电层,且与显示信号线18(相当于源极总线)形成于同一导电层。

[0016] 但是,在像这样将共用主干配线与源极总线形成在同一导电层的情况下,为了使源极总线用的引出线与共用主干配线交叉,需要改变引出线的层,必须在各源极总线形成用于此的接触孔(参照专利文献2的图7)。可是,在伴随显示画面的高精细化,源极总线的间距变窄,随之引出线的间隔变窄的情况下,将这些接触孔全部配置在设计方面是非常困难的。此外,即使能够配置所有接触孔,也不能将它们排成一行,而需要以交错状的方式排成两列以上。因此,边框部相应地变大。

[0017] 进一步,在比共用电极靠上方的位置隔着绝缘层配置像素电极,将共用电极直接与共用主干配线连接的情况下,需要分别设置用于在共用电极上的该绝缘层中形成接触孔的图案形成工序,和用于在比共用电极靠下方的绝缘层中形成接触孔的图案形成工序。因此,在简化阵列基板的制造工序这一点上存在改善的余地。

[0018] 本发明是鉴于上述现状而完成的,其目的在于提供能够实现显示画面的高精细化、边框部的狭小化、阵列基板的制造工序的简化的液晶显示器。

[0019] 解决技术问题的技术方案

[0020] 本发明的发明人针对能够实现显示画面的高精细化、边框部的狭小化、阵列基板的制造工序的简化的液晶显示器进行了各种研究后,着眼于设置共用主干配线的导电层。而且,发现:通过在绝缘基板上依次层叠第一导电层、第一绝缘层和第二导电层,将共用主干配线设置于第一导电层,将引出线设置于共用主干配线上的第二导电层,能够不经由接触孔地将引出线与源极总线等总线连接,并且能够将共用主干配线配置在显示区域的附近。此外,还发现:通过在第二导电层上依次层叠第二绝缘层、第三导电层、第三绝缘层和第四导电层,将共用电极设置于第三导电层,经连接电极将共用电极与共用主干配线连接,将连接电极至少设置于第四导电层,能够在同一图案形成工序中形成设置于第三绝缘层的接触孔和设置于第二绝缘层的接触孔。由此,想到能够很好地解决上述技术问题的技术方案,完成了本发明。

[0021] 即,本发明的某一方面是一种液晶显示器(以下也称为本发明的液晶显示器),其具备阵列基板、显示部和在上述显示部内排列的多个像素,上述阵列基板包括:绝缘基板;上述绝缘基板上的第一导电层;上述第一导电层上的第一绝缘层;上述第一绝缘层上的第二导电层;上述第二导电层上的第二绝缘层;上述第二绝缘层上的第三导电层;上述第三导电层上的第三绝缘层;上述第三绝缘层上的第四导电层;设置在与上述显示部对应的区域(显示区域)内的多个总线;设置在上述区域(显示区域)外,分别与对应的总线连接的多个引出线;设置在上述区域(显示区域)内和外,向上述多个像素供给共用的信号(共用

信号)的电极(共用电极);设置在上述区域(显示区域)外,与上述多个引出线交叉,传送上述信号(共用信号)的配线(共用主干配线);和设置在上述区域(显示区域)外,将上述电极(共用电极)与上述配线(共用主干配线)连接的连接电极,上述配线(共用主干配线)设置于上述第一导电层,上述多个引出线在上述配线(共用主干配线)上设置于上述第二导电层,上述电极(共用电极)设置于上述第三导电层,上述连接电极至少设置于第四导电层。

[0022] 本发明的液晶显示器只要包含这种构成要素作为必须要素,就不被其他构成要素所限定。

[0023] 另外,在本说明书中,从明确化的角度出发,将总线与引出线的边界设置在显示区域的轮廓线上,总线位于显示区域内,引出线位于显示区域的周围的区域(以下也称为边框区域)内。

[0024] 以下对本发明的液晶显示器的优选实施方式进行说明。另外,以下的优选实施方式可以适当地相互组合,将以下的2个以上的优选实施方式相互组合而得到的实施方式也是优选实施方式之一。

[0025] 可以为:上述多个引出线包含相邻的第一引出线和第二引出线,上述连接电极的与上述配线(共用主干配线)连接的连接部设置于上述第一引出线和第二引出线之间的区域,上述连接电极的与上述电极(共用电极)连接的连接部不设置于上述第一引出线和第二引出线之间的上述区域。像这样,通过将两连接部不设置于相同的2条引出线之间的区域,能够实现显示画面的进一步高精细化。

[0026] 优选如下方式(以下也称为方式(1)):上述阵列基板在上述区域(显示区域)外并且上述电极(共用电极)上包含不存在上述第三绝缘层的部分,上述连接电极通过不存在上述第三绝缘层的上述部分与上述电极(共用电极)连接。由此,能够容易且可靠地将连接电极与共用电极连接。

[0027] 上述方式(1)中,不存在上述第三绝缘层的上述部分可以不位于上述多个引出线上。这样,在俯视阵列基板时,不存在第三绝缘层的部分与多个引出线不重叠,由此,即使在共用电极15中存在小孔,在第三绝缘层的图案形成工序中,也能够防止第二绝缘层和引出线被蚀刻。

[0028] 另一方面,在上述方式(1)中,不存在上述第三绝缘层的上述部分也可以位于上述多个引出线上。这样,在俯视阵列基板时,不存在第三绝缘层的部分与多个引出线重叠,由此能够提高设计的自由度。

[0029] 在上述方式(1)中,可以为:上述阵列基板在上述配线(共用主干配线)上包含不存在上述第一绝缘层和上述第二绝缘层的部分,不存在上述第三绝缘层的上述部分从不存在上述第一绝缘层和上述第二绝缘层的上述部分上的区域扩展至上述电极(共用电极)上的区域,上述连接电极设置于上述第四导电层。由此,能够实现显示画面的进一步高精细化。

[0030] 在上述方式(1)中,可以为:上述阵列基板在上述配线(共用主干配线)上包含多个不存在上述第一绝缘层和上述第二绝缘层的部分,不存在上述第三绝缘层的上述部分在上述配线(共用主干配线)上呈带状扩展,在俯视上述阵列基板时,不存在上述第一绝缘层和上述第二绝缘层的上述多个部分,和上述电极(共用电极)的一部分,配置在不存在上述

第三绝缘层的上述部分内,上述连接电极设置于上述第四导电层。由此,能够增大连接电极的与共用电极连接的连接部的面积。因此,能够降低两电极之间的接触电阻,并且能够抑制在两电极之间产生连接不良。

[0031] 可以为:上述连接电极包含设置于上述第二导电层的下层部和设置于上述第四导电层的上层部,上述阵列基板在上述配线(共用主干配线)上包含不存在上述第一绝缘层的部分,并且,在上述下层部上包含不存在上述第二绝缘层和上述第三绝缘层的部分,上述下层部通过不存在上述第一绝缘层的上述部分与上述配线(共用主干配线)连接,上述上层部通过不存在上述第二绝缘层和上述第三绝缘层的上述部分与上述下层部连接。由此,在进行用于形成第三导电层的蚀刻时,能够以连接电极的下层部保护共用主干配线。因此,能够增加第三导电层的材料、用于形成第三导电层的蚀刻剂和第一导电层的材料的可选范围。

[0032] 另一方面,也可以为:上述阵列基板在上述配线(共用主干配线)上包含不存在上述第一绝缘层、上述第二绝缘层和上述第三绝缘层的部分,上述连接电极设置于上述第四导电层,并且,通过不存在上述第一绝缘层、上述第二绝缘层和上述第三绝缘层的上述部分与上述配线(共用主干配线)连接。由此,能够实现显示画面的进一步高精细化。

[0033] 另外,上述的不存在第一绝缘层、第二绝缘层、和/或第三绝缘层的部分可以是例如像开口部那样封闭的部分,也可以是例如像缺口部、绝缘层的外侧的部分那样不封闭的部分。此外,上述开口部可以是所谓的接触孔。

[0034] 优选上述第三导电层和第四导电层为透明导电层。由此,能够通过2块透明电极形成保持电容,能够提高开口率。

[0035] 优选上述阵列基板包含薄膜晶体管,上述薄膜晶体管包含半导体层,上述半导体层包含氧化物半导体。在使用氧化物半导体形成 TFT 的半导体层的情况下,在制造工艺中通常在阵列基板上形成的应对静电放电损伤(ESD)用的元件的尺寸需要比使用其他半导体材料(例如非晶硅)的情况大。但是,根据本发明的液晶显示器,能够缩窄阵列基板的边框区域。因此,本发明的液晶显示器特别适合于使用氧化物半导体作为 TFT 的半导体层的材料的情况。

[0036] 优选上述第二绝缘层包含有机绝缘层。由此,能够容易地使第二绝缘层的膜厚变厚。因此,能够降低寄生电容,能够抑制在显示中产生不良情况。

[0037] 优选上述第二绝缘层包含无机绝缘层,上述有机绝缘层层叠在上述无机绝缘层上。由此,能够兼顾确保第二绝缘层的膜厚和确保 TFT 等开关元件的可靠性。

[0038] 优选上述第二绝缘层包含能够用蚀刻剂蚀刻的层,上述第三绝缘层包含能够用与上述蚀刻剂相同的蚀刻剂蚀刻的层。此外,上述第二绝缘层和上述第三绝缘层可以包含分别使用相同材料形成的层。像这样,第二绝缘层和第三绝缘层分别包含能够使用相同蚀刻剂蚀刻的层,能够在相同工序中,对第三绝缘层用的绝缘膜和第二绝缘层用的绝缘膜进行图案形成。另外,上述蚀刻剂均既可以为气体也可以为液体。

[0039] 优选上述第一绝缘层包含下层和层叠在上述下层上的上层。由此,在显示区域内,能够在下层设置 TFT 的栅极绝缘膜,而且,能够在上层设置 TFT 的沟道保护层。进一步,在使用氧化物半导体作为 TFT 的半导体层的材料的情况下,从提高 TFT 的特性的角度出发,优选设置沟道保护层。因此,该实施方式特别适合于使用氧化物半导体作为 TFT 的半导体层

的材料的情况。

[0040] 优选上述下层和上述上层在上述区域（显示区域）外覆盖上述第一导电层。由此，能够可靠地保护设置于第一导电层的共用主干配线等配线，此外，能够降低寄生电容。

[0041] 发明效果

[0042] 根据本发明，能够提供能实现显示画面的高精细化、边框部的狭小化、阵列基板的制造工序的简化的液晶显示器。

附图说明

[0043] 图 1 是实施方式 1 的液晶显示器所包含的液晶面板的俯视示意图。

[0044] 图 2 是实施方式 1 的液晶显示器所包含的阵列基板的俯视示意图，是将图 1 中的用单点划线包围的区域扩大后的图。

[0045] 图 3 是实施方式 1 的液晶显示器所包含阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0046] 图 4 是图 3 中的 A-B 线的剖视示意图。

[0047] 图 5 是实施方式 1 的液晶显示器所包含的阵列基板的俯视示意图，示出子像素区域的结构。

[0048] 图 6 是图 5 中的 C-D 线的剖视示意图。

[0049] 图 7 是实施方式 1 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0050] 图 8 是实施方式 1 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0051] 图 9 是实施方式 2 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0052] 图 10 是图 9 中的 G-H 线的剖视示意图。

[0053] 图 11 是实施方式 3 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0054] 图 12 是图 11 中的 J-K 线的剖视示意图。

[0055] 图 13 是实施方式 4 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0056] 图 14 是图 13 中的 M-N 线的剖视示意图。

[0057] 图 15 是实施方式 5 的液晶显示器所包含的阵列基板的俯视示意图，示出共用主干配线附近的结构。

[0058] 图 16 是图 15 中的 P-Q 线的剖视示意图。

[0059] 图 17 是实施方式 6 的液晶显示器所包含的阵列基板的剖视示意图，示出共用主干配线附近的结构。

具体实施方式

[0060] 以下叙述实施方式，参照附图对本发明进一步详细地进行说明，本发明并不限定于这些实施方式。

[0061] (实施方式 1)

[0062] 实施方式 1 的液晶显示器是有源矩阵驱动方式的透射型液晶显示器,如图 1 所示,具有:液晶面板 1;配置在液晶面板 1 的后方的背光源(未图示);对液晶面板 1 和背光源单元进行驱动和控制的控制部(未图示);和将液晶面板 1 与控制部连接的柔性基板(未图示)。

[0063] 本实施方式的液晶显示器包含显示图像的显示部 2,在显示部 2 呈矩阵状配置有多个像素 3。各像素 3 包括多种颜色(例如,红色、绿色和蓝色这 3 种颜色)的子像素 4。但是,本实施方式的液晶显示器也可以是单色液晶显示器,在这种情况下,不需要将各像素 3 分割为多个子像素。

[0064] 另外,像素以及子像素的间距没有特别限定,例如,子像素的间距可以为 $28\mu\text{m}\times 84\mu\text{m}$,在后面叙述的源极总线 12 的间隔可以为不足 $20\mu\text{m}$ 。

[0065] 液晶面板 1 具有:有源矩阵基板(阵列基板)7;与阵列基板 7 相对且具有彩色滤光片、黑矩阵等部件的对置基板 8;设置在基板 7、8 之间的液晶层(未图示);设置在阵列基板 7 的液晶层侧的表面上的水平取向膜(未图示);设置在对置基板 8 的液晶层侧的表面上的水平取向膜(未图示);和安装在阵列基板 7 上的源极总线用驱动芯片 5。阵列基板 7 设置于液晶显示器的背面侧,对置基板 8 设置于观察者侧。在各基板 7、8 的与液晶层相反的一侧的表面上粘贴有偏光板(未图示)。这些偏光板通常以正交尼科尔的方式配置。驱动芯片 5 通过 COG(Chip On Glass) 技术安装在阵列基板 7 的不与对置基板 8 相对的区域,也就是从对置基板 8 伸出的区域(以下也称伸出区域)。

[0066] 阵列基板 7 包含:与显示部 2 对应的区域(显示区域)9;和显示区域 9 的周围的区域(边框区域)10。阵列基板 7 具有:在显示区域 9 的左右单片地形成的栅极总线用驱动电路 6;在伸出区域内形成的多个端子(未图示。以下也称为阵列端子);分别形成在显示区域 9 内的源极总线 12 和栅极总线 13;分别形成在边框区域 10 内的源极总线用引出线 18 和栅极总线用引出线 19;以包围显示区域 9 的方式形成在边框区域 10 内的共用主干配线 16;和分别形成在边框区域 10 内的多个输入配线(未图示)。源极总线 12 和栅极总线 13 彼此交叉,配置成格子状。栅极总线 13 包含与右侧的驱动电路 6 连接的栅极总线 13 和与左侧的驱动电路 6 连接的栅极总线 13,它们交替配置。阵列端子包括:与驱动芯片 5 的输出端子连接的端子(以下也称为第一阵列端子);与驱动芯片 5 的输入端子连接的端子(以下也称为第二阵列端子);和与柔性基板的端子连接的端子(以下也称为第三阵列端子)。各引出线 18 将对应的源极总线 12 与第一阵列端子连接,各引出线 19 将对应的栅极总线 13 与驱动电路 6 的输出部连接。共用主干配线 16 与第三阵列端子连接,共用信号从控制部经柔性基板输入至共用主干配线 16。其中,共用信号是指对所有像素共同施加的信号。各输入配线将第二阵列端子或驱动电路 6 的输入部与第三阵列端子连接。另外,也可以在阵列基板 7 上安装具有同样功能的驱动芯片来代替单片地形成的驱动电路 6。

[0067] 如图 2 所示,由源极总线 12 和栅极总线 13 划分出来的区域(以下也称为子像素区域)与子像素对应。阵列基板 7 具有以覆盖显示区域 9 的方式形成的共用电极 15 和在共用主干配线 16 上形成的连接电极 17。连接电极 17 包括下层部 17a 和上层部 17b。共用电极 15 在边框区域 10 经连接电极 17 与共用主干配线 16 连接。各引出线 18 以与共用主干配线 16 交叉的方式通过共用主干配线 16 上方。此外,引出线 18 的一部分绕过下层部 17a。

[0068] 参照图 3 和图 4,对共用主干配线 16 附近的结构进行详细叙述。

[0069] 阵列基板 7 具有透明的绝缘基板 11,在绝缘基板 11 上依次层叠有:相当于上述第一导电层的第一配线层 31;第一绝缘层 51;相当于上述第二导电层的第二配线层 32;第二绝缘层 52;相当于上述第三导电层的第一透明导电层 41;第三绝缘层 53;相当于上述第四导电层的第二透明导电层 42。第一绝缘层 51 包含下层 51a 和层叠在下层 51a 上的上层 51b。第二绝缘层 52 包含下层 52a 和层叠在下层 52a 上的上层 52b。第一绝缘层 51、第二绝缘层 52 和第三绝缘层 53 在共用主干配线 16 附近作为层间绝缘膜发挥作用。

[0070] 共用主干配线 16 形成于第一配线层 31,引出线 18 在共用主干配线 16 上形成于第二配线层 32,下层部 17a 形成于第二配线层 32,上层部 17b 形成于第二透明导电层 42,共用电极 15 形成于第一透明导电层 41。下层部 17a 设置于相邻的 2 条引出线 18 之间,上层部 17b 以越过多个引出线 18 的方式设置。

[0071] 在共用电极 15 上,在第三绝缘层 53 形成有接触孔 61。在下层部 17a 上,在第二绝缘层 52 和第三绝缘层 53 形成有接触孔 62。在共用电极 15 形成有缺口部 15a,以使得共用电极 15 与接触孔 62 不重叠。在共用主干配线 16 上,在第一绝缘层 51 形成有接触孔 63,接触孔 63 设置在相邻的 2 条引出线 18 之间。

[0072] 上层部 17b 通过接触孔 61 与共用电极 15 连接,并且通过接触孔 62 与下层部 17a 连接。下层部 17a 通过接触孔 63 与共用主干配线 16 连接。这样,共用电极 15 在边框区域 10 中经连接电极 17 与共用主干配线 16 连接,共用信号从共用主干配线 16 被供给至共用电极 15。

[0073] 另外,如图 1 所示,在阵列基板 7 上单片地形成驱动电路 6 的情况下,驱动电路 6 的输出部设置于第二配线层 32,从此处输出输出信号。因此,将栅极总线 13 与驱动电路 6 的输出部连接起来的引出线 19 包括:设置于第二配线层 32 且与输出部连接的部分;和设置于第一配线层 31 且与栅极总线 13 连接的部分,这些部分在共用主干配线 16 和显示区域 9 之间的区域中,经形成于第一绝缘层 51 的接触孔(未图示)彼此连接。这样,从驱动电路 6 经引出线 19 向栅极总线 13 供给输出信号。因此,在引出线 18 所通过的显示区域 9 的下边以外的边,也就是显示区域 9 的左右的边以及位于源极总线 12 的延长线上的显示区域 9 的上边的附近,也能够第一配线层 31 形成共用主干配线 16。另一方面,在代替驱动电路 6 将上述驱动芯片安装于阵列基板 7 上的情况下,在引出线 18 所通过的显示区域 9 的下边和上边以外的边,也就是显示区域 9 的左右的边的附近,将共用主干配线 16 形成于第二配线层 32,由此能够在第一配线层 31 不经接触孔地将引出线 19 与栅极总线 13 形成为一体。因此,在显示区域 9 的四角附近,共用主干配线 16 通过形成于第一绝缘层 51 的接触孔(未图示)从第一配线层 31 上升到第二配线层 32。而且,形成于第一配线层 31 的栅极总线 13 用的引出线 19 通过共用主干配线 16 的设置于第二配线层 32 的部分的下方。此外,共用电极 15 经设置于第二透明导电层 42 的其他连接电极(未图示)与共用主干配线 16 的设置于第二配线层 32 的部分连接。

[0074] 接着,对阵列基板 7 的子像素区域的结构进行说明。

[0075] 如图 5、6 所示,阵列基板 7 具有:与源极总线 12 和栅极总线 13 连接的 TFT20;与 TFT20 连接的像素电极 14。在像素电极 14 形成有彼此平行的狭缝 14S,像素电极 14 具有彼此平行的线状部分。共用电极 15 以覆盖所有子像素区域的方式设置。像素电极 14 形成于

第二透明导电层 42,通过第三绝缘层 53 设置在共用电极 15 上。栅极总线 13 形成于第一配线层 31,源极总线 12 形成于第二配线层 32。

[0076] 液晶层中的液晶分子(通常是向列型液晶)在未施加电压时,沿着与狭缝 14S 成规定的角度的方向且与基板 7、8 的表面平行地取向。

[0077] TFT20 作为开关元件发挥作用,包含半导体层 21、沟道保护层 26、栅极电极 22、源极电极 23 和漏极电极 24。栅极电极 22 通过与栅极总线 13 形成为一体而与栅极总线 13 连接,源极电极 23 通过与源极总线 12 形成为一体而与源极总线 12 连接,漏极电极 24 与像素电极 14 连接。源极电极 23 和漏极电极 24 分别与半导体层 21 连接。TFT20 在导通状态时,在半导体层 21 内形成沟道。沟道保护层 26 形成在半导体层 21 上,在源极电极 23 和漏极电极 24 的图案形成时保护沟道不受蚀刻剂蚀刻。沟道保护层 26 形成于第一绝缘层 51 的上层 51b。第一绝缘层 51 的下层 51a 设置于栅极电极 22 与半导体层 21 之间,作为 TFT20 的栅极绝缘膜发挥作用。第二绝缘层 52 的下层 52a 作为钝化膜发挥作用,上层 52b 作为平坦化膜发挥作用。漏极电极 24 形成于第二配线层 32,像素电极 14 通过将第二绝缘层 52 和第三绝缘层 53 贯通的接触孔 25 与漏极电极 24 连接。此外,在共用电极 15 形成有开口 15b,以使得共用电极 15 与接触孔 25 不重叠。

[0078] 图像信号从源极总线 12 经 TFT20 施加至像素电极 14。另一方面,共用电极 15 被施加共用信号。因此,当图像信号施加至像素电极 14 时,在像素电极 14 与共用电极 15 之间呈抛物线状产生电力线,在液晶层产生与图像信号相应的边缘电场。而且,通过该边缘电场控制液晶分子(通常具有正的介电常数各向异性)的取向。像这样,共用电极 15 与像素电极 14 成对设置,作为驱动液晶层的对置电极发挥作用。

[0079] 此外,像素电极 14 与共用电极 15 重叠,在两电极 14、15 之间设置有第三绝缘层 53。而且,共用电极 15 被施加共用信号。因此,当图像信号被施加至像素电极 14 时,由这些透明的部件形成保持电容。像这样,像素电极 14 和共用电极 15 也作为保持电容用的电极发挥作用。此外,第三绝缘层 53 在子像素区域作为钝化膜和保持电容的电介质发挥作用。

[0080] 接着,对本实施方式的液晶显示器的制造方法进行说明。首先,对阵列基板 7 的制造工序进行说明。

[0081] 首先准备绝缘基板 11,然后,进行下述(1)~(7)的工序。作为绝缘基板 11 的具体例子,例如,可以举出玻璃基板、塑料基板等。

[0082] (1) 第一配线层的形成工序

[0083] 使用溅射法、真空蒸镀法等方法,在绝缘基板 11 上形成第一导电膜。作为第一导电膜的材料,例如可以举出钼(Mo)、钛(Ti)、铝(Al)、铜(Cu)、它们的合金等,第一导电膜可以是这些材料的膜的层叠膜。接着,使用光刻法对第一导电膜进行图案形成,形成共用主干配线 16、栅极总线 13、输入配线等的第一配线层 31。

[0084] (2) 第一绝缘层和半导体层的形成工序

[0085] 接着,使用 CVD 法、溅射法等方法形成第一绝缘膜。作为第一绝缘膜的具体例子,例如可以举出氮化硅膜、氧化硅膜、它们的层叠膜等。在形成第一绝缘膜后,使用 CVD 法、溅射法等方法形成半导体膜。作为半导体膜的材料,例如可以举出硅等第 14 族元素的半导体、氧化物半导体等,其中优选氧化物半导体。氧化物半导体优选包含:选自铟(In)、镓(Ga)、锌(Zn)、铝(Al)和硅(Si)中的至少一种元素;和氧(O),更加优选包含 In、Ga、Zn 和

0。之后,使用光刻法对半导体膜进行图案形成,形成半导体层 21。另外,半导体层 21 的结晶性没有特别限定,半导体层 21 可以是单晶体、多晶体、非晶体或微晶体,也可以包含这些中的 2 种以上的结晶结构。接着,使用 CVD 法、溅射法等方法形成第二绝缘膜。作为第二绝缘膜的具体例子,例如可以举出氮化硅膜、氧化硅膜、它们的层叠膜等。接着,使用光刻法对第一绝缘膜和第二绝缘膜进行图案形成,从而形成包含下层 51a、和上层 51b 的第一绝缘层 51。此外,形成沟道保护层 26 和接触孔 63。

[0086] 另外,在本实施方式中,第一绝缘层 51 的上层 51b 可以省略,在作为 TFT20 的半导体层 21 的材料使用氧化物半导体的情况下,从提高 TFT20 的特性的角度出发,优选设置上层 51b,形成沟道保护层 26。此外,通过设置上层 51b,能够利用下层 51a 和上层 51b 这 2 层在边框区域 10 中覆盖第一配线层 31。由此,能够更加可靠地保护第一配线层 31 的配线,此外,能够降低寄生电容。

[0087] (3) 第二配线层的形成工序

[0088] 接着,使用溅射法、真空蒸镀法等方法形成第二导电膜。作为第二导电膜的材料,例如可以举出 Mo、Ti、Al、Cu、它们的合金等,第二导电膜可以是这些材料的膜的层叠膜。接着,使用光刻法对第二导电膜进行图案形成,从而形成引出线 18、源极总线 12、下层部 17a 等的第二配线层 32。

[0089] (4) 第二绝缘层的上层的形成工序

[0090] 接着,使用 CVD 法、溅射法等方法形成第三绝缘膜。作为第三绝缘膜的具体例子,例如可以举出氮化硅膜、氧化硅膜、它们的层叠膜等。接着,使用旋转涂敷法、狭缝涂敷法等方法形成第四绝缘膜。作为第四绝缘膜的材料优选有机材料,尤其优选感光性丙烯酸树脂等感光性树脂。然后,使用光刻法对第四绝缘膜进行图案形成,形成第二绝缘层 52 的上层 52b。此外,第四绝缘膜在成为接触孔 62 的区域和成为接触孔 25 的区域中被除去。通过使用有机材料形成第四绝缘膜,能够容易地使第二绝缘层 52 的膜厚变厚。因此,能够降低共用电极 15 与源极总线 12 等在第二配线层 32 形成的配线之间的寄生电容,能够抑制在显示中产生不良情况。此外,通过使用感光性树脂作为第四绝缘膜的材料,能够仅用曝光处理和显影处理来完成第四绝缘膜的图案形成。

[0091] (5) 第一透明导电层的形成工序

[0092] 接着,使用溅射法形成第一透明导电膜。作为第一透明导电膜的材料,例如可以列举铟锡氧化物(ITO:Indium Tin Oxide)、铟锌氧化物(IZO:Indium Zinc Oxide)等。接着,使用光刻法对第一透明导电膜进行图案形成,形成共用电极 15 等的第一透明导电层 41。

[0093] (6) 第二绝缘层的下层和第三绝缘层的形成工序

[0094] 接着,使用 CVD 法、溅射法等方法形成第五绝缘膜。作为第五绝缘膜的具体例子,例如可以列举氮化硅膜、氧化硅膜、它们的层叠膜等。然后,使用光刻法在同一工序中对第三绝缘膜和第五绝缘膜进行图案形成,从而形成第二绝缘层 52 的下层 52a 和第三绝缘层 53。此时,第三绝缘膜和第五绝缘膜被同一蚀刻剂连续蚀刻。此外,第三绝缘膜在成为接触孔 62 的区域和成为接触孔 25 的区域被除去,第五绝缘膜在成为接触孔 61 的区域和成为接触孔 25 的区域被除去,在该阶段,接触孔 62、25 完成。第二绝缘层 52 和第三绝缘层 53 分别包含能够被同一蚀刻剂蚀刻的层,由此能够在同一工序中容易地对第三绝缘膜和第五绝缘膜进行图案形成。

[0095] 此外,在本实施方式中,接触孔 61 没有形成在引出线 18 上。因此,在接触孔 61 内即使共用电极 15 中存在小孔,也能够有效地防止第五绝缘膜用的蚀刻剂通过小孔也将第二绝缘层 52 和引出线 18 蚀刻。

[0096] 另外,在本实施方式中,第二绝缘层 52 的上层 52b 可以省略,在这种情况下,与没有省略时相比,下层 52a 的膜厚设定得大。这是因为当第二绝缘层 52 的膜厚小时,共用电极 15 与源极总线 12 等在第二配线层 32 形成的配线之间的寄生电容变大,有可能在显示中产生不良情况。不过,在仅形成下层 52a 的情况下,通常第三绝缘膜的成膜时间变长,因此从缩短时间的角度出发优选形成上层 52b。此外,也可以考虑仅由有机绝缘膜形成第二绝缘层 52,在此情况下能够容易地增大第二绝缘层 52 的膜厚。但是,会在 TFT20 的上方紧挨着形成有机绝缘膜,有可能损害 TFT20 的可靠性。而通过使用氮化硅、氧化硅等无机绝缘材料来形成第二绝缘层 52 的下层 52a,能够防止 TFT20 的可靠性下降。因此,从容易地兼顾确保第二绝缘层 52 的膜厚和确保 TFT20 可靠性的角度出发,第二绝缘层 52 优选包含无机绝缘层和层叠在无机绝缘层上的有机绝缘层。

[0097] (7) 第二透明导电层的形成工序

[0098] 接着,使用溅射法形成第二透明导电膜。作为第二透明导电膜的材料,例如可以举出 ITO、IZO 等。接着,使用光刻法对第二透明导电膜进行图案形成,形成像素电极 14、上层部 17b 等的第二透明导电层 42。

[0099] 然后,在单元组装工序中,在阵列基板 7 和另外制作的对置基板 8 的各表面上,涂敷形成包含聚酰亚胺等有机树脂的水平取向膜。然后,使用摩擦处理、光取向处理等方法,对各取向膜实施取向处理使得液晶分子沿着规定的方向初始取向。

[0100] 接着,在阵列基板 7 和对置基板 8 中的任一个上以包围显示区域的方式涂敷密封材料,将阵列基板 7 与对置基板 8 以彼此的取向膜相对的方式重叠,然后,通过密封材料将两基板粘合。此外,在阵列基板 7 和对置基板 8 中的任一个上预先形成用于保持单元间隙的柱状间隔物。结果是,在两基板之间形成几 μm 左右的间隙(单元间隙)。然后,在由密封件包围的空间中封入液晶材料,形成液晶层。

[0101] 在这样操作而形成的液晶单元的两表面上,贴上偏光板和相位板(任意)之后,安装驱动芯片 5,从而完成液晶面板 1。

[0102] 然后,在液晶面板 1 上连接柔性基板,安装控制部和背光源单元,将这些收纳于壳体中,由此完成实施方式 1 的液晶显示器。

[0103] 在本实施方式中,共用主干配线 16 形成于第一配线层 31,引出线 18 形成于第二配线层 32。因此,在共用主干配线 16 与形成于第二配线层 32 的源极总线 12 之间,不需要形成用于将各引出线 18 变更连接到下方的配线层的接触孔。因此,即使伴随着显示画面的高精细化而源极总线 12 的间距变窄,也能够与引出线 18 交叉地配置共用主干配线 16,在与引出线 18 交叉的区域能够确保共用信号向共用电极 15 输入的路径。此外,由于不需要形成用于将各引出线 18 变更连接的接触孔,因此能够缩窄显示区域 9 与共用主干配线 16 之间的间隔,其结果能够缩窄边框区域 10。

[0104] 此外,在本实施方式中,将接触孔 61 与接触孔 62 以隔着 1 个以上的引出线 18 的方式分离配置。也就是说,如图 4 所示,不将连接电极 17 的与共用主干配线 16 连接的连接部 17c,以及连接电极 17 的与共用电极 15 连接的连接部 17d 设置在相同的 2 条引出线 18

之间的区域。因此,能够实现显示画面的进一步高精细化。此外,由于能够充分确保各接触孔 61、62、63 的大小,因此能够防止接触不良的发生,能够稳定地向共用电极 15 输入共用信号。从而能够抑制阴影干扰、闪烁等显示不良的发生。

[0105] 另外,在本实施方式中,在接触孔 61 与接触孔 62 之间配置的引出线 18 的条数没有特别限定,例如,可以如图 7 所示为 2 条,也可以如图 8 所示为 1 条。

[0106] 另外,关于共用主干配线 16 的配置部位,也可以考虑如专利文献 2 的图 3~6 所示,在源极总线 12 用的引出线 18 所通过的区域不设置共用主干配线 16。但是,在此情况下,在共用电极 15 内电位不稳定,于是有可能发生阴影干扰、闪烁等显示不良。这是因为共用电极 15 由电阻比较大的透明导电膜形成。与此相对,在本实施方式中,如上所述,在与源极总线 12 用的引出线 18 交叉的区域能够确保共用信号向共用电极 15 的输入路径。因此,能够稳定地向共用电极 15 输入共用信号,能够抑制阴影干扰、闪烁等显示不良的产生。

[0107] 此外,在使用氧化物半导体形成半导体层 21 的情况下,在制造工艺中通常需要使形成在阵列基板上的应对静电放电损伤(ESD)用的元件的尺寸比使用其他半导体材料(例如非晶硅)的情况大。但是,根据本实施方式,能够使阵列基板 7 的边框区域 10 变窄。因此,本实施方式的液晶显示器特别适合于使用氧化物半导体作为 TFT20 的半导体层 21 的材料的情况。

[0108] 此外,在本实施方式中,由于连接电极 17 包含下层部 17a,所以在进行用于形成第一透明导电层 41 的蚀刻时,能够以连接电极的下层部 17a 保护共用主干配线 16。因此,能够增加第一透明导电层 41 的材料、用于形成第一透明导电层 41 的蚀刻剂、以及第一配线层 31 的材料的可选范围。

[0109] 此外,在本实施方式中,如图 2 所示,引出线 18 在比共用主干配线 16 靠外侧的区域,每隔一条地经接触孔 27 变更连接到第一配线层。而且,位于第一配线层 31 的引出线 18 与位于第二配线层 32 的引出线 18 交替配置。由此,能够使引出配线 18 的间隔非常狭小。另外,接触孔 27 形成于第一绝缘层 51。

[0110] (实施方式 2)

[0111] 实施方式 2 的液晶显示器除了共用主干配线附近的结构不同之外,与实施方式 1 的液晶显示器实质上相同。

[0112] 本实施方式的液晶显示器所包含的阵列基板,如图 9、10 所示,具有透明的绝缘基板 211,在绝缘基板 211 上依次层叠有:相当于上述第一导电层的第一配线层 231;第一绝缘层 251;相当于上述第二导电层的第二配线层 232;第二绝缘层 252;相当于上述第三导电层的第一透明导电层 241;第三绝缘层 253;相当于上述第四导电层的第二透明导电层 242。第一绝缘层 251 包含下层 251a 和层叠在下层 251a 上的上层 251b。第二绝缘层 252 包含下层 252a 和层叠在下层 252a 上的上层 252b。

[0113] 此外,本实施方式的阵列基板具有:形成于第一配线层 231 的共用主干配线 216;在共用主干配线 216 上形成于第二配线层 232 的引出线 218;形成于第二透明导电层 242 的连接电极 217;和形成于第一透明导电层 241 的共用电极 215。连接电极 217 以越过多个引出线 218 的方式设置。

[0114] 在共用电极 215 上,在第三绝缘层 253 形成有接触孔 261。在共用主干配线 216 上,在第一绝缘层 251、第二绝缘层 252 和第三绝缘层 253 形成有接触孔 262,接触孔 262 设置

于相邻的 2 条引出线 218 之间。在共用电极 215 形成有缺口部 215a, 以使得共用电极 215 与接触孔 262 不重叠。

[0115] 连接电极 217 通过接触孔 261 与共用电极 215 连接, 通过接触孔 262 与共用主干配线 216 连接。这样, 共用电极 215 在边框区域经连接电极 217 与共用主干配线 216 连接, 共用信号从共用主干配线 216 被供给至共用电极 215。

[0116] 本实施方式的液晶显示器除了阵列基板以外, 均能够利用实施方式 1 中说明的方法来制作。此外, 本实施方式的阵列基板的制造方法除以下几点之外, 与实施方式 1 中说明的方法实质上相同。在本实施方式中, 在形成半导体层之后, 不对第一绝缘膜和第二绝缘膜进行图案形成, 而是在第三绝缘膜和第五绝缘膜的图案形成时同时对第一绝缘膜和第二绝缘膜进行图案形成。

[0117] 根据本实施方式能够省略在实施方式 1 中设置的下层部 17a 和接触孔 63。因此, 与实施方式 1 相比, 能够实现更加高精度的液晶显示器。

[0118] (实施方式 3)

[0119] 实施方式 3 的液晶显示器除了共用主干配线附近的结构不同之外, 与实施方式 1 的液晶显示器实质上相同。

[0120] 本实施方式的液晶显示器所包含的阵列基板, 如图 11、12 所示, 具有透明的绝缘基板 311, 在绝缘基板 311 上依次层叠有: 相当于上述第一导电层的第一配线层 331; 第一绝缘层 351; 相当于上述第二导电层的第二配线层 332; 第二绝缘层 352; 相当于上述第三导电层的第一透明导电层 341; 第三绝缘层 353; 相当于上述第四导电层的第二透明导电层 342。第一绝缘层 351 包含下层 351a 和层叠在下层 351a 上的上层 351b。第二绝缘层 352 包含下层 352a 和层叠在下层 352a 上的上层 352b。

[0121] 此外, 本实施方式的阵列基板具有: 形成于第一配线层 331 的共用主干配线 316; 在共用主干配线 316 上形成于第二配线层 332 的引出线 318; 连接电极 317; 形成于第一透明导电层 341 的共用电极 315。连接电极 317 包含形成于第二配线层 332 的下层部 317a 和形成于第二透明导电层 342 的上层部 317b。下层部 317a 设置在相邻的 2 条引出线 318 之间, 上层部 317b 从下层部 317a 上的区域延伸至与下层部 317a 相邻的引出线 318 上的区域。

[0122] 在共用电极 315 上, 在第三绝缘层 353 形成有接触孔 361。在下层部 317a 上, 在第二绝缘层 352 和第三绝缘层 353 形成有接触孔 362。在共用电极 315 形成有缺口部 315a, 以使得共用电极 315 与接触孔 362 不重叠。在共用主干配线 316 上, 在第一绝缘层 351 形成有接触孔 363, 接触孔 363 设置于相邻的 2 条引出线 318 之间。

[0123] 上层部 317b 通过接触孔 361 与共用电极 315 连接, 并且通过接触孔 362 与下层部 317a 连接。下层部 317a 通过接触孔 363 与共用主干配线 316 连接。这样, 在边框区域, 共用电极 315 经连接电极 317 与共用主干配线 316 连接, 共用信号从共用主干配线 316 供给至共用电极 315。

[0124] 本实施方式的液晶显示器能够通过实施方式 1 中说明的方法来制作。

[0125] 在本实施方式中, 接触孔 361 设置在引出线 318 上, 不需要将用于配置接触孔 361 的空间设置于相邻的 2 条引出线 318 之间。因此, 与实施方式 1 相比, 能够实现更加高精度的液晶显示器。此外, 能够提高设计上的自由度。

[0126] (实施方式 4)

[0127] 实施方式 4 的液晶显示器除了共用主干配线附近的结构不同之外,与实施方式 1 的液晶显示器实质上相同。

[0128] 本实施方式的液晶显示器所包含的阵列基板,如图 13、14 所示,具有透明的绝缘基板 411,在绝缘基板 411 上依次层叠有:相当于上述第一导电层的第一配线层 431;第一绝缘层 451;相当于上述第二导电层的第二配线层 432;第二绝缘层 452;相当于上述第三导电层的第一透明导电层 441;第三绝缘层 453;相当于上述第四导电层的第二透明导电层 442。第一绝缘层 451 包含下层 451a 和层叠在下层 451a 上的上层 451b。第二绝缘层 452 包含下层 452a 和层叠在下层 452a 上的上层 452b。

[0129] 此外,本实施方式的阵列基板具有:形成于第一配线层 431 的共用主干配线 416;在共用主干配线 416 上形成于第二配线层 432 的引出线 418;形成于第二透明导电层 442 的连接电极 417;形成于第一透明导电层 441 的共用电极 415。连接电极 417 从某一引出线 418 上的区域延伸至与其相邻的引出线 418 上的区域。

[0130] 在共用主干配线 416 上,在第一绝缘层 451 和第二绝缘层 452 形成有接触孔 462。在共用电极 415 形成有缺口部 415a,以使得共用电极 415 与接触孔 462 不重叠。在共用主干配线 416 上,在第三绝缘层 453 形成有开口 461,开口 461 在与接触孔 462 相同的部位形成得比接触孔 462 大。此外,开口 461 的一部分位于共用电极 415 上,共用电极 415 的一部分没有被第三绝缘层 453 覆盖。

[0131] 连接电极 417 以覆盖开口 461 的方式形成,从而与共用电极 415 接触,与共用电极 415 连接。此外,连接电极 417 通过接触孔 462 与共用主干配线 416 连接。这样,共用电极 415 在边框区域经连接电极 417 与共用主干配线 416 连接,共用信号从共用主干配线 416 被供给至共用电极 415。

[0132] 本实施方式的液晶显示器能够通过实施方式 2 中说明的方法制作。

[0133] 根据本实施方式,可省略实施方式 1 中设置的下层部 17a 和接触孔 63。此外,开口 461 从接触孔 462 上的区域扩展至共用电极 415 上的区域,也就是说,在连接电极 417 的与共用主干配线 416 连接的连接部和连接电极 417 的与共用电极 415 连接的连接部之间,不存在第三绝缘层 453,因此能够将两个连接部配置得彼此非常近。因此,与实施方式 1 和 2 相比,能够实现更加高精细的液晶显示器。

[0134] (实施方式 5)

[0135] 实施方式 5 的液晶显示器除了共用主干配线附近的结构不同之外,与实施方式 1 的液晶显示器实质上相同。

[0136] 本实施方式的液晶显示器所包含的阵列基板,如图 15、16 所示,具有透明的绝缘基板 511,在绝缘基板 511 上依次层叠有:相当于上述第一导电层的第一配线层 531;第一绝缘层 551;相当于上述第二导电层的第二配线层 532;第二绝缘层 552;相当于上述第三导电层的第一透明导电层 541;第三绝缘层(未图示);相当于上述第四导电层的第二透明导电层 542。第一绝缘层 551 包含下层 551a 和在下层 551a 上层叠的上层 551b。第二绝缘层 552 包含下层 552a 和在下层 552a 上层叠的上层 552b。

[0137] 此外,本实施方式的阵列基板具有:形成于第一配线层 531 的共用主干配线 516;在共用主干配线 516 上形成于第二配线层 532 的引出线 518;形成于第二透明导电层 542 的连接电极 517;和形成于第一透明导电层 541 的共用电极 515。连接电极 517 以越过多个引

出线 518 的方式设置。

[0138] 在共用主干配线 516 上,在第一绝缘层 551 和第二绝缘层 552 形成有接触孔 562,接触孔 562 在相邻的 2 条引出线 518 之间各设置有 1 个。在共用电极 515 形成有缺口部 515a,以使得共用电极 515 与接触孔 562 不重叠。在共用主干配线 516 上,在第三绝缘层呈带状形成有开口 561。在俯视阵列基板时,在开口 561 内配置有多个接触孔 562。此外,开口 561 的一部分位于共用电极 515 上。

[0139] 连接电极 517 以覆盖开口 561 的方式形成,从而与共用电极 515 接触,并与共用电极 515 连接。此外,连接电极 517 通过接触孔 562 与共用主干配线 516 连接。这样,共用电极 515 在边框区域经连接电极 517 与共用主干配线 516 连接,共用信号从共用主干配线 516 供给至共用电极 515。

[0140] 本实施方式的液晶显示器能够通过实施方式 2 中说明的方法来制作。

[0141] 根据本实施方式,可省略实施方式 1 中设置的下层部 17a 和接触孔 63。此外,开口 561 在共用主干配线 516 上呈带状扩展,在俯视阵列基板时,共用电极 515 的一部分和接触孔 562 配置在开口 561 内,也就是说,在连接电极 517 的与共用主干配线 516 连接的连接部和连接电极 517 的与共用电极 515 连接的连接部之间不存在第三绝缘层,因此能够将两连接部配置得彼此非常近。因此,与实施方式 1 和实施方式 2 相比,能够实现更加高精度的液晶显示器。

[0142] 进一步,能够扩大连接电极 517 的与共用电极 515 连接的连接部的面积。因此,与实施方式 1~4 相比,能够降低两电极之间的接触电阻,并且能够抑制在两电极之间产生连接不良。

[0143] (实施方式 6)

[0144] 实施方式 6 的液晶显示器除了共用主干配线附近的结构不同以外,与实施方式 1 的液晶显示器实质上相同。

[0145] 本实施方式的液晶显示器所包含的阵列基板,如图 17 所示,具有透明的绝缘基板 611,在绝缘基板 611 上依次层叠有:相当于上述第一导电层的第一配线层 631;第一绝缘层 651;相当于上述第二导电层的第二配线层 632;第二绝缘层 652;相当于上述第三导电层的第一透明导电层 641;第三绝缘层 653;相当于上述第四导电层的第二透明导电层 642。第一绝缘层 651 包含下层 651a 和层叠在下层 651a 上的上层 651b。第二绝缘层 652 包含下层 652a 和层叠在下层 652a 上的上层 652b。

[0146] 此外,本实施方式的阵列基板具有:形成于第一配线层 631 的共用主干配线 616;在共用主干配线 616 上形成于第二配线层 632 的引出线 618;形成于第二透明导电层 642 的连接电极 617;形成于第一透明导电层 641 的共用电极 615。连接电极 617 包含形成于第二配线层 632 的下层部 617a 和形成于第二透明导电层 642 的上层部 617b。连接电极 617(下层部 617a 和上层部 617b) 设置于相邻的 2 条引出线 618 之间。

[0147] 在共用电极 615 上,在第三绝缘层 653 形成有接触孔 661。在下层部 617a 上,在第二绝缘层 652 和第三绝缘层 653 形成有接触孔 662。在共用电极 615 形成有缺口部 615a,以使得共用电极 615 与接触孔 662 不重叠。在共用主干配线 616 上,在第一绝缘层 651 形成有接触孔 663。接触孔 661、662、663 设置于相邻的 2 条引出线 618 之间。

[0148] 上层部 617b 通过接触孔 661 与共用电极 615 连接,并且通过接触孔 662 与下层部

617a 连接。下层部 617a 通过接触孔 663 与共用主干配线 616 连接。这样,共用电极 615 在边框区域经连接电极 617 与共用主干配线 616 连接,共用信号从共用主干配线 616 被供给至共用电极 615。

[0149] 本实施方式的液晶显示器能够通过实施方式 1 中说明的方法来制作。

[0150] 在本实施方式中,由于在相邻的 2 条引出线 618 之间配置有 3 个接触孔 661、662、663,所以与实施方式 1 相比不利于高精细化。但是,连接电极 617 不需要配置于相邻的 2 条引出线 618 之间的各区域,因此若与在各总线设置接触孔的情况相比,则有利于高精细化。

[0151] 另外,在各实施方式中,将共用电极和共用主干配线彼此连接的连接结构的数量和配置部位没有特别限定,可以适当设定。此外,在配置多个连接结构的情况下,只要至少 1 个连接结构具有上述任一特征即可,不需要所有的连接结构均具有上述的任一特征。

[0152] 此外,实施方式 1~6 可以相互组合,例如可以将不同实施方式的连接结构设置于同一阵列基板。

[0153] 此外,在实施方式 1~6 中,对 FFS 方式的液晶显示器进行了说明,但各显示器的显示方式没有特别限定。例如,可以为使用了分别具有梳齿结构的共用电极和像素电极的面内开关 (IPS: In-Plane Switching) 方式、TBA (Transverse Bend Alignment: 横向弯曲取向) 方式等显示方式。另外,在 TBA 方式中,液晶层包含具有负的介电常数各向异性的向列型液晶分子,该液晶分子在未施加电压时垂直取向,阵列基板包含一对电极 (例如,分别具有梳齿结构的共用电极和像素电极),通过在该电极之间产生的横电场使液晶分子呈弯曲状取向。其中,作为实施方式 1~6 的液晶显示器的显示方式,优选具有透明的共用电极、透明的像素电极、和两电极间的电介质 (以下,也将这种结构称为透明 Cs 结构),并通过这些部件形成保持电容的显示方式,作为这样的显示方式,例如可以举出具有透明 Cs 结构的 CPA (Continuous Pinwheel Alignment: 连续焰火状取向) 方式。此外,在具有透明 Cs 结构的 CPA 方式中,液晶层包含具有负的介电常数各向异性的向列型液晶分子,该液晶分子在未施加电压时垂直取向,阵列基板具有:透明的共用电极;该共用电极上的绝缘层;和该绝缘层上的透明的像素电极,对置基板具有:与像素电极相对的对置电极;设置在该对置电极上的点状的突起 (铆钉),利用在该像素电极与该对置电极之间产生的纵电场使液晶分子以突起为中心呈放射状取向。

[0154] 此外,在实施方式 1 中,对在显示区域的整周配置共用主干配线的情况进行了说明,但在各实施方式中,共用主干配线只要以与设置于第二导电层的引出线交叉的方式配置,其配置部位没有特别限定,例如,共用主干配线可以仅配置在显示区域的下边附近。

[0155] 此外,在实施方式 1~6 中,对透射型液晶显示器进行了说明,但各液晶显示器可以为反射型或半透射型。在反射型的情况下,例如,代替相当于第三导电膜的第一透明导电膜,使用表面为高反射率的导电膜即可。作为这种导电膜的材料,例如,可以举出 Al、银 (Ag)、铂 (Pt)、它们的合金等,该导电膜也可以是这些材料的膜的层叠膜。

[0156] 此外,在实施方式 1~6 中,在共用主干配线上,共用电极形成有缺口部,取而代之,也可以设置开口部。

[0157] 符号说明

[0158] 1:液晶面板

[0159] 2:显示部

- [0160] 3:像素
- [0161] 4:子像素
- [0162] 5:源极总线用驱动芯片
- [0163] 6:栅极总线用驱动电路
- [0164] 7:阵列基板
- [0165] 8:对置基板
- [0166] 9:显示区域
- [0167] 10:边框区域
- [0168] 11:绝缘基板
- [0169] 12:源极总线
- [0170] 13:栅极总线
- [0171] 14:像素电极
- [0172] 14S:狭缝
- [0173] 15:共用电极
- [0174] 15a:缺口部
- [0175] 15b:开口
- [0176] 16:共用主干配线
- [0177] 17:连接电极
- [0178] 17a:下层部
- [0179] 17b:上层部
- [0180] 17c、17d:连接部
- [0181] 18、19:引出线
- [0182] 20:TFT
- [0183] 21:半导体层
- [0184] 22:栅极电极
- [0185] 23:源极电极
- [0186] 24:漏极电极
- [0187] 25、27、61、62、63:接触孔
- [0188] 26:沟道保护层
- [0189] 31:第一配线层(第一导电层)
- [0190] 32:第二配线层(第二导电层)
- [0191] 41:第一透明导电层(第三导电层)
- [0192] 42:第二透明导电层(第四导电层)
- [0193] 51:第一绝缘层
- [0194] 51a:下层
- [0195] 51b:上层
- [0196] 52:第二绝缘层
- [0197] 52a:下层
- [0198] 52b:上层

[0199] 53 :第三绝缘层

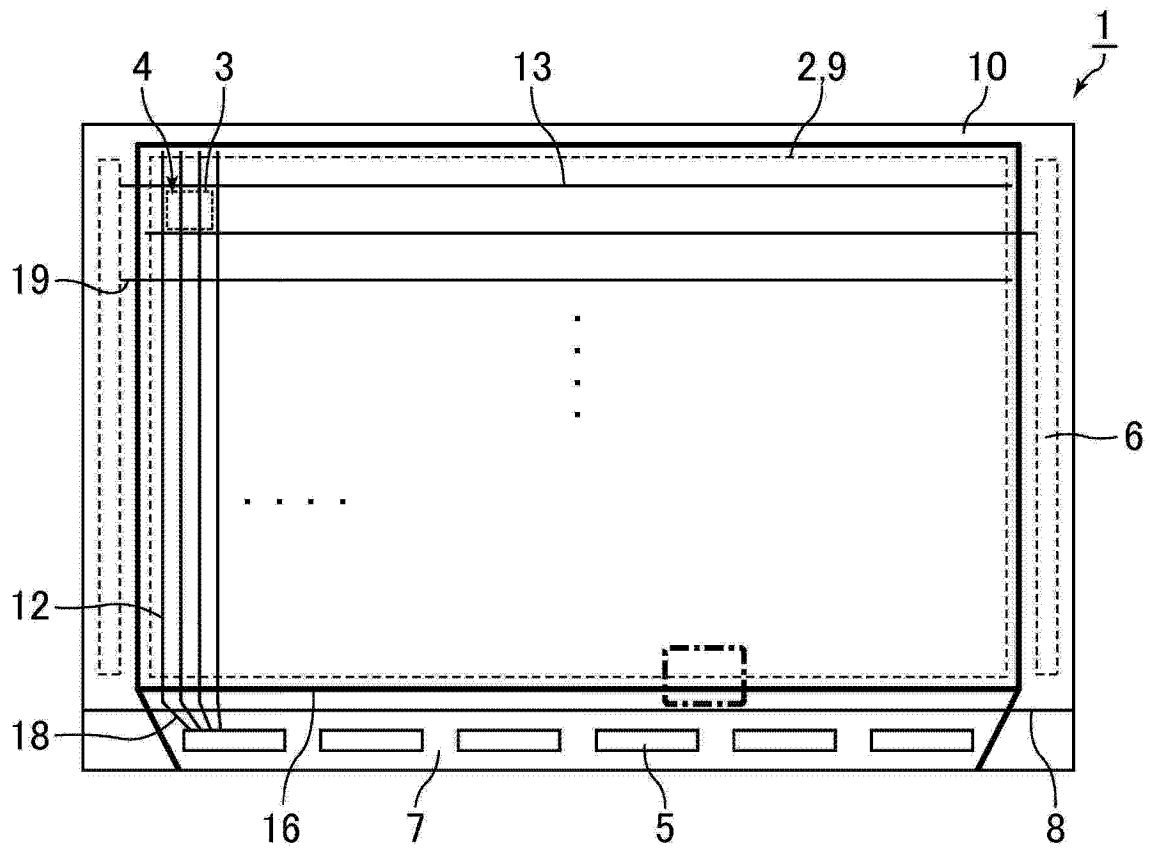


图 1

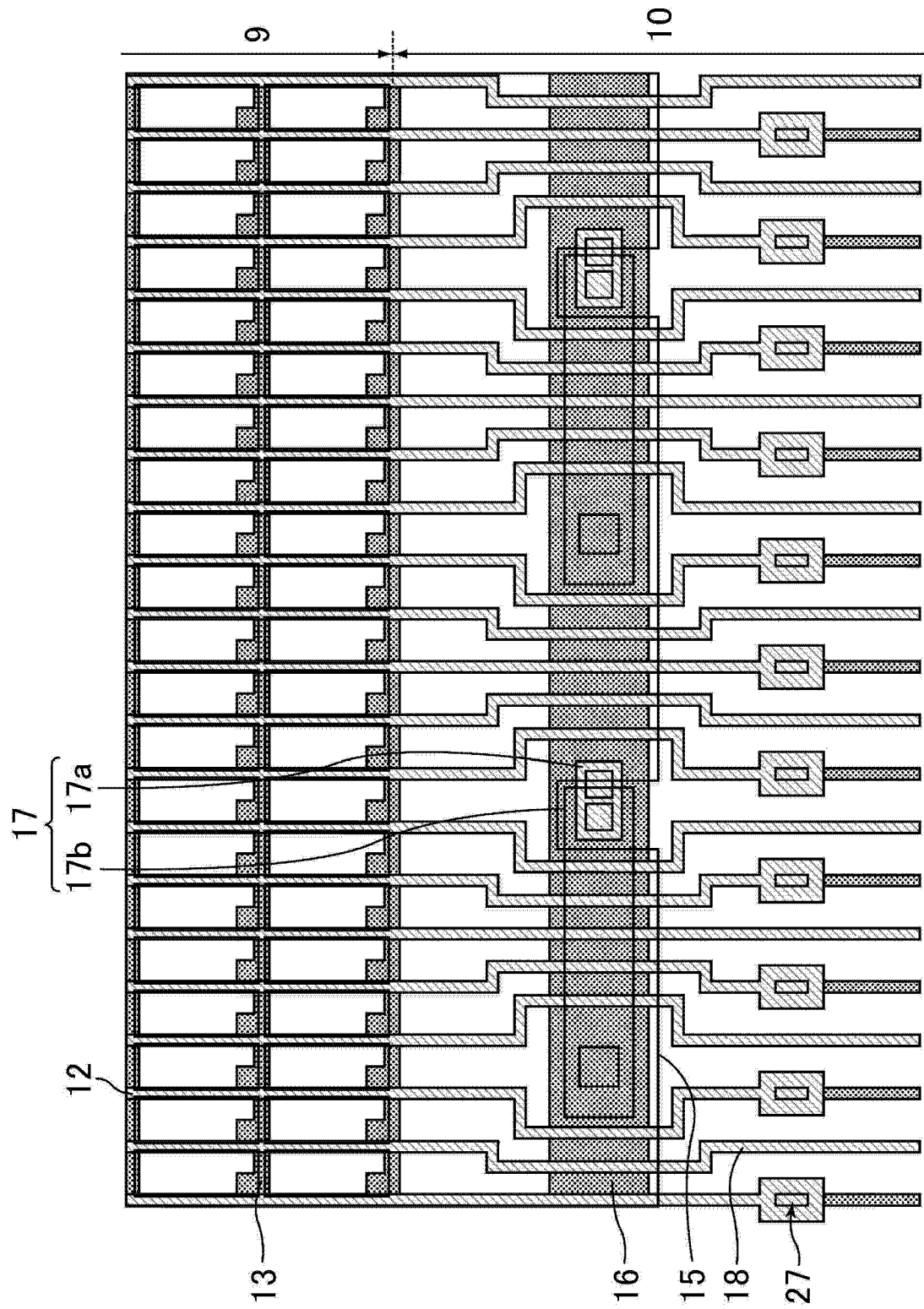


图 2

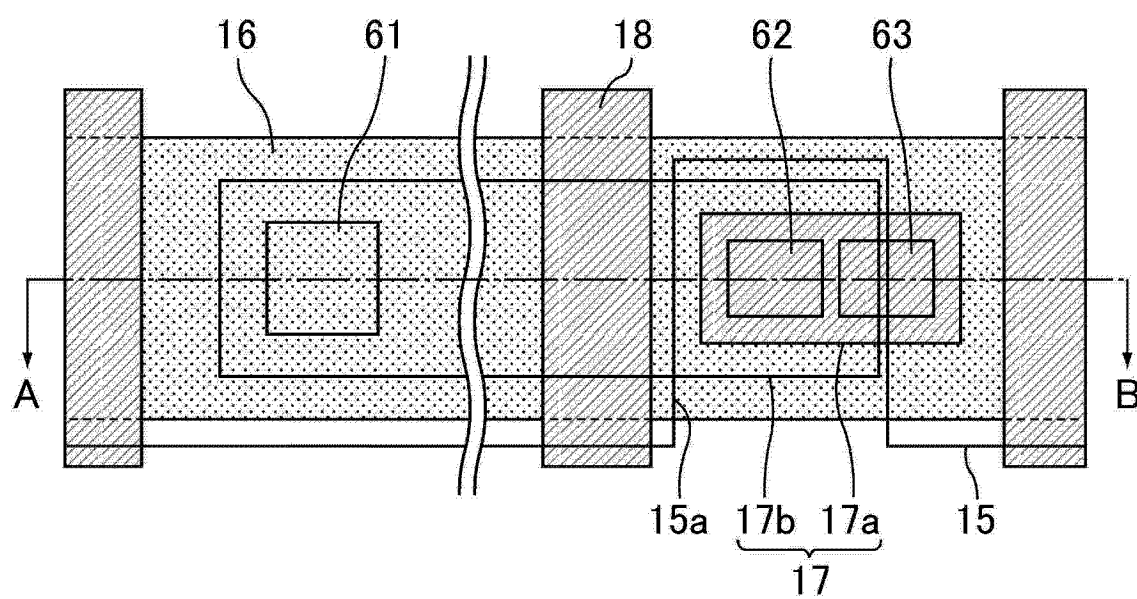


图 3

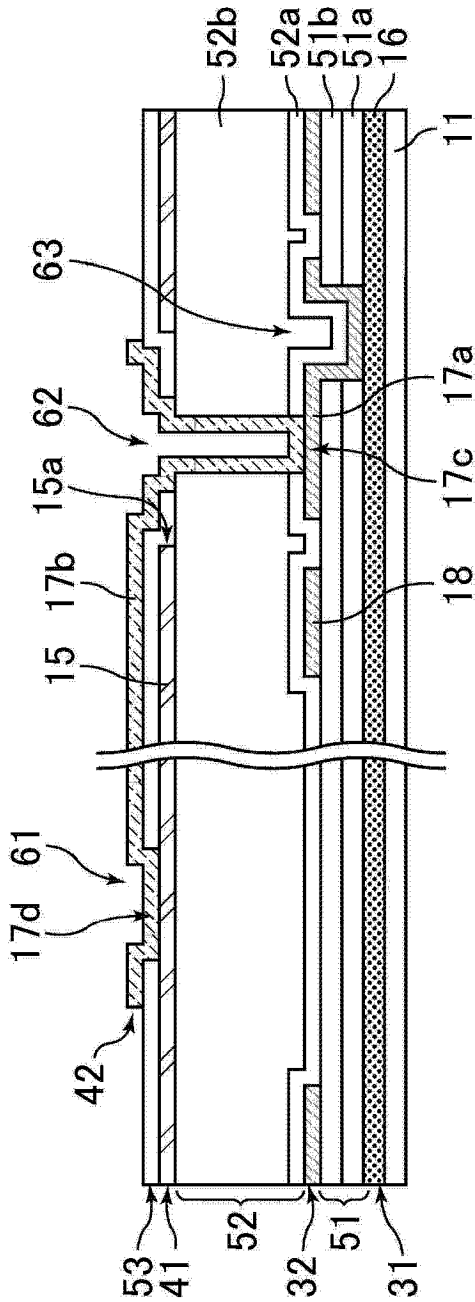


图 4

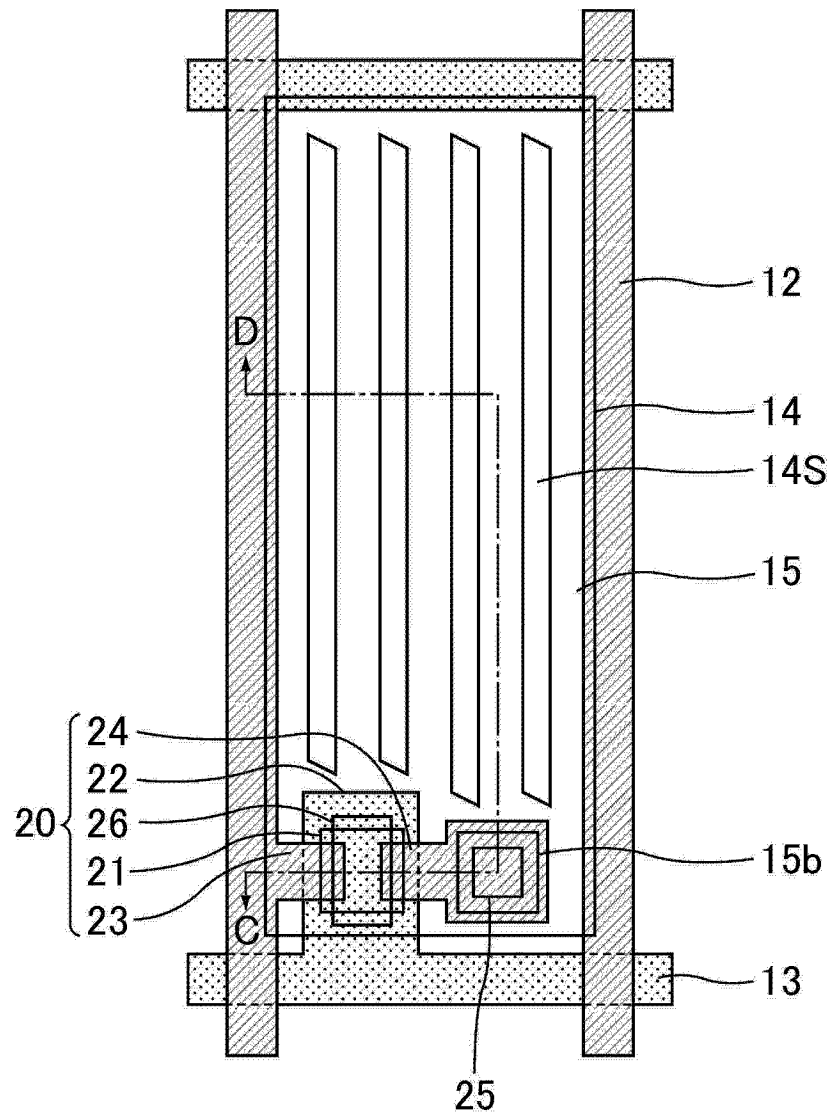


图 5

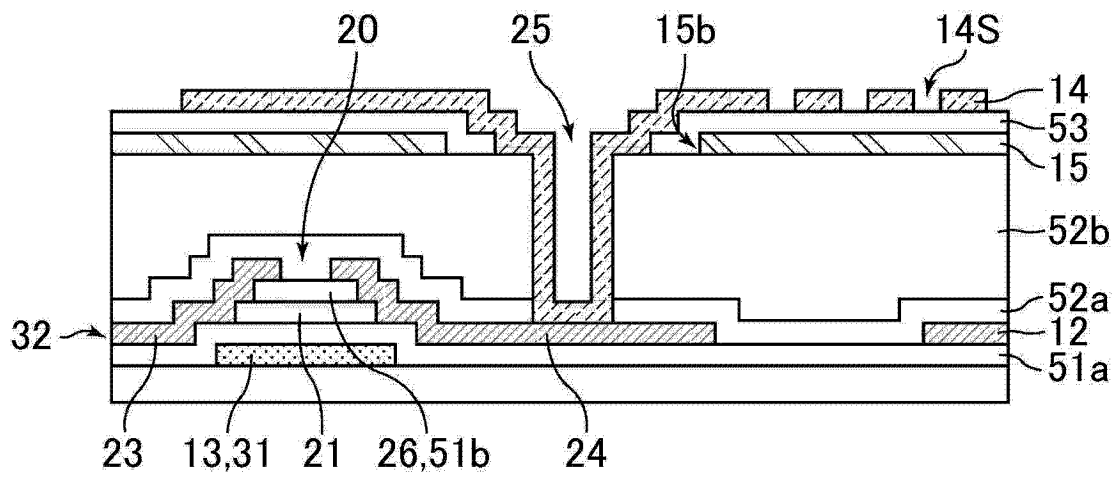


图 6

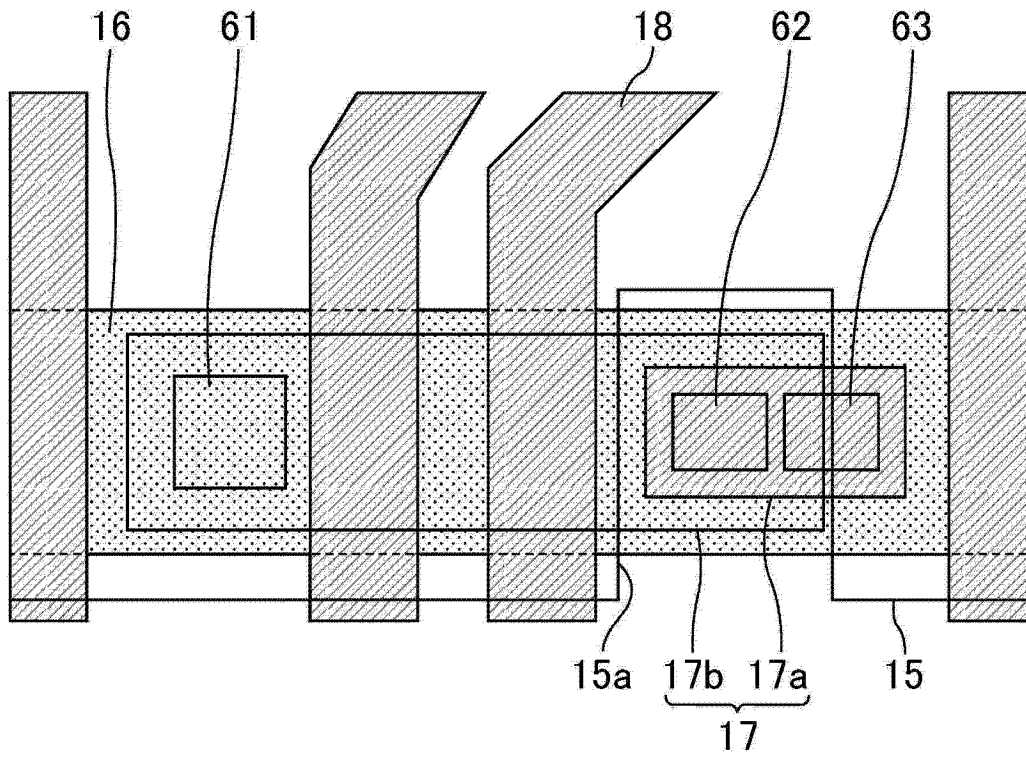


图 7

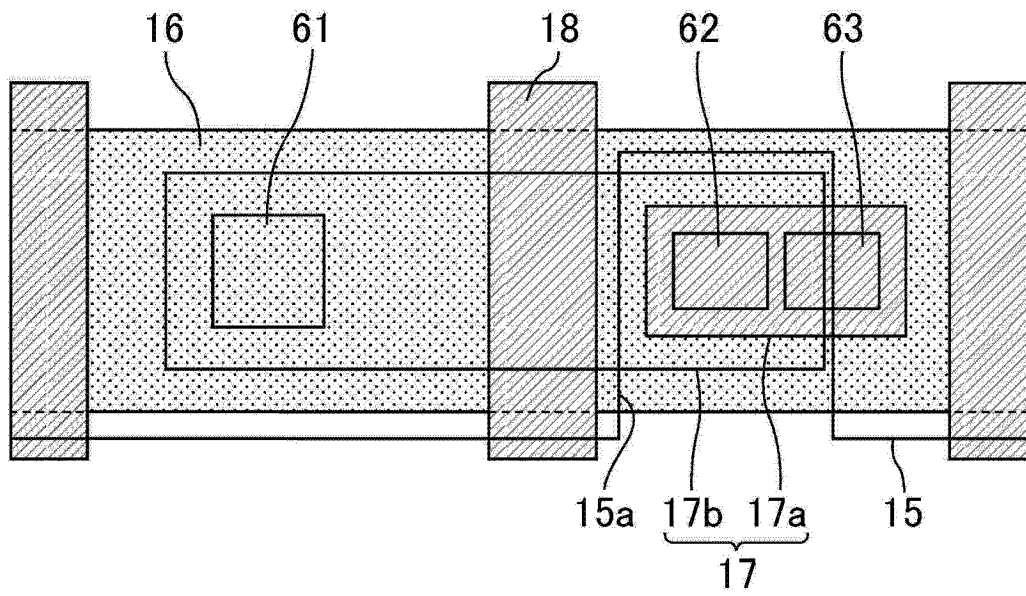


图 8

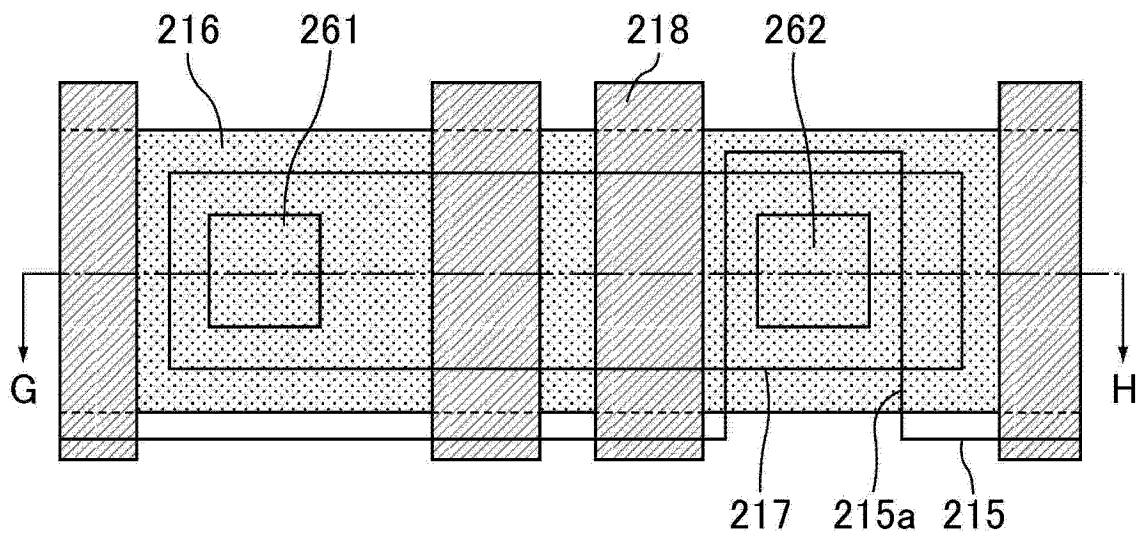


图 9

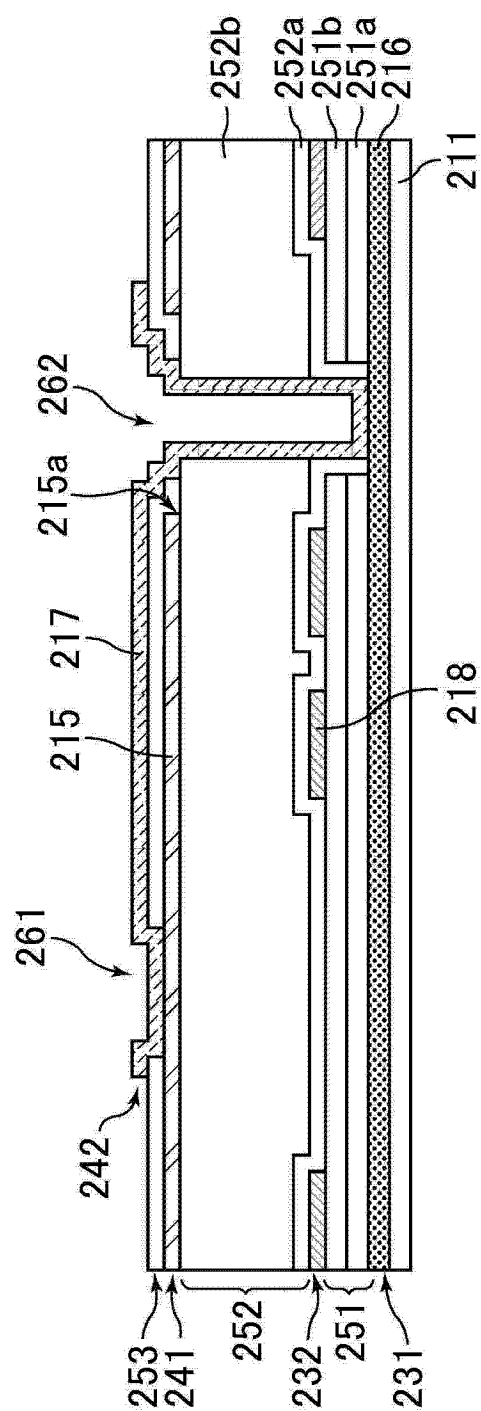


图 10

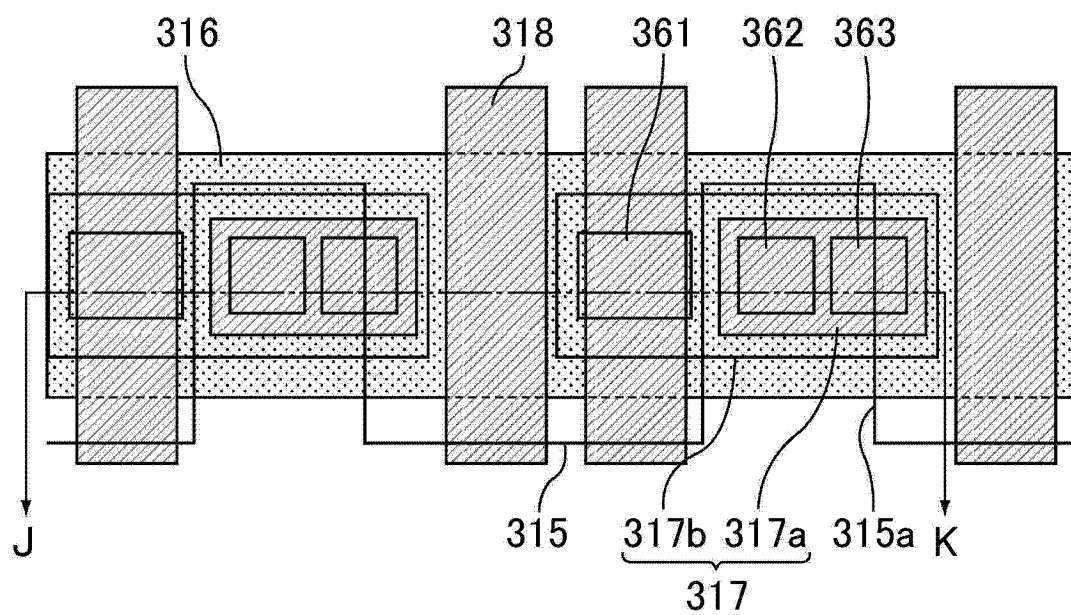


图 11

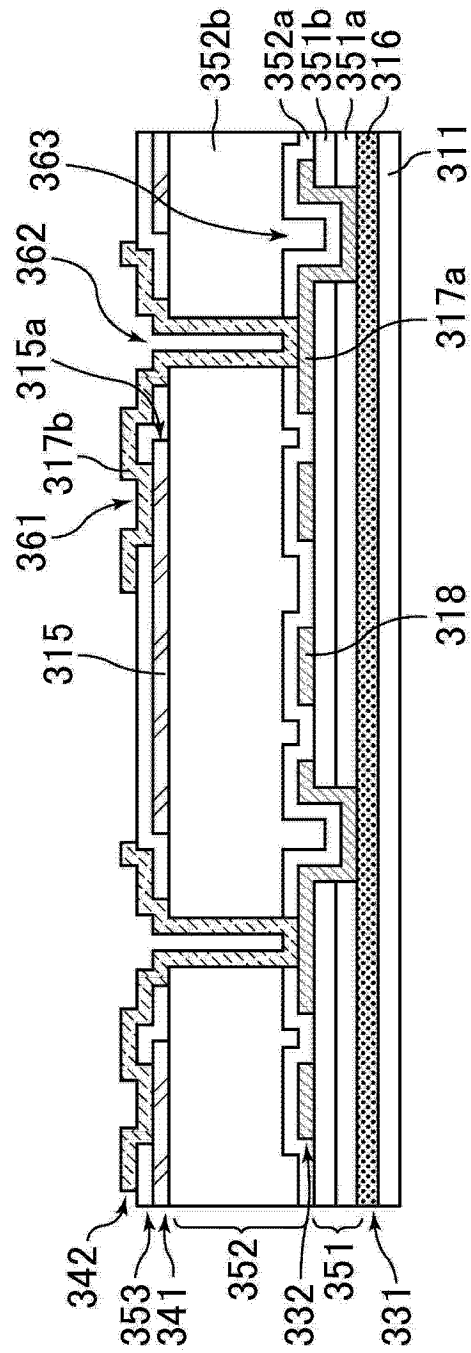


图 12

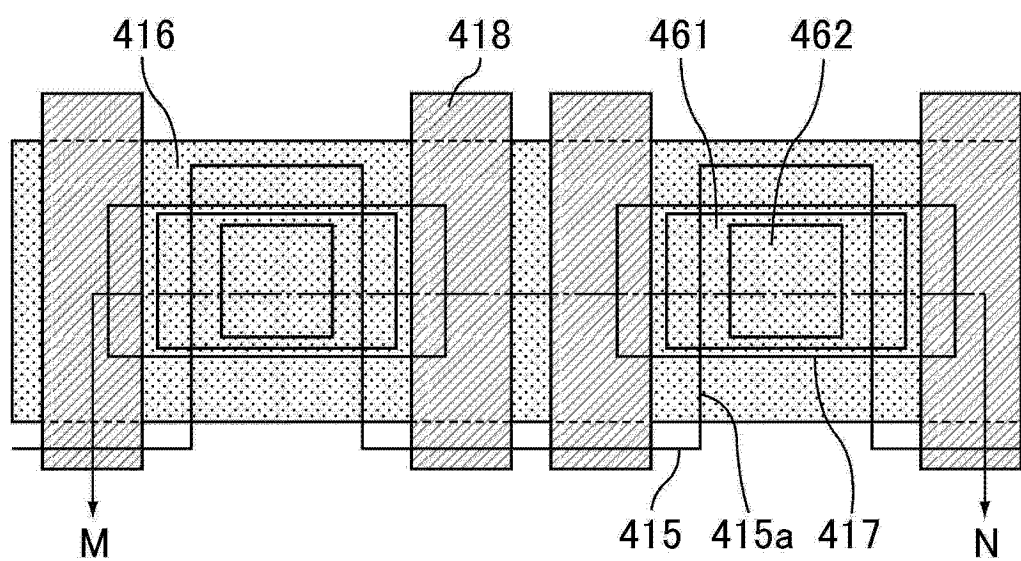


图 13

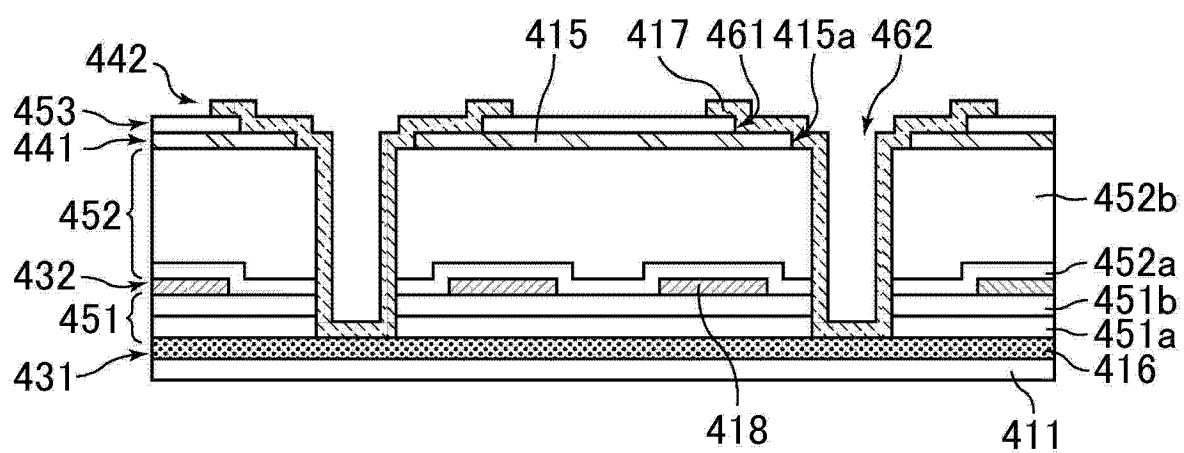


图 14

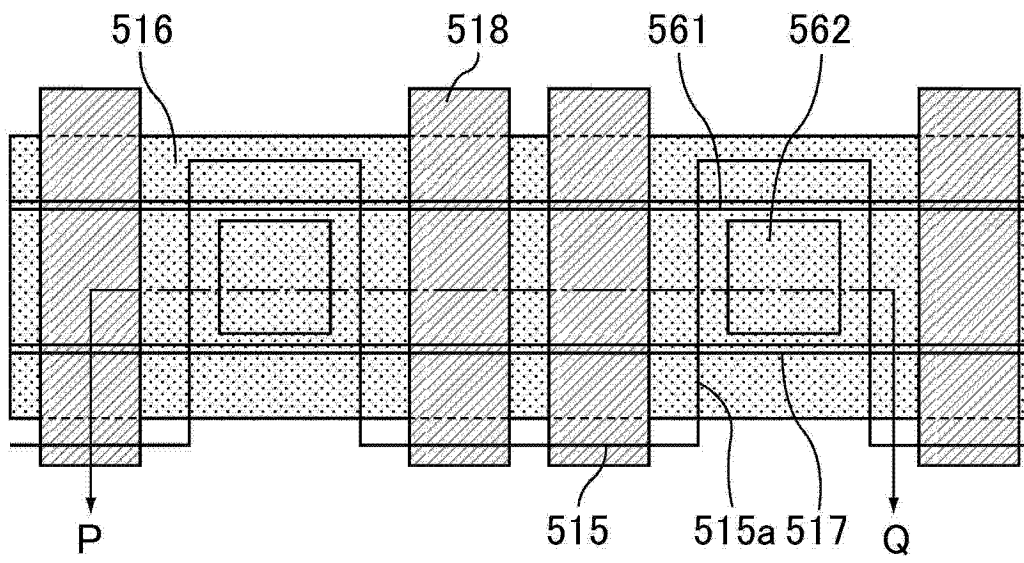


图 15

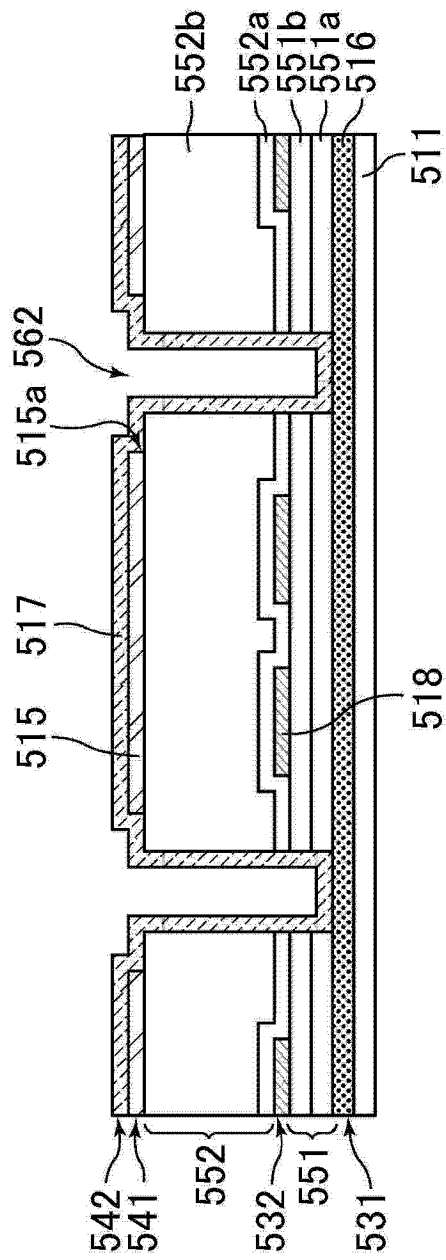


图 16

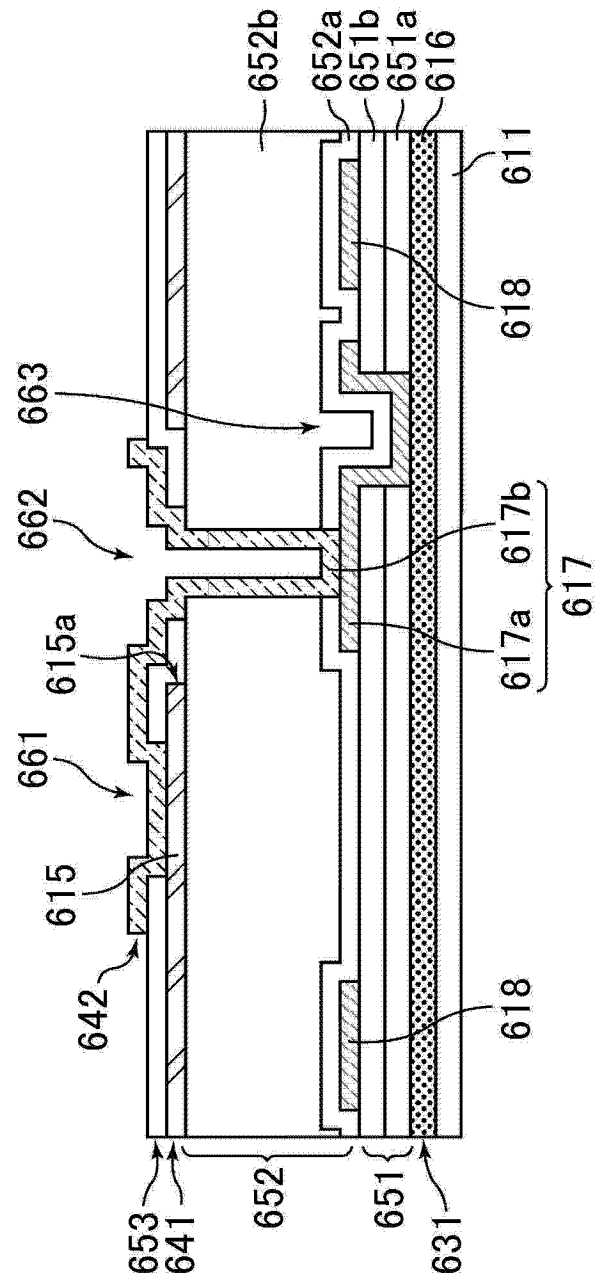


图 17

专利名称(译)	液晶显示器		
公开(公告)号	CN104115058A	公开(公告)日	2014-10-22
申请号	CN201380009477.X	申请日	2013-02-07
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	泷泽英明 木原正博 小笠原功		
发明人	泷泽英明 木原正博 小笠原功		
IPC分类号	G02F1/1345 G02F1/1368		
CPC分类号	G02F1/1345 G02F1/1368		
优先权	2012030975 2012-02-15 JP		
其他公开文献	CN104115058B		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的是提供能够实现显示画面的高精细化、边框部的狭小化和阵列基板的制造工序的简化的液晶显示器。本发明的液晶显示器中，阵列基板包括：绝缘基板(11)；绝缘基板(11)上的第一导电层(31)；第一导电层(31)上的第一绝缘层(51)；第一绝缘层(51)上的第二导电层(32)；第二导电层(32)上的第二绝缘层(52)；第二绝缘层(52)上的第三导电层(41)；第三导电层(41)上的第三绝缘层(53)；第三绝缘层(53)上的第四导电层(42)；多个总线；多个引出线(18)；设置于第三导电层(41)的共用电极(15)；设置在显示区域外，与引出线(18)交叉，传送共用信号的共用主干配线(16)；设置在显示区域外，将共用电极(15)与共用主干配线(16)连接的连接电极(17)，共用主干配线(16)设置于第一导电层(31)，多个引出线(18)在共用主干配线(16)上设置于第二导电层(32)，连接电极(17)至少设置于第四导电层(42)。

