



(12) 发明专利申请

(10) 申请公布号 CN 102902118 A

(43) 申请公布日 2013. 01. 30

(21) 申请号 201210266981. 5

(22) 申请日 2012. 07. 30

(30) 优先权数据

10-2011-0076329 2011. 07. 30 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 赵恒燮 郑英燮 李政润

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

H01L 21/77(2006. 01)

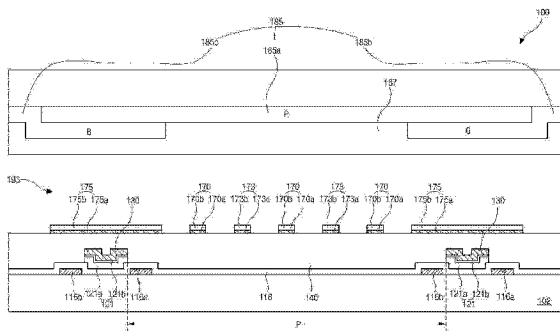
权利要求书 2 页 说明书 11 页 附图 13 页

(54) 发明名称

面内转换模式液晶显示器件及其制造方法

(57) 摘要

本发明涉及一种 IPS 模式 LCD 器件及其制造方法,所述 IPS 模式 LCD 器件包括:在第一基板上且交叉以限定像素区的栅极和数据线;连接到栅线和数据线的薄膜晶体管;在第一基板上且在每个像素区中彼此交替的第一公共电极和像素电极,第一公共电极和像素电极各包括下层和上层;在第二基板上且包括红、绿和蓝色滤色图案的滤色器层,彩色滤色图案对应每个像素区;以及在第一和第二基板中间的液晶层,其中在像素的边界上,红、绿和蓝滤色图案中的至少两个彼此重叠,并且其中下层由 MoTi 制成,上层由透明导电材料或铜的氮化物制成。



1. 一种面内转换模式液晶显示器件,包括:
 - 包含多个像素区的第一基板;
 - 在第一基板上的多条栅线;
 - 在第一基板上的多条数据线,与栅线交叉以限定多个像素区;
 - 在每个像素区中的薄膜晶体管,连接到多条栅线之一和多条数据线之一;
 - 在第一基板上的第一公共电极和像素电极,该第一公共电极和像素电极在每个像素区中彼此交替,且第一公共电极和像素电极各包括下层和上层;
 - 面向第一基板的第二基板;
 - 在第二基板上的滤色器层,包括红、绿和蓝滤色图案,红、绿和蓝滤色图案对应每个像素区;和
 - 在第一和第二基板之间的液晶层,
 - 其中在像素区的边界上,红、绿和蓝滤色图案中的至少两个彼此交叠,并且其中下层由钼-钛合金(MoTi)制成,而上层由透明导电材料或铜的氮化物制成。
2. 根据权利要求1的器件,进一步包括:
 - 在第一基板上并且平行于栅线的公共线;和
 - 分别从公共线沿着数据线伸出的第二公共电极和第三公共电极,
 - 其中像素电极和第一公共电极位于第二公共电极和第三公共电极之间。
3. 根据权利要求2的器件,进一步包括在第一基板上且覆盖数据线以及第二公共电极和第三公共电极的导电图案,其中导电图案由与第一公共电极相同的材料形成。
4. 根据权利要求3的器件,进一步包括在数据线上的钝化层,其中第一公共电极、像素电极和导电图案布置在钝化层上。
5. 根据权利要求4的器件,进一步包括:
 - 辅助公共线,连接到第一公共电极和导电图案,并且布置在钝化层上;和
 - 辅助像素图案,连接到像素电极,且布置在钝化层上,
 - 其中辅助公共线和辅助像素图案与栅线平行,并且在像素区中彼此相对。
6. 根据权利要求5的器件,其中辅助公共线和辅助像素电极各具有分别由与第一公共电极的下层和上层相同的材料形成的下层和上层。
7. 根据权利要求1的器件,进一步包括:
 - 在滤色器层上的外涂层;
 - 在外涂层上的具有第一高度的第一柱衬垫;和
 - 在外涂层上的具有比第一高度低的第二高度的第二柱衬垫。
8. 根据权利要求1的器件,其中透明导电材料包括氧化铟锡、氧化铟锌和掺铝氧化锌中的一种。
9. 根据权利要求1的器件,其中下层具有大约50至250埃的第一厚度,并且上层具有大约250至600埃的第二厚度。
10. 根据权利要求1的器件,其中数据线、像素电极和第一至第三公共电极相对于像素区中心是弯曲的,以在像素区中形成双畴。
11. 一种制造面内转换模式液晶显示器的方法,包括:
 - 在包括多个像素区的第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电

极和像素电极,栅线和数据线彼此交叉以限定多个像素区,薄膜晶体管布置在每个像素区中并且连接到多条栅线之一和多条数据线之一,第一公共电极和像素电极在每个像素区中彼此交替,且第一公共电极和像素电极各包括下层和上层;

在第二基板上形成包含红、绿和蓝滤色图案的滤色器层,红、绿和蓝滤色图案对应每个像素区;和

接合第一基板和第二基板,使液晶层在第一基板和第二基板之间,

其中在像素区的边界上,红、绿和蓝滤色图案中的至少两个彼此交叠,并且其中下层由钼-钛合金制成,而上层由透明导电材料或铜的氮化物制成。

12. 根据权利要求 11 的方法,其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤包括:

形成与栅线平行的公共线;和

形成分别从公共线沿着数据线伸出的第二公共电极和第三公共电极,

其中像素电极和第一公共电极位于第二公共电极和第三公共电极之间。

13. 根据权利要求 12 的方法,其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤进一步包括:

形成与数据线以及第二和第三公共电极交叠的导电图案,其中导电图案由与第一公共电极相同的材料形成。

14. 根据权利要求 13 的方法,其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤进一步包括:

在数据线上形成钝化层,其中第一公共电极、像素电极和导电图案布置在钝化层上。

15. 根据权利要求 14 的方法,其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤进一步包括:

形成连接到第一公共电极和导电图案,并且布置在钝化层上的辅助公共线;和

形成连接到像素电极,且布置在钝化层上的辅助像素图案,

其中辅助公共线和辅助像素图案与栅线平行,并且在像素区中彼此相对。

16. 根据权利要求 15 的方法,其中辅助公共线和辅助像素电极各具有分别由与第一公共电极的下层和上层相同的材料形成的下层和上层。

17. 根据权利要求 11 的方法,其中在第二基板上形成滤色器层的步骤包括:

在滤色器层上形成外涂层;

在外涂层上形成具有第一高度的第一柱衬垫;和

在外涂层上形成具有比第一高度低的第二高度的第二柱衬垫。

18. 根据权利要求 11 的方法,其中透明导电材料包括氧化铟锡、氧化铟锌和掺铝氧化锌中的一种。

19. 根据权利要求 11 的方法,其中下层具有大约 50 至 250 埃的第一厚度,并且上层具有大约 250 至 600 埃的第二厚度。

20. 根据权利要求 11 的方法,其中数据线、像素电极以及第一至第三公共电极相对于像素区中心是弯曲的,以在像素区中形成双畴。

面内转换模式液晶显示器件及其制造方法

[0001] 本申请主张享有 2011 年 7 月 30 日在韩国提交的韩国专利申请 No. 10-2011-0076329 的权益,在此整体引用该申请,就如同将它完全列出。

技术领域

[0002] 本发明涉及面内转换(IPS)模式液晶显示(LCD)器件,更具体地,涉及一种具有改善的环境对比度和图像质量且利用减少的掩模工艺来制备的 IPS 模式 LCD 器件,以及制造这种 IPS 模式 LCD 器件的方法。

背景技术

[0003] 现有技术的液晶显示(LCD)器件由于功耗和便携的优点以及工艺增加值得以广泛使用。通常,LCD 器件是利用液晶分子的光学各向异性和偏光性质被驱动。液晶分子由于其细长形状而具有一定的排列方向。可以通过跨过液晶分子施加电场来控制液晶分子的排列方向。随着电场的强度或方向改变,液晶分子的排列也改变。基于液晶分子的光学各向异性造成的液晶分子的定向,入射光被反射,因此可以通过控制光的透射率来显示图像。

[0004] 包括薄膜晶体管(TFT)作为转换元件的 LCD 器件,被称为有源矩阵 LCD (AM-LCD) 器件,具有诸如高分辨率和显示移动图像的优异特性,因此 AM-LCD 器件已被广泛使用。

[0005] AM-LCD 器件包括阵列基板、滤色器基板和夹在它们之间的液晶层。阵列基板可包括像素电极和 TFT,而滤色器基板可包括滤色器层和公共电极。AM-LCD 器件是通过像素电极和公共电极之间的电场驱动,因此产生优异的透光和孔径比性质。然而,由于 AM-LCD 器件使用垂直电场,所以 AM-LCD 器件的视角很差。

[0006] 面内转换(IPS)模式 LCD 器件可以用来解决上述限制。现有技术的 IPS 模式 LCD 器件包括滤色器基板、面向滤色器基板的阵列基板和插在它们之间的液晶层。用来驱动液晶层的公共电极和像素电极都形成在阵列基板上。

[0007] 图 1 是现有技术的 IPS 模式 LCD 器件的示意截面图。参考图 1,IPS 模式 LCD 器件包括彼此相向的第一基板 9 和第二基板 10 以及它们之间的液晶层 11。

[0008] 在第二基板 10 上形成有公共电极 17 和像素电极 30。液晶层 11 的液晶分子由在公共电极 17 和像素电极 30 之间产生的水平电场 L 驱动。

[0009] 图 2A 和 2B 是示出现有技术的 IPS 模式 LCD 器件的导通 / 截止情况的截面图。如图 2A 所示,当向 IPS 模式 LCD 器件施加电压时,公共电极 17 和像素电极 30 上方的液晶分子 11a 没有变化。然而,公共电极 17 和像素电极 30 之间的液晶分子 11b 由于水平电场“L”的作用而水平排列。由于液晶分子通过水平电场排列,所以 IPS 模式 LCD 器件具有宽视角的特性。

[0010] 图 2B 示出未向 IPS 模式 LCD 器件施加电压的情况。因为在公共电极 17 和像素电极 30 之间没有产生电场,所以液晶分子 11 的排列没有改变。

[0011] 图 3 是现有技术的 IPS 模式 LCD 器件的一部分的截面图。在图 3 中,IPS 模式 LCD 器件 95 包括第一基板 40、面向第一基板 40 的第二基板 70 和它们之间的液晶层 90。

[0012] 在第一基板 40 上,布置有栅线(未示出)、公共线(未示出)、数据线 50、薄膜晶体管(TFT,未示出)、公共电极 62 和像素电极 64。公共线与栅线平行且间隔开。在栅线和公共线上形成有栅极绝缘层 48。数据线 50 形成在栅极绝缘膜 48 上,并与栅线交叉以限定像素区 P。TFT 与栅线和数据线 50 连接,并且包括栅电极、半导体层、源电极和漏电极。

[0013] 钝化层 60 形成在 TFT 和数据线 50 上,且包括暴露出 TFT 的漏电极的漏极接触孔(未示出)。像素电极 64 形成在钝化层 60 上,并通过漏极接触孔连接漏电极。公共电极 62 形成在钝化层 60 上并连接公共线。公共电极 62 和像素电极 64 具有条形状,并且彼此交替排列。公共电极 62 和像素电极 64 具有透明导电材料或不透明金属材料的单层。

[0014] 在第二基板 70 上,形成有黑矩阵 73、滤色器层 76 和外涂层 78。黑矩阵 73 具有网格形状以暴露像素区 P。滤色器层 76 包括与像素区 P 相对应的红、绿和蓝滤色图案 76a、76b 和 76c。外涂层 78 覆盖滤色器层 76。尽管没有示出,但是在外涂层 78 上可以形成有用来保持单元间隙的衬垫。

[0015] 当现有技术的 IPS 模式 LCD 器件 95 暴露于环境光时,公共电极 62 和像素电极 64 具有 60% 以上的反射率,以致于存在彩虹着色(rainbow stain),降低了环境对比度。结果,显示图像质量变差。

[0016] 另外,考虑到第一基板 40 和第二基板 70 的排列余量,黑矩阵 73 的面积相对较大,降低了孔径比。

发明内容

[0017] 本发明涉及一种 IPS 模式 LCD 器件及其制造方法,所述 LCD 器件基本克服了由于现有技术的限制和缺点而造成一个或多个问题。

[0018] 本发明的目的是提供一种环境光的反射率降低以及环境对比度提高的 IPS 模式 LCD 器件。

[0019] 本发明的另一个目的是提供一种能够减少制造工艺的 IPS 模式 LCD 器件。

[0020] 本发明的另外的特征和优点将在下面的描述中列出,其中部分将通过描述而显而易见,或者可通过实践本发明而知晓。本发明的这些以及其它优点将通过本说明书及其权利要求书以及附图中具体指出的结构来实现和达到。

[0021] 为了实现这些以及其它优点并且依据本发明的目的,如在此具体及概括地描述,一种面内转换模式液晶显示器件包括:包含多个像素区的第一基板;在第一基板上的多条栅线;在第一基板上且与栅线交叉以定义多个像素区的多条数据线;在每个像素区中且连接到多条栅线之一和多条数据线之一的薄膜晶体管;在第一基板上且在每个像素区中彼此交替排列的第一公共电极和像素电极,第一公共电极和像素电极各包括下层和上层;面向第一基板的第二基板;包括红、绿和蓝滤色图案,并且在第二基板上的滤色器层,红、绿和蓝滤色图案对应每个像素区;以及在第一和第二基板之间的液晶层,其中在像素区的边界上,红、绿和蓝滤色图案中的至少两个彼此交叠,并且其中下层由钼-钛合金(MoTi)制成,上层由透明导电材料或铜的氮化物制成。

[0022] 一方面,所述面内转换模式液晶显示器件可进一步包括在第一基板上并且平行于栅线的公共线;和分别从公共线沿着数据线伸出的第二公共电极和第三公共电极,其中像素电极和第一公共电极位于第二公共电极和第三公共电极之间。

[0023] 此外,所述面内转换模式液晶显示器件可进一步包括在第一基板上且覆盖数据线以及第二公共电极和第三公共电极的导电图案,其中导电图案由与第一公共电极相同的材料形成。

[0024] 此外,所述面内转换模式液晶显示器件可进一步包括在数据线上的钝化层,其中第一公共电极、像素电极和导电图案布置在钝化层上。

[0025] 此外,所述面内转换模式液晶显示器件可进一步包括连接到第一公共电极和导电图案并且布置在钝化层上的辅助公共线;和连接到像素电极且布置在钝化层上的辅助像素图案,其中辅助公共线和辅助像素图案与栅线平行,并且在像素区中彼此相对。

[0026] 另一方面,所述面内转换模式液晶显示器件的辅助公共线和辅助像素电极各可具有分别由与第一公共电极的下层和上层相同的材料形成的下层和上层。

[0027] 又一方面,所述面内转换模式液晶显示器件可进一步包括在滤色器层上的外涂层;在外涂层上的具有第一高度的第一柱衬垫;和在外涂层上的具有比第一高度低的第二高度的第二柱衬垫。

[0028] 又一方面,所述面内转换模式液晶显示器件的透明导电材料可包括氧化铟锡、氧化铟锌和掺铝氧化锌中的一种。

[0029] 又一方面,所述面内转换模式液晶显示器件的下层可具有大约 50 至 250 埃的第一厚度,并且上层可具有大约 250 至 600 埃的第二厚度。

[0030] 又一方面,所述面内转换模式液晶显示器件的数据线、像素电极和第一至第三公共电极相对于像素区中心可为弯曲的,以在像素区中形成双畴。

[0031] 在本发明的另一方面,一种制造面内转换模式液晶显示器件的制造方法包括:在包括多个像素区的第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极,栅线和数据线彼此交叉以限定多个像素区,薄膜晶体管布置在每个像素区中并且连接到多条栅线之一和多条数据线之一,第一公共电极和像素电极在每个像素区中彼此交替,且第一公共电极和像素电极各包括下层和上层;在第二基板上形成包含红、绿和蓝滤色图案的滤色器层,红、绿和蓝滤色图案对应每个像素区;以及接合第一基板和第二基板,使液晶层处于第一基板和第二基板之间,其中在像素区的边界上,红、绿和蓝滤色图案中的至少两个彼此交叠,并且其中下层由钼-钛合金制成,上层由透明导电材料或铜的氮化物制成。

[0032] 其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤包括形成与栅线平行的公共线;和形成分别从公共线沿着数据线伸出的第二公共电极和第三公共电极,其中像素电极和第一公共电极位于第二公共电极和第三公共电极之间。

[0033] 其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤可进一步包括形成与数据线以及第二和第三公共电极交叠的导电图案,其中导电图案由与第一公共电极相同的材料形成。

[0034] 其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素电极的步骤可进一步包括在数据线上形成钝化层,其中第一公共电极、像素电极和导电图案布置在钝化层上。

[0035] 其中在第一基板上形成多条栅线、多条数据线、薄膜晶体管、第一公共电极和像素

电极的步骤可进一步包括形成连接到第一公共电极和导电图案,并且布置在钝化层上的辅助公共线;和形成连接到像素电极,且布置在钝化层上的辅助像素图案,其中辅助公共线和辅助像素图案与栅线平行,并且在像素区中彼此相对。

[0036] 其中辅助公共线和辅助像素电极可各具有分别由与第一公共电极的下层和上层相同的材料形成的下层和上层。

[0037] 其中在第二基板上形成滤色器层的步骤可包括在滤色器层上形成外涂层;在外涂层上形成具有第一高度的第一柱衬垫;和在外涂层上形成具有比第一高度低的第二高度的第二柱衬垫。

[0038] 其中透明导电材料可包括氧化铟锡、氧化铟锌和掺铝氧化锌中的一种。

[0039] 其中下层可具有大约 50 至 250 埃的第一厚度,并且上层可具有大约 250 至 600 埃的第二厚度。

[0040] 其中数据线、像素电极以及第一至第三公共电极相对于像素区中心可为弯曲的,以在像素区中形成双畴。

[0041] 应理解,前面的概括描述和下面的详细描述都是示范性和说明性的,并且旨在提供对所要求保护的本发明的进一步说明。

附图说明

[0042] 附图提供对本发明的进一步理解并且并入说明书而组成说明书的一部分,附图图示本发明的实施例,并且与说明书文字一起用来解释本发明的原理。

[0043] 在附图中:

[0044] 图 1 是现有技术的 IPS 模式 LCD 器件的示意截面图。

[0045] 图 2A 和 2B 是示出根据现有技术的 IPS 模式 LCD 器件的导通/截止情况的截面图。

[0046] 图 3 是现有技术的 IPS 模式 LCD 器件的一部分的截面图。

[0047] 图 4 是根据本发明的 IPS 模式 LCD 器件的一部分的平面图。

[0048] 图 5 是沿着图 4 中 V-V 线的截面图。

[0049] 图 6 是沿着图 4 中 VI-VI 线的截面图。

[0050] 图 7A 至 7F 是示出沿着图 4 中的 V-V 线的阵列基板部分的制造工艺的截面图。

[0051] 图 8A 至 8F 是示出沿着图 4 中的 VI-VI 线的阵列基板部分的制造工艺的截面图。

[0052] 图 9A 至 9F 是示出沿着图 4 中的 V-V 线的滤色器基板部分的制造工艺的截面图。

[0053] 图 10A 至 10F 是示出沿着图 4 中的 VI-VI 线的滤色器基板部分的制造工艺的截面图。

具体实施方式

[0054] 现在将详细参照优选实施例,其实例示于附图中。

[0055] 图 4 是根据本发明的 IPS 模式 LCD 器件的一部分的平面图。图 4 示出了阵列基板中包括转换元件的像素区。

[0056] 如图 4 所示,IPS 模式 LCD 器件 101 包括:第一基板(未示出)、面向第一基板的第二基板(未示出)和它们之间的液晶层(未示出)。

[0057] 在作为透明绝缘基板的玻璃或塑料的第一基板上,形成有栅线 103 和数据线 130。

栅线 103 和数据线 130 彼此交叉以限定像素区 P, 在栅线 103 和数据线 130 之间具有栅极绝缘层(未示出)。在第一基板上形成有公共线 109, 公共线 109 与栅线 103 平行且间隔开。公共线 109 由与栅线 103 相同的材料形成且与栅线 103 形成在同一层上。

[0058] 在像素区 P 中, 作为转换元件的薄膜晶体管(TFT)Tr 布置在栅线 103 和数据线 130 的交叉部分处。TFT Tr 连接至栅线 103 和数据线 130 并且包括栅电极 105、栅极绝缘层、半导体层(未示出)、源电极 133 和漏电极 136。

[0059] 在像素区 P 中, 第一公共电极 116a 和第二公共电极 116b 从公共线 109 伸出而平行于数据线 130。第一公共电极 116a 和第二公共电极 116b 布置在像素区 P 的相对侧, 并且由与公共线 109 相同的材料形成且与公共线 109 形成在同一层上。

[0060] 形成辅助公共线 172 与公共线 109 平行且辅助公共线 172 通过公共接触孔 146 连接至第一公共电极 116a。在图 4 中, 公共接触孔 146 形成为暴露出第一公共电极 116a。替代地, 公共接触孔可对应第二公共电极 116b 且暴露出第二公共电极 116b。在这种情况下, 辅助公共线 172 通过公共接触孔连接至第二公共电极 116b。至少一个第三公共电极 173 从辅助公共线 172 向着公共线 109 延伸。在平面图上, 第三公共电极 173 位于第一公共电极 116a 和第二公共电极 116b 之间。

[0061] 在两个相邻像素区 P 中的第一公共电极 116a 和第二公共电极 116b 各者和数据线 130 上方布置有导电图案 175。也即, 导电图案 175 遮蔽数据线 130、第一和第二公共电极 116a 和 116b 以及它们之间的空间。导电图案 175 从辅助公共线 172 向着公共线 109 延伸。

[0062] 在图 4 中, 辅助公共线 172 沿着栅线 103 跨过相邻的像素区 P。辅助公共线 172 与数据线 130 以及第一和第二公共电极 116a 和 116b 交叠。结果, 辅助公共线 172 用作黑矩阵来防止光泄漏。替代地, 在每个像素区 P 中辅助公共线可为岛状。

[0063] 辅助像素图案 169 形成在像素区 P 中, 通过漏极接触孔 143 连接至 TFT Tr 的漏电极 136。辅助像素图案 169 与公共线 109 交叠。至少一个像素电极 170 从辅助像素图案 169 伸出。像素电极 170 位于第一公共电极 116a 和第二公共电极 116b 之间且与第三公共电极 173 交替布置。

[0064] 相对于与栅线 103 平行的虚中心线, 像素电极 170 和包括第一、第二和第三公共电极 116a、116b 和 173 的公共电极都具有弯曲形状, 使得像素区 P 具有双畴结构。结果, 防止了依赖于视角的色移问题。另外, 数据线 130 具有与像素电极 170 相似的弯曲形状。由于数据线 130 沿着像素区 P 延伸成列, 因此数据线 130 具有之字形形状。替代地, 数据线 130、像素电极 170 和公共电极 116a、116b 和 173 可具有其他形状, 如直线形状。

[0065] 另一方面, 漏电极 136 延伸以与公共线 109 交叠, 在它们之间设有栅极绝缘层。公共线 109 的交叠部分用作第一存储电极 110, 而漏电极 136 的交叠部分用作第二存储电极 138。第一和第二存储电极 110 和 138 以及栅极绝缘层构成存储电容 StgC。

[0066] 在根据本发明的 IPS 模式 LCD 器件中, 为了通过像素电极 170 和第三公共电极 173 减少环境光的反射, 像素电极 170 和第三公共电极 173 都包括双层结构。

[0067] 在双层结构的像素电极 170 和第三公共电极 173 中, 下层包括钼-钛合金(MoTi), 而上层包括透明导电材料, 例如铟-锡-氧化物(ITO)、铟-锌-氧化物(IZO)和掺铝氧化锌(AZO)或者不透明的金属材料, 例如铜的氮化物(CuNx)。

[0068] 在第二基板上, 形成有包括红、绿和蓝滤色图案 185a、185b 和 185c 的滤色器层 185

(图 6),而没有黑矩阵。红、绿和蓝滤色图案 185a、185b 和 185c 中至少两个在像素区 P 的边界交叠,使得滤色器层 185 的交叠部分与第一基板上的导电图案 175 用作黑矩阵。也即,滤色器层 185 的交叠部分对应于第一基板上的导电图案 175。

[0069] 参考截面图进一步说明本发明的实施例。图 5 是沿着图 4 中的 V-V 线的截面图,图 6 是沿着图 4 中的 VI-VI 线的截面图。为了说明,定义了形成 TFT 的转换区和形成存储电容的存储区域。

[0070] 参考图 5 和 6, IPS 模式 LCD 器件 100 包括第一基板 102、第二基板 181 和位于它们之间的液晶层 195,在第一基板 102 上形成有像素电极 170 和第三公共电极 173,在第二基板 181 上形成有滤色器层 185。

[0071] 在第一基板 102 上形成有栅线 103 (图 4)和公共线 109 (图 4)。公共线 109 与栅线 103 平行且间隔开。转换区 TrA 中的一部分栅线 103 用作栅电极 105。替代地,栅线 103 可突入转换区 TrA 中使得栅线 103 的突出部分用作栅电极 105。存储区域 StgA 中的一部分公共线 109 用作第一存储电极 110。第一和第二公共电极 116a 和 116b 从公共线 109 向着像素区 P 延伸。

[0072] 栅极绝缘层 118 形成在栅线 103、栅电极 105、公共线 109 以及第一和第二公共电极 116a 和 116b 上。例如,栅极绝缘层 118 可由无机绝缘材料如氧化硅和氮化硅形成。

[0073] 在栅极绝缘层 118 上和转换区 TrA 中形成有包括有源层 120a 和欧姆接触层 120b 的半导体层 120。有源层 120a 由本征非晶硅形成,而欧姆接触层 120b 由掺杂杂质的非晶硅形成。

[0074] 数据线 130 与栅线 103 相交以限定像素区 P。在图 6 中,包括第一和第二图案 121a 和 121b 的半导体图案 121 布置在数据线 130 下面和栅极绝缘层 118 上面,第一和第二图案 121a 和 121b 分别从有源层 120a 和欧姆接触层 120b 延伸。这些结构是由制备工艺得到的。当通过不同的掩模工艺形成数据线和半导体层时,半导体图案不出现在数据线的下面。

[0075] 源电极 133 从数据线 103 延伸以定位在半导体层 120 上。漏电极 136 也定位在半导体层 120 上且与源电极 133 间隔开。

[0076] 栅电极 105、栅极绝缘层 118、半导体层 120、源电极 133 和漏电极 136 构成 TFT Tr。TFT Tr 电连接至栅线 103 和数据线 130。

[0077] 漏电极 136 延伸到存储区域 StgA 中以与存储电极 110 交叠,在它们之间设有栅极绝缘层 118。漏电极 136 的交叠部分用作第二存储电极 138。第一和第二存储电极 110 和 138 以及栅极绝缘层构成存储电容 StgC。

[0078] 在数据线 130、TFT Tr 和存储电容 StgC 上,形成有由介电常数相对低的无机绝缘材料的钝化层 140。例如,钝化层 140 可以由光丙烯酸类物质形成。

[0079] 为了减小将要形成在数据线 130 和第一和第二公共电极 116a 和 116b 上方的导电图案 175 与数据线 130 和第一和第二公共电极 116a 和 116b 每一个之间的寄生电容,钝化层 140 由介电常数相对低的材料形成。另外,由于上述的钝化层 140,数据线 130 与第一和第二公共电极 116a 和 116b 每一个之间的不希望电场最小化。

[0080] 钝化层 140 包括暴露出一部分第一公共电极 116a 的公共接触孔 146 (图 4)和暴露出一部分第二存储电极 138 的漏极接触孔 143。由于第二存储电极 138 是一部分漏电极 136,所以漏极接触孔 143 可以暴露出漏电极 136。

[0081] 在钝化层 140 上,辅助公共线 172(图 4)和辅助像素图案 169 形成为与栅线 103 基本平行。辅助公共线 172 和辅助像素图案 169 位于像素区 P 的相对侧。辅助像素图案 169 和辅助公共线 172 具有双层结构。辅助像素图案 169 包括由 MoTi 形成的下层 169a 以及由透明导电材料或不透明金属材料形成的上层 169b,且通过漏极接触孔 143 连接至第二存储电极 138。尽管未示出,但辅助公共线 172 也包括由 MoTi 形成的下层和由透明导电材料或不透明金属材料形成的上层,且通过公共接触孔 146 连接至第一公共电极 116a。

[0082] 另外,在钝化层 140 上形成有导电图案 175 和第三公共电极 173。导电图案 175 和第三公共电极 173 分别从辅助公共线 172 向着公共线 109 延伸。导电图案 175 与数据线 130 和第一和第二公共电极 116a 和 116b 交叠以用作黑矩阵。第三公共电极 173 位于第一公共电极 116a 和第二公共电极 116b 之间。

[0083] 而且,像素电极 170 形成在钝化层 140 上。像素电极 170 从辅助像素图案 169 向着辅助公共线 172 延伸。像素电极 170 位于第一和第二公共电极 116a 和 116b 之间且与第三公共电极 173 交替布置。如上所述,像素电极 170 和第三公共电极 173 具有弯曲形状或直线形状。

[0084] 导电图案 175、第三公共电极 173 和像素电极 170 也具有双层结构。导电图案 175 包括下层 175a 和上层 175b,第三公共电极 173 包括下层 173a 和上层 173b。像素电极 170 包括下层 170a 和上层 170b。下层 170a、173a 和 175a 各由 MoTi 形成,且上层 170b、173b 和 175b 各由透明导电材料例如 ITO、IZO 和 AZO 或者不透明金属材料例如铜的氮化物形成。

[0085] 像素电极 170 的下层 170a 和公共电极 173 的下层 173a 各具有大约 50 至 250 埃的厚度,且像素电极 170 的上层 170b 和公共电极 173 的上层 173b 各具有大约 250 至 600 埃的厚度。当像素电极 170 和公共电极 173 具有上述材料和上述厚度的双层结构时,IPS 模式 LCD 器件 100 具有小于大约 39% 的环境光反射率。现有技术的 IPS 模式 LCD 器件包括具有由钼制成的且厚度大约 300 埃的单层结构的像素电极和公共电极,该 IPS 模式 LCD 器件具有大约 66% 以上的环境光反射率,以至于存在彩虹着色问题。

[0086] 然而,由于根据本发明实施例的 IPS 模式 LCD 器件包括的像素电极 170 和公共电极 173 各具有双层结构,该双层结构包括由 MoTi 制成的且厚度为 50 至 250 埃的下层 170a 和 173a 和由 ITO、IZO、AZO 或铜的氮化物制成的且厚度为 250 至 600 埃的上层 170b 和 173b,所以该 IPS 模式 LCD 器件具有小于大约 39% 的环境光反射率。结果,没有彩虹着色问题且提高了显示图像的质量。

[0087] 当两层由不同材料形成且分别具有预定厚度时,折射系数存在差异,使得由于折射系数和厚度的不同,在每层的表面上反射的光之间会出现破坏性干扰。也即,存在抗反射涂布效应使得反射率降低。

[0088] 另一方面,当上层 170b 和 173b 各由铜的氮化物形成时,不存在抗反射涂布效应。然而,铜的氮化物层的折射性能低,使得包括铜的氮化物上层 170b 和 173b 的 IPS 模式 LCD 器件也具有小于大约 39% 的环境光反射率。另外,当上层 170b 和 173b 各由铜的氮化物形成时,因为铜的氮化物和钝化层 140 的材料之间的粘接性能很差,需要由 MoTi 制成的下层 170a 和 173a。

[0089] 在第二基板 181 上,形成有包括红、绿和蓝滤色图案 185a、185b 和 185c 的滤色器层 185,而没有黑矩阵。红、绿和蓝滤色图案 185a、185b 和 185c 分别对应于像素区 P。

[0090] 红、绿和蓝滤色图案 185a、185b 和 185c 中的至少两个在像素区 P 的界面处交叠,使得滤色器层 185 的交叠部分与第一基板 102 上的导电图案 175 一起用作黑矩阵。例如,红和绿滤色图案 185a 和 185b 在一个像素区 P 的界面处彼此交叠,红和蓝滤色图案 185a 和 185c 在另一个像素区 P 的界面处彼此交叠,而绿和蓝滤色图案 185b 和 185c 在其它的像素区 P 的界面处彼此交叠。滤色器层 185 的交叠部分与导电图案 175 交叠。在滤色器层 185 上形成有具平顶表面的外涂层 187。在外涂层 187 上形成有用于保持单元间隙的第一柱衬垫 188 和用于防止由外部碰撞损伤的第二柱衬垫 189。第一柱衬垫 188 具有比第二柱衬垫 189 的第二高度大的第一高度。

[0091] 液晶层 195 定位于第一基板 102 和第二基板 181 之间,且第一基板 102 和第二基板 181 粘附使得第一柱衬垫 188 接触第一基板 102 上方的最上层。

[0092] 在上述 IPS 模式 LCD 器件中,由于像素电极和第三公共电极各包括具有由 MoTi 制成的下层和由 ITO、IZO、AZO 或铜的氮化物制成的上层的双层结构,所以环境光反射率降低至小于大约 39%。结果,防止了现有技术的 IPS 模式 LCD 器件中的彩虹着色问题,并且提高了环境对比度。

[0093] 另外,由于不存在黑矩阵,所以简化了制造工艺且降低了生产成本。而且,由于像素电极和公共电极各具有弯曲形状,所以存在双畴结构以便防止色移问题。

[0094] 参考图 7A 至 7F、8A 至 8F、9A 至 9F 和 10A 至 10F,说明 IPS 模式 LCD 器件的制造方法。

[0095] 图 7A 至 7F 是示出沿着图 4 中的 V-V 线的阵列基板部分的制造工艺的截面图,而图 8A 至 8F 是示出沿着图 5 中的 VI-VI 线的阵列基板部分的制造工艺的截面图。图 9A 至 9F 是示出沿着图 4 中的 V-V 线的滤色器基板部分的制造工艺的截面图,而图 10A 至 10F 是示出沿着图 5 中的 VI-VI 线的滤色器基板部分的制造工艺的截面图。为了说明方便,定义了形成 TFT 的转换区和形成存储电容的存储区。

[0096] 如图 7A 和 8A 所示,在第一基板 102 上,通过沉积铝(Al)、Al 合金、铜(Cu)、Cu 合金和铬(Cr)中的至少一种,形成第一金属层(未示出)。图案化第一金属层以形成栅线(未示出)、公共线(未示出)、栅电极 105 以及第一和第二公共电极 116a 和 116b。栅电极 105 连接到栅线,并且第一公共电极 116a 和第二公共电极 116b 分别连接到公共线。

[0097] 接下来,在栅线、公共线、栅电极 105 以及第一和第二公共电极 116a 和 116b 上沉积无机绝缘材料,如氧化硅和氮化硅,以形成栅极绝缘层 118。

[0098] 接下来,如图 7B 和 8B 所示,在栅极绝缘层 118 上顺序形成本征非晶硅层(未示出)、掺杂杂质的非晶硅层(未示出)和第二金属层(未示出)。通过折射曝光掩模工艺或半色调掩模工艺图案化本征非晶硅层、掺杂杂质的非晶硅层和第二金属层,以形成包括有源层 120a、欧姆接触层 120b、数据线 130、源电极 133 和漏电极 136 的半导体层 120。栅极绝缘层 118 上的半导体层 120 对应栅电极 105。如上面所提到的,数据线 130 与栅线交叉以限定像素区 P。

[0099] 栅电极 105、栅极绝缘层 118、半导体层 120、源电极 133 和漏电极 136 组成转换区 TrA 中的 TFT Tr。

[0100] 在这种情况下,漏电极 136 延伸到存储区 StgA 中以与公共线交叠,栅极绝缘层 118 处于它们之间。公共线的交叠部分用作第一存储电极 110,并且漏电极 136 的交叠部分用作

第二存储电极 138。第一和第二存储电极 110 和 138 以及栅极绝缘层组成存储电容 StgC。

[0101] 由于通过一个掩模工艺形成了半导体层 120、数据线 130、源电极 133 和漏电极 136,所以包括第一和第二图案 121a 和 121b 的半导体图案 121 布置在数据线 130 的下面和栅极绝缘层 118 的上面,第一和第二图案 121a 和 121b 分别从有源层 120a 和欧姆接触层 120b 延伸。

[0102] 替代地,可以通过一个掩模工艺来图案化本征非晶硅层和掺杂杂质的非晶硅层以形成有源层和欧姆接触层,并且可以通过另一个掩模工艺来图案化第二金属层以形成数据线、源电极和漏电极。在这种情况下,半导体图案可以不存在于数据线下方。

[0103] 接下来,如图 7C 和 8C 所示,通过在数据线 130、TFT Tr 和存储电容 StgC 上涂布有机绝缘材料如光丙烯酸类,形成钝化层 140。然后,通过掩模工艺来图案化钝化层 140,以形成暴露第二存储电极 138 的漏极接触孔 143 和暴露第一公共电极 116a 的公共接触孔(未示出)。替代地,漏极接触孔可以暴露漏电极,而公共接触孔可以暴露第二公共电极。

[0104] 接下来,如图 7D 和 8D 所示,通过沉积 MoTi,在钝化层 140 上形成厚度大约 50 至 250 埃的第三金属层 168a,并且通过沉积 ITO、IZO、AZO 和铜的氮化物中的一种,在第一金属层 168a 上顺序形成厚度大约 250 至 600 埃的第四金属层 168b。

[0105] 接下来,在第四金属层 168b 上形成光致抗蚀剂(PR)层(未示出),并图案化,以通过曝光该 PR 层并显影来形成 PR 图案 191。PR 图案 191 对应第三公共电极 173(图 7F)、像素电极 170(图 7F)、辅助公共线 172(图 4)、导电图案 175(图 8F)和辅助像素图案 169(图 7F)。

[0106] 接下来,如图 7E 和 8E 所示,利用 PR 图案 191 作为蚀刻掩模,蚀刻第四金属层 168b(图 7D)和第三金属层 168a(图 7D),以形成像素电极 170、第三公共电极 173、辅助像素图案 169、辅助公共线 172(图 4)和导电图案 175,它们所有都具有双层结构。如上面所提到的,像素电极 170 连接到辅助像素图案 169,辅助像素图案 169 通过漏极接触孔 143 电连接到漏电极 136。第三公共电极 13 和导电图案 175 分别连接到辅助公共线 172。

[0107] 接下来,如图 7F 和 8F 所示,通过移除在第三公共电极 173、像素电极 170、辅助像素图案 169、辅助公共线 172 和导电图案 175 上的 PR 图案 191,获得阵列基板。

[0108] 另一方面,如图 9A 和 10A 所示,通过涂布红色抗蚀剂,在第二基板 181 上形成红色抗蚀剂层(未示出)。通过掩模工艺来图案化红色抗蚀剂层,以在一个像素区 P 中形成红色滤色图案 185a。在这种情况下,红色滤色图案 185a 延伸到相邻像素区 P 的边界中。

[0109] 接下来,如图 9B 和 10B 所示,通过涂布绿色抗蚀剂,在红色滤色图案 185a 和第二基板 181 上形成绿色抗蚀剂层(未示出)。图案化该绿色抗蚀剂层,以在另一像素区 P 中形成绿色滤色图案 185b。在这种情况下,绿色滤色图案 185b 延伸到相邻像素区 P 的边界中。结果,在分别形成了红色和绿色滤色图案 185a 和 185b 的像素区 P 的边界上,绿色滤色图案 185b 与红色滤色图案 185a 交叠。

[0110] 接下来,如图 9C 和 10C 所示,通过涂布蓝色抗蚀剂,在红色和绿色滤色图案 185a 和 185b 和第二基板 181 上形成蓝色抗蚀剂层(未示出)。图案化该蓝色抗蚀剂层,以在另一像素区 P 中形成蓝色滤色图案 185c。在这种情况下,蓝色滤色图案 185c 延伸到相邻像素区 P 的边界中。结果,在分别形成了红色和蓝色滤色图案 185a 和 185c 的像素区 P 的边界上,蓝色滤色图案 185c 与红色滤色图案 185a 交叠,并且在分别形成了绿色和蓝色滤色图案

185b 和 185c 的像素区 P 的边界上,蓝色滤色图案 185c 与绿色滤色图案 185b 交叠。

[0111] 红、绿和蓝色滤色图案 185a、185b 和 185c 中的两个在像素区 P 的边界上交叠,通过彩色滤色图案 185a、185b 和 185c 的交叠部分,屏蔽了边界中的光泄漏。另外,由于在像素区 P 的边界上和在第一基板 102 (图 8F) 上形成了导电图案 175 (图 8F),所以不用黑矩阵却防止了光泄漏问题。

[0112] 接下来,如图 9D 和 10D 所示,在滤色器层 185 上涂布透明有机绝缘材料,以形成具有平顶表面的外涂层 187。

[0113] 接下来,如图 9E 和 10E 所示,通过涂布光敏有机材料,在外涂层 187 上形成有机材料层 186。通过显影留下光敏有机材料的暴露部分。也即,有机材料具有负型光敏性质。

[0114] 接下来,在有机材料层 186 上方布置包括透光区 TA、阻挡区 BA 和半透光区 HTA 的曝光掩模 199。半透光区 HTA 具有比透光区 TA 小且比阻挡区 BA 大的透光性。通过曝光掩模 199 暴露有机材料层 186。

[0115] 接下来,如图 9F 和 10F 所示,对暴露的有机材料层 186 (图 9E 和 10E)显影以形成第一柱衬垫 188 和第二柱衬垫 189,以便获得滤色器基板。第一柱衬垫物 188 对应于曝光掩模(图 9E)的透光区 TA,且具有第一高度。第二柱衬垫物 189 对应于曝光掩模(图 9E)的半透光区 HTA,并且具有比第一高度小的第二高度。如上面所提到的,形成第一柱衬垫 188 用于保持单元间隙,而形成第二柱衬垫 189 用于防止外部碰撞的损伤。

[0116] 如图 9A 至 9C 和 10A 至 10C 所示,顺序形成红、绿和蓝色滤色图案 185a、185b 和 185c。替代地,红、绿和蓝色滤色图案 185a、185b 和 185c 的形成次序没有限制。另外,所有的红、绿和蓝色滤色图案 185a、185b 和 185c 可以在像素区 P 的边界交叠。

[0117] 返回参考图 5 和 6,在阵列基板和滤色器基板之一的边缘上形成密封图案(未示出)。接下来,在围绕密封图案的空间中布置液晶层 195,并且将阵列基板和滤色器基板接合,使第一柱衬垫 188 接触阵列基板的顶元件。

[0118] 表 1 示出了在使用各包括 MoTi 下层和 ITO 上层的双层结构的像素电极和公共电极的实施例 LCD 器件中,依据钼-钛(MoTi)下层的厚度变化,环境光反射的测量值。表 1 还示出了使用 MoTi 单层像素电极和公共电极的比较 LCD 器件的环境光反射性。

[0119] 表 1

[0120]

	厚度(Å)		反射率(%)
	下层(MoTi)	上层(ITO)	环境光(波长: 380-780nm)
实施例	300	300	39
	200	300	37
	100	300	32
比较例	300	--	68

[0121] 如表 1 所示,在本发明实施例的 LCD 器件的情况下,当 ITO 上层的厚度保持为 300Å 且 MoTi 下层的厚度从 100Å 至 300Å 变化时,平均反射率全部在 39% 或更小。此外,随着下层厚度越来越薄,反射率越来越小。

[0122] 然而,当下层的厚度低于**50Å**时,环境对比度降低。因此,优选下层的厚度为**50Å**或更大,但不要求如此。

[0123] 在比较 LCD 器件的情况下,反射率是 68%。在这种情况下,出现了彩虹着色,由此降低了显示质量。

[0124] 表 2 示出了在使用各包括 MoTi 下层和 AZO 上层的双层结构的像素电极和公共电极的实施例 LCD 器件中,依据掺铝氧化锌(AZO)上层的厚度变化,环境光反射率的测量值。

[0125] 表 2

[0126]

	厚度(Å)		反射率(%)
	下层(MoTi)	上层(AZO)	环境光(波长: 380-780nm)
实施例	300	300	35
	300	400	31
	300	500	21
	300	600	22

[0127]

[0128] 如表 2 所示,在本实施例的 LCD 器件的情况下,当 MoTi 下层的厚度保持为**300Å**且 AZO 上层的厚度从**300Å**至**600Å**变化时,平均反射率全部在 35% 或更小。此外,随着上层厚度越来越厚,反射率越来越小,并且在 AZO 上层的厚度为**500Å**至**600Å**时,反射率基本最小化。

[0129] 在 IPS 模式 LCD 器件中,不用黑矩阵,滤色器层 185 的交叠部分和导电图案 175 就屏蔽了光泄漏。结果,具有生产成本的优势。另外,由于像素电极 170 和第三公共电极 173 各包括具有 Mo Ti 的下层和 ITO、IZO、AZO 或铜的氮化物的上层的双层结构,所以降低了环境光反射率,并提高了环境对比度。

[0130] 对于本领域的技术人员来说很显然,本发明可以进行各种修改和变化而不偏离本发明的精神和范围。由此,只要对本发明的修改和变化在所附权利要求及其等效范围内,那么本发明就旨在涵盖它们。

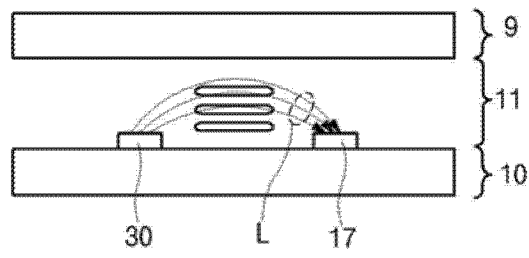


图 1

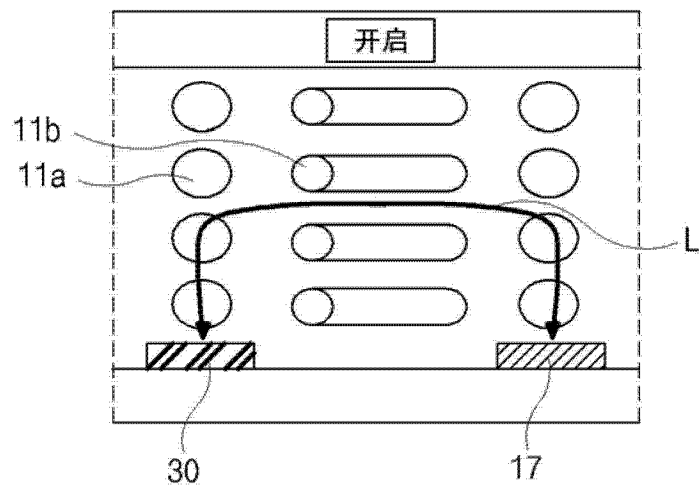


图 2A

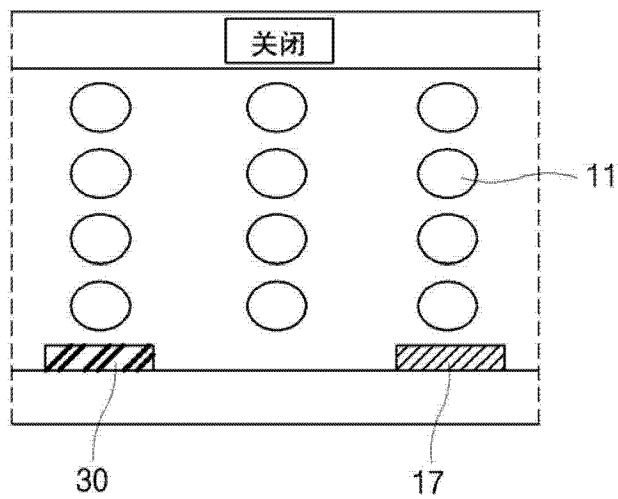


图 2B

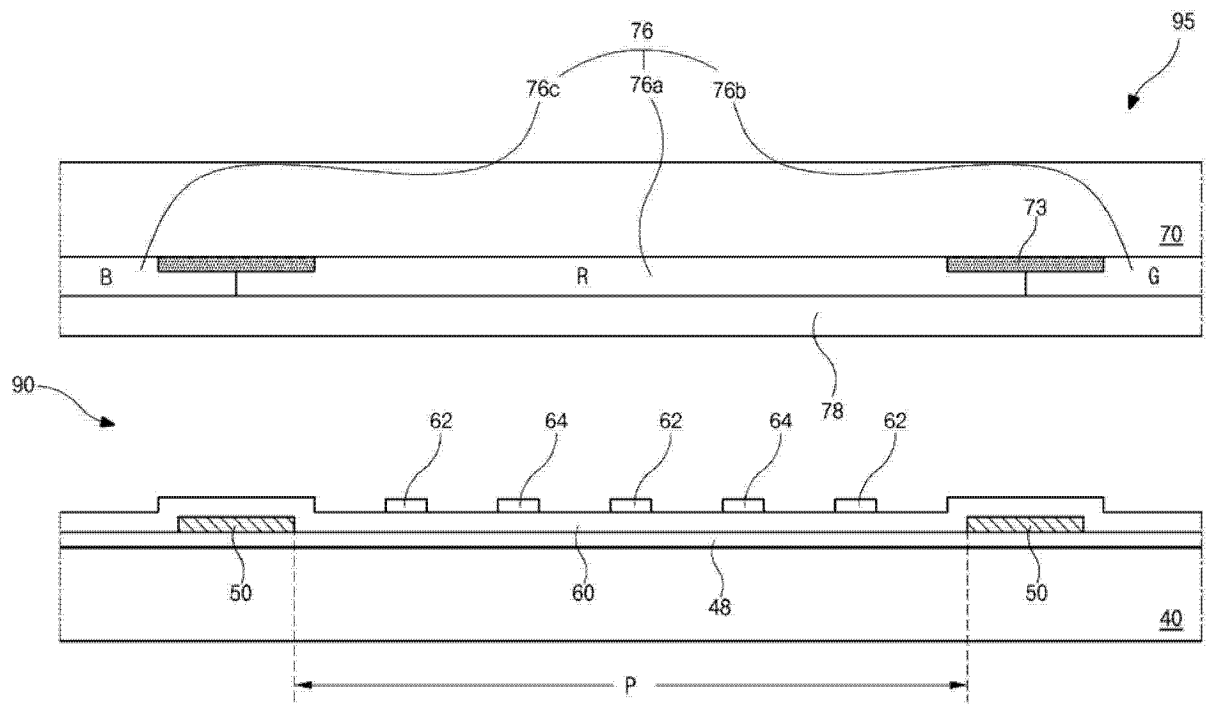


图 3

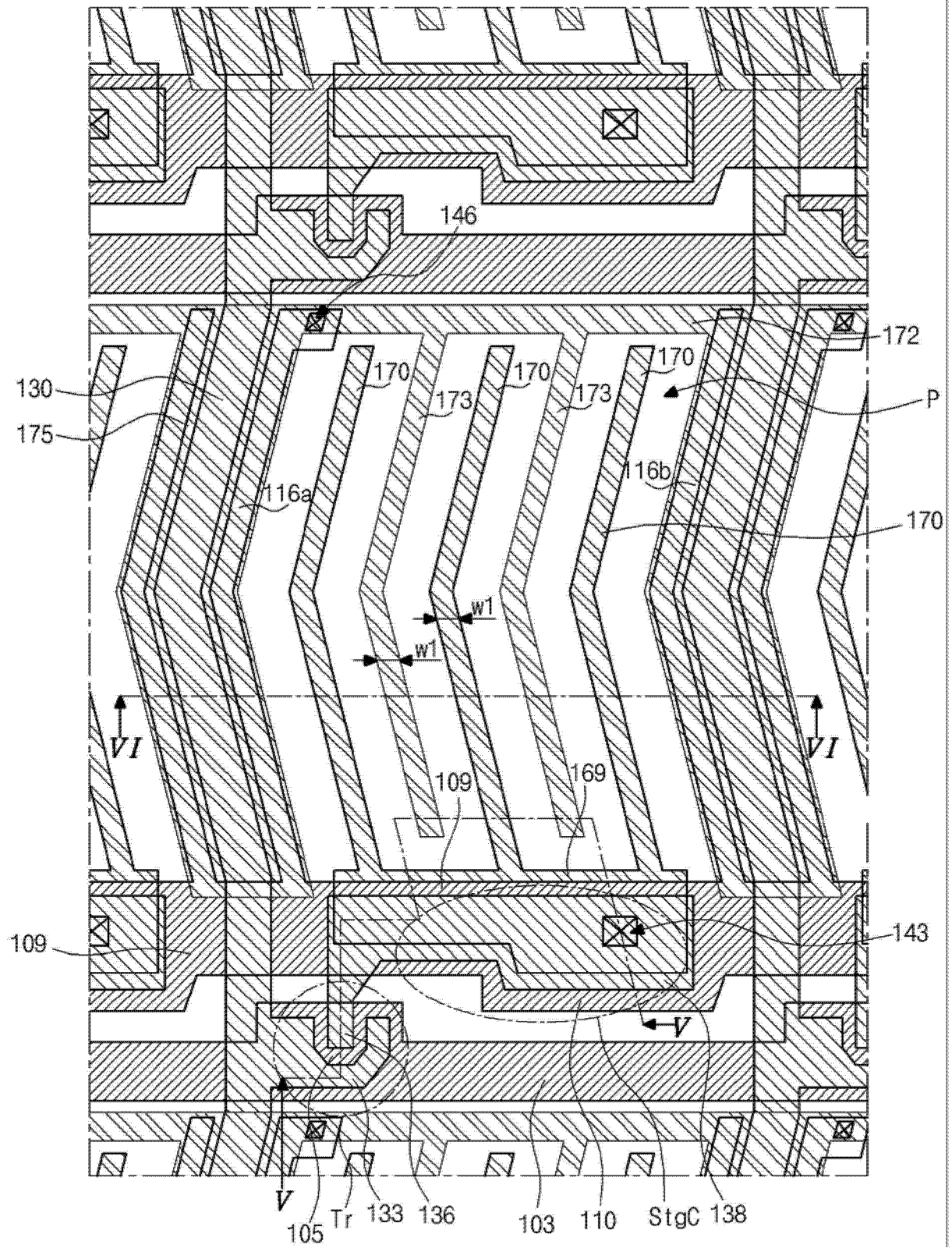


图 4

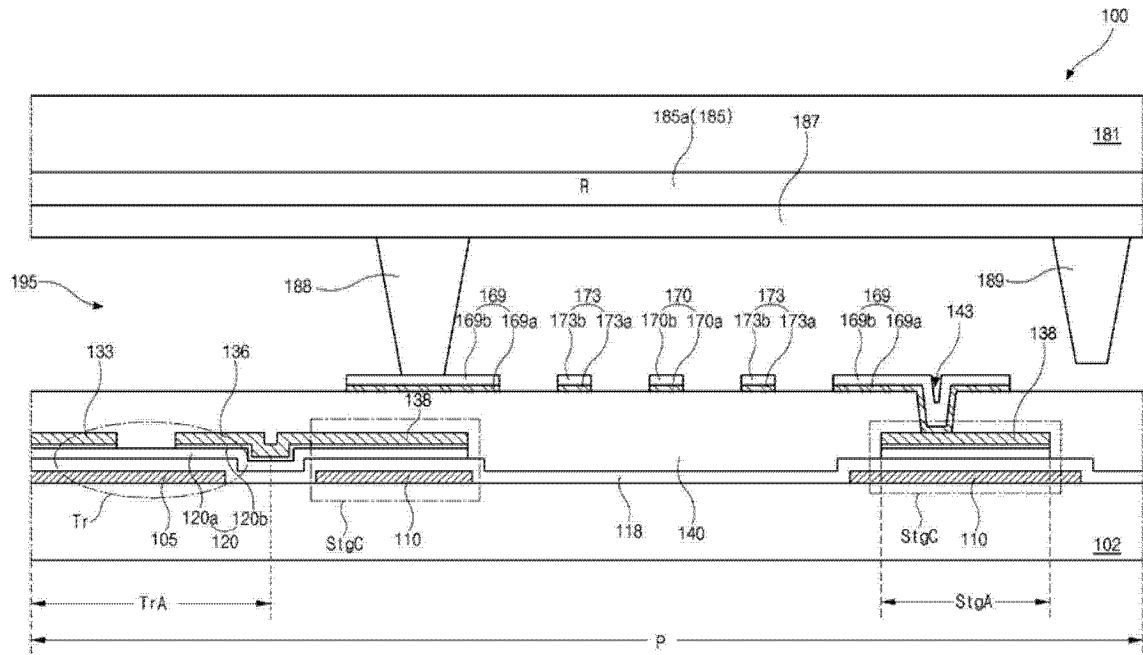


图 5

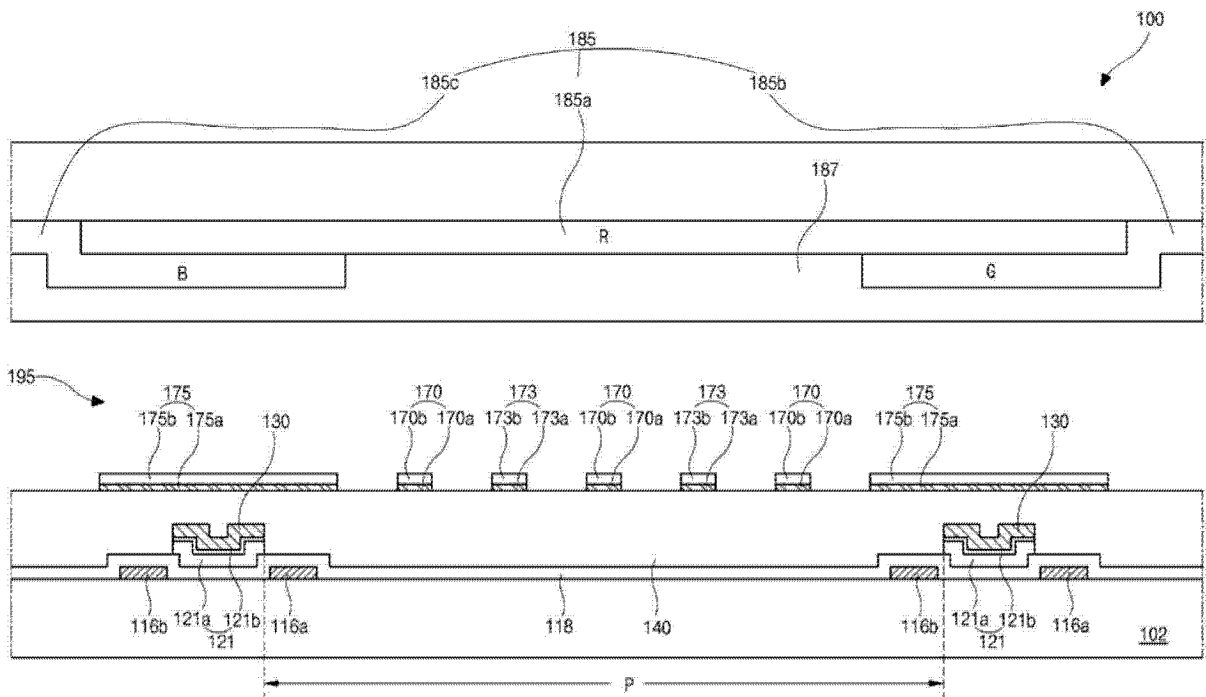


图 6

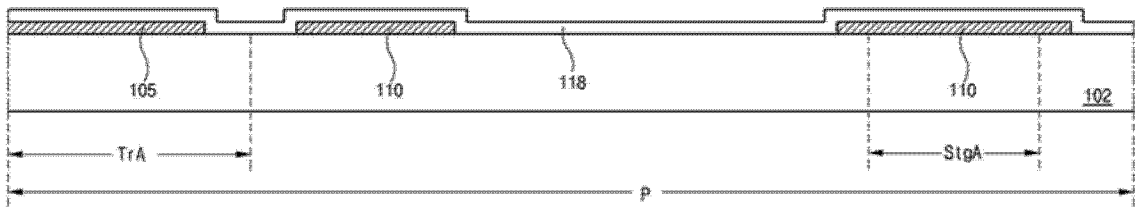


图 7A

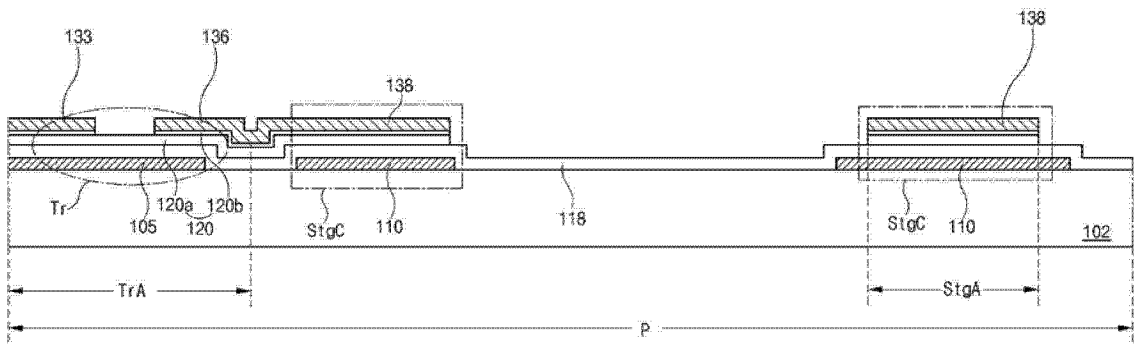


图 7B

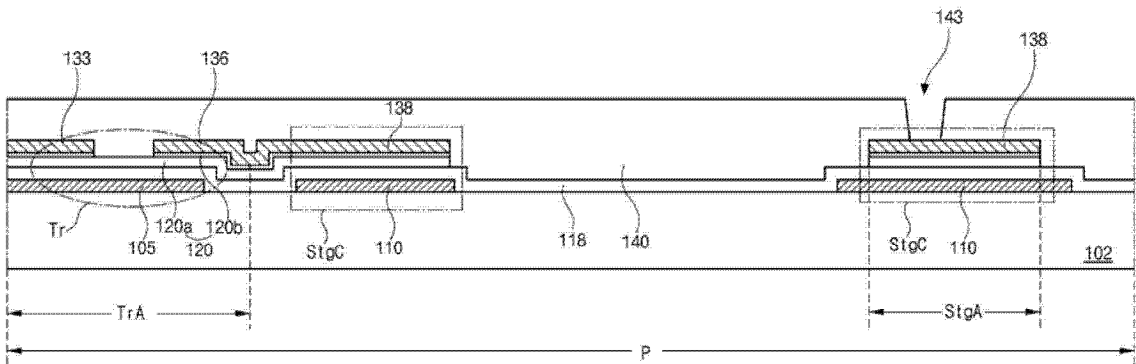


图 7C

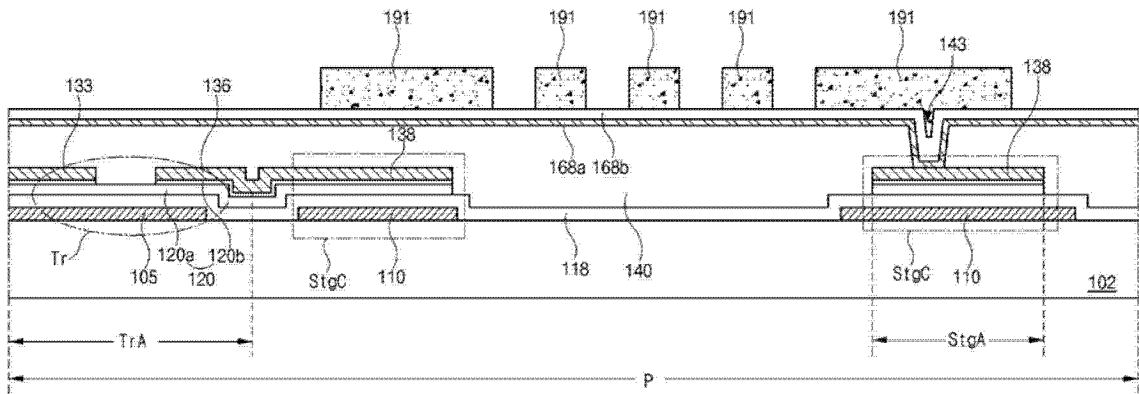


图 7D

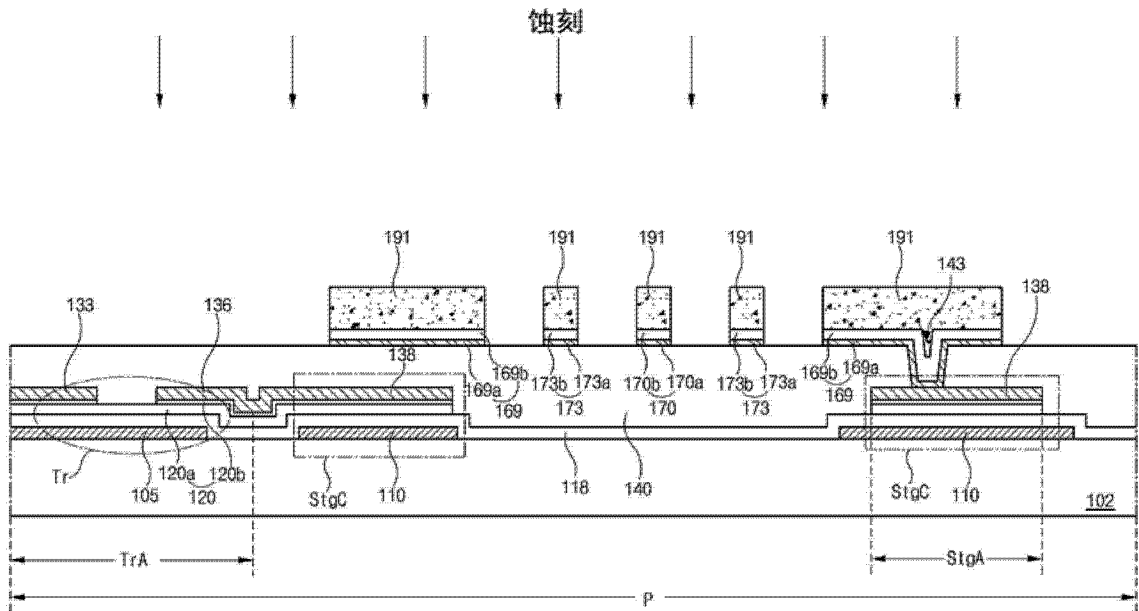


图 7E

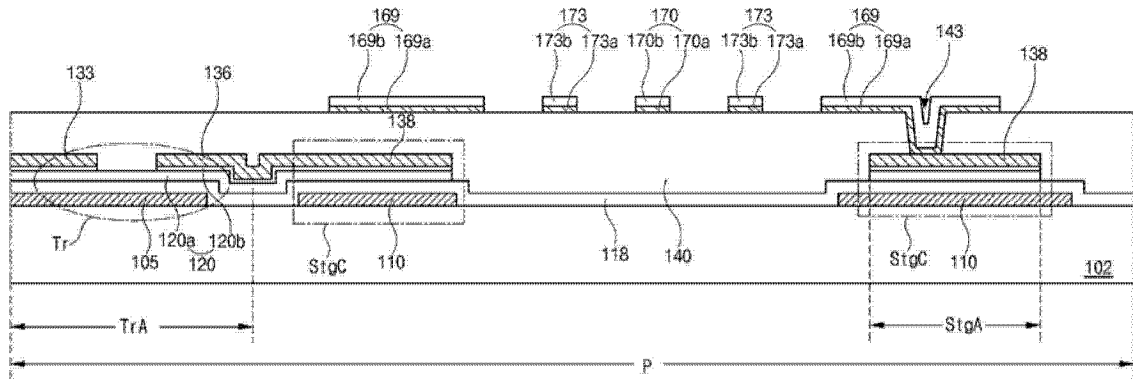


图 7F

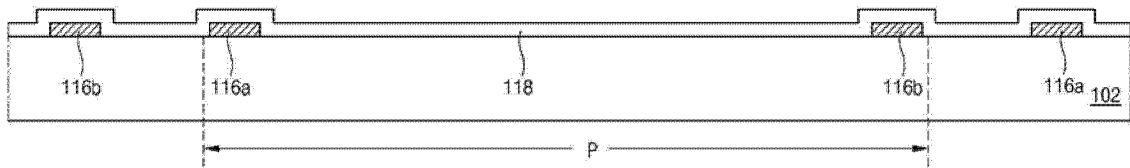


图 8A

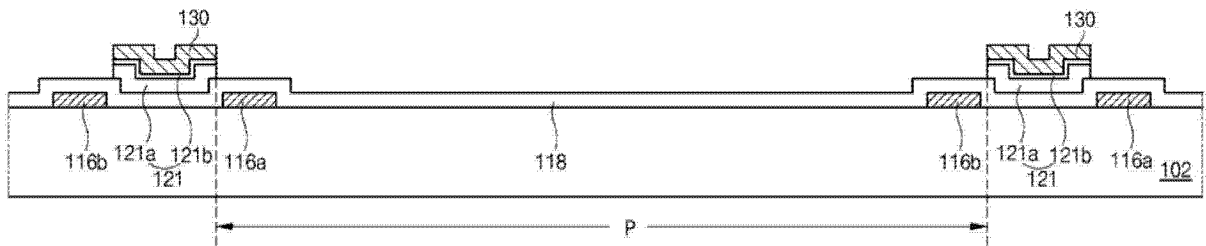


图 8B

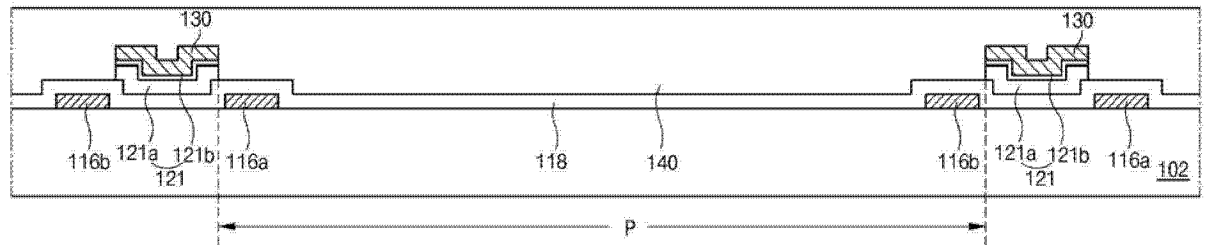


图 8C

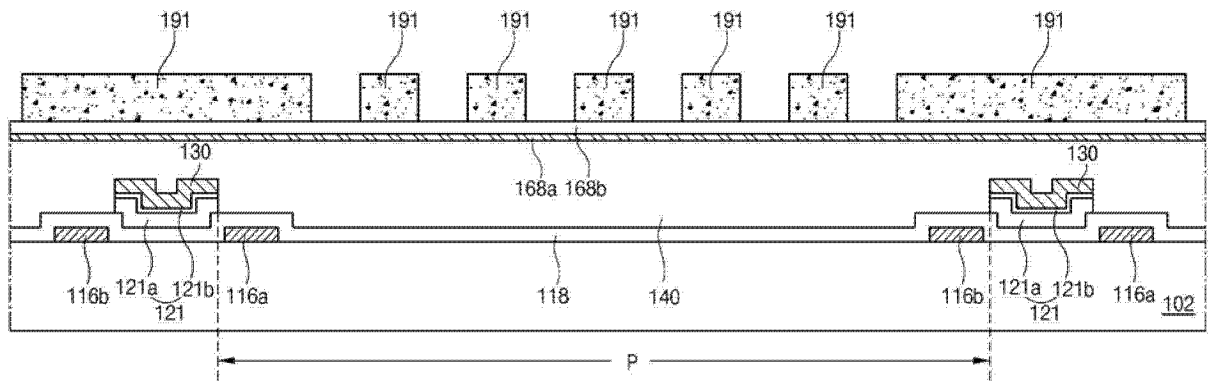


图 8D

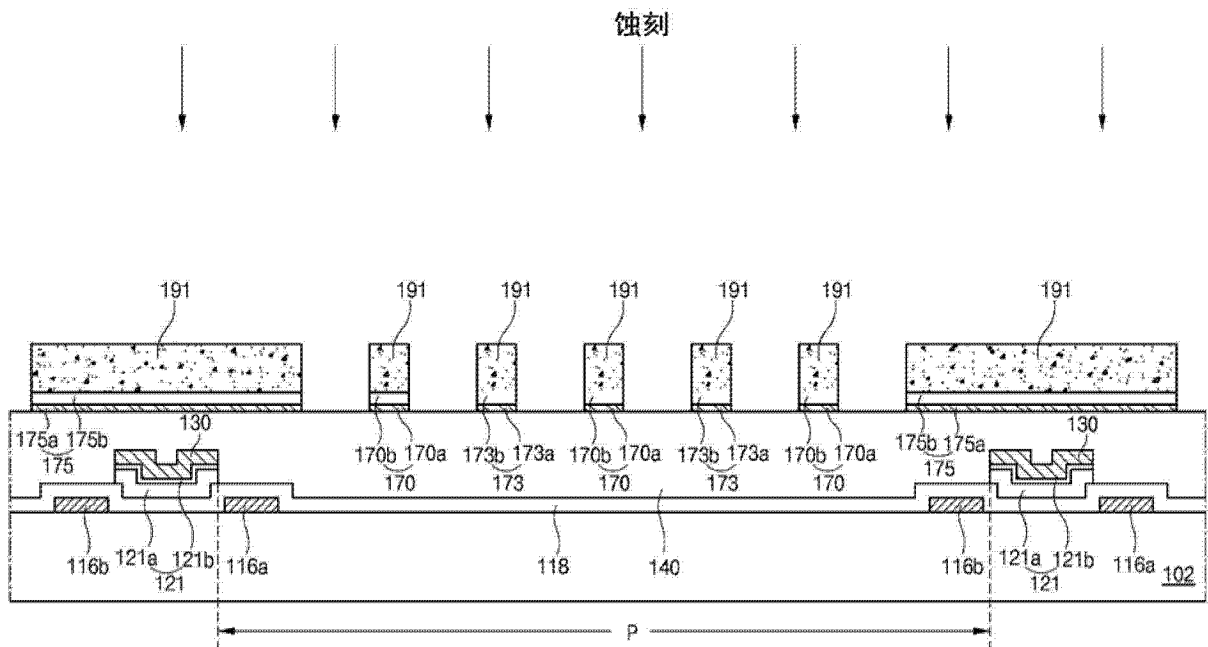


图 8E

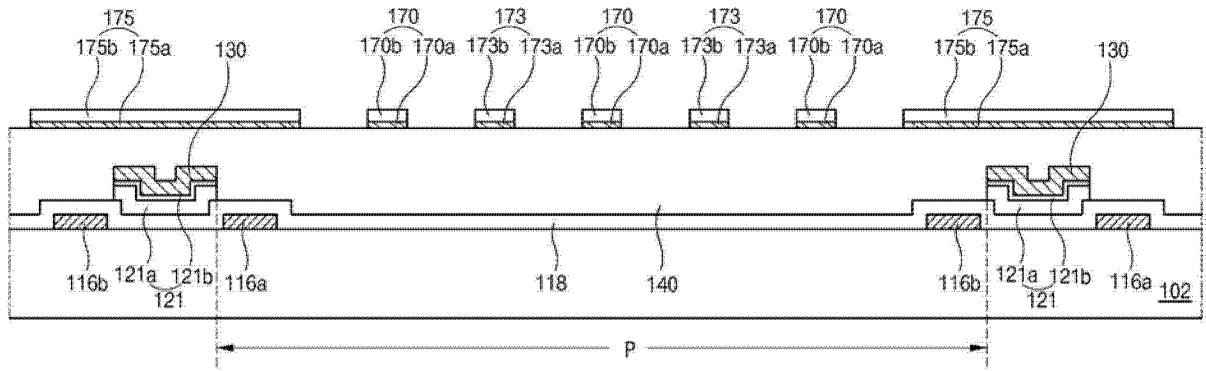


图 8F

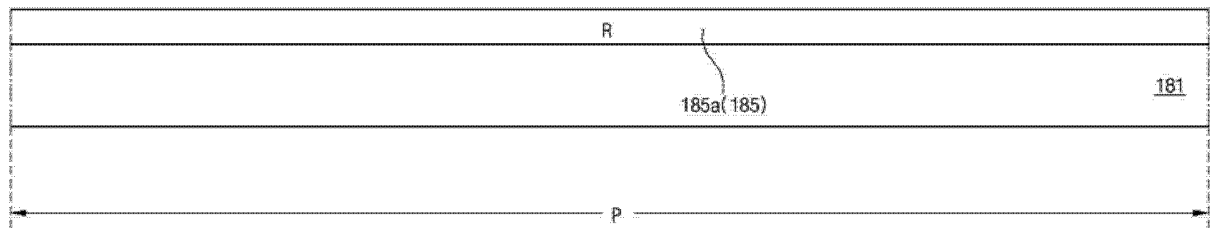


图 9A

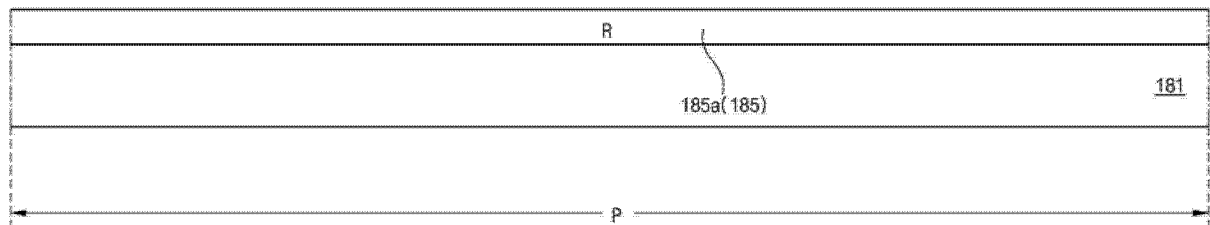


图 9B

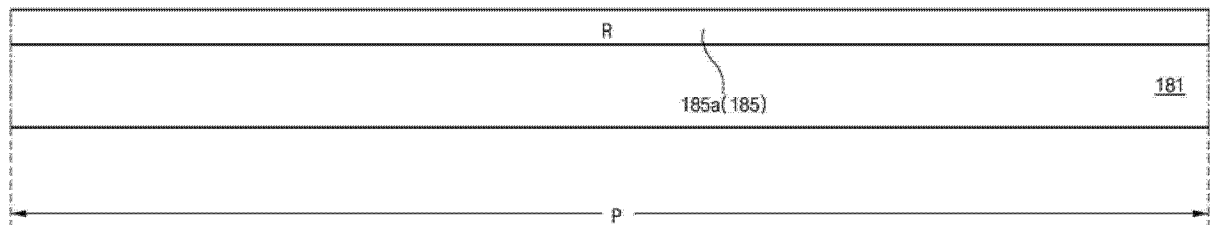


图 9C

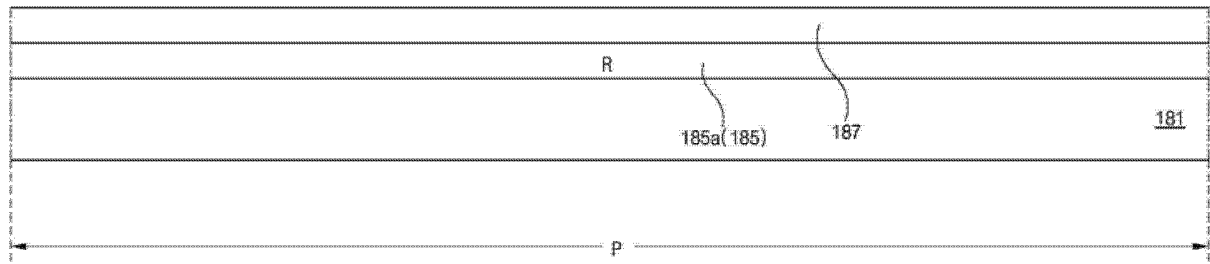


图 9D

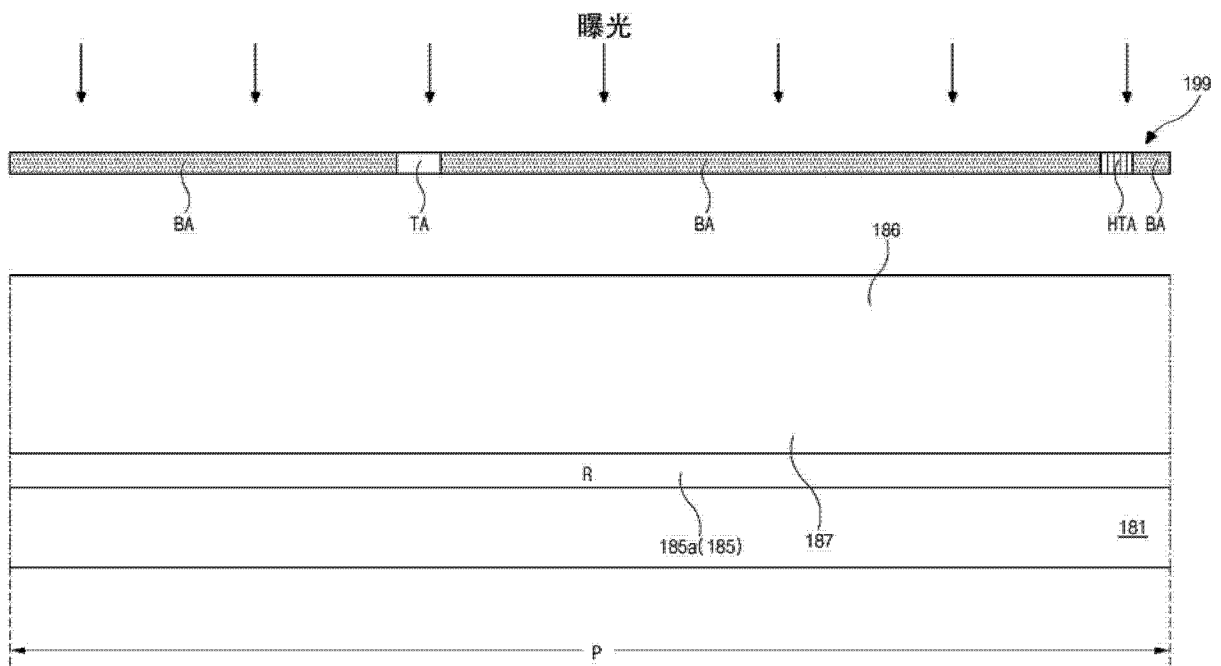


图 9E

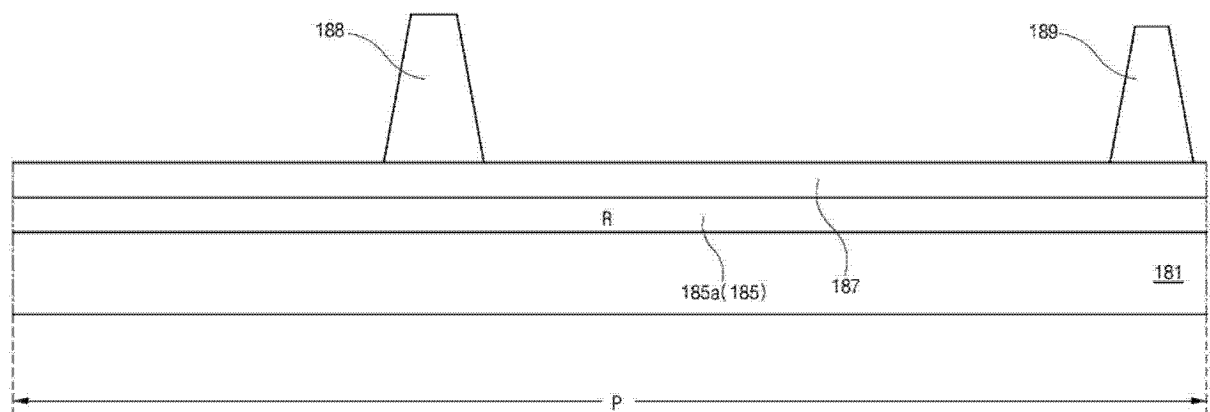


图 9F

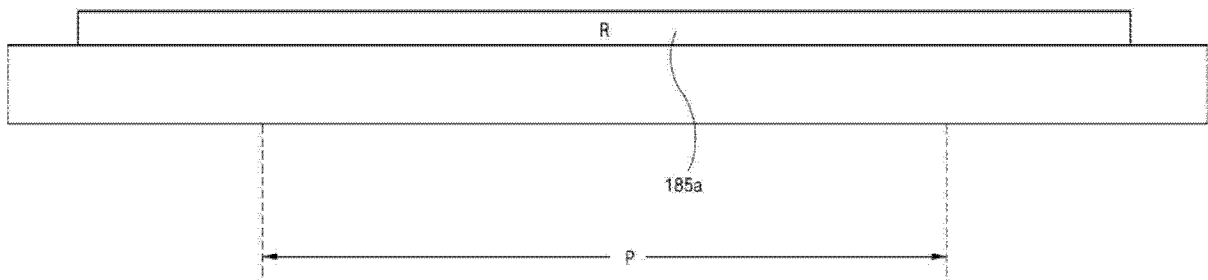


图 10A

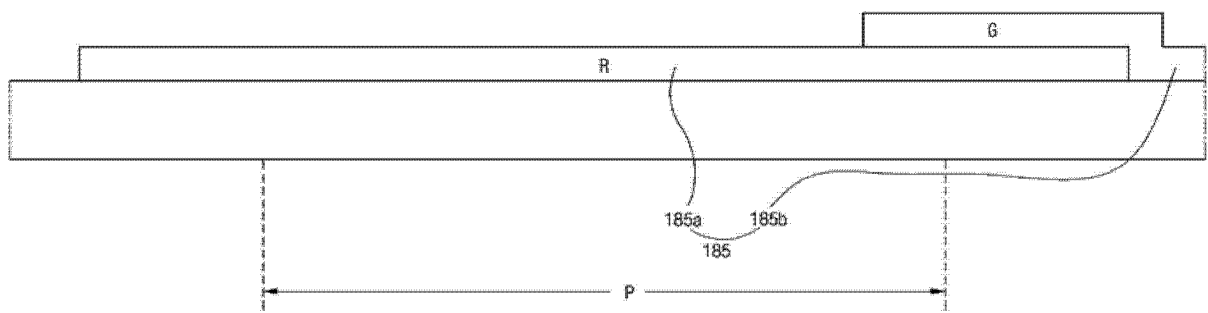


图 10B

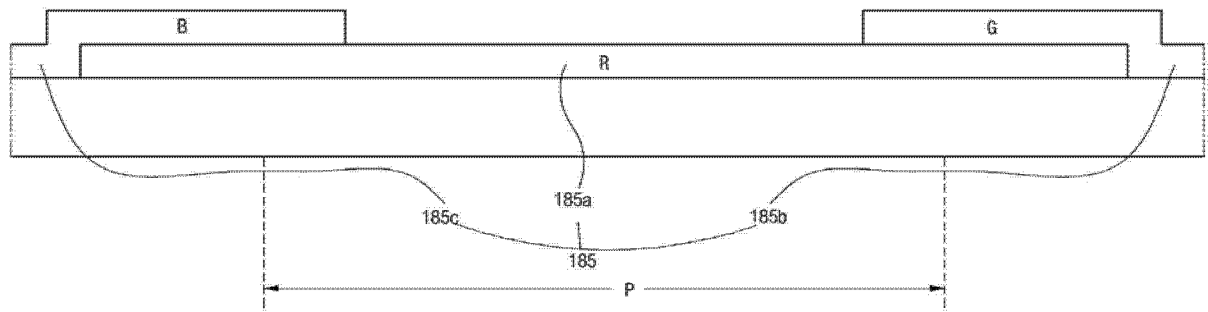


图 10C

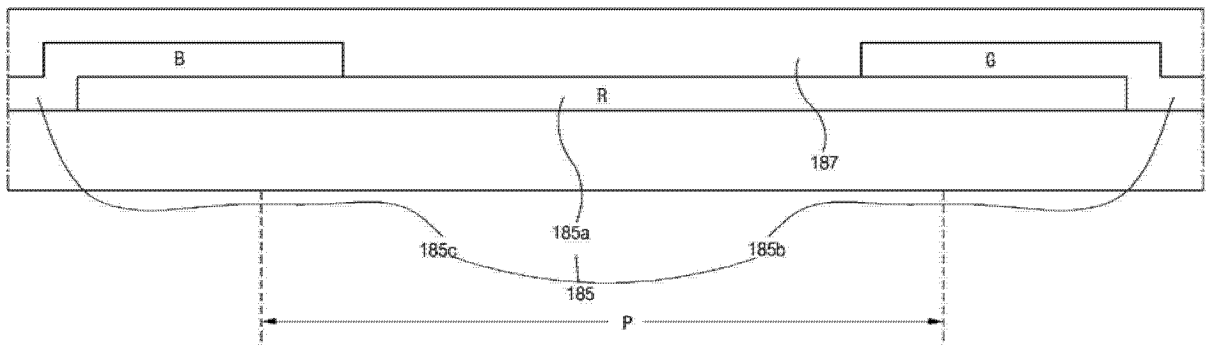


图 10D

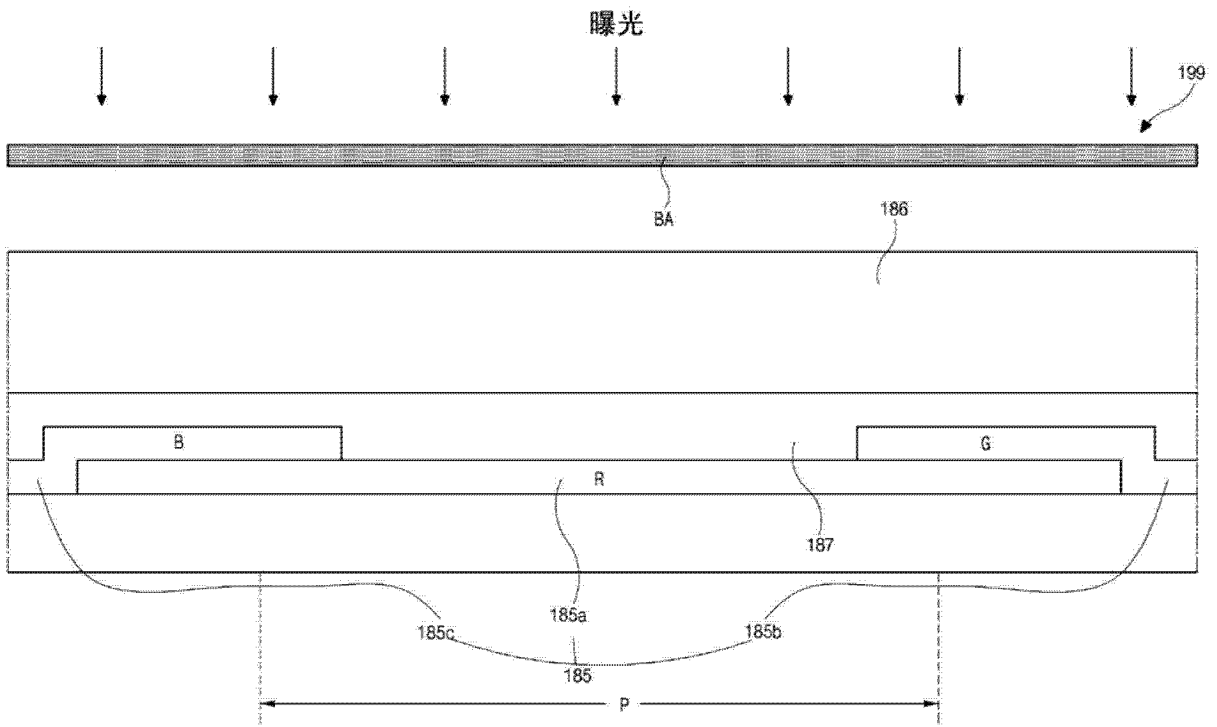


图 10E

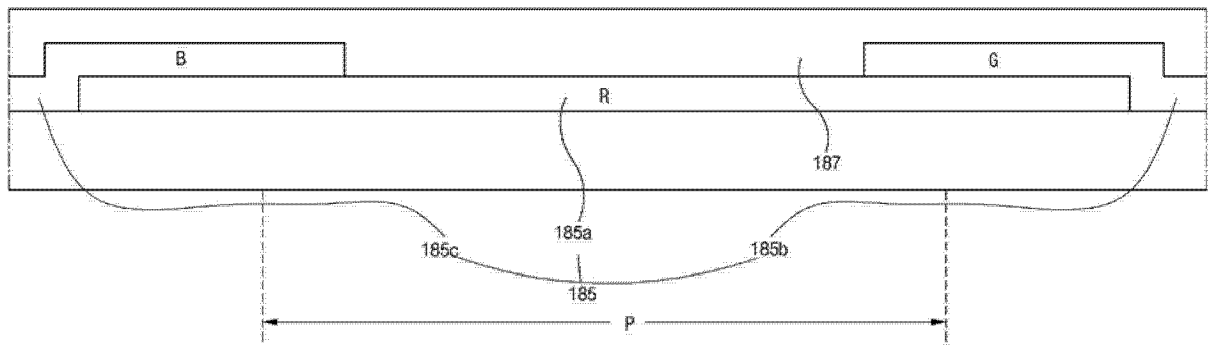


图 10F

专利名称(译)	面内转换模式液晶显示器件及其制造方法		
公开(公告)号	CN102902118A	公开(公告)日	2013-01-30
申请号	CN201210266981.5	申请日	2012-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	赵恒燮 郑英燮 李政润		
发明人	赵恒燮 郑英燮 李政润		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1333 H01L21/77		
CPC分类号	H01L27/1259 G02F1/134363 G02F2001/133519 H01L21/77 G02F1/1333 G02F1/1362 H01L27/124 G02F1/133512 G02F2201/40 G02F1/1368 G02F1/13439		
代理人(译)	徐金国		
优先权	1020110076329 2011-07-30 KR		
其他公开文献	CN102902118B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种IPS模式LCD器件及其制造方法，所述IPS模式LCD器件包括：在第一基板上且交叉以限定像素区的栅极和数据线；连接到栅极和数据线的薄膜晶体管；在第一基板上且在每个像素区中彼此交替的第一公共电极和像素电极，第一公共电极和像素电极各包括下层和上层；在第二基板上且包括红、绿和蓝色滤色图案的滤色器层，彩色滤色图案对应每个像素区；以及在第一和第二基板中间的液晶层，其中在像素的边界上，红、绿和蓝滤色图案中的至少两个彼此交叠，并且其中下层由MoTi制成，上层由透明导电材料或铜的氮化物制成。

