



(12) 发明专利申请

(10) 申请公布号 CN 102637416 A

(43) 申请公布日 2012. 08. 15

(21) 申请号 201210022126. X

(22) 申请日 2012. 01. 13

(30) 优先权数据

100104516 2011. 02. 11 TW

(71) 申请人 奇美电子股份有限公司

地址 中国台湾新竹科学工业园区苗栗县竹
南镇科学路 160 号

(72) 发明人 陈彦玮 蔡宗霖 蔡易成

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 骆希聪

(51) Int. Cl.

G09G 3/36 (2006. 01)

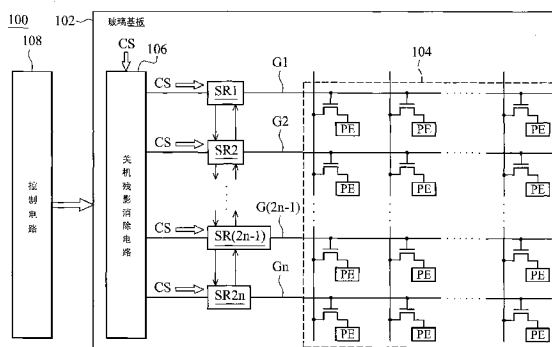
权利要求书 2 页 说明书 4 页 附图 8 页

(54) 发明名称

液晶显示面板

(57) 摘要

针对关机残影问题所设计的一液晶显示面板,其中包括一玻璃基板、串叠连结的多个移位寄存器、以及一关机残影消除电路。所述玻璃基板除了布置有一像素阵列外,该玻璃基板上更布置有这些移位寄存器以及该关机残影消除电路。这些移位寄存器负责输出多个扫描信号至该像素阵列的多条扫描线。该关机残影消除电路则是耦接各个所述移位寄存器,以于该液晶显示面板关机时强制半致能这些移位寄存器所输出的所述扫描信号。



1. 一种液晶显示面板,包括:
一玻璃基板,布置有一像素阵列;
串叠连结的多个移位寄存器,布置于该玻璃基板上,且输出多个扫描信号至该像素阵列的多条扫描线;以及
一关机残影消除电路,布置于该玻璃基板上且耦接各个所述移位寄存器,于该液晶显示面板关机时强制半致能所述移位寄存器所输出的所述扫描信号。
2. 如权利要求1所述的液晶显示面板,其特征在于,所述移位寄存器各自具有一扫描信号输出端,用以输出所述扫描信号。
3. 如权利要求2所述的液晶显示面板,其特征在于,所述移位寄存器分别还包括:
一上拉薄膜晶体管,用以上拉所属移位寄存器的所述扫描信号输出端的电位;以及
一下拉薄膜晶体管,用以下拉所属移位寄存器的所述扫描信号输出端的电位。
4. 如权利要求3所述的液晶显示面板,其特征在于:
所述关机残影消除电路包括多个第一薄膜晶体管;
所述第一薄膜晶体管皆由一第一信号控制、且分别以一第一端连结所述上拉薄膜晶体管的控制端、且皆以一第二端耦接一第二信号;且
该第一信号以及该第二信号于该液晶显示面板关机时半致能。
5. 如权利要求4所述的液晶显示面板,其特征在于,所述上拉薄膜晶体管分别还包括:
一第一端,其上电位于该液晶显示面板关机时被强制转变至一半致能状态;以及
一第二端,耦接所属移位寄存器的所述扫描信号输出端。
6. 如权利要求5所述的液晶显示面板,还包括:
一控制电路,配置于该玻璃基板外,用以决定所述第一与第二信号、且控制所述上拉薄膜晶体管的所述第一端的电位。
7. 如权利要求6所述的液晶显示面板,其特征在于:
该控制电路是借由一关机半致能信号线传递该第一信号;
该控制电路是借由一地线信号线传递该第二信号;且
该控制电路是借由强制半致能一正相时序信号线以及一反相时序信号线上的信号电位使所述上拉薄膜晶体管的所述第一端的电位转变为所述半致能状态。
8. 如权利要求5所述的液晶显示面板,其特征在于:
所述关机残影消除电路还包括多个第二薄膜晶体管;
所述第二薄膜晶体管皆由该第一信号控制、且分别以一第一端连结所述移位寄存器的所述扫描信号输出端、且皆以一第二端耦接该第二信号。
9. 如权利要求2所述的液晶显示面板,其特征在于:
所述关机残影消除电路包括多个薄膜晶体管;
所述薄膜晶体管皆由一第一信号控制、且分别以一第一端连结所述移位寄存器的所述扫描信号输出端、且皆以一第二端耦接一第二信号;且
该第一以及该第二信号于该液晶显示面板关机时半致能。
10. 如权利要求9所述的液晶显示面板,还包括:
一控制电路,配置于该玻璃基板外,用以决定所述第一以及第二信号。
11. 如权利要求10所述的液晶显示面板,其特征在于:

该控制电路是借由一关机半致能信号线传递该第一信号 ; 且
该控制电路是借由一地线信号线传递该第二信号。

12. 如权利要求 2 所述的液晶显示面板, 其特征在于, 所述关机残影消除电路包括多个二极管连结薄膜晶体管 ;

所述二极管连结薄膜晶体管皆以一阳极耦接一第一信号、且分别以一阴极连结所述移位寄存器的所述扫描信号输出端 ; 且

该第一信号于该液晶显示面板关机时半致能。

13. 如权利要求 12 所述的液晶显示面板, 还包括 :

一控制电路, 配置于该玻璃基板外, 用以决定该第一信号。

14. 如权利要求 13 所述的液晶显示面板, 其特征在于 :

该控制电路是借由一关机半致能信号线传递该第一信号。

液晶显示面板

技术领域

[0001] 本发明是有关于一种液晶显示面板,尤其是涉及解决关机残影问题的液晶显示面板。

背景技术

[0002] 在液晶显示面板设计中,如何解决关机残影是一项重要的课题。所谓关机残影指的是面板关机后保留在像素电容内的电荷无法快速消散,导致影像仍然残留在画面上一段时间。

发明内容

[0003] 为了消除关机残影,本发明提供一种液晶显示面板。

[0004] 根据本发明一种实施方式所实现的一液晶显示面板包括有一玻璃基板、串叠连结的多个移位寄存器、以及一关机残影消除电路。所述玻璃基板布置有一像素阵列。此外,该玻璃基板上更布置有所述移位寄存器以及该关机残影消除电路。所述移位寄存器负责输出多个扫描信号至该像素阵列的多条扫描线。该关机残影消除电路则是耦接各个上述移位寄存器,以于该液晶显示面板关机时强制半致能所述移位寄存器所输出的所述扫描信号。

附图说明

[0005] 为了让本发明的上述目的、特征和优点能更明显易懂,以下结合附图对本发明的具体实施方式作详细说明,其中:

[0006] 图 1 为一示意图,示出根据本发明一种实施方式所实现的一液晶显示面板 100;

[0007] 图 2 与图 3 分别示出移位寄存器的一种实施方式;

[0008] 图 4 为波形图,说明移位寄存器的操作;

[0009] 图 5 示出本发明关机残影消除电路耦接至各个移位寄存器 SR1...SR2n 的一种方式,其中,关机残影消除电路是以多个第一薄膜晶体管 T1,1...T1,2n 以及多个第二薄膜晶体管 T2,1...T2,2n 所实现;

[0010] 图 6 为波形图,说明图 5 结构的操作;

[0011] 图 7 介绍另外一种关机残影消除电路的结构,其中关机残影消除电路是由多个二极管连结薄膜晶体管 Td1...Td2n 实现;以及

[0012] 图 8 为波形图,说明图 7 结构的操作。

[0013] 主要元件符号说明:

[0014] 100 ~ 液晶显示面板; 102 ~ 玻璃基板;

[0015] 104 ~ 像素阵列; 106 ~ 关机残影消除电路;

[0016] 108 ~ 控制电路;

[0017] B ~ 上拉薄膜晶体管 Td 的控制端;

[0018] CK1、CK2 ~ 时脉输入端;

- [0019] CK、CKB ~ 正相、反相时钟信号；
- [0020] CS ~ 控制信号；
- [0021] F ~ 前馈端点；
- [0022] G1...G2n ~ 扫描信号；
- [0023] out ~ 扫描信号输出端；
- [0024] PE ~ 像素电极；
- [0025] RT ~ 脉冲重置端；
- [0026] SR1...SR2n ~ 移位寄存器；
- [0027] stv ~ 脉冲触发端； STV ~ 起始信号；
- [0028] T1,1...T1,2n ~ 第一薄膜晶体管；
- [0029] T2,1...T2,2n ~ 第二薄膜晶体管；
- [0030] Td ~ 下拉薄膜晶体管；
- [0031] Td1...Td2n ~ 二极管连结薄膜晶体管；
- [0032] t_off ~ 关机时刻； Tu ~ 上拉薄膜晶体管；
- [0033] VSS ~ 地线信号线；以及
- [0034] XA0 ~ 关机半致能信号线。

具体实施方式

[0035] 图 1 为一示意图，示出根据本发明一种实施方式所实现的一液晶显示面板 100。液晶显示面板 100 包括一玻璃基板 102。玻璃基板 102 上除了布置一像素阵列 104 外，更布置有串叠连结的多个移位寄存器 SR1...SR2n、以及一关机残影消除电路 106。

[0036] 移位寄存器 SR1...SR2n 是作该像素矩阵 104 的栅极驱动器 (gate driver) 使用，负责输出多个扫描信号 G1...G2n 至像素矩阵 104 的多条扫描线，以逐列扫描该像素矩阵 104 显示影像。移位寄存器 SR1...SR2n 可采用薄膜晶体管 (thin film transistor, TFT) 技术制作在玻璃基板 102 上。此类将栅极驱动器 (包括移位寄存器 SR1...SR2n) 结合在玻璃基板 102 上的技术一般称为 GOP (gate driver on panel)。

[0037] 至于关机残影消除电路 106 则是设计来解决关机残影问题。如图所示，关机残影消除电路 106 耦接各个移位寄存器 SR1...SR2n。当该液晶显示面板 100 关机时，该关机残影消除电路 106 会强制这些移位寄存器 SR1...SR2n 所输出的这些扫描信号 G1...G2n 为半致能状态，使像素阵列 104 内各个像素的电荷得以中和，消除关机残影现象。该关机残影消除电路 106 同样可以薄膜晶体管技术实现，以便制作于玻璃基板 102 上。

[0038] 此外，图 1 还显示有致动这些移位寄存器 SR1...SR2n 以及该关机残影消除电路 106 的控制信号 CS。控制信号 CS 可由一控制电路 108 所供应。该控制电路 108 可如图所示，配置于该玻璃基板 102 之外，另外以一电路板实现。或者，在其他实施方式中，控制电路 108 所供应的信号可更经过玻璃基板 102 上的电路处理后方形成控制信号 CS 致动这些移位寄存器 SR1...SR2n 以及该关机残影消除电路 106。

[0039] 移位寄存器 SR1...SR2n 有多种实施方式。图 2 与图 3 分别为一种实施方式。参考图 4 所示波形，第一级的移位寄存器 SR1 接收到一起始信号 STV 上的一脉冲后，各级的移位寄存器 SR1、SR2...所产生的扫描信号 G1、G2...会循序产生脉冲波形，以逐列扫描像素阵列

104。

[0040] 参考图 2 或图 3 所介绍的移位寄存器结构,所述移位寄存器 SR1、SR2...各自具有一扫描信号输出端,用以输出扫描信号 G1、G2...。此外,各级移位寄存器具有一脉冲触发端以及一脉冲重置端,用以触发以及重置扫描信号内的一脉冲。在第一级的移位寄存器 SR1 中,脉冲触发端所接收的是上述起始信号 STV;至于其他的移位寄存器(例如 SR2),其脉冲触发端所接收的信号是来自前一级移位寄存器(例如 SR1)的一前馈端点 F。所述脉冲重置端则是用来接收下一级移位寄存器所回授的扫描信号;例如,第一级移位寄存器 SR1 是接收第二级移位寄存器 SR2 所产生的扫描信号 G2 以重置扫描信号 G1 内的脉冲。至于最后一级移位寄存器 SR2n 的脉冲重置端,则可另外以一最末列重置设计控制。

[0041] 详细观察图 2 与图 3 所示的结构,这些移位寄存器 SR1、SR2...各自具有一上拉薄膜晶体管 Tu 以及一下拉薄膜晶体管 Td。上拉薄膜晶体管 Tu 用于上拉所属移位寄存器的上述扫描信号输出端的电位;如图所示,上拉薄膜晶体管 Tu 具有一控制端标号为 B、一第一端接收一时脉信号(可由控制电路 108 所提供,为正相时脉信号 CK 或反相时脉信号 CKB,视所属移位寄存器于该串移位寄存器内的顺位而定)、以及一第二端耦接所属移位寄存器的扫描信号输出端。下拉薄膜晶体管 Td 用于下拉所属移位寄存器的上述扫描信号输出端的电位。图 2 与图 3 的不同处在于各移位寄存器的前馈设计。参考图 2,各级移位寄存器的前馈端点 F 是将扫描信号输出端所供应的扫描信号供应给下一级的移位寄存器的脉冲触发端。然而,与图 2 相较,图 3 各级移位寄存器是另外以一薄膜晶体管形成前馈端点 F 连结下一级移位寄存器的脉冲触发端。

[0042] 需特别声明的是,图 2 与图 3 所示结构是用来帮助读者了解移位寄存器基本单元,而非意图限定移位寄存器的结构。本技术领域还存在有多种移位寄存器变形。这些移位寄存器变形皆可用来实现本发明所述内容。以下为了说明方便,不再赘述移位寄存器的详细结构。以下说明以方块图形式代表各级移位寄存器,其中以标号 out、stv、RT 与 F 分别代表各级移位寄存器的扫描信号输出端、脉冲触发端、脉冲重置端与前馈端点。此外,标号 B 代表的是其中上拉薄膜晶体管 Tu 的控制端,且控制电路 108 所提供的正相时脉信号 CK 与反相时脉信号 CKB 会视移位寄存器于该串移位寄存器内的顺位而输入移位寄存器方块的两个时脉输入端 CK1 以及 CK2。

[0043] 图 5 示出本发明关机残影消除电路耦接至各个移位寄存器 SR1...SR2n 的一种方式,其中,关机残影消除电路是以多个第一薄膜晶体管 T1,1...T1,2n 以及多个第二薄膜晶体管 T2,1...T2,2n 所实现。

[0044] 这些第一薄膜晶体管 T1,1...T1,2n 的控制端皆是耦接一关机半致能信号线 XA0。这些第一薄膜晶体管 T1,1...T1,2n 分别对应这些移位寄存器 SR1...SR2n。如图所示,这些第一薄膜晶体管 T1,1...T1,2n 各个是连结于所对应的移位寄存器的端点 B 与一地线信号线 VSS 之间。

[0045] 这些第二薄膜晶体管 T2,1...T2,2n 的控制端皆是耦接一关机半致能信号线 XA0。所述第二薄膜晶体管 T2,1...T2,2n 分别对应这些移位寄存器 SR1...SR2n。如图所示,这些第二薄膜晶体管 T2,1...T2,2n 各个是连结于所对应的移位寄存器的扫描信号输出端 out 与该地线信号线 VSS 之间。

[0046] 为了操作图 5 所示出的关机残影消除电路,控制电路 108 需于该液晶显示面板 100

关机时调整其所供应的信号。图 6 以波形图示出一种实施例,其中,在关机时刻 t_{off} ,控制电路 108 可强制该正相时脉信号 CK、该反相时脉信号 CKB、该起始信号 STV、该关机半致能信号线 XA0 上的信号、以及该地线信号线 VSS 上的信号皆为一半致能状态。

[0047] 关于这些第一薄膜晶体管 $T1,1 \cdots T1,2n$,关机半致能信号线 XA0 上的信号的半致能会使其导通,使该地线信号线 VSS 的半致能状态得以传递至这些移位寄存器 $SR1 \cdots SR2n$ 的端点 B。如此一来,这些移位寄存器 $SR1 \cdots SR2n$ 内的上拉薄膜晶体管 Tu 会开始作用,始正处于半致能状态的时脉信号(正相时脉信号 CK 或反相时脉信号 CKB)得以影响这些移位寄存器 $SR1 \cdots SR2n$ 的扫描信号输出端 out 的电位,使扫描信号 $G1 \cdots G2n$ 皆为半致能状态。如此一来,像素阵列 104 内各个像素的电荷得以中和,关机残影现象因而消除。至于图 6 中对起始信号 STV 所作的关机半致能控制,则可由使用者决定是否采用。参考第 2 与 3 图所示结构,半致能状态的起始信号 STV 可帮助这些扫描信号 $G1 \cdots G2n$ 转变成半致能状态。

[0048] 关于这些第二薄膜晶体管 $T2,1 \cdots T2,2n$,关机半致能信号线 XA0 上的信号的半致能会使其导通,使该地线信号线 VSS 的半致能状态得以传递至这些移位寄存器 $SR1 \cdots SR2n$ 的输出端 out,直接半致能所述扫描信号 $G1 \cdots G2n$ 。如此一来,像素阵列 104 内各个像素的电荷得以中和,关机残影现象因而消除。

[0049] 在其他实施方式中,可不使用这些第二薄膜晶体管 $T2,1 \cdots T2,2n$,只采用这些第一薄膜晶体管 $T1,1 \cdots T1,2n$ 实现关机残影消除电路。

[0050] 或者,在其他实施方式中,可不使用这些第一薄膜晶体管 $T1,1 \cdots T1,2n$,只采用这些第二薄膜晶体管 $T2,1 \cdots T2,2n$ 实现关机残影消除电路。在这类型的实施方式中,可选择不对该正相时脉信号 CK、该反相时脉信号 CKB 以及该起始信号 STV 作关机半致能操作。

[0051] 图 7 另外介绍一种关机残影消除电路的结构。在此实施方式中,关机残影消除电路是由多个二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 实现。这些二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 对应这些移位寄存器 $SR1 \cdots SR2n$ 。这些二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 的阳极皆耦接该关机半致能信号线 XA0。这些二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 的阴极分别与所对应的移位寄存器 $SR1 \cdots SR2n$ 的输出端 out 连结。图 8 为相关的控制信号波形。在关机时刻 t_{off} ,控制电路 108 可半致能该关机半致能信号线 XA0 上的信号。这些二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 会将信号 XA0 的半致能状态反应在所述移位寄存器 $SR1 \cdots SR2n$ 的输出端 out,使这些扫描信号 $G1 \cdots G2n$ 半致能。如此一来,像素阵列 104 内各个像素的电荷得以中和,关机残影现象因而消除。至于图 8 中对正相时脉信号 CK、反相时脉信号 CKB 以及起始信号 STV 所作的关机半致能控制,则可由使用者决定是否采用。

[0052] 上述各种关机残影消除电路不受薄膜晶体管老化问题威胁。原因是,所披露的第一薄膜晶体管 $T1,1 \cdots T1,2n$ 、第二薄膜晶体管 $T2,1 \cdots T2,2n$ 以及二极管连结薄膜晶体管 $Td1 \cdots Td2n$ 可设计成仅在关机时刻作动,不易有老化问题。此为本关机残影消除电路的一项重大优点。

[0053] 虽然本发明已以较佳实施例揭示如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作些许的修改和完善,因此本发明的保护范围当以权利要求书所界定的为准。

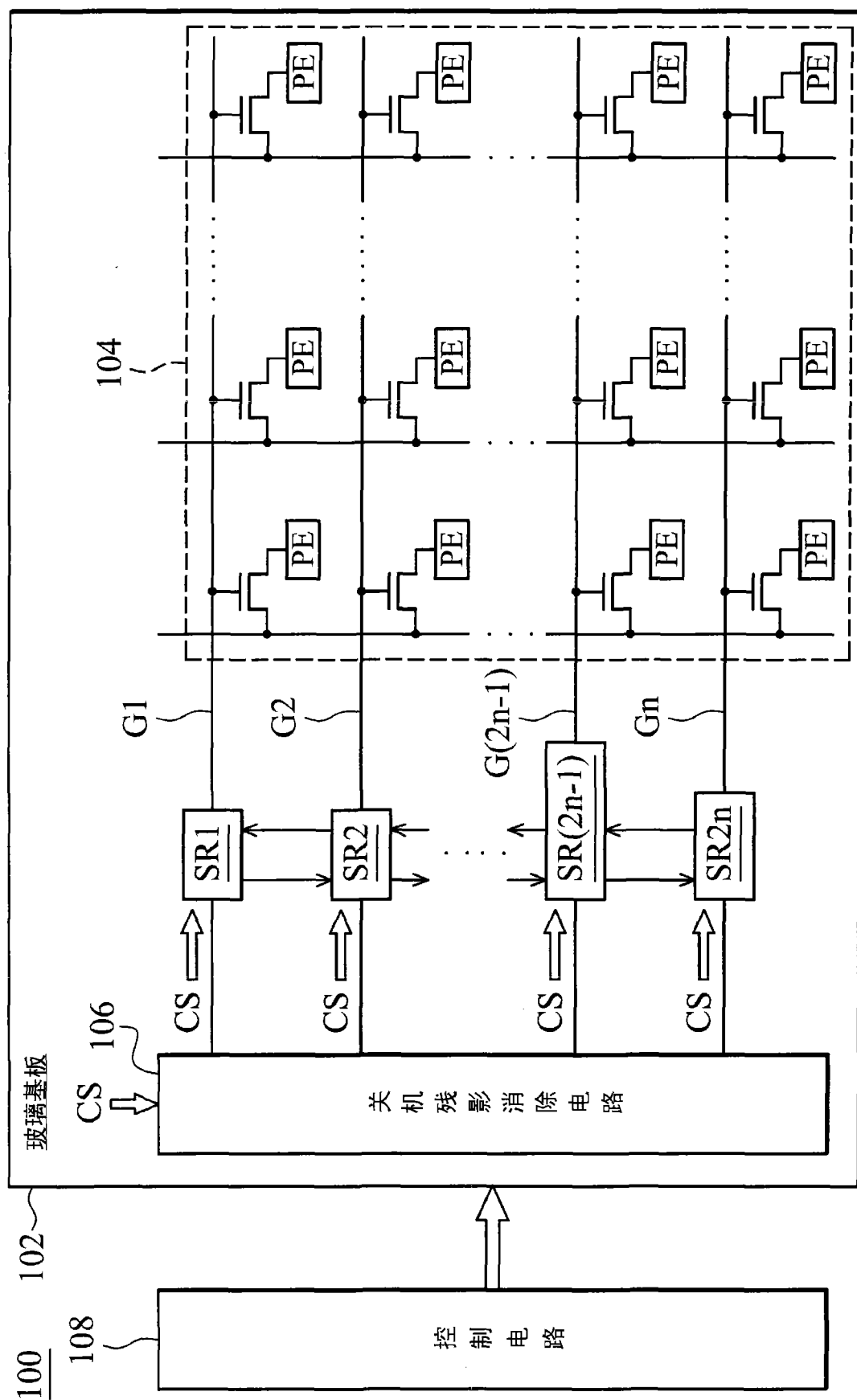


图 1

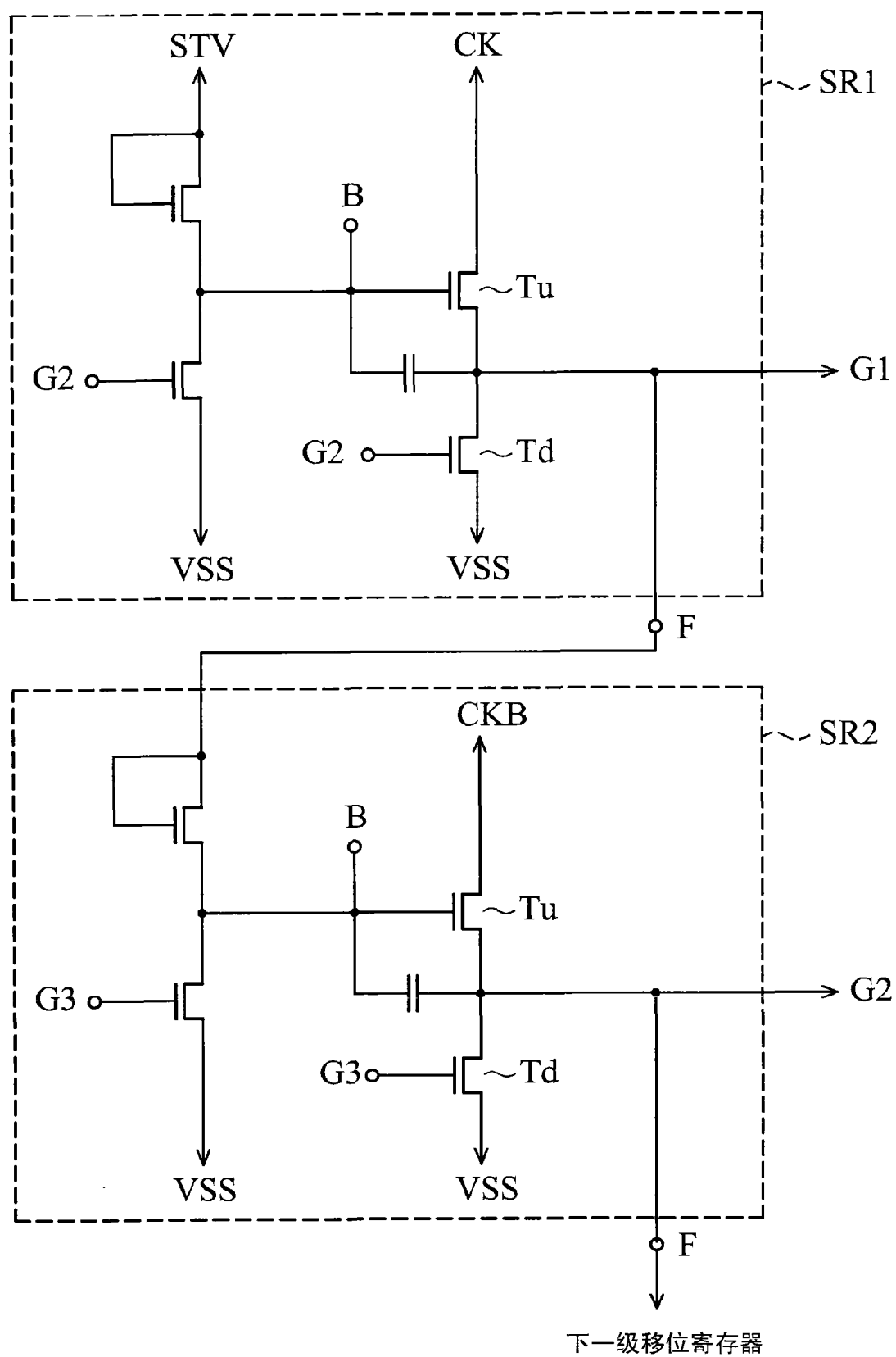


图 2

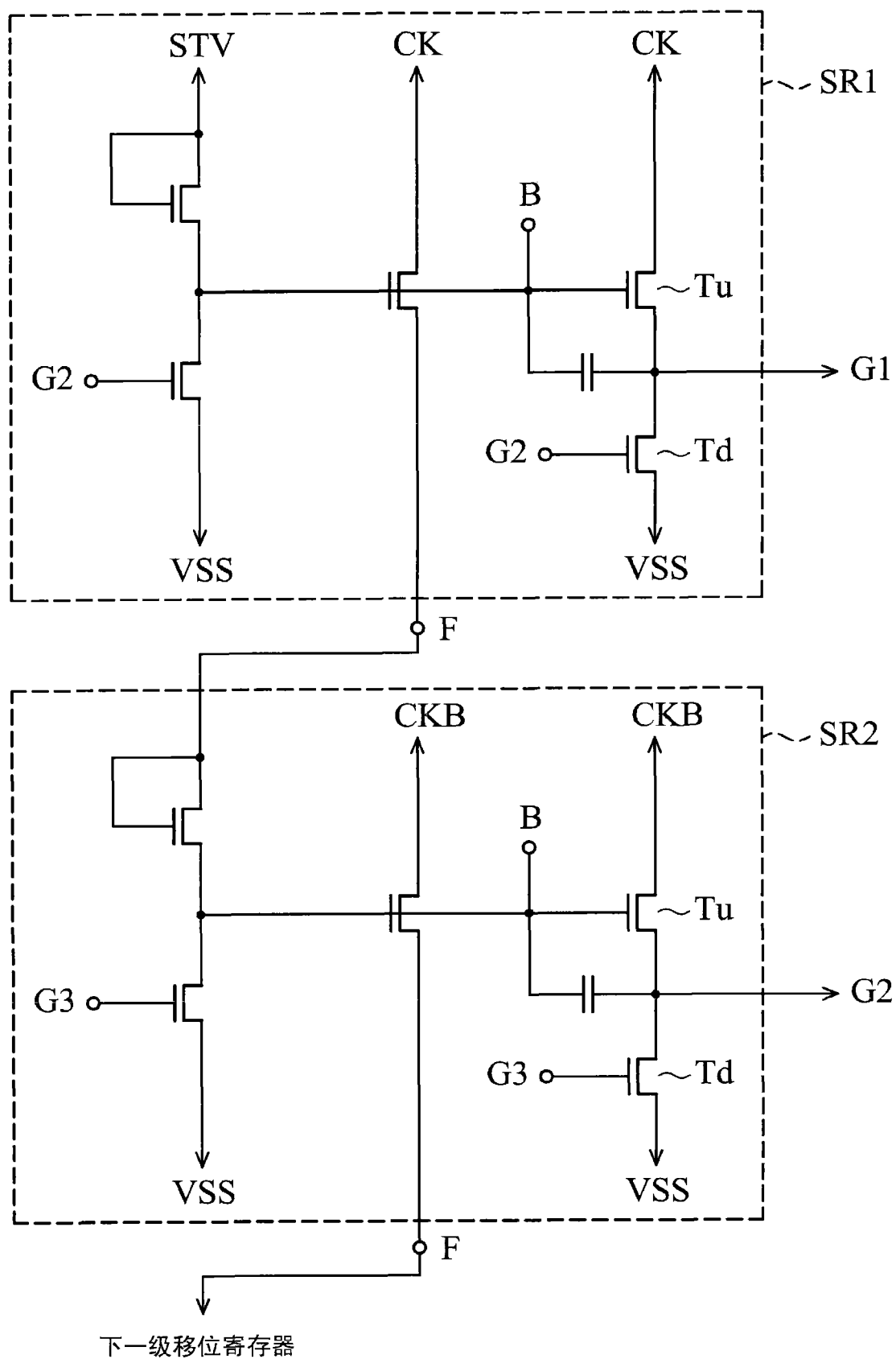


图 3

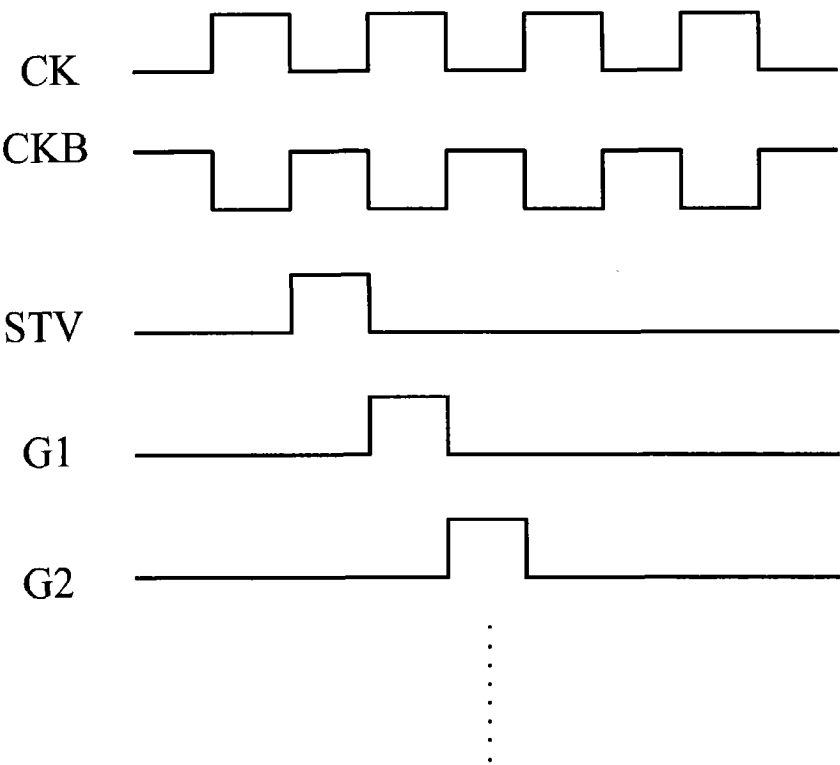


图 4

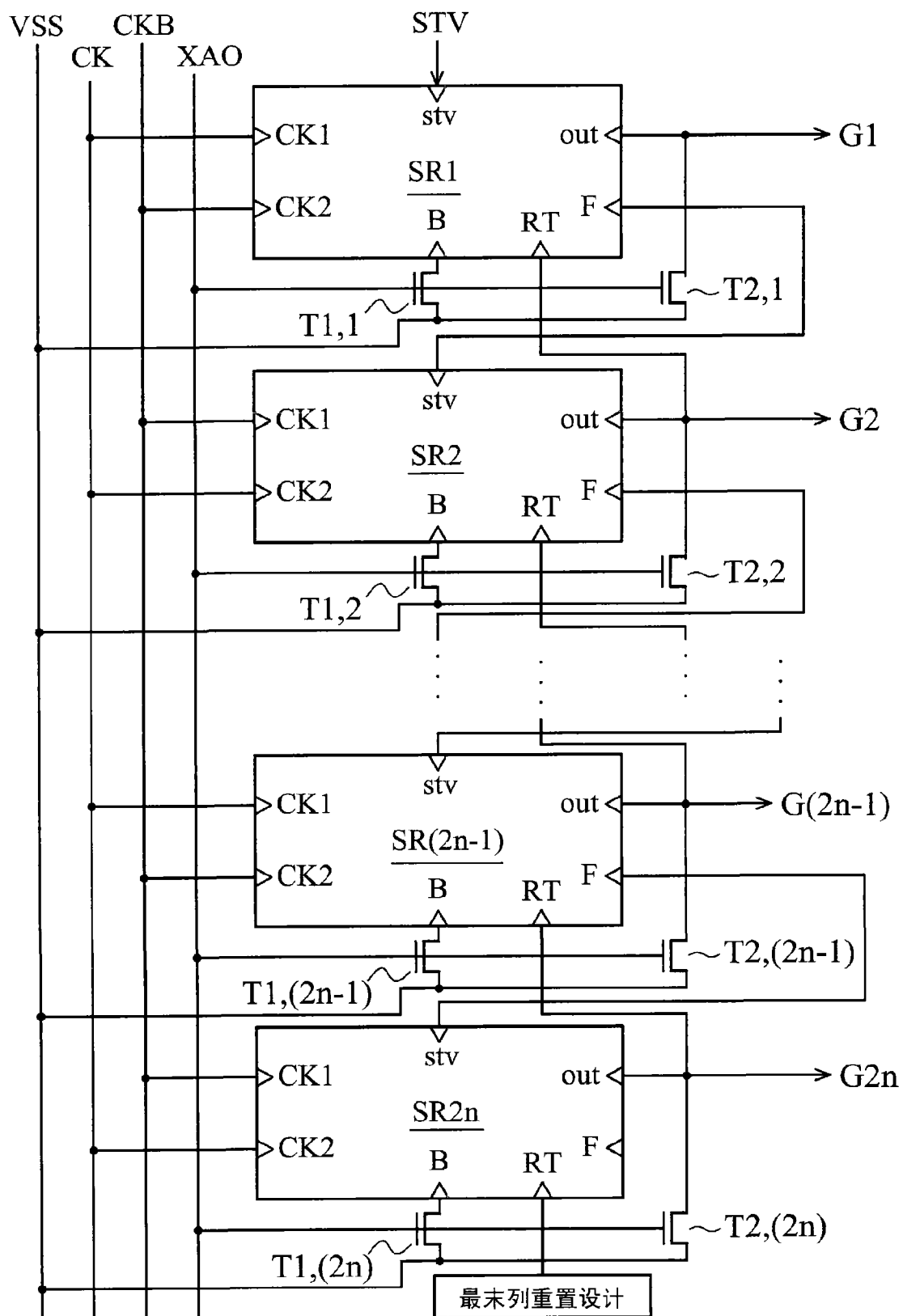


图 5

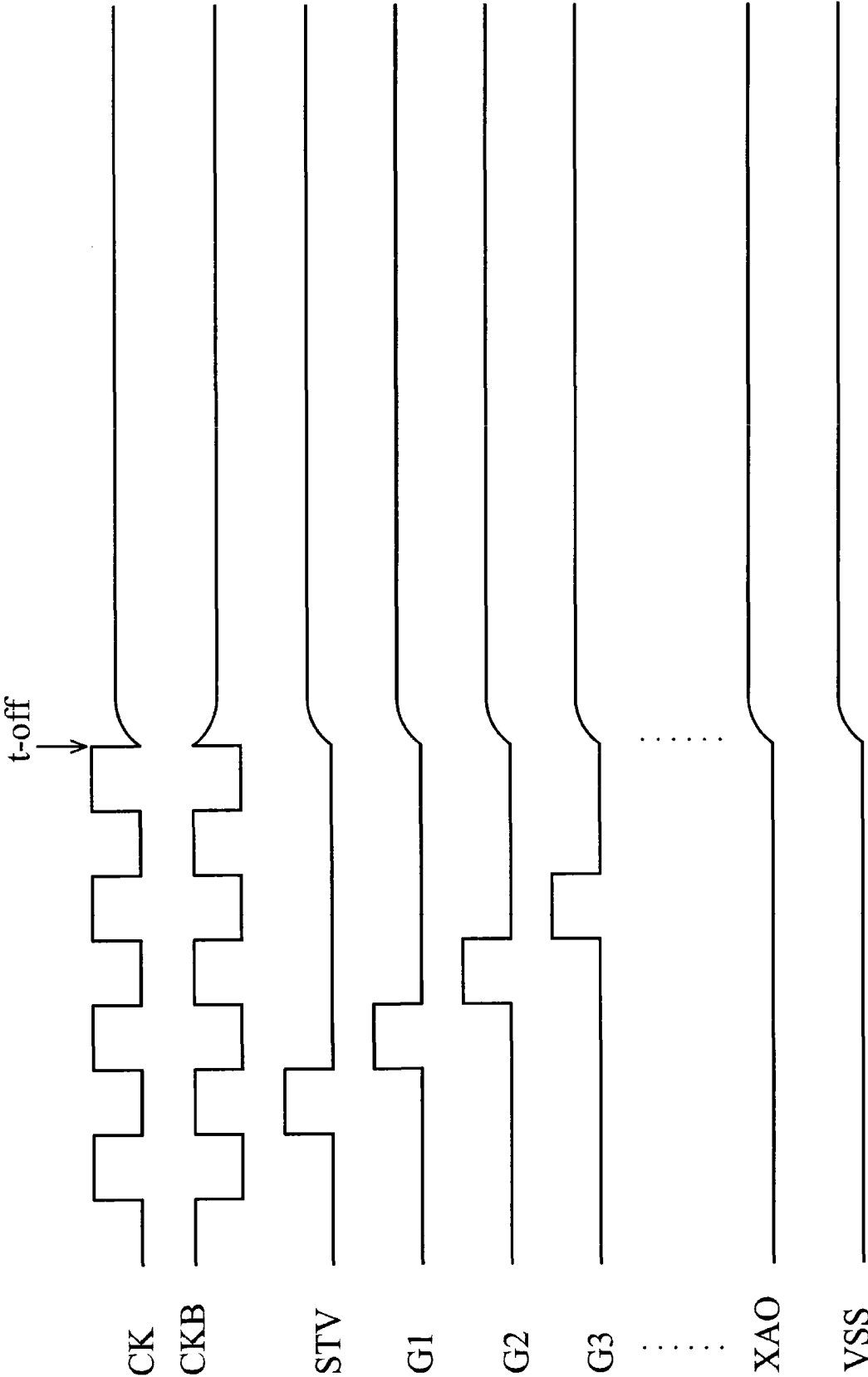


图 6

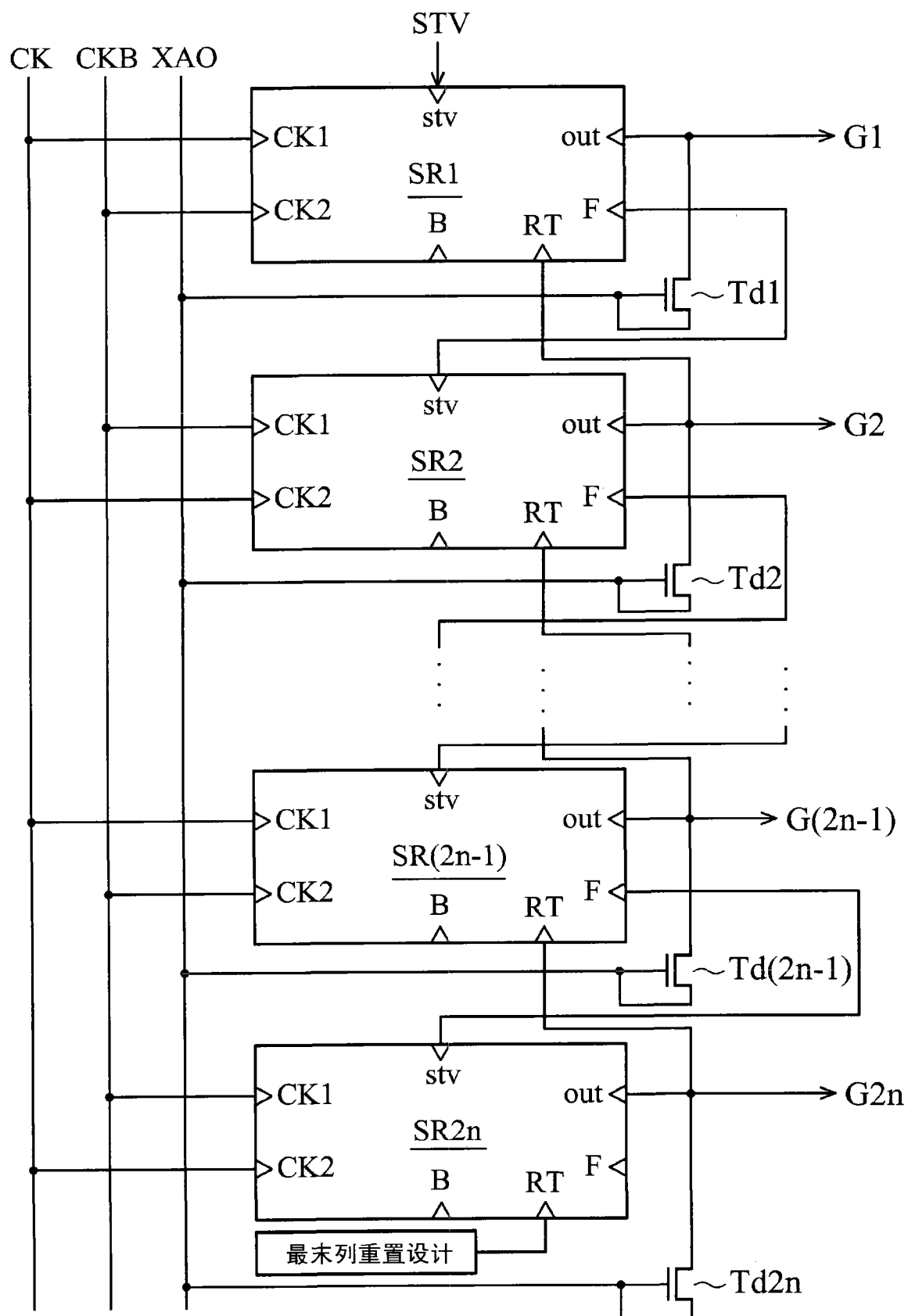


图 7

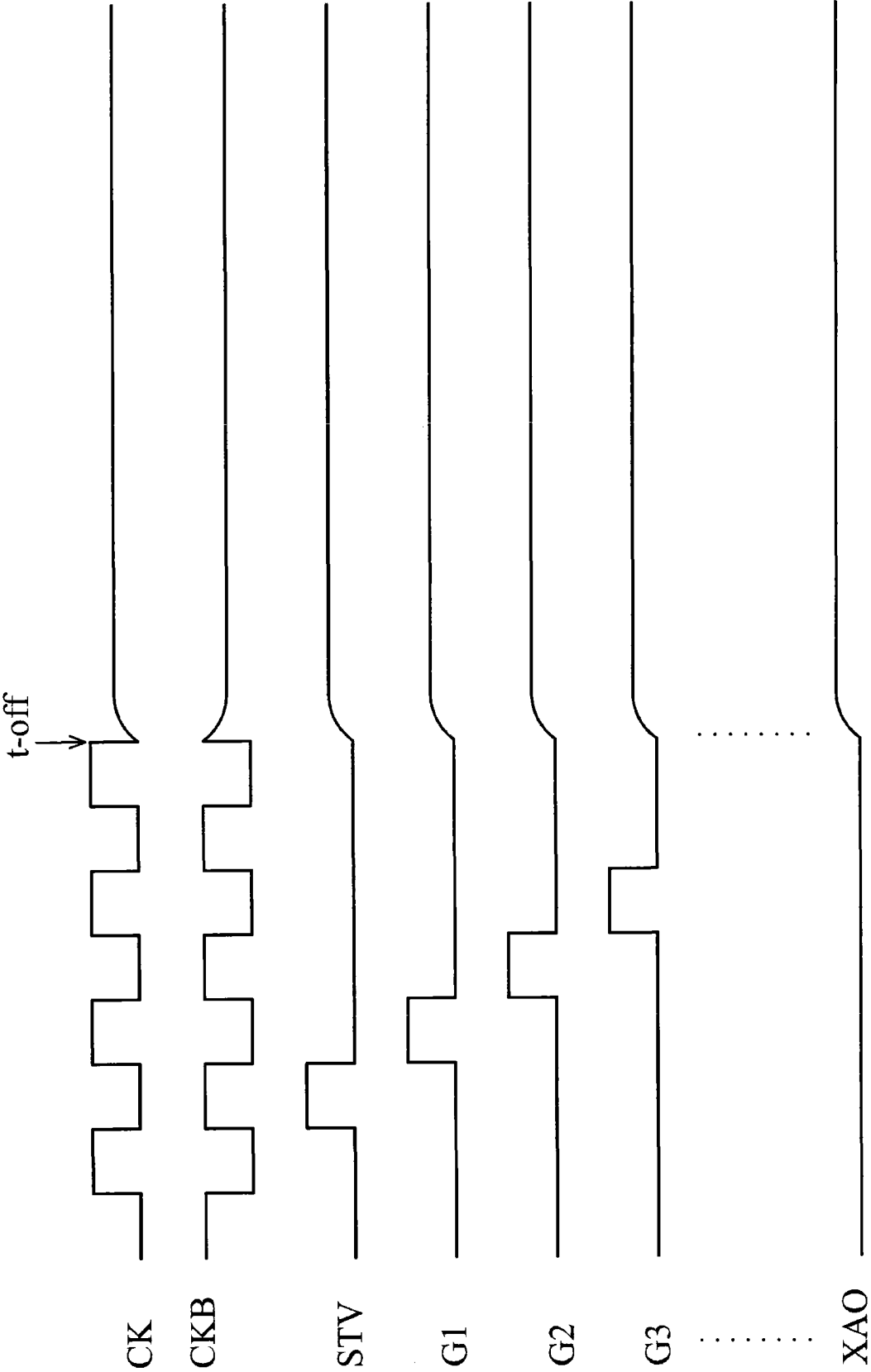


图 8

专利名称(译)	液晶显示面板		
公开(公告)号	CN102637416A	公开(公告)日	2012-08-15
申请号	CN201210022126.X	申请日	2012-01-13
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股份有限公司		
当前申请(专利权)人(译)	奇美电子股份有限公司		
[标]发明人	陈彦玮 蔡宗霖 蔡易成		
发明人	陈彦玮 蔡宗霖 蔡易成		
IPC分类号	G09G3/36		
优先权	100104516 2011-02-11 TW		
外部链接	Espacenet SIPO		

摘要(译)

针对关机残影问题所设计的一液晶显示面板，其中包括一玻璃基板、串叠连结的多个移位寄存器、以及一关机残影消除电路。所述玻璃基板除了布置有一像素阵列外，该玻璃基板上更布置有这些移位寄存器以及该关机残影消除电路。这些移位寄存器负责输出多个扫描信号至该像素阵列的多条扫描线。该关机残影消除电路则是耦接各个所述移位寄存器，以于该液晶显示面板关机时强制半致能这些移位寄存器所输出的所述扫描信号。

