



(12)发明专利申请

(10)申请公布号 CN 108490705 A

(43)申请公布日 2018.09.04

(21)申请号 201810328914.9

(22)申请日 2018.04.13

(71)申请人 上海中航光电子有限公司
地址 201108 上海市闵行区华宁路3388号

(72)发明人 曹兆铿 秦丹丹

(74)专利代理机构 北京汇思诚业知识产权代理
有限公司 11444

代理人 王刚 龚敏

(51)Int.Cl.

G02F 1/1343(2006.01)

G02F 1/1362(2006.01)

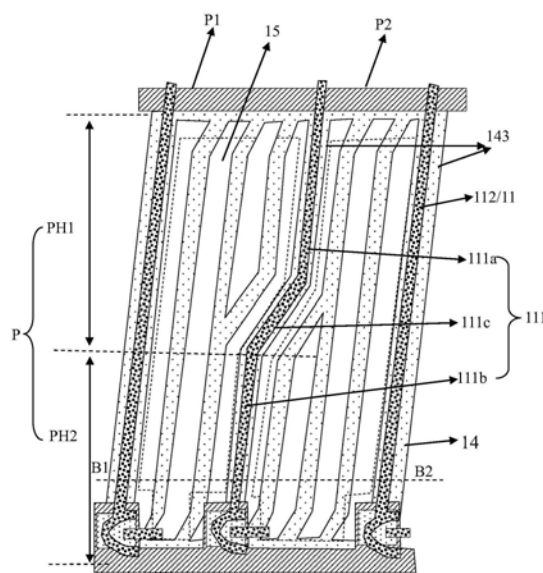
权利要求书2页 说明书8页 附图6页

(54)发明名称

阵列基板、液晶显示面板与显示装置

(57)摘要

本发明提供一种阵列基板、液晶显示面板和显示装置,所述阵列基板包括多个子像素组,每个子像素组包括相邻设置其沿行向排列的第一子像素和第二子像素,所述第一子像素的第一区域与所述第二子像素的第二区域相邻设置并沿行向排列,所述第一子像素的第二区域与所述第二子像素的第一区域相邻设置并沿行向排列,其中,第一区域内条状电极的个数大于第二区域内条状电极的个数,每一子像素利用相邻子像素的富余空间进行开口区补偿使得其部分区域内可以放置的下更多个条状电极,提高每个子像素的空间利用率,以尽可能增大液晶显示面板与显示装置的穿透率。



1. 一种阵列基板,其特征在于,包括:

衬底基板;

栅线和数据线,依次设置在所述衬底基板上,所述栅线沿行向延伸并沿列向排列,所述数据线沿列向延伸并沿行向排列,所述栅线与所述数据线相互交叉限定多个子像素,每个子像素包括沿列向排列的第一区域与第二区域,所述第一区域沿行向的宽度大于所述第二区域沿行方向的宽度;

以及,第一电极,包括多个平行设置的条状电极;

所述第一电极位于所述第一区域内的部分电极包括M个条状电极,所述第一电极位于第二区域内的部分电极包括N个条状电极,其中, $M>N$,且M为大于等于2的整数,N为大于等于1的整数;

所述多个子像素包括多个子像素组,每个子像素组包括相邻设置其沿行向排列的第一子像素和第二子像素,所述第一子像素的第一区域与所述第二子像素的第二区域相邻设置并沿行向排列,所述第一子像素的第二区域与所述第二子像素的第一区域相邻设置并沿行向排列;

所述数据线包括第一数据线,位于第一子像素和第二子像素之间,所述第一数据线对应于每个子像素的部分包括第一支线、第二支线,以及位于所述第一支线与所述第二支线之间的连接线,所述第一支线平行于所述第二支线,所述连接线所在的直线相对于列向的倾斜度大于所述第一支线所在直线相对于列向的倾斜度。

2. 根据权利要求1所述的阵列基板,其特征在于,所述第一电极为像素电极,所述阵列基板还包括公共电极,所述公共电极位于所述像素电极与所述衬底基板之间。

3. 根据权利要求1所述的阵列基板,其特征在于,所述第一电极为公共电极,所述阵列基板还包括像素电极,所述像素电极位于所述公共电极与所述衬底基板之间。

4. 根据权利要求3所述的阵列基板,其特征在于,所述公共电极还包括屏蔽电极,所述屏蔽电极覆盖所述数据线。

5. 根据权利要求4所述的阵列基板,其特征在于,在每个子像素内,所述条状电极包括第一条状电极与第二条状电极,所述第一条状电极自所述第一区域的远离所述第二区域的一端延伸至所述第二区域的远离所述第一区域的一端,所述第二条状电极位于所述第一区域内;

所述第二条状电极的起始端连接至所述屏蔽电极的对应于所述连接线的部分,所述第二条状电极的末端位于所述第一区域的远离所述第二区域的一端。

6. 根据权利要求1所述的阵列基板,其特征在于,所述第一数据线的连接线的中心点与每个子像素组的中心点重合,所述第一子像素与所述第二子像素的开口区面积相等。

7. 根据权利要求1所述的阵列基板,其特征在于,所述第一区域沿行向的宽度为25 μm ,所述第二区域沿行向的宽度为31 μm ,其中, $M=3$, $N=2$ 。

8. 根据权利要求1所述的阵列基板,其特征在于,所述数据线还包括至少两条平行设置的第二数据线,分别位于每个子像素组的两侧,所述第一数据线的第一支线与所述第二数据线平行设置,所述条状电极与所述第一支线平行设置。

9. 根据权利要求8所述的阵列基板,其特征在于,在每个子像素内,所述条状电极包括主电极与位于所述主电极末端的端电极,所述主电极与所述第一数据线的第一支线平行设

置,所述端电极与所述第一数据线的连接线平行设置。

10. 根据权利要求9所述的阵列基板,其特征在于,所述第一数据线的连接线与栅线的夹角为 $35^{\circ}\sim 45^{\circ}$ 。

11. 根据权利要求9所述的阵列基板,其特征在于,在每个子像素内,所述条状电极包括第一条状电极与第二条状电极,所述第一条状电极自所述第一区域的远离所述第二区域的一端延伸至所述第二区域的远离所述第一区域的一端,所述第二条状电极位于所述第一区域内;

所述第二条状电极包括主电极与连接电极,所述主电极通过所述连接电极连接至所述第一条状电极,所述主电极平行于所述第一条状电极,所述连接电极平行于所述所述第一数据线的连接线。

12. 根据权利要求8所述的阵列基板,其特征在于,所述第二数据线相对于栅线倾斜设置;

所述多个子像素组包括沿列向相邻设置的第一子像素组与第二子像素组,所述第二数据线对应于所述第一子像素组的部分与其对应于所述第二子像素组的部分相对于栅线对称设置。

13. 一种液晶显示面板,其特征在于,包括如权利要求1-12任一项所述的阵列基板。

14. 一种显示装置,其特征在于,包括如权利要求13所述的液晶显示面板。

阵列基板、液晶显示面板与显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板、液晶显示面板与显示装置。

背景技术

[0002] 液晶显示面板的通常是由一彩膜基板(ColorFilterSubstrate,CF Substrate)、一薄膜晶体管阵列基板(ThinFilmTransistorArraySubstrate,TFT ArraySubstrate)以及一配置于两基板间的液晶层(LiquidCrystalLayer)所构成,其工作原理是通过在两片玻璃基板上施加驱动电压来控制液晶层的液晶分子的旋转,将背光模组的光线折射出来产生画面。按照液晶的取向方式不同,液晶显示面板可以分为以下几种类型:TN(扭曲向列)模式、VA(垂直取向)模式、IPS(平面内切换)模式、FFS(边缘场切换)模式等。

[0003] 目前IPS、FFS模式是目前液晶显示面板的主流实现模式,IPS模式、FFS模式的LCD的像素结构如下:在同一衬底上形成有像素电极和公共电极。IPS模式的LCD中,公共电极和像素电极形成为梳齿形状,并形成在同一绝缘膜上。FFS模式是改进了IPS模式的显示方式,其中形成为像素电极与公共电极隔着绝缘膜相对。FFS模式的LCD的像素电极例如具有形成有多个狭缝的结构,而利用形成在像素电极的边缘(fringe)与公共电极之间的电场(边缘电场)控制液晶分子的取向,由此与IPS模式的LCD相比,FFS模式的LCD具有广视角及高透过率这些特征。为了提升穿透率,会尽量增加条状电极的数量,但随着显示屏分辨率的增大,每个像素开口区的面积越来越小,考虑到曝光极限,一个固定大小的像素只能放置有限的条状电极数量,因此,如何在有限面积的像素开口区内提高穿透率成为亟待解决的问题。

发明内容

[0004] 本发明提供一种阵列基板、液晶显面板与显示装置,可以提高阵列基板、液晶显面板与显示装置的穿透率,改善显示效果。

[0005] 第一方面,本发明提供一种阵列基板,包括:衬底基板;栅线和数据线,依次设置在所述衬底基板上,所述栅线沿行向延伸并沿列向排列,所述数据线沿列向延伸并沿行向排列,所述栅线与所述数据线相互交叉限定多个子像素,每个子像素包括沿列向排列的第一区域与第二区域,所述第一区域沿行向的宽度大于所述第二区域沿行方向的宽度;以及,第一电极,包括多个平行设置的条状电极;所述第一电极位于所述第一区域内的部分电极包括M个条状电极,所述第一电极位于第二区域内的部分电极包括N个条状电极,其中, $M>N$,且M为大于等于2的整数,N为大于等于1的整数;所述多个子像素包括多个子像素组,每个子像素组包括相邻设置其沿行向排列的第一子像素和第二子像素,所述第一子像素的第一区域与所述第二子像素的第二区域相邻设置并沿行向排列,所述第一子像素的第二区域与所述第二子像素的第一区域相邻设置并沿行向排列;所述数据线包括第一数据线,位于第一子像素和第二子像素之间,所述第一数据线对应于每个子像素的部分包括第一支线、第二支线,以及位于所述第一支线与所述第二支线之间的连接线,所述第一支线平行于所述第二支线,所述连接线所在的直线相对于列向的倾斜度大于所述第一支线所在直线相对于列向

的倾斜度。

[0006] 第二方面,本发明提供一种液晶显示面板,包括对应设置的彩膜基板和阵列基板,所述阵列基板采用上述的阵列基板。

[0007] 第三方面,本发明提供一种显示装置,包括上述液晶显示面板。

[0008] 本发明实施例提供的阵列基板、液晶显示面板和显示装置,包括多个子像素,每个子像素包括沿列向排列的第一区域与第二区域,所述第一电极位于所述第一区域内的部分电极包括M个条状电极,所述第一电极位于第二区域内的部分电极包括N个条状电极,其中, $M > N$,且M为大于等于2的整数,N为大于等于1的整数;所述多个子像素包括多个子像素组,每个子像素组包括相邻设置其沿行向排列的第一子像素和第二子像素,所述第一子像素的第一区域与所述第二子像素的第二区域相邻设置并沿行向排列,所述第一子像素的第二区域与所述第二子像素的第一区域相邻设置并沿行向排列,可以使得每一子像素利用相邻子像素的富余空间使得其部分区域内可以放置的下更多个条状电极,提高每个子像素的空间利用率,可以尽可能增大显示面板穿透率。

附图说明

[0009] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图做一简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0010] 图1为本发明实施例提供的一种阵列基板的结构示意图;

[0011] 图2为图1所示阵列基板上的像素结构示意图;

[0012] 图3为沿图2中A1-A2方向的截面图;

[0013] 图4为本发明实施例提供的另一种阵列基板的像素结构示意图;

[0014] 图5为本发明实施例提供的又一种阵列基板的像素结构示意图;

[0015] 图6为沿图5中B1-B2方向的截面图;

[0016] 图7为本发明实施例提供的又一种阵列基板的像素结构示意图;

[0017] 图8为本发明实施例提供的再一种阵列基板的像素结构示意图。

具体实施方式

[0018] 为使本发明的目的、技术方案和优点更加清楚,以下将参照本发明实施例的附图,通过实施方式清楚、完整地描述本发明的技术方案,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0019] 本发明涉及一种阵列基板及由该阵列基板组成的液晶显示面板、显示装置,包括衬底基板和衬底基板上形成的薄膜晶体管、公共电极、像素电极、栅线和数据线等,其中,薄膜晶体管作为显示面板中子像素的开关元件。薄膜晶体管的栅极连接阵列基板的栅线,经由栅线连接至栅极驱动电路,薄膜晶体管的源极连接数据线,经由数据线连接至数据驱动电路,薄膜晶体管的漏极连接至像素电极,通过数据线加载电压至像素电极,使得像素电极与公共电极之间形成水平电场,进而实现液晶显示面板、显示装置的图像显示。

[0020] 参考图1、2、3所示,图1为本发明实施例提供的一种阵列基板的结构示意图,图2为图1所示阵列基板上的像素结构示意图,图3为沿图2中A1-A2方向的截面图。首先本发明实施例提供一种阵列基板10,包括衬底基板101与形成在衬底基板101上的第一电极14、多条数据线11和多条栅线12,多条数据线11沿列向延伸并沿行向排列,多条栅线12沿行向延伸并沿列向排列,多条数据线11和多条栅线12交叉设置定义多个呈阵列排布的子像素P,形成像素阵列,在上述像素阵列中,每个子像素P至少包括一个开关元件13。

[0021] 每个开关元件13例如可以为薄膜晶体管,包括栅极、与栅极重叠的半导体沟道、设置在栅极与半导体沟道之间的栅绝缘层、以及分别与半导体沟道两侧电连接的源极与漏极。位于同一行的子像素P内的开关元件13的栅极连接至同一条栅线12,位于同一列的子像素P内的开关元件13的源极连接至同一条数据线11。在本实施例中,第一电极14为像素电极,每个子像素P内设置有一个第一电极14,每个第一电极14与开关元件T的的漏极电连接。在本实施例中,开关元件13的栅极与栅线12可选择性地为同一膜层所形成;开关元件13的源极、漏极与数据线11可选择性地为同一膜层所形成。然而,本发明并不以此为限,在其他实施例中,栅极与栅线之间的膜层关系及/或源漏极与数据线之间的膜层关系可视实际的需求做其他适当设计。第一电极的材质例如可以为铟锡氧化物、铟锌氧化物、铝锡氧化物、铝锌氧化物、铟镉氧化物等透明导电材料。

[0022] 其中,每个子像素P包括第一区域PH1与第二区域PH2,第一区域PH1与第二区域PH2相互连通形成每个子像素P的开口区,其中第一区域PH1沿行向的宽度大于第二区域PH2沿行方向的宽度。

[0023] 多个呈阵列排布的子像素P包括第一子像素P1和第二子像素P2,一个第一子像素P1和一个与其相邻设置并沿行向排列的第二子像素P2形成一个子像素组,多个子像素组重复排列形成像素阵列。其中,第一子像素P1的第一区域PH1与第二子像素P2的第二区域PH2相邻设置并沿行向排列,第一子像素P1的第二区域PH2与第二子像素P2的第一区域PH1相邻设置并沿行向排列。

[0024] 具体的,在每个子像素组中,数据线11包括第一数据线111与第二数据线112,第一数据线111位于第一子像素P1和第二子像素P2之间,第二数据线112位于每个子像素组的两侧,即每个子像素组包括一条第一数据线111与两条第二数据线112,两条第二数据线112分别位于上述第一子像素P1远离第二子像素P2一侧、以及第二子像素P2远离第一子像素P1的一侧。第一数据线111包括第一支线111a、第二支线111b,以及位于第一支线111a与第二支线111b之间的连接线111c,其中,第一支线111a位于第一子像素P1的第一区域PH1与第二子像素P2的第二区域PH2之间,第二支线111b位于第一子像素P1的第二区域PH2与第二子像素P2的第一区域PH1之间,第一支线111a与第二支线111b平行设置,连接线111c所在的直线与行向之间的夹角 θ_1 小于第一支线111a所在的直线与行向之间的夹角 θ_2 ,或者说连接线111c相对于列向的倾斜度大于第一支线111a、第二支线111b相对于列向的倾斜度,甚至可以为:第一支线111a与第二支线111b沿列向延伸,只有连接线111c相对于列向具有一定的倾斜度。如此,相比于现有技术,可以将第二子像素P2内的靠近第一支线111a的部分开口区补偿给与其相邻的第一子像素P1,同时将第一子像素P1内的靠近第二支线111b的部分开口区补偿给与其相邻的第二子像素P2,形成第一子像素P1的第一区域PH1和第二区域PH2,第二子像素P2的第一区域PH1和第二区域PH2。

[0025] 在每个子像素P内,第一电极14包括多个平行设置的条状电极,该条状电极例如可以通过在第一电极14上设置封闭性的狭缝形成,多个条状电极的末端相连,并连接至同一个对应的开关元件13的漏极,该条状电极与第一数据线111的第一支线111a、第二支线111b平行设置,且第一数据线111的第一支线111a、第二支线111b相互平行并与第二数据线112平行设置。如图2所示,在本发明的实施例中,令第一电极14位于第一区域PH1内的部分电极包括M个条状电极,第一电极14位于第二区域PH2内的部分电极包括N个条状电极,其中, $M > N$,且M为大于等于2的整数,N为大于等于1的整数。例如,在本实施例中,在每个子像素P中,每个第一电极14包括两条第一条状电极141与一条第二条状电极142,其中,两条第一条状电极141自第一区域PH1的远离第二区域PH2的一端延伸至该第二区域PH2的远离第一区域PH1的一端;第二条状电极142包括主电极14a与连接电极142b,主电极14a通过连接电极142b连接至与其邻近的第一条状电极141上,具体的,连接至第一条状电极141的靠近第一区域PH1与第二区域PH2的分界处,使得在每个子像素P的第一区域PH1内具有三个条状电极(分别为两条第一条状电极141与一条第二条状电极142),而在每个子像素P的第二区域PH2内只有两条第一条状电极141。当然,图2只是以每个子像素内设置有三个条状电极作为示例对本发明实施例的实现方式进行示例性介绍,本发明并不以此为限,每个子像素内的电极条数只要满足如下设置即可:令第一电极14位于第一区域PH1内的部分电极包括M个条状电极,第一电极14位于第二区域PH2内的部分电极包括N个条状电极,其中, $M > N$,且M为大于等于2的整数,N为大于等于1的整数。

[0026] 随着人们对显示装置清晰度要求的提高,其液晶显示面板的PPI (pixels per inch,每英寸所拥有的像素数目)越来越高,导致每个子像素的开口区的面积越来越小,考虑到阵列基板制作过程中的曝光极限,一个固定大小的子像素只能放置有限的条状电极数量,子像素的开口区的面积变小,导致每个子像素内可以容置的像素电极的条数就受到了限制,但是为了满足显示装置的低功耗、高对比度、高亮度的要求,还必须提高液晶显示面板的穿透率,而阵列基板上条状电极数量的减少必然导致液晶显示面板穿透率的降低。本发明实施例在每个子像素的开口区的总面积大致不变的情况下,通过调整两个相邻子像素之间的数据线的延伸方向与结构,使得两个相邻子像素形成开口区互相补偿的关系,使得每个子像素的部分区域内可以放置更多数量的条状电极,提高其穿透率。尤其在由于曝光极限的限制下,当每个子像素内放置N个条状电极时空间比较富余而又没有足够空间放置N+1个条状电极时,可以通过本发明实施例提供的方式使得每一子像素利用相邻子像素的富余空间使得其部分区域内可以放置的下N+1个条状电极,提高每个子像素的空间利用率,可以尽可能增大显示面板穿透率,其中,N为大于等于1的整数。

[0027] 例如,受到制程中曝光极限的限制,当每个子像素开口区的宽度大约为25um时,适宜放置两个条状电极,当每个子像素开口区的宽度大约为31um时,适宜放置三个条状电极,当每个子像素开口区的宽度在25-31um之间时,由于超过曝光极限,每个子像素内最多也只能放置两个条状电极,这样的话光效达不到最佳,会有一定的穿透率损失。在本实施例中,设置为:每个子像素组沿行向的宽度例如可以为56um,通过两个相邻子像素之间的相互补偿设计,使得每个子像素的第一区域PH1沿行向的宽度为25um,第一区域PH1内设置有两个条状电极,而每个子像素的第二区域PH2沿行向的宽度为31um,第一区域PH1内设置有两个条状电极,也即:令 $M=3, N=2$ 。可以使得每一子像素利用相邻子像素的富余空间使得其部

分区域内可以放置的下 $N+1$ 个条状电极,提高每个子像素的空间利用率,可以尽可能增大显示面板穿透率,其中, N 为大于等于1的整数。

[0028] 进一步的,在本实施例中,第二条状电极142的主电极14a平行于第一条状电极141,连接电极142b平行于第一数据线111的连接线111c。

[0029] 进一步的,在本实施例中,第一数据线111的连接线111c位于每个子像素组的中间,第一数据线111的连接线111c的中心点与每个子像素组的中心点重合,使得第一子像素P1与第二子像素P2的开口区面积相等,保证两个子像素的显示面积相等,以提高液晶显示面板的显示均匀性。

[0030] 在本实施例中,第一电极14为像素电极,阵列基板10还包括第二电极15,第二电极15例如可以为整面式,通过外部驱动单元给其提供一公共电压信号,也即,在本实施例中,第二电极15为公共电极,根据来自数据线的信号而在像素电极与公共电极之间形成一电位差。关于阵列基板10的膜层结构,具体的,例如可以为:提供一衬底基板101,在衬底基板101上形成第一金属层,对其图形化形成栅线与开关元件的栅极;形成栅极绝缘层102覆盖栅线与栅极所在的第一金属层,然后在栅极绝缘层上形成有源层,与栅极部分重叠设置;形成第二金属层,对其图形化形成数据线与开关元件的源极、漏极,开关元件的源极、漏极分别与有源层的两端电接触,在源极、漏极之间形成开关元件的沟道;形成平坦化层103,覆盖数据线、源极、漏极所在的第二金属层,同时起到平坦化与绝缘的作用;形成公共电极;形成绝缘层104覆盖公共电极;形成像素电极层,对其图形化形成第一电极14,公共电极与第一电极14例如都可以为透明导电材料形成,如ITO等金属氧化物透明材料。在本实施例中,开关元件为非晶硅薄膜晶体管,当然,该开关元件也可以为低温多晶硅薄膜晶体管,或者金属氧化物薄膜晶体管,本发明实施例对此并不做限制。

[0031] 图4为本发明实施例提供的另一种阵列基板的像素结构示意图,本实施例提供的阵列基板结构与图1-3提供的阵列基板的结构类似:每个子像素组包括一个第一子像素P1和一个与其相邻设置并沿行向排列的第二子像素P2,第一子像素P1的第一区域PH1与第二子像素P2的第二区域PH2相邻设置并沿行向排列,第一子像素P1的第二区域PH2与第二子像素P2的第一区域PH1相邻设置并沿行向排列,第一电极14位于第一区域PH1内的部分电极包括M个条状电极,第一电极14位于第二区域PH2内的部分电极包括N个条状电极,其中, $M>N$,且M为大于等于2的整数,N为大于等于1的整数。第一数据线111位于第一子像素P1和第二子像素P2之间,第二数据线112位于每个子像素组的两侧。第一数据线111包括第一支线111a、第二支线111b,以及位于第一支线111a与第二支线111b之间的连接线111c,第一支线111a、第二支线111b相互平行,连接线111c相对于列向的倾斜度大于第一支线111a、第二支线111b相对于列向的倾斜度。

[0032] 进一步的,在本实施例中,每个条状电极包括主电极14a与位于每个主电极14a末端的端电极14f,其中,主电极14a与第一数据线111的第一支线111a平行设置,端电极14f与第一数据线111的连接线111c平行设置,或者说连接线111c所在的直线与行向之间的夹角 θ_1 等于每个端电极14f所在的直线与行向之间的夹角 β_1 ,可以进一步提高该阵列基板所在的液晶显示面板的透光率。例如,可以设置为:连接线111c所在的直线与行向之间的夹角为 $35^\circ\sim 45^\circ$,每个端电极14f所在的直线与行向之间的夹角 $35^\circ\sim 45^\circ$,且端电极14f与第一数据线111的连接线111c相互平行。此处所说的末端可以为每个条状电极的远离开关元件的

一端,当然也可以是指每个条状电极的靠近上下栅线的两端,本发明实施例对比并不做限制。

[0033] 图5为本发明实施例提供的又一种阵列基板的像素结构示意图,图6为沿图5中B1-B2方向的截面图,本实施提供的阵列基板结构与图1-3提供的阵列基板的结构类似:每个子像素组包括一个第一子像素P1和一个与其相邻设置并沿行向排列的第二子像素P2,第一子像素P1的第一区域PH1与第二子像素P2的第二区域PH2相邻设置并沿行向排列,第一子像素P1的第二区域PH2与第二子像素P2的第一区域PH1相邻设置并沿行向排列,第一电极14为通过狭缝形成的条状电极,且第一电极14的位于第一区域PH1内的部分电极包括M个条状电极,第一电极14位于第二区域PH2内的部分电极包括N个条状电极,其中, $M>N$,且M为大于等于2的整数,N为大于等于1的整数。第一数据线111位于第一子像素P1和第二子像素P2之间,第二数据线112位于每个子像素组的两侧。第一数据线111包括第一支线111a、第二支线111b,以及位于第一支线111a与第二支线111b之间的连接线111c,第一支线111a、第二支线111b相互平行,连接线111c相对于列向的倾斜度大于第一支线111a、第二支线111b相对于列向的倾斜度。不同之处在于,在本实施例中,第一电极14为公共电极,通过外部驱动单元给其提供一公共电压信号,例如可以通过公共信号线连接至外部驱动单元,也可以之间延伸至阵列基板的非显示区并连接至外部驱动单元。

[0034] 进一步的,在本实施例中,第一电极14还包括屏蔽电极143,覆盖数据线11。屏蔽电极143与各条状电极相互电连接,可以屏蔽数据线11内电流信号产生的电场,例如在由包括该阵列基板的液晶显示面板中,可以屏蔽数据线11内电流信号对液晶分子的影响,改善液晶显示面板的显示效果。

[0035] 阵列基板还包括多个第二电极15,在本实施例中,第二电极15为像素电极,每个子像素的像素电极连接对应开关元件的漏极。关于该阵列基板的膜层结构,具体的,例如可以为:提供一衬底基板101,在衬底基板101上形成第一金属层,对其图形化形成栅线与开关元件的栅极;形成栅极绝缘层102覆盖栅线与栅极所在的第一金属层,然后在栅极绝缘层上形成有源层,与栅极部分重叠设置;形成第二金属层,对其图形化形成数据线与开关元件的源极、漏极,开关元件的源极、漏极分别与有源层的两端电接触,在源极、漏极之间形成开关元件的沟道;形成平坦化层103,覆盖数据线、源极、漏极所在的第二金属层,同时起到平坦化与绝缘的作用;形成像素电极,在每个子像素中,该像素电极可以为条状电极也可以为面状电极;形成绝缘层104覆盖像素电极;形成公共电极层,对其图形化形成公共电极,在每个子像素内,公共电极包括多个条状电极与屏蔽电极,屏蔽电极为公共电极的一部分。像素电极与公共电极例如都可以为透明导电材料形成,如ITO等金属氧化物透明材料。在本实施例中,开关元件为非晶硅薄膜晶体管,当然,该开关元件也可以为低温多晶硅薄膜晶体管,或者金属氧化物薄膜晶体管,本发明实施例对此并不做限制。

[0036] 在本实施例中,可以设置为:在每个子像素P中,每个第一电极14的条状电极包括第一条状电与第二条状电极,其中,第一条状电极自第一区域PH1的远离第二区域PH2的一端延伸至该第二区域PH2的远离第一区域PH1的一端;第二条状电极包括主电极与连接电极,主电极通过连接电极连接至与其邻近的第一条状电极上,具体的,连接至第一条状电极的靠近第一区域PH1与第二区域PH2的分界处,使得在每个子像素的第一区域PH1内的条状电极的个数大于每个子像素的第二区域PH2内的条状电极的个数。可以使得每一子像素利

用相邻子像素的富余空间使得其部分区域内可以放置的下N+1个条状电极,提高每个子像素的空间利用率,可以尽可能增大显示面板穿透率。

[0037] 进一步的,在本实施例中,还可以设置为:每个条状电极包括主电极与位于每个主电极末端的端电极,其中,主电极与第一数据线111的第一支线111a平行设置,端电极与第一数据线111的连接线111c平行设置,或者说连接线111c所在的直线与行向之间的夹角等于每个端电极所在的直线与行向之间的夹角,可以进一步提高该阵列基板所在的显示面板的透光率。例如,可以设置为:连接线111c所在的直线与行向之间的夹角为 $35^{\circ}\sim 45^{\circ}$,每个端电极所在的直线与行向之间的夹角 $35^{\circ}\sim 45^{\circ}$,且端电极与第一数据线111的连接线111c相互平行。此处所说的末端可以为每个条状电极的远离开光元件的一端,当然也可以是指每个条状电极的靠近上下栅线的两端,本发明实施例对比并不做限制。

[0038] 图7为本发明实施例提供的又一种阵列基板的像素结构示意图,本实施例提供的阵列基板结构与图5、6提供的阵列基板的结构类似:第一电极14为公共电极,第一电极14还包括屏蔽电极143,覆盖数据线11。屏蔽电极143与各条状电极相互电连接。

[0039] 不同之处在于,在本实施例中,每个子像素P中,每个第一电极14的条状电极包括第一条状电极141与第二条状电极142,其中,第一条状电极141自第一区域PH1的远离第二区域PH2的一端延伸至该第二区域PH2的远离第一区域PH1的一端;第二条状电极142连接至位于两个子像素之间的屏蔽电极143上,该两个子像素之间的屏蔽电极143覆盖第一数据线111,且沿第一数据线111的延伸方向延伸,具体的,连接至该两个子像素之间的屏蔽电极143的对应于第一数据线111的连接线111c的部分,可以进一步提升阵列基板所在显示面板的穿透率。

[0040] 进一步的,在本实施例中,还可以设置为:每个条状电极包括主电极与位于每个主电极末端的端电极,其中,主电极与第一数据线111的第一支线111a平行设置,端电极与第一数据线111的连接线111c平行设置,或者说连接线111c所在的直线与行向之间的夹角等于每个端电极所在的直线与行向之间的夹角,可以进一步提高该阵列基板所在的显示面板的透光率。

[0041] 图8为本发明实施例提供的再一种阵列基板的像素结构示意图,本实施例提供的阵列基板的结构与图4所示的阵列基板的结构类似。进一步的,在本实施例中,像素阵列包括沿行向延伸的栅线12、沿列向延伸的第一数据线111、第二数据线112、以及多个子像素组,每个子像素组包括第一子像素P1和与其相邻设置并沿行向排列的第二子像素P2,第一电极14位于第一区域PH1内的部分电极包括M个条状电极,第一电极14位于第二区域PH2内的部分电极包括N个条状电极,其中, $M>N$,且M为大于等于2的整数,N为大于等于1的整数。第一数据线111包括第一支线111a、第二支线111b,以及位于第一支线111a与第二支线111b之间的连接线111c,第一支线111a、第二支线111b、第二数据线112相互平行且相对于行向倾斜设置,或者说第一支线111a、第二支线111b、第二数据线112与栅线12的延伸方向之间具有一个不等于 0° 也不等于 90° 的夹角,连接线111c相对于列向的倾斜度大于第一支线111a、第二支线111b相对于列向的倾斜度,第一电极14的多个条状电极相互平行且平行于第二数据线的延伸方向。

[0042] 进一步的,上述多个子像素组包括沿列向相邻设置的第一子像素组P10与第二子像素组P20,第二数据线112分别位于第一子像素组P10与第二子像素组P20的两侧,第一子

像素组P10内的第一子像素P1与第二子像素组P20内的第一子像素P1连接至位于其左侧的同一条第二数据线112,第一子像素组P10内的第二子像素P2与第二子像素组P20内的第二子像素P2连接至位于其右侧的同一条第二数据线112。第二数据线112为一条整体沿着列向延伸的折线,其中第二数据线112对应于第一子像素组P10的部分与其对应于第二子像素组P20的部分相对于栅线12对称设置,或者说相对于行向对称设置,从而使得第一子像素组P10内第一电极14的延伸方向与第二子像素组P20内第一电极14的延伸方向相对于栅线12对称设置,第一数据线111对应于第一子像素组P10的部分与其对应于第二子像素组P20的部分也相对于栅线12对称设置,形成伪双畴结构,可以进一步增大阵列基板的透过率。

[0043] 进一步的,在本实施例中,还可以设置为:每个条状电极包括主电极与位于每个主电极末端的端电极,其中,主电极与第一数据线111的第一支线111a平行设置,端电极与第一数据线111的连接线111c平行设置,或者说连接线111c所在的直线与行向之间的夹角等于每个端电极所在的直线与行向之间的夹角,可以进一步提高该阵列基板所在的显示面板的透光率。

[0044] 本发明还提供一种液晶显示面板,包括相对设置的阵列基板、彩膜基板与加持于两者之间的液晶分子层。

[0045] 本发明还提供了一种显示装置,包括上述液晶显示面板以及壳体,其中,壳体形成容置空间,用于容纳显示面板,壳体可以是硬质的,也可以是柔性的,本发明对此不作具体限制。可以理解的是,本发明实施例提供的显示装置,可以是电脑、电视、车载显示装置等其他具有显示功能的显示装置,本发明对此不作具体限制。

[0046] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

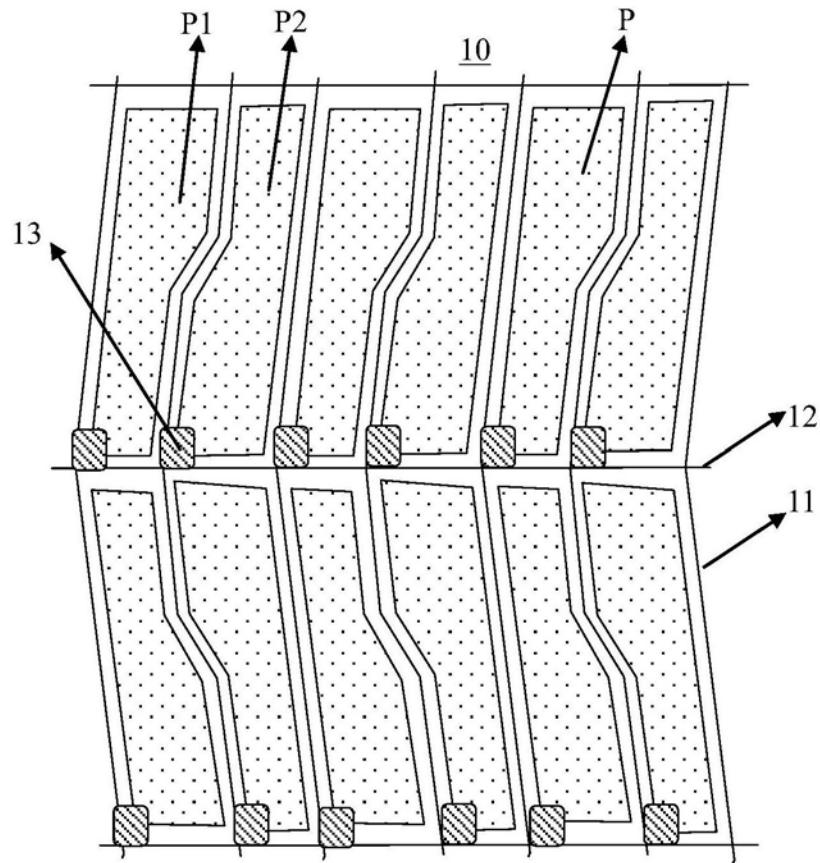


图1

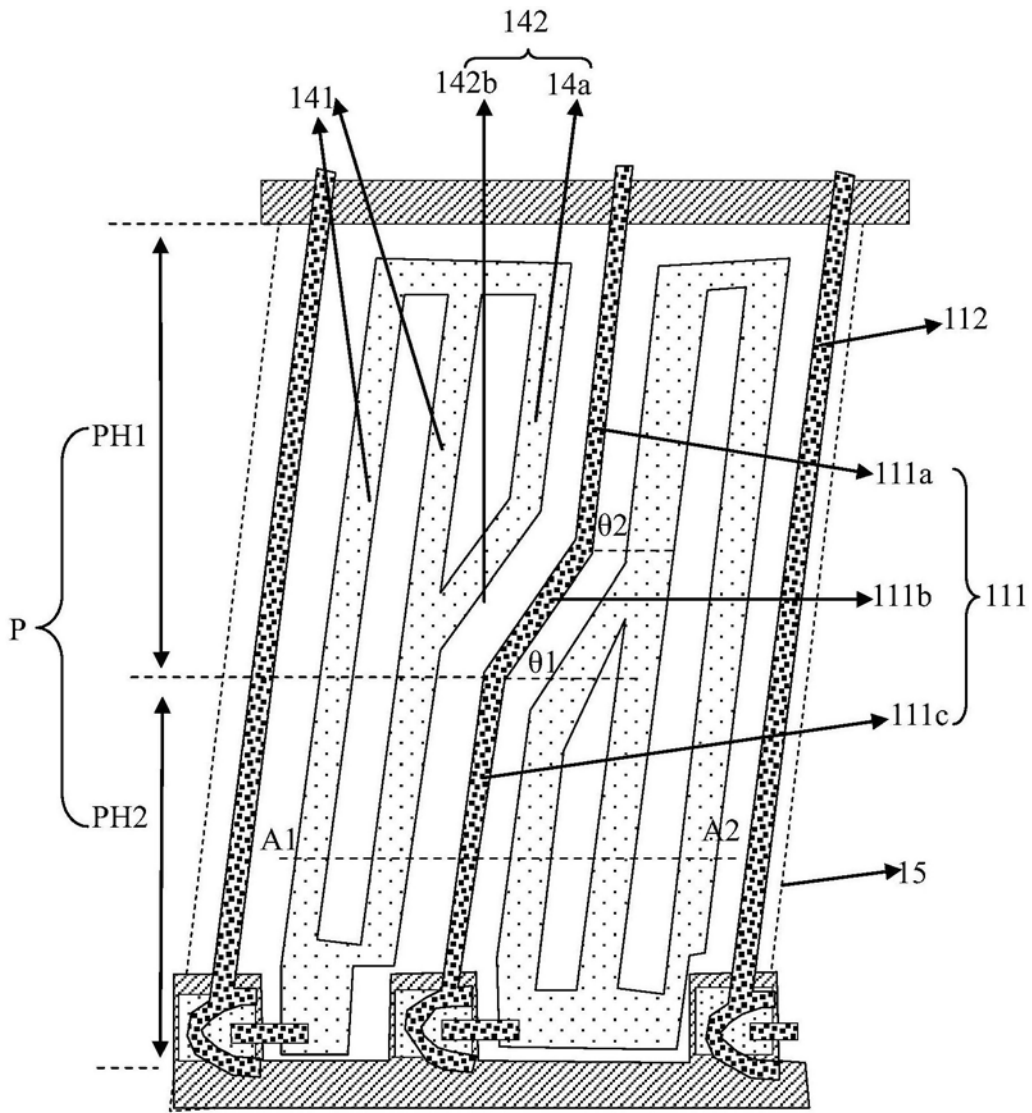


图2

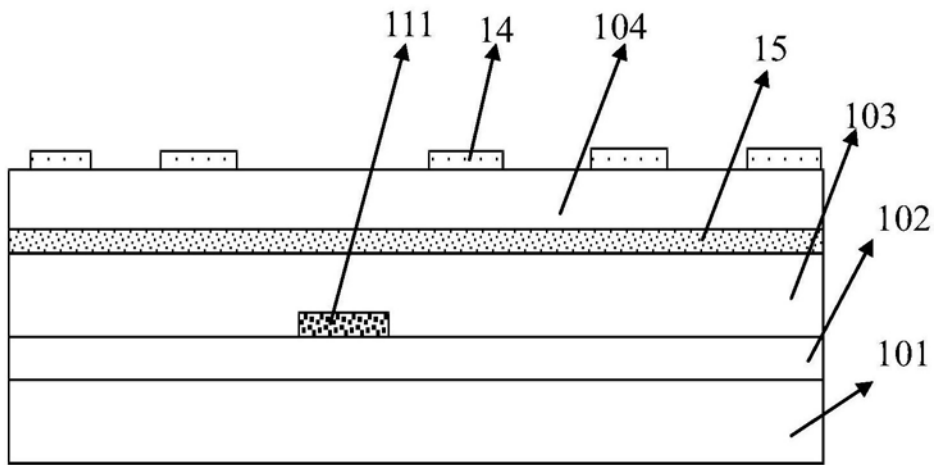


图3

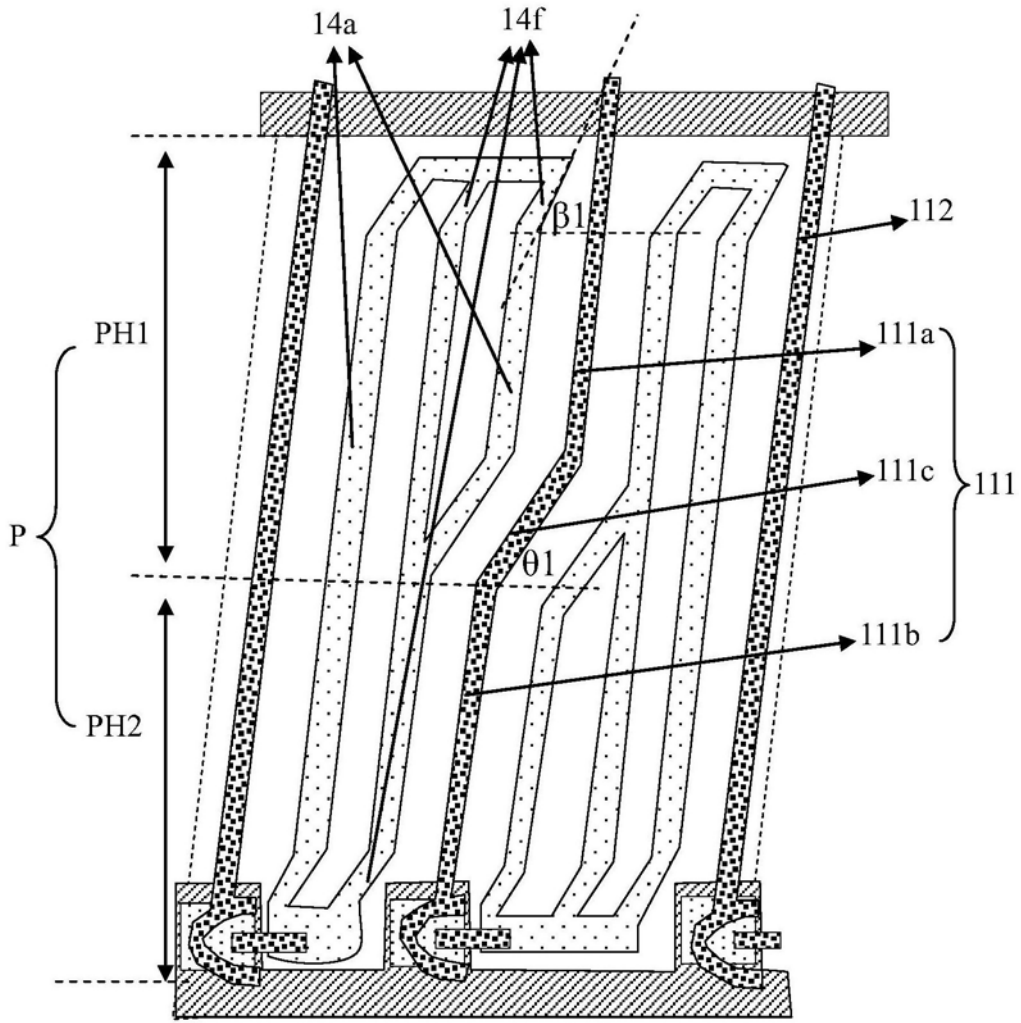


图4

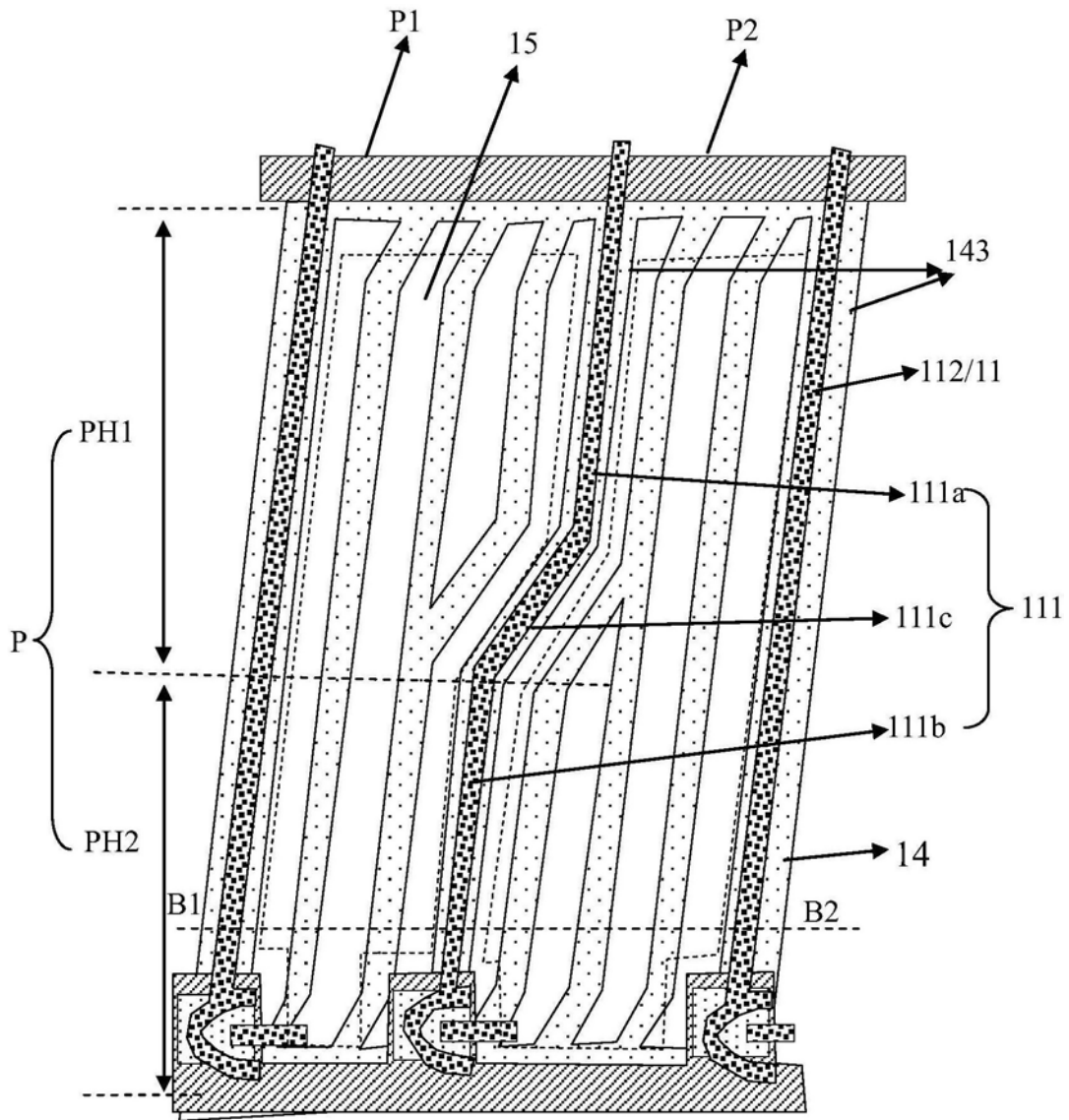


图5

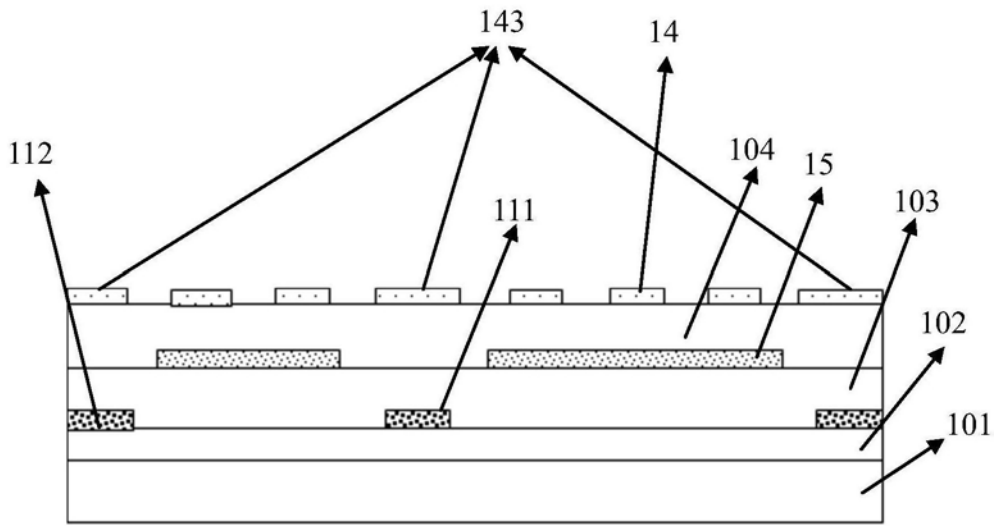


图6

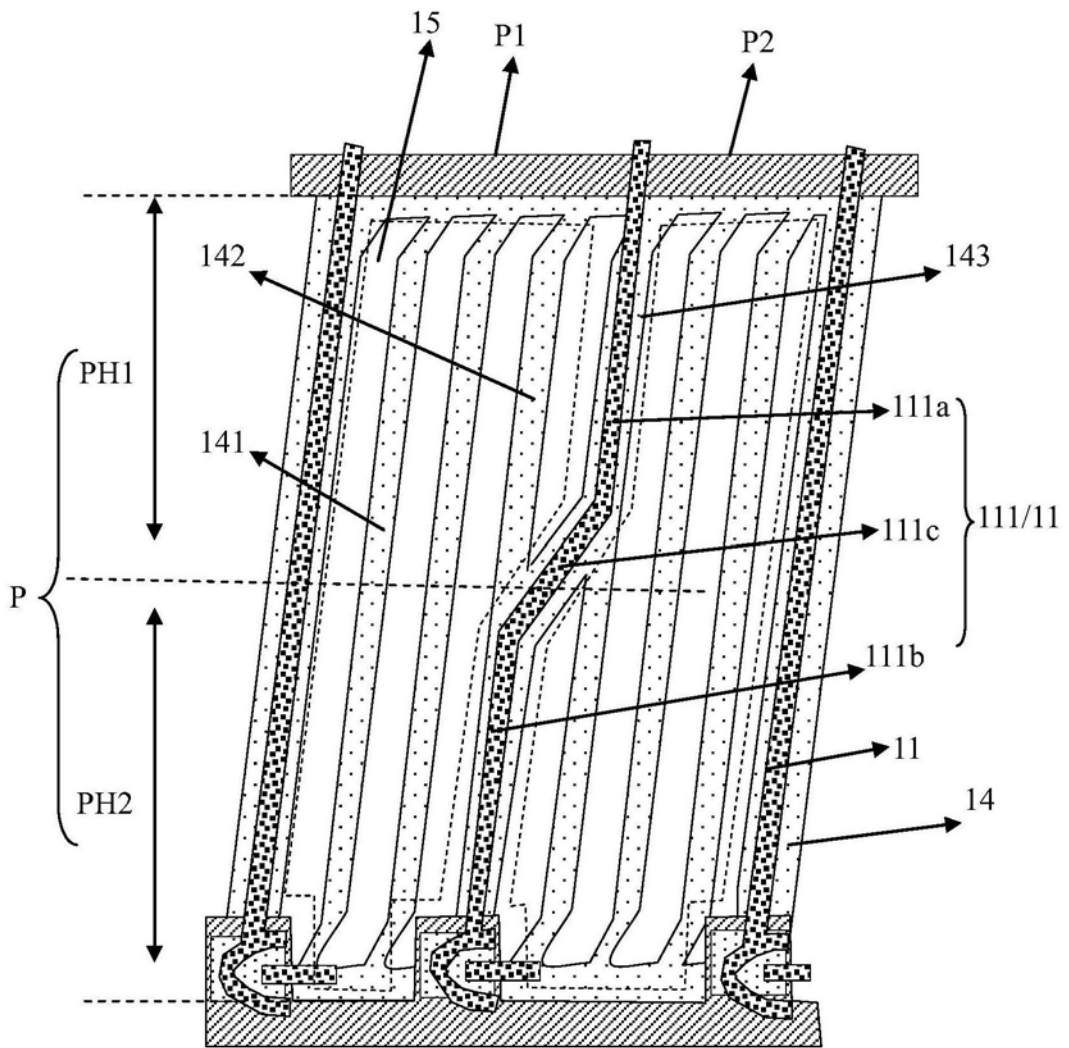


图7

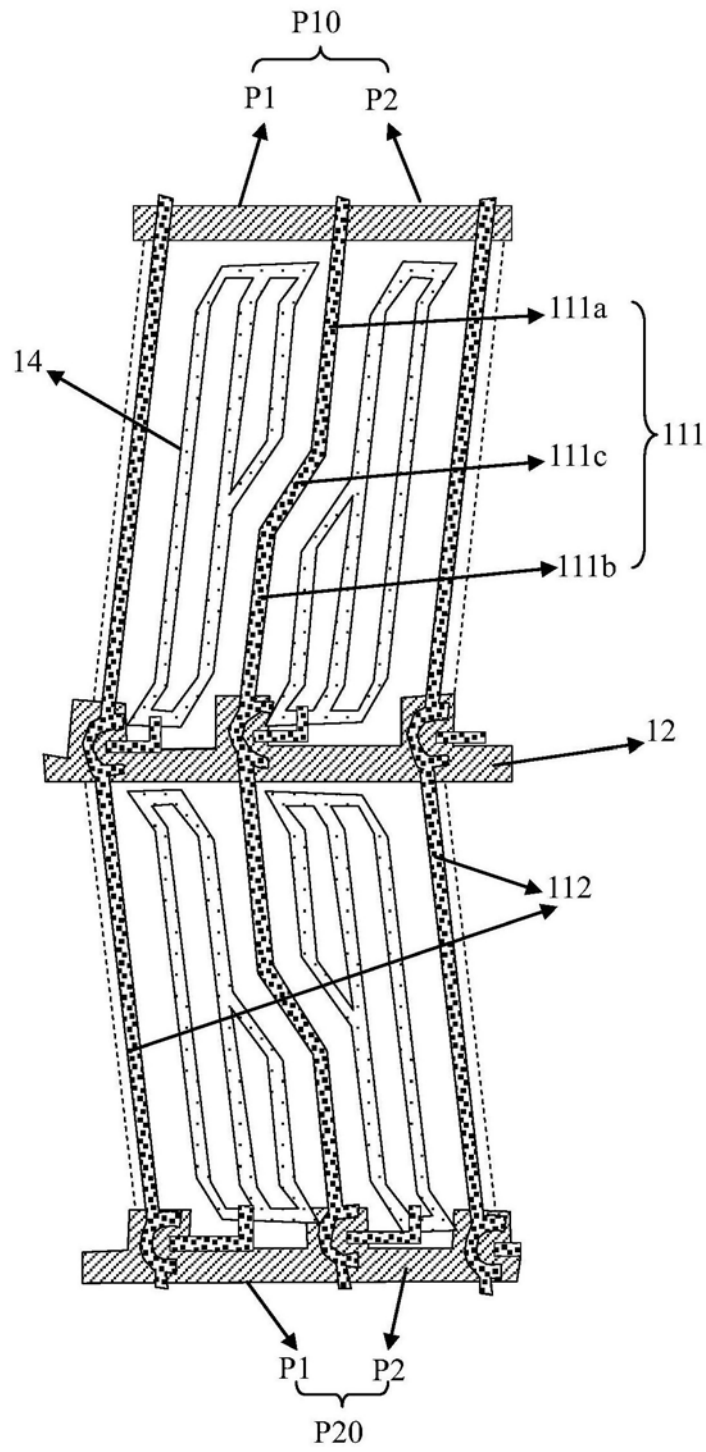


图8

专利名称(译)	阵列基板、液晶显示面板与显示装置		
公开(公告)号	CN108490705A	公开(公告)日	2018-09-04
申请号	CN201810328914.9	申请日	2018-04-13
[标]申请(专利权)人(译)	上海中航光电子有限公司		
申请(专利权)人(译)	上海中航光电子有限公司		
当前申请(专利权)人(译)	上海中航光电子有限公司		
[标]发明人	曹兆铿 秦丹丹		
发明人	曹兆铿 秦丹丹		
IPC分类号	G02F1/1343 G02F1/1362		
CPC分类号	G02F1/134309 G02F1/134363 G02F1/136286 G02F2001/134372		
代理人(译)	王刚 龚敏		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种阵列基板、液晶显示面板和显示装置，所述阵列基板包括多个子像素组，每个子像素组包括相邻设置其沿行向排列的第一子像素和第二子像素，所述第一子像素的第一区域与所述第二子像素的第二区域相邻设置并沿行向排列，所述第一子像素的第二区域与所述第二子像素的第一区域相邻设置并沿行向排列，其中，第一区域内条状电极的个数大于第二区域内条状电极的个数，每一子像素利用相邻子像素的富余空间进行开口区补偿使得其部分区域内可以放置的下更多个条状电极，提高每个子像素的空间利用率，以尽可能增大液晶显示面板与显示装置的穿透率。

