



(12)发明专利

(10)授权公告号 CN 106448590 B

(45)授权公告日 2019.03.22

(21)申请号 201610890642.2

审查员 李玉书

(22)申请日 2016.10.11

(65)同一申请的已公布的文献号

申请公布号 CN 106448590 A

(43)申请公布日 2017.02.22

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 吕晓文 廖聪维

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/36(2006.01)

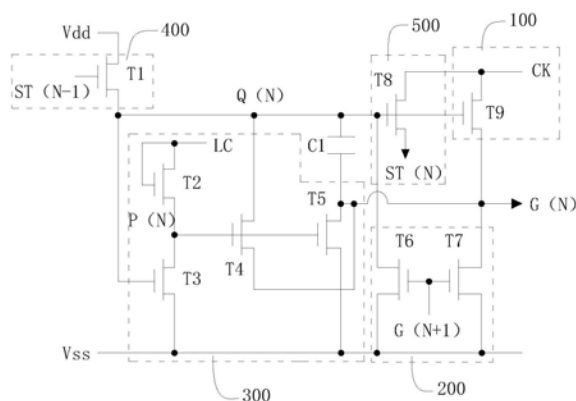
权利要求书2页 说明书5页 附图2页

(54)发明名称

一种液晶显示面板的GOA电路及显示装置

(57)摘要

本发明提供一种液晶显示面板的GOA电路及显示装置,该GOA电路包括多个级联的GOA单元,其中第N级GOA单元对第N级扫描线的充电进行控制,该第N级GOA单元包括:下拉维持电路单元、下拉电路单元、上拉电路单元、上拉维持电路单元、下传电路单元、自举电容、恒压低电平源及恒压高电平源;其中,所述下拉维持电路单元的一个薄膜晶体管的栅极连接所述第一电路点,其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。本发明减轻了该薄膜晶体管的源极和漏极在该第二电路点的电位差,使该薄膜晶体管不容易发生漏电,同时提高了扫描信号的推动力,保证了器件的续传。



1. 一种液晶显示面板的GOA电路,用于对级联的扫描线进行驱动操作,其特征在于,包括多个级联的GOA单元,其中第N级GOA单元对第N级扫描线的充电进行控制,该第N级GOA单元包括:

下拉维持电路单元、下拉电路单元、上拉电路单元、上拉维持电路单元、下传电路单元、自举电容、恒压低电平源及恒压高电平源;其中,

所述下拉维持电路单元、所述下拉电路单元、所述上拉电路单元、所述上拉维持电路单元、所述下传电路单元与所述自举电容均与第二电路点连接,所述下拉维持电路单元、所述下拉电路单元、所述上拉电路单元与所述自举电容均与所述第N级扫描线连接;

所述下拉维持电路单元包括第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管与第五薄膜晶体管;

所述第二薄膜晶体管的栅极输入恒压高电平信号,其源极与漏极分别输入所述恒压高电平信号与连接第一电路点;

所述第三薄膜晶体管的栅极与所述第二电路点连接,其源极与漏极分别连接所述恒压低电平源与所述第一电路点;

所述第四薄膜晶体管的栅极连接所述第一电路点,其源极与漏极分别连接所述第二电路点与所述第N级扫描线;

所述第五薄膜晶体管的栅极连接所述第一电路点,其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。

2. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述下拉电路单元包括第六薄膜晶体管与第七薄膜晶体管;

所述第六薄膜晶体管的栅极输入第N+1级扫描信号,其源极与漏极分别连接所述恒压低电平源与所述第二电路点;

所述第七薄膜晶体管的栅极输入所述第N+1级扫描信号,其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。

3. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述上拉电路单元包括第九薄膜晶体管,所述第九薄膜晶体管的栅极连接所述第二电路点,其源极与漏极分别输入时钟信号与连接所述第N级扫描线。

4. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述上拉维持电路单元包括第一薄膜晶体管,所述第一薄膜晶体管的栅极输入第N-1级下传信号,其源极与漏极分别连接所述恒压高电平源与所述第二电路点。

5. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述下传电路单元包括第八薄膜晶体管,所述第八薄膜晶体管的栅极连接所述第二电路点,其源极与漏极分别输入时钟信号与输出第N级下传信号。

6. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述自举电容的一端连接所述第二电路点,另一端与所述第N级扫描线。

7. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,所述恒压高电平信号为低频时钟信号。

8. 根据权利要求1所述的液晶显示面板的GOA电路,其特征在于,在所述第二电路点的电位达到其最高值的时间段内,输入所述第N级扫描线的电位达到其最高值。

9. 根据权利要求1所述的液晶显示面板的GOA电路, 其特征在于, 在所述第一电路点处于其低电位的时间段内, 所述第二电路点处于其高电位的时间段内。

10. 一种显示装置, 其特征在于, 其包括一液晶显示面板, 该液晶显示面板包括权利要求1~9任一项所述的GOA电路。

一种液晶显示面板的GOA电路及显示装置

【技术领域】

[0001] 本发明涉及液晶显示领域,特别涉及一种液晶显示面板的GOA电路及显示装置。

【背景技术】

[0002] 液晶显示器(Liquid Crystal Display,LCD)等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点,而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品,成为显示装置中的主流。现有市场上的液晶显示装置大部分为背光型液晶显示器,其包括液晶显示面板(TFT-LCD)及背光模组。液晶显示面板的工作原理是在两片平行的玻璃基板当中放置液晶分子,两片玻璃基板中间有许多垂直和水平的细小电线,通过通电与否来控制液晶分子改变方向,将背光模组的光线折射出来产生画面。

[0003] 主动式液晶显示器中,每个子像素具有一个薄膜晶体管(TFT),其栅极(Gate)连接至水平扫描线,漏极(Drain)连接至垂直方向的数据线,源极(Source)则连接至像素电极。在水平扫描线上施加足够的电压,会使得该条水平扫描线上的所有TFT打开,此时该条水平扫描线上的像素电极会与垂直方向上的数据线连通,从而将数据线上的显示信号电压写入像素,控制不同液晶的透光度进而达到控制色彩的效果。目前主动式液晶显示面板水平扫描线的驱动主要由面板外接的IC来完成,外接的IC可以控制各级水平扫描线的逐级充电和放电,GOA技术,即Gate Driver ON Array(阵列基板驱动)技术,可以运用液晶显示面板的原有制程将水平扫描线的驱动电路制作在显示区周围的基板上,使之能替代外接IC来完成水平扫描线的驱动。GOA技术能减少外接IC的绑定(bonding)工序,有机会提升产能并降低产品成本,而且可以使液晶显示面板更适合制作窄边框或无边框的显示产品。

[0004] 现有的GOA电路,通常包括级联的多个GOA单元,每一级GOA单元对该驱动一级水平扫描线。GOA单元的主要结构包括上拉电路(Pull-up part),上拉控制电路(Pull-up control part),下传电路(Transfer Part),下拉电路(Key Pull-down part)和下拉维持电路,(Pull-down Holding part),以及负责电位抬高的自举(Boost)电容,上拉电路主要负责将时钟信号(Clock)输出为栅极信号;上拉控制电路负责控制上拉电路的打开时间,一般连接前面级GOA电路传递过来的下传信号或者栅极信号;下拉电路负责在第一时间将栅极信号拉低为低电位,即关闭栅极信号;下拉维持电路则负责将栅极输出信号和上拉电路的栅极信号(通常称为Q点)维持在关闭状态(即负电位),通常有两个下拉维持模块交替作用;自举电容(C boost)则负责Q点的二次抬升,这样有利于上拉电路的G(N)输出。

[0005] GOA电路的目的就是将集成电路输出的扫描波形通过操作的方式输出,使像素开关打开从而可以向氧化铟锡(ITO)电极输入数据信号。数据信号输入完后将数据信号内容保持住知道下一帧的开启。在电路操作过程中,因一条扫描线电路打开过后在一帧剩余的时间里都是关闭的,扫描电路关闭(保持)时间比扫描时间长很多,对GOA电路中的薄膜晶体管的稳定特性要求很高。为保证GOA电路充电信号的稳定输出,亟需GOA电路中影响水平扫描线充电的薄膜晶体管的栅极Q(N)的电压能够得到准确控制的解决方案。

【发明内容】

[0006] 本发明的目的在于提供一种液晶显示面板的GOA电路及显示装置,以解决现有技术中,液晶显示面板的GOA电路的下拉维持单元的一个薄膜晶体管的源极与漏极分别连接第二电路点与恒压低电平源,以致该薄膜晶体管容易漏电,另外导致第二电路点的电位降低,造成扫描信号的推力不足的问题。

[0007] 本发明的技术方案如下:

[0008] 一种液晶显示面板的GOA电路,用于对级联的扫描线进行驱动操作,包括多个级联的GOA单元,其中第N级GOA单元对第N级扫描线的充电进行控制,该第N级GOA单元包括:

[0009] 下拉维持电路单元、下拉电路单元、上拉电路单元、上拉维持电路单元、下传电路单元、自举电容、恒压低电平源及恒压高电平源;其中,

[0010] 所述下拉维持电路单元、所述下拉电路单元、所述上拉电路单元、所述上拉维持电路单元、所述下传电路单元与所述自举电容均与所述第二电路点连接,所述下拉维持电路单元、所述下拉电路单元、所述上拉电路单元与所述自举电容均与所述第N级扫描线连接;

[0011] 所述下拉维持电路单元包括第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管与第五薄膜晶体管;

[0012] 所述第二薄膜晶体管的栅极输入恒压高电平信号,其源极与漏极分别输入所述恒压高电平信号与连接第一电路点;

[0013] 所述第三薄膜晶体管的栅极与第二电路点连接,其源极与漏极分别连接所述恒压低电平源与所述第一电路点;

[0014] 所述第四薄膜晶体管的栅极连接所述第一电路点,其源极与漏极分别连接所述第二电路点与所述第N级扫描线;

[0015] 所述第五薄膜晶体管的栅极连接所述第一电路点,其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。

[0016] 优选地,所述下拉电路单元包括第六薄膜晶体管与第七薄膜晶体管;

[0017] 所述第六薄膜晶体管的栅极输入第N+1级扫描信号,其源极与漏极分别连接所述恒压低电平源与所述第二电路点;

[0018] 所述第七薄膜晶体管的栅极输入所述第N+1级扫描信号,其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。

[0019] 优选地,所述上拉电路单元包括第九薄膜晶体管,所述第九薄膜晶体管的栅极连接所述第二电路点,其源极与漏极分别输入时钟信号与连接所述第N级扫描线。

[0020] 优选地,所述上拉维持电路单元包括第一薄膜晶体管,所述第一薄膜晶体管的栅极输入第N-1级下传信号,其源极与漏极分别连接所述恒压高电平源与所述第二电路点。

[0021] 优选地,所述下传电路单元包括第八薄膜晶体管,所述第八薄膜晶体管的栅极连接所述第二电路点,其源极与漏极分别输入所述时钟信号与输出第N级下传信号。

[0022] 优选地,所述自举电容的一端连接所述第二电路点,另一端与所述第N级扫描线。

[0023] 优选地,所述恒压高电平信号为低频时钟信号。

[0024] 优选地,在所述第二电路点的电位达到其最高值的时间段内,输入所述第N级扫描线的电位达到其最高值。

[0025] 优选地,在所述第一电路点处于其低电位的时间段内,所述第二电路点处于其高

电位的时间段内。

[0026] 一种显示装置,其包括一液晶显示面板,该液晶显示面板包括上述任一项所述的GOA电路。

[0027] 本发明的有益效果:

[0028] 本发明的一种液晶显示面板的GOA电路及显示装置,通过将下拉维持电路单元的一个薄膜晶体管的源极与漏极分别连接第二电路点与本级的扫描线,减轻了该薄膜晶体管的源极和漏极在该第二电路点的电位差,使该薄膜晶体管不容易发生漏电,同时提高了扫描信号的推动力,保证了器件的续传。

【附图说明】

[0029] 图1为本发明实施例的一种液晶显示面板的GOA电路的整体结构示意图;

[0030] 图2为本发明实施例的一种液晶显示面板的GOA电路的第二电路点、第N级扫描线及恒压低电平源的波形图;

[0031] 图3为本发明实施例的一种液晶显示面板的GOA电路的信号波形图。

【具体实施方式】

[0032] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是以相同标号表示。

[0033] 实施例一

[0034] 请参考图1,图1为本实施例的一种液晶显示面板的GOA电路的整体结构示意图,从图1可以看到,本发明的一种液晶显示面板的GOA电路,用于对级联的扫描线进行驱动操作,包括多个级联的GOA单元,其中第N级GOA单元对第N级扫描线的充电进行控制,该第N级GOA单元包括:

[0035] 下拉维持电路单元300,用于维持拉低相应的所述扫描线的扫描信号;

[0036] 下拉电路单元200,用于拉低相应的所述扫描线的扫描信号;

[0037] 上拉电路单元100,用于拉高相应的所述扫描线的扫描信号;

[0038] 上拉维持电路单元400,用于维持拉高相应的所述扫描线的扫描信号;

[0039] 下传电路单元500,用于根据所述时钟信号CK,生成并发送本级的下传信号;

[0040] 自举电容C1,用于存储和释放所述恒压高电平源Vdd的电量;

[0041] 以及恒压低电平源Vss和恒压高电平源Vdd,分别用于提供低电平信号和提供高电平信号。

[0042] 其中,所述下拉维持电路单元300、所述下拉电路单元200、所述上拉电路单元100、所述上拉维持电路单元400、所述下传电路单元500与所述自举电容C1均与所述第二电路点Q(N)连接,所述第二电路点Q(N)即栅极信号点;所述下拉维持电路单元300、所述下拉电路单元200、所述上拉电路单元100与所述自举电容C1均与所述第N级扫描线连接;

[0043] 所述下拉维持电路单元300包括第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管与第五薄膜晶体管。

[0044] 所述第二薄膜晶体管的栅极输入恒压高电平信号LC,其源极与漏极分别输入所述恒压高电平信号LC与连接第一电路点P(N)。

[0045] 所述第三薄膜晶体管的栅极与第二电路点Q(N)连接,其源极与漏极分别连接所述恒压低电平源Vss与所述第一电路点P(N)。

[0046] 所述第四薄膜晶体管的栅极连接所述第一电路点P(N),其源极与漏极分别连接所述第二电路点Q(N)与所述第N级扫描线。

[0047] 所述第五薄膜晶体管的栅极连接所述第一电路点P(N),其源极与漏极分别连接所述恒压低电平源Vss与所述第N级扫描线。

[0048] 在本实施例中,所述下拉电路单元200包括第六薄膜晶体管与第七薄膜晶体管。

[0049] 所述第六薄膜晶体管的栅极输入第N+1级扫描信号G(N+1),其源极与漏极分别连接所述恒压低电平源Vss与所述第二电路点Q(N)。

[0050] 所述第七薄膜晶体管的栅极输入所述第N+1级扫描信号G(N+1),其源极与漏极分别连接所述恒压低电平源Vss与所述第N级扫描线。

[0051] 在本实施例中,所述上拉电路单元100包括第九薄膜晶体管,所述第九薄膜晶体管的栅极连接所述第二电路点Q(N),其源极与漏极分别输入时钟信号CK与连接所述第N级扫描线。

[0052] 在本实施例中,所述上拉维持电路单元400包括第一薄膜晶体管,所述第一薄膜晶体管的栅极输入第N-1级下传信号ST(N-1),其源极与漏极分别连接所述恒压高电平源Vdd与所述第二电路点Q(N)。

[0053] 在本实施例中,所述下传电路单元500包括第八薄膜晶体管,所述第八薄膜晶体管的栅极连接所述第二电路点Q(N),其源极与漏极分别输入所述时钟信号CK与输出第N级下传信号ST(N)。在本实施例中,所述自举电容C1的一端连接所述第二电路点Q(N),另一端与所述第N级扫描线。

[0054] 在本实施例中,所述恒压高电平信号LC为低频时钟信号CK。

[0055] 请参考图2和图3,图2为本发明实施例的一种液晶显示面板的GOA电路的第二电路点Q(N)、第N级扫描线及恒压低电平源Vss的波形图,图3为本发明的一种液晶显示面板的GOA电路的信号波形图。从图2和图3可以看到:

[0056] 在本实施例中,在所述第二电路点Q(N)的电位达到其最高值的时间段内,输入所述第N级扫描线的电位达到其最高值。这样的话,当第二电路点Q(N)的电位达到最高时,输入本级对应的扫描线即第N级扫描线的信号的电位也处于最高值,第四薄膜晶体管的源漏极之间的电位差就大大减小,不会产生漏电的情况。而现有技术中,第四薄膜晶体管的漏极是直接和恒压低电平源Vss连接的,由于恒压低电平源Vss的电位很低(一般为负电位),这样当第二电位点的电位处于最高值时,第四薄膜晶体管的源漏极的电位差就会很大,非常容易产生漏电的情况。

[0057] 在本实施例中,在所述第一电路点P(N)处于其低电位的时间段内,所述第二电路点Q(N)处于其高电位的时间段内。

[0058] 下面对本发明的一种液晶显示面板的GOA电路的一帧画面的驱动过程进行说明。

[0059] 从图2的波形图可以看到,当第N-1级下传信号ST(N-1)为高电平时,时钟信号CK的电位为低电平,此时第一薄膜晶体管、第三薄膜晶体管和第九薄膜晶体管均打开,而第四薄

膜晶体管和第五薄膜晶体管均关闭。由于第二薄膜晶体管的栅极输入的是恒压高电平信号LC,所以第二薄膜晶体管一直处于打开的状态。由于第一薄膜晶体管打开,恒压高电平源Vdd的高电平信号传递到第二电路点Q(N)和自举电容C1。由于第九薄膜晶体管打开,此时的时钟信号CK的低电平信号拉低了输入第N级扫描线的扫描信号的电平。由于第三薄膜晶体管打开,第一电路点P(N)的电位被恒压低电平源Vss的低电平信号拉低,使第N级扫描信号G(N)变为低电平信号。

[0060] 随后,当第N-1级下传信号ST(N-1)为低电平时,时钟信号CK的电位为高电平,此时第一薄膜晶体管关闭,但是由于自举电容C1的作用,第二电路点Q(N)的电位依然为高电位,第三薄膜晶体管好和第九薄膜晶体管依然打开,另外第四薄膜晶体管和第五薄膜晶体管均关闭。但是由于第一电路点P(N)被恒压低电平源Vss拉低,所以第四薄膜晶体管和第五薄膜晶体管均关闭。此时,时钟信号CK的高电平拉高了输入第N级扫描线的扫描信号的电平,使第N级扫描信号G(N)变为高电平信号。

[0061] 随后,第N-1级下传信号ST(N-1)的电位不变,仍然为低电位,时钟信号CK的电位变为低电平,第一薄膜晶体管依然关闭。由于此时自举电容C1累积的电荷已经向外放完,第二电路点Q(N)为低电位,所以此时第三薄膜晶体管也关闭,而第一电路点P(N)此时的电位为恒压高电平信号LC的电位,即为高电位,使得第四薄膜晶体管和第五薄膜晶体管均打开,恒压低电平源Vss的低电平信号就会拉低输入第N级扫描线的扫描信号的电平,使第N级扫描信号G(N)变为低电平信号。另外,下一级的扫描信号(即第N+1级扫描信号G(N+1))此时为高电平信号,使得第六薄膜晶体管和第七薄膜晶体管均打开,恒压低电平源Vss的低电平信号会拉低第N级扫描信号G(N),使第N级扫描信号G(N)变为低电平信号。其余依此类推。

[0062] 本发明的一种液晶显示面板的GOA电路,通过将下拉维持电路单元300的一个薄膜晶体管的源极与漏极分别连接第二电路点Q(N)与本级的扫描线,减轻了该薄膜晶体管的源极和漏极在该第二电路点Q(N)的电位差,使该薄膜晶体管不容易发生漏电,同时提高了扫描信号的推动力,保证了器件的续传。

[0063] 实施例二

[0064] 本实施例的一种显示装置,其包括一液晶显示面板,该液晶显示面板包括实施例一所述的GOA电路,由于该GOA电路已经在实施例一进行了详细的说明,故在此不再对其进行论述。

[0065] 本发明的一种显示装置,其液晶显示面板的GOA电路通过将下拉维持电路单元300的一个薄膜晶体管的源极与漏极分别连接第二电路点Q(N)与本级的扫描线,减轻了该薄膜晶体管的源极和漏极在该第二电路点Q(N)的电位差,使该薄膜晶体管不容易发生漏电,同时提高了扫描信号的推动力,保证了器件的续传。

[0066] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

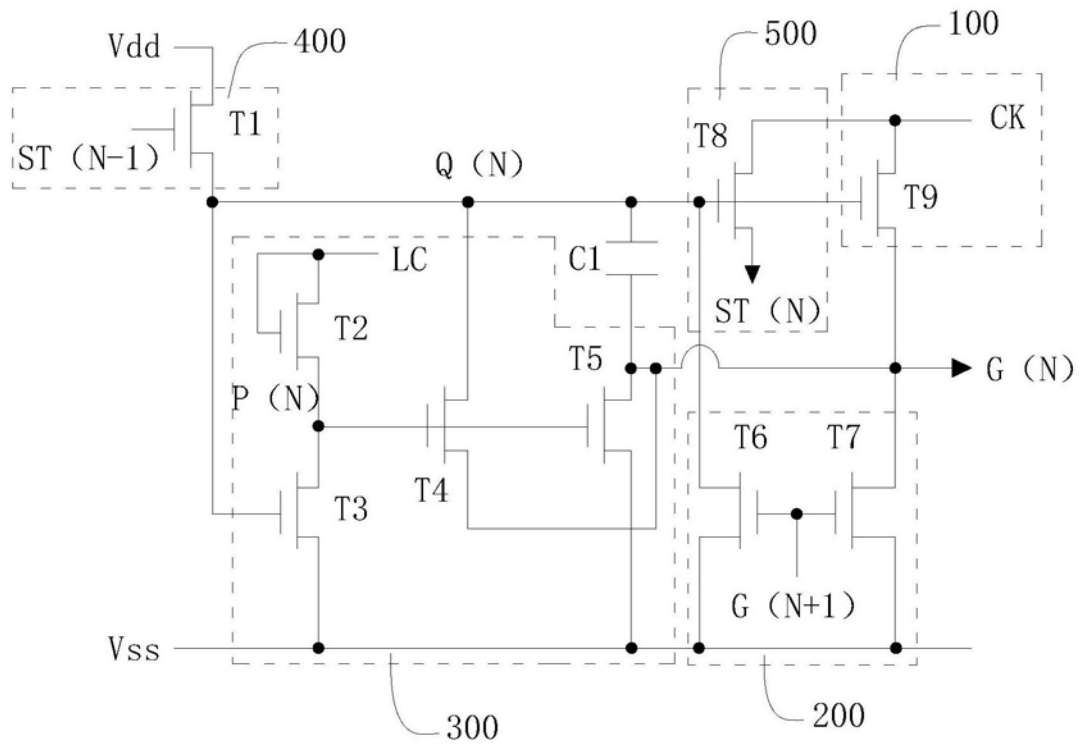


图1

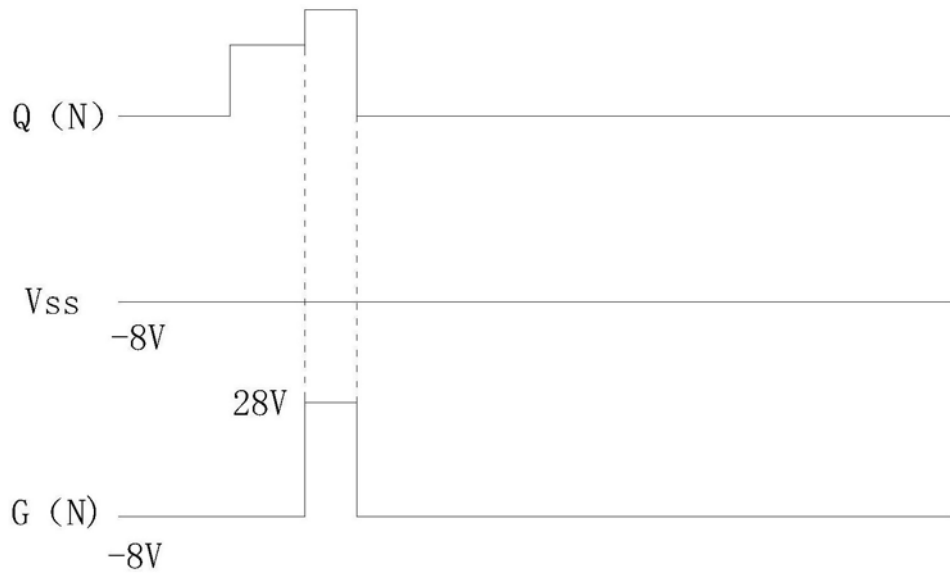


图2

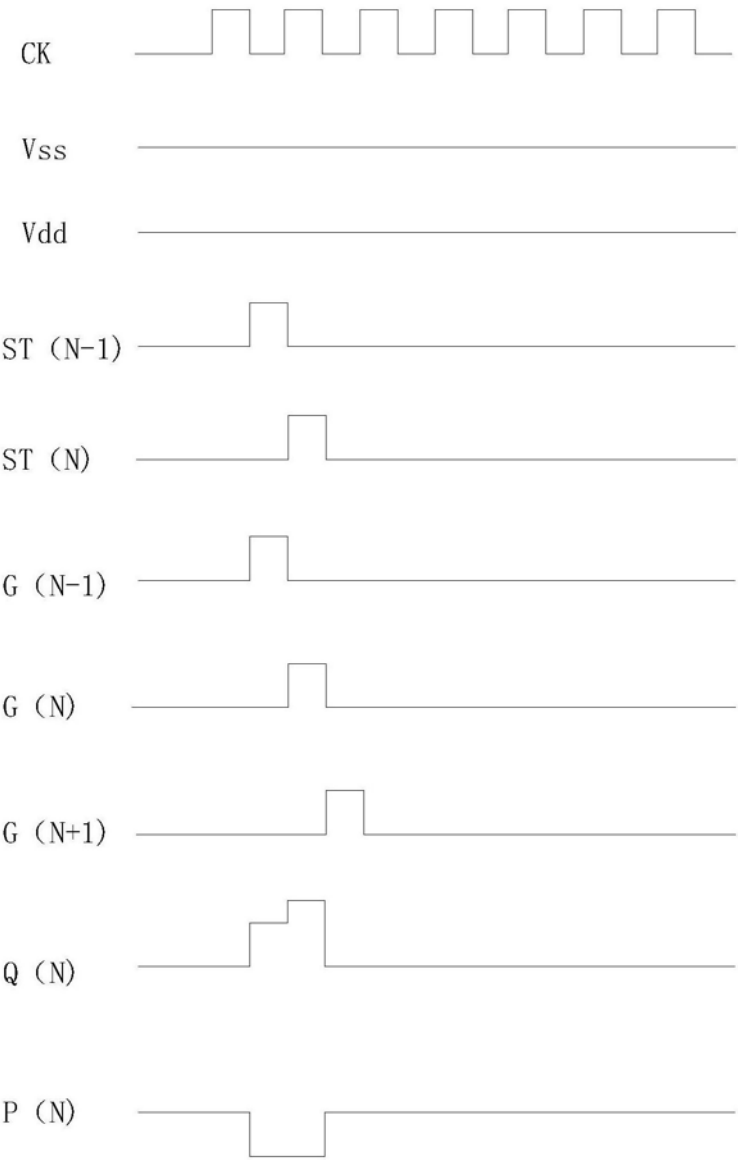


图3

专利名称(译)	一种液晶显示面板的GOA电路及显示装置		
公开(公告)号	CN106448590B	公开(公告)日	2019-03-22
申请号	CN201610890642.2	申请日	2016-10-11
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	吕晓文 廖聪维		
发明人	吕晓文 廖聪维		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677		
代理人(译)	黄威		
审查员(译)	李玉书		
其他公开文献	CN106448590A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示面板的GOA电路及显示装置，该GOA电路包括多个级联的GOA单元，其中第N级GOA单元对第N级扫描线的充电进行控制，该第N级GOA单元包括：下拉维持电路单元、下拉电路单元、上拉电路单元、上拉维持电路单元、下传电路单元、自举电容、恒压低电平源及恒压高电平源；其中，所述下拉维持电路单元的一个薄膜晶体管的栅极连接所述第一电路点，其源极与漏极分别连接所述恒压低电平源与所述第N级扫描线。本发明减轻了该薄膜晶体管的源极和漏极在该第二电路点的电位差，使该薄膜晶体管不容易发生漏电，同时提高了扫描信号的推动力，保证了器件的续传。

