



(12) 发明专利申请

(10) 申请公布号 CN 103676389 A

(43) 申请公布日 2014. 03. 26

(21) 申请号 201310733624. X

(22) 申请日 2013. 12. 26

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 罗时勋 郭晋波 黄世帅

(74) 专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂

(51) Int. Cl.

G02F 1/1368 (2006. 01)

G02F 1/1343 (2006. 01)

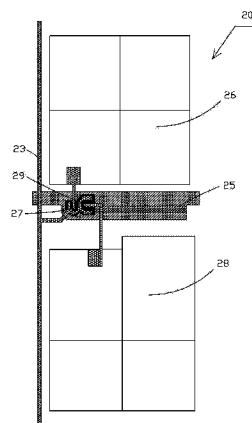
权利要求书2页 说明书5页 附图8页

(54) 发明名称

像素结构

(57) 摘要

本发明提供一种像素结构,其包括:薄膜晶体管基板(20)、彩色滤光片基板(30)及液晶层(40),所述薄膜晶体管基板(20)包括第一透明基板(22)及像素电极(24),所述彩色滤光片基板(30)包括第二透明基板(32)及公共电极(34),所述像素电极(24)包括第一子像素电极(26)和第二子像素电极(28),所述公共电极(34)包括第一子公共电极(36)和第二子公共电极(38),所述第一子像素电极(26)与第一子公共电极(36)具有第一电压差,所述第二子像素电极(28)与第二子公共电极(38)具有第二电压差,所述第一电压差大于或小于第二电压差。



1. 一种像素结构,其特征在于,包括:薄膜晶体管基板(20)、与薄膜晶体管基板(20)相对设置的彩色滤光片基板(30)、及设于薄膜晶体管基板(20)与彩色滤光片基板(30)之间的液晶层(40),所述薄膜晶体管基板(20)包括第一透明基板(22)及设于第一透明基板(22)朝向彩色滤光片基板(30)一侧上的像素电极(24),所述彩色滤光片基板(30)包括第二透明基板(32)及设于第二透明基板(32)朝向薄膜晶体管基板(20)一侧上的公共电极(34),所述像素电极(24)包括第一子像素电极(26)和第二子像素电极(28),所述公共电极(34)包括第一子公共电极(36)和第二子公共电极(38),所述第一子像素电极(26)与第一子公共电极(36)具有第一电压差,所述第二子像素电极(28)与第二子公共电极(38)具有第二电压差,所述第一电压差大于或小于第二电压差。

2. 如权利要求1所述的像素结构,其特征在于,所述薄膜晶体管基板(20)还包括配置于所述第一透明基板(22)上的数据线(23)与栅极线(25),所述数据线(23)与栅极线(25)限定一像素区域,所述像素区域包括第一及第二子像素区,所述第一子像素电极(26)位于第一子像素区,所述第二子像素电极(28)位于第二子像素区;所述像素结构(10)还包括:形成于所述第一透明基板(22)与第二透明基板(32)之间且充电后给第一子像素区提供恒定驱动电压的第一存储电容(C1)、以及形成于所述第一透明基板(22)与第二透明基板(32)之间且充电后给第二子像素区提供恒定驱动电压的第二存储电容(C2);所述第一子像素电极(26)与所述第一子公共电极(36)构成第一子像素区的第一液晶电容(C3),所述第二子像素电极(28)与所述第二子公共电极(38)构成第二子像素区的第二液晶电容(C4)。

3. 如权利要求2所述的像素结构,其特征在于,所述薄膜晶体管基板(20)还包括形成于所述第一透明基板(22)上的第一薄膜晶体管(27)及第二薄膜晶体管(29),所述第一薄膜晶体管(27)管具有第一栅极(g1)、第一源极(s1)及第一漏极(d1),所述第二薄膜晶体管(29)具有第二栅极(g2)、第二源极(s2)及第二漏极(d2),所述第一栅极(g1)与栅极线(25)电性连接,所述第一源极(s1)与数据线(23)电性连接,所述第一漏极(d1)分别与第一子像素电极(26)、第一存储电容(C1)电性连接,所述第二栅极(g2)与栅极线(25)电性连接,所述第二源极(s2)与数据线(23)电性连接,所述第二漏极(d2)与第二子像素电极(28)、第二存储电容(C2)电性连接。

4. 如权利要求1所述的像素结构,其特征在于,所述第一、第二子公共电极(36、38)均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成,所述第一、第二子像素电极(26、28)均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成。

5. 如权利要求1所述的像素结构,其特征在于,所述第一子公共电极(36)呈梳状,所述第一子公共电极(36)包括:第一梳柄(42)、及一端与第一梳柄(42)连接的数个第一梳齿(44);所述第二子公共电极(38)呈梳状,所述第二子公共电极(38)包括:第二梳柄(46)、及一端与第二梳柄(46)连接的数个第二梳齿(48),所述第一梳齿(44)与第二梳齿(48)交替设置。

6. 如权利要求1所述的像素结构,其特征在于,施加于所述第一子像素电极(26)与第一子公共电极(36)上的驱动电压为矩形波交流电(53、54),施加于所述第二子像素电极(28)与第二子公共电极(38)上的驱动电压为矩形波交流电(56、58)。

7. 如权利要求6所述的像素结构,其特征在于,施加驱动电压于第一、第二子公共电极(36、38)上时,所述第一子公共电极(36)上与第二子公共电极(38)上具有不同的电位,以

实现第一电压差大于或小于第二电压差。

8. 如权利要求 2 所述的像素结构,其特征在于,所述像素结构采用 8 畴设计,所述第一子像素区实现该 8 畴中的 4 畴,所述第二子像素区实现该 8 畴中的另外 4 畴。

9. 如权利要求 1 所述的像素结构,其特征在于,所述第一透明基(22)板为玻璃基板或塑料基板,所述第二透明基板(32)为玻璃基板或塑料基板。

10. 如权利要求 2 所述的像素结构,其特征在于,所述薄膜晶体管基板(20')还包括形成于所述第一透明基板(22)上的第三薄膜晶体管(52),所述第三薄膜晶体管(52)具有第三栅极(g3)、第三源极(s3)及第三漏极(d3),所述第三栅极(g3)与栅极线(25')电性连接,所述第三源极(s3)与数据线(23')电性连接,所述第三漏极(d3)分别与第一子像素电极(26')、第二子像素电极(28')、第一存储电容(C1)、第二存储电容(C2)电性连接。

像素结构

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种像素结构。

背景技术

[0002] 液晶显示器具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。现有市场上的液晶显示器大部分为背光型液晶显示器,其包括液晶显示面板及背光模组(backlight module)。液晶显示面板的工作原理是在两片平行的玻璃基板当中放置液晶分子,并在两片玻璃基板上施加驱动电压来控制液晶分子的旋转方向,以将背光模组的光线折射出来产生画面。由于液晶显示面板本身不发光,需要借由背光模组提供的光源来正常显示影像,因此,背光模组成为液晶显示器的关键组件之一。背光模组依照光源入射位置的不同分成侧入式背光模组与直下式背光模组两种。直下式背光模组是将发光光源例如 CCFL(Cold Cathode Fluorescent Lamp, 阴极萤光灯管) 或 LED(Light Emitting Diode, 发光二极管) 设置在液晶显示面板后方,直接形成面光源提供给液晶显示面板。而侧入式背光模组是将背光源 LED 灯条(Lightbar) 设于液晶显示面板侧后方的背板边缘,LED 灯条发出的光线从导光板(LGP, Light Guide Plate) 一侧的入光面进入导光板,经反射和扩散后从导光板出光面射出,在经由光学膜片组,以形成面光源提供给液晶显示面板。

[0003] 现有的液晶显示面板特别是大尺寸的液晶显示面板在大视角观看会出现色偏的情况,而且观看角度越大,色偏越严重。为了提高视角降低色偏,大尺寸的液晶显示面板通常会做低色偏(Low color shift)的设计,通常是增加像素的畴(domain),一个像素一般可以分成 4 个畴。如果将一个像素分为两个像素区,即主像素区和子像素区,就可以增加到 8 个畴,可以提高视角,改善大视角色偏情况。

[0004] 主像素区和子像素区通过两个或更多不同的薄膜晶体管(Thin Film Transistor, TFT) 来供电。请参阅图 1 及图 2,其作为一种常见的带有低色偏设计的像素结构示意图及其等效电路图,将一个像素 102 分为主像素区 104 和子像素区 106,在第 G_n 条栅极线打开时,通过第一薄膜晶体管(Main TFT) 202 和第二薄膜晶体管(Sub TFT) 204 将电荷分别送至像素 102 的主像素区 104 的第一存储电容 C_{st1} 和子像素区 106 的第二存储电容 C_{st2} 。当第 G_n 条栅极线关闭、第 G_{n+1} 栅极线打开时,第三薄膜晶体管(Charge sharing TFT, T_{cs}) 206 打开,将子像素区 106 的第二存储电容 C_{st2} 中的部分电荷释放到充电公共(Charge sharing) 电容 C_b 中,这样主像素区 104 和子像素区 106 就会呈现出电位差,达到降低色偏的目的。

[0005] 上述的这种像素结构虽然可以实现低色偏,但,由于一个像素中就需要有 3 个薄膜晶体管及 2 条栅极线来控制像素的充电,这会对像素开口率造成非常大的损失。

发明内容

[0006] 本发明的目的在于提供一种像素结构,采用给彩色滤光基板中的第一、第二子公共电极提供不同电位的电压,使得第一子像素电极与第一子公共电极具有的第一电压差大

于或小于第二子像素电极与第二子公共电极具有的第二电压差,从而在不降低开口率的情况下,改善了大尺寸面板大视角色偏问题。

[0007] 为实现上述目的,本发明提供一种像素结构,包括:薄膜晶体管基板、与薄膜晶体管基板相对设置的彩色滤光片基板、及设于薄膜晶体管基板与彩色滤光片基板之间的液晶层,所述薄膜晶体管基板包括第一透明基板及设于第一透明基板朝向彩色滤光片基板一侧上的像素电极,所述彩色滤光片基板包括第二透明基板及设于第二透明基板朝向薄膜晶体管基板一侧上的公共电极,所述第二子像素电极处形成该像素结构的第二子像素区,所述公共电极包括第一子公共电极和第二子公共电极,所述第一子像素电极与第一子公共电极具有第一电压差,所述第二子像素电极与第二子公共电极具有第二电压差,所述第一电压差大于或小于第二电压差。

[0008] 所述薄膜晶体管基板还包括配置于所述第一透明基板上的数据线与栅极线,所述数据线与栅极线限定一像素区域,所述像素区域包括第一及第二子像素区,所述第一子像素电极位于第一子像素区,所述第二子像素电极位于第二子像素区;所述像素结构还包括:形成于所述第一透明基板与第二透明基板之间且充电后给第一子像素区提供恒定驱动电压的第一存储电容、以及形成于所述第一透明基板与第二透明基板之间且充电后给第二子像素区提供恒定驱动电压的第二存储电容;所述第一子像素电极与所述第一子公共电极构成第一子像素区的第一液晶电容,所述第二子像素电极与所述第二子公共电极构成第二子像素区的第二液晶电容。

[0009] 所述薄膜晶体管基板还包括形成于所述第一透明基板上的第一薄膜晶体管及第二薄膜晶体管,所述第一薄膜晶体管具有第一栅极、第一源极及第一漏极,所述第二薄膜晶体管具有第二栅极、第二源极及第二漏极,所述第一栅极与栅极线电性连接,所述第一源极与数据线电性连接,所述第一漏极分别与第一子像素电极、第一存储电容电性连接,所述第二栅极与栅极线电性连接,所述第二源极与数据线电性连接,所述第二漏极与第二子像素电极、第二存储电容电性连接。

[0010] 所述第一、第二子公共电极均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成,所述第一、第二子像素电极均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成。

[0011] 所述第一子公共电极呈梳状,所述第一子公共电极包括:第一梳柄、及一端与第一梳柄连接的数个第一梳齿;所述第二子公共电极呈梳状,所述第二子公共电极包括:第二梳柄、及一端与第二梳柄连接的数个第二梳齿,所述第一梳齿与第二梳齿交替设置。

[0012] 施加于所述第一子像素电极与第一子公共电极上的驱动电压为矩形波交流电,施加于所述第二子像素电极与第二子公共电极上的驱动电压为矩形波交流电。

[0013] 施加驱动电压于第一、第二子公共电极上时,所述第一子公共电极上与第二子公共电极上具有不同的电位,以实现第一电压差大于或小于第二电压差。

[0014] 所述像素结构采用8畴设计,所述第一子像素区实现该8畴中的4畴,所述第二子像素区实现该8畴中的另外4畴。

[0015] 所述第一透明基板为玻璃基板或塑料基板,所述第二透明基板为玻璃基板或塑料基板。

[0016] 所述薄膜晶体管基板还包括形成于所述第一透明基板上的第三薄膜晶体管,所述

第三薄膜晶体管具有第三栅极、第三源极及第三漏极,所述第三栅极与栅极线电性连接,所述第三源极与数据线电性连接,所述第三漏极分别与第一子像素电极、第二子像素电极、第一存储电容、第二存储电容电性连接。

[0017] 本发明的有益效果:本发明的像素结构,通过给彩色滤光基板中的第一、第二子公共电极提供不同电位的电压,使得第一子像素电极与第一子公共电极具有的第一电压差大于或小于第二子像素电极与第二子公共电极具有的第二电压差,避免现有技术中需要增设一栅极线及在像素电极侧设置充电公共电容,同时可以减少一个或两个薄膜晶体管,避免开口率的损失,从而在不降低开口率的情况下,改善了大尺寸面板大视角色偏问题。

[0018] 为了能更进一步了解本发明的特征以及技术内容,请参阅以下有关本发明的详细说明与附图,然而附图仅提供参考与说明用,并非用来对本发明加以限制。

附图说明

[0019] 下面结合附图,通过对本发明的具体实施方式详细描述,将使本发明的技术方案及其它有益效果显而易见。

[0020] 附图中,

[0021] 图 1 为现有技术中带有低色偏设计的像素结构示意图;

[0022] 图 2 为图 1 所示像素结构的等效电路图;

[0023] 图 3 为本发明像素结构的结构示意图;

[0024] 图 4 为本发明像素结构一实施例的俯视图;

[0025] 图 5 为图 4 所示像素结构的等效电路图;

[0026] 图 6 为本发明像素结构中第一子公共电极与第二子公共电极的结构示意图;

[0027] 图 7 为本发明像素结构中施加于第一子像素电极与第一子公共电极上的电压的波形图;

[0028] 图 8 为为本发明像素结构中施加于第二子像素电极与第二子公共电极上的电压的波形图;

[0029] 图 9 为本发明像素结构另一实施例的俯视图;

[0030] 图 10 为图 9 所示像素结构的等效电路图。

具体实施方式

[0031] 为更进一步阐述本发明所采取的技术手段及其效果,以下结合本发明的优选实施例及其附图进行详细描述。

[0032] 请参阅图 3 至图 8,本发明提供一种像素结构 10,包括:薄膜晶体管基板 20、与薄膜晶体管基板 20 相对设置的彩色滤光片基板 30、及设于薄膜晶体管基板 20 与彩色滤光片基板 30 之间的液晶层 40。

[0033] 所述薄膜晶体管基板 20 包括第一透明基板 22 及设于第一透明基板 22 朝向彩色滤光片基板 30 一侧上的像素电极 24,所述彩色滤光片基板 30 包括第二透明基板 32 及设于第二透明基板 32 朝向薄膜晶体管基板 20 一侧上的公共电极 34;所述像素电极 24 包括第一子像素电极 26 和第二子像素电极 28,所述公共电极 34 包括第一子公共电极 36 和第二子公共电极 38。所述第一子像素电极 26 与第一子公共电极 36 具有第一电压差 U_1 ,所述第二

子像素电极 28 与第二子公共电极 38 具有第二电压差 U_2 , 所述第一电压差 U_1 大于或小于第二电压差 U_2 , 借该结构避免现有技术中需要增设一栅极线及在像素电极侧设置充电公共电容, 同时可以减少一个或两个薄膜晶体管, 避免开口率的损失, 从而在不降低开口率的情况下, 改善了大尺寸面板大视角色偏问题。

[0034] 具体的, 所述薄膜晶体管基板 20 还包括配置于所述第一透明基板 22 上的数据线 23 与栅极线 25, 以提供扫描信号和数据信号。所述数据线 23 与栅极线 25 限定一像素区域 (未标示), 所述像素区域包括第一及第二子像素区, 所述第一子像素电极 26 位于第一子像素区, 所述第二子像素电极 28 位于第二子像素区。所述像素结构 10 还包括: 形成于所述第一透明基板 22 与第二透明基板 32 之间且充电后给第一子像素区提供恒定驱动电压的第一存储电容 C_1 、以及形成于所述第一透明基板 22 与第二透明基板 32 之间且充电后给第二子像素区提供恒定驱动电压的第二存储电容 C_2 。所述第一子像素电极 26 与第一子公共电极 36 构成第一子像素区的第一液晶电容 C_3 , 所述第二子像素电极 28 与第二子公共电极 38 构成第二子像素区的第二液晶电容 C_4 。

[0035] 请结合参阅图 5, 在本较佳实施例中, 所述薄膜晶体管基板 20 还包括形成于所述第一透明基板 22 上的第一薄膜晶体管 27 及第二薄膜晶体管 29, 所述第一薄膜晶体管 27 具有第一栅极 g_1 、第一源极 s_1 及第一漏极 d_1 , 所述第二薄膜晶体管 29 具有第二栅极 g_2 、第二源极 s_2 及第二漏极 d_2 , 所述第一栅极 g_1 与栅极线 25 电性连接, 所述第一源极 s_1 与数据线 23 电性连接, 所述第一漏极 d_1 分别与第一子像素电极 26、第一存储电容 C_1 电性连接, 所述第二栅极 g_2 与栅极线 25 电性连接, 所述第二源极 s_2 与数据线 23 电性连接, 所述第二漏极 d_2 与第二子像素电极 28、第二存储电容 C_2 电性连接。借第一、第二存储电容 C_1 、 C_2 充电后形成的驱动电压来维持该帧内第一、第二子像素区的画面。在本实施例中仅采用了两个薄膜晶体管 27、29、一条栅极线 25、一条数据线 23, 有利于保持开口率, 即在不降低开口率的情况下, 实现大视角低色偏。

[0036] 所述第一、第二子公共电极 36、38 均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成, 优选采用氧化铟锡制作而成; 所述第一、第二子像素电极 26、28 均由成膜工艺、涂光阻工艺、曝光工艺、显影工艺及蚀刻工艺形成, 优选采用氧化铟锡制作而成。

[0037] 请参阅图 6, 所述第一子公共电极 36 呈梳状, 所述第一子公共电极 36 包括: 第一梳柄 42、及一端与第一梳柄 42 连接的数个第一梳齿 44; 所述第二子公共电极 38 呈梳状, 所述第二子公共电极 38 包括: 第二梳柄 46、及一端与第二梳柄 46 连接的数个第二梳齿 48, 所述第一梳齿 44 与第二梳齿 48 交替设置。

[0038] 请参阅图 7 及图 8, 施加于所述第一子像素电极 26 与第一子公共电极 36 上的驱动电压为矩形波交流电 53、54, 施加于所述第二子像素电极 28 与第二子公共电极 38 上的驱动电压为矩形波交流电 56、58。本发明通过导电金球分别施加驱动电压于第一、第二子公共电极 36、38 上时, 所述第一子公共电极 36 上与第二子公共电极 38 上具有不同的电位, 所述第一、第二子像素电极 26、28 上电位相同, 以实现第一电压差大于或小于第二电压差, 以改善大尺寸液晶显示面板大视角色偏问题。

[0039] 所述像素结构 10 采用 8 畴设计, 即一个像素结构 10 中共有 8 个液晶取向, 以此来实现大视角。所述第一子像素区实现该 8 畴中的 4 畴, 所述第二子像素区实现该 8 畴中的另外 4 畴, 如图 4 所示。

[0040] 所述第一透明基板 22 为玻璃基板或塑料基板,所述第二透明基板 32 为玻璃基板或塑料基板。

[0041] 请参阅图 9 及图 10,作为可供选择的另一较佳实施例,所述薄膜晶体管基板 20'中仅设有一个薄膜晶体管,即图 9 与图 10 中所示的第三薄膜晶体管 52,利用第三薄膜晶体管 52 同时驱动第一子像素电极 26' 与第二子像素电极 28',结构较为简单,有利于提升开口率。所述第三薄膜晶体管 52 具有第三栅极 g3、第三源极 s3 及第三漏极 d3,所述第三栅极 g3 与栅极线 25' 电性连接,所述第三源极 s3 与数据线 25' 电性连接,所述第三漏极 d3 分别与第一子像素电极 26'、第二子像素电极 28'、第一存储电容 C1、第二存储电容 C2 电性连接,在该实施例中的其它结构与上述实施例相同。

[0042] 综上所述,本发明提供一种像素结构,通过给彩色滤光基板中的第一、第二子公共电极提供不同电位的电压,使得第一子像素电极与第一子公共电极具有的第一电压差大于或小于第二子像素电极与第二子公共电极具有的第二电压差,避免现有技术中需要增设一栅极线及在像素电极侧设置充电公共电容,同时可以减少一个或两个薄膜晶体管,避免开口率的损失,从而在不降低开口率的情况下,改善了大尺寸面板大视角色偏问题。

[0043] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。

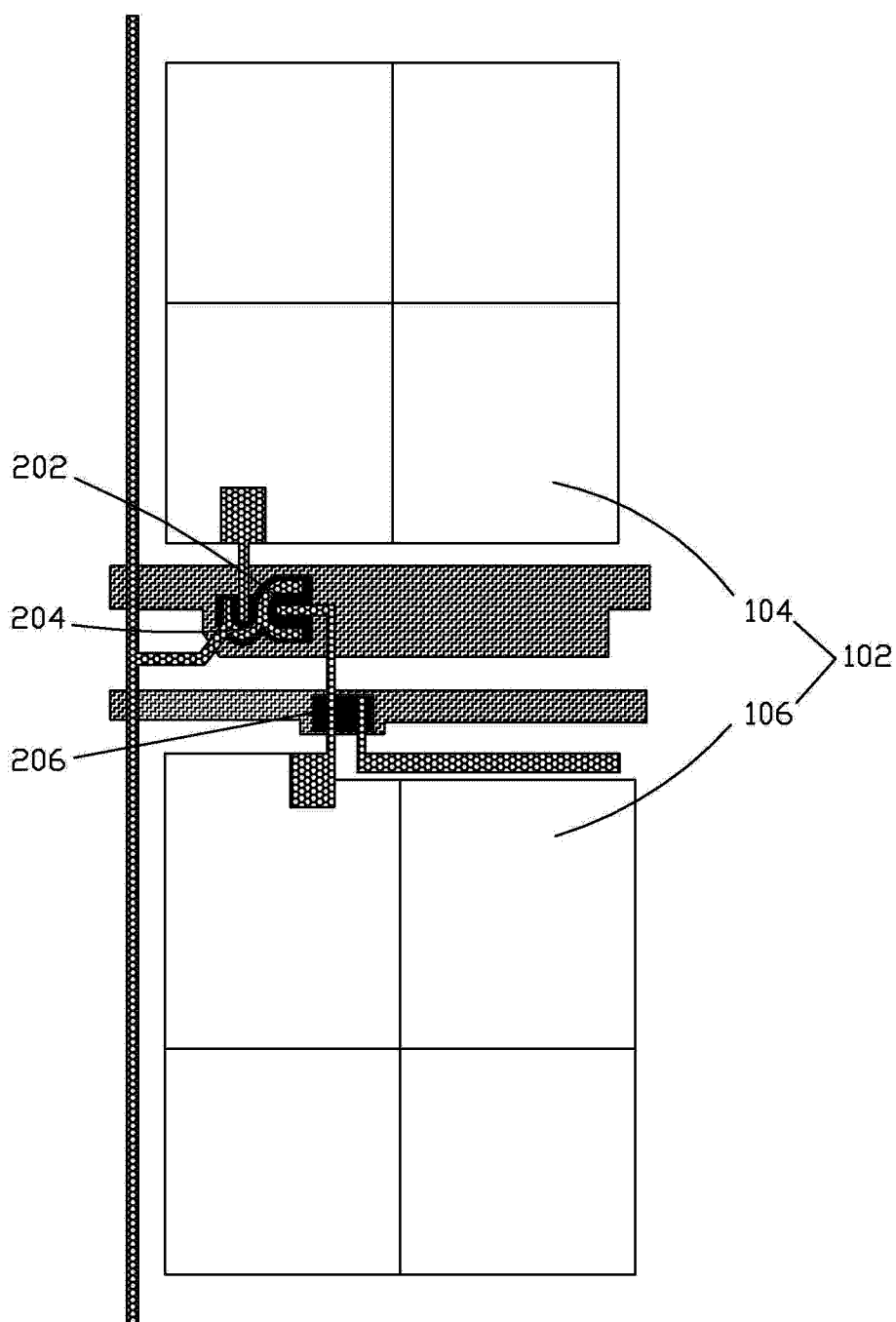


图 1

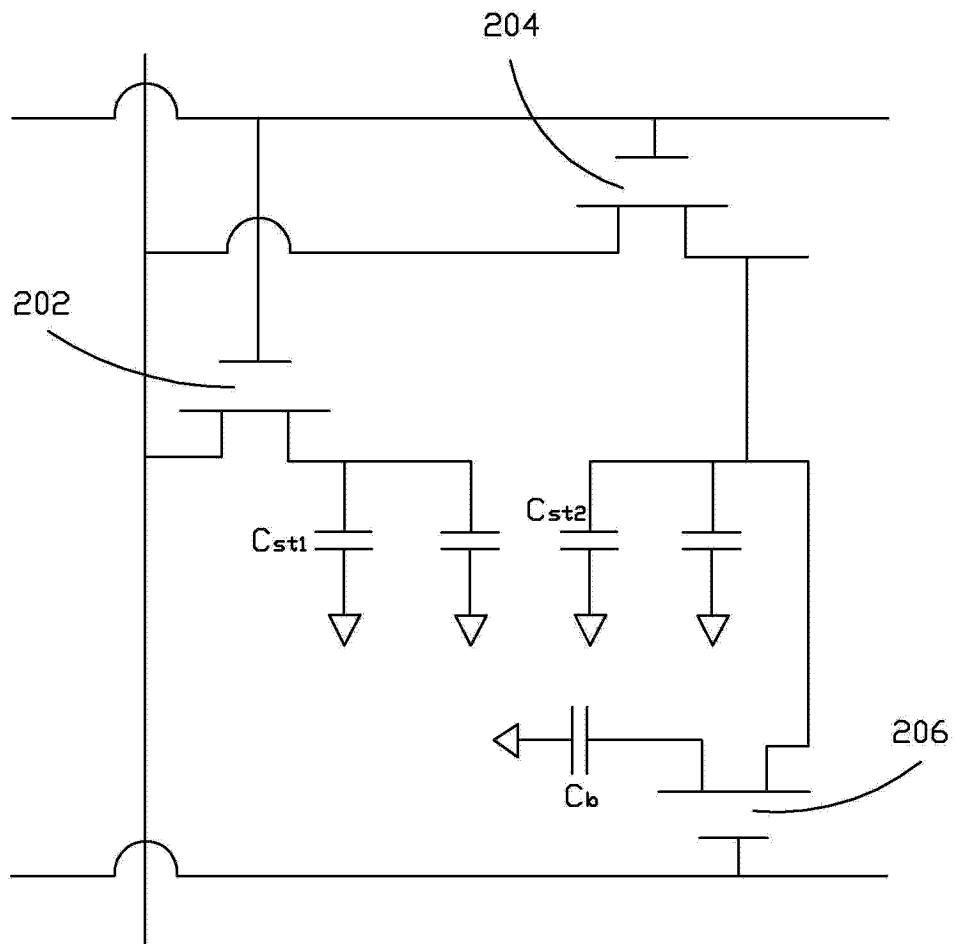


图 2

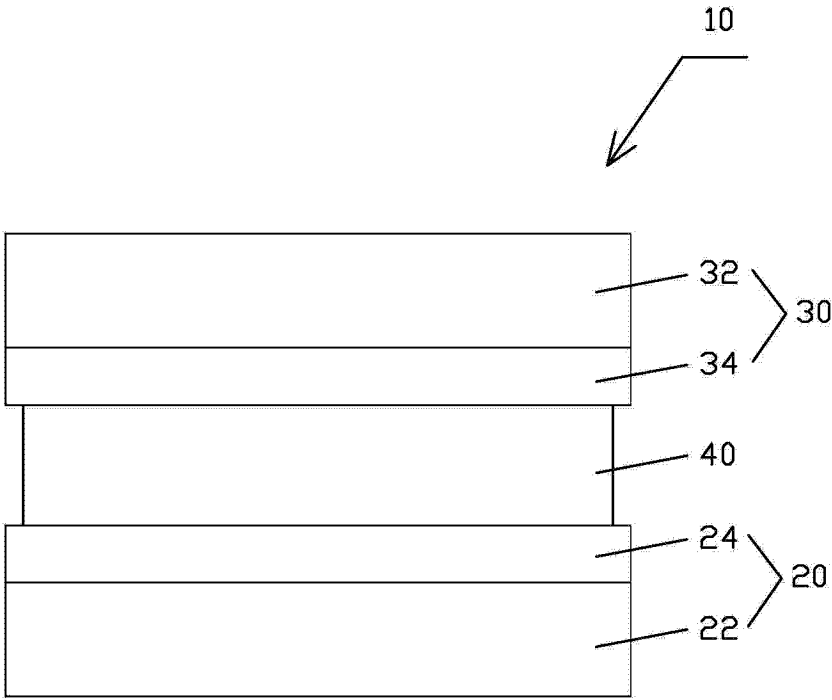


图 3

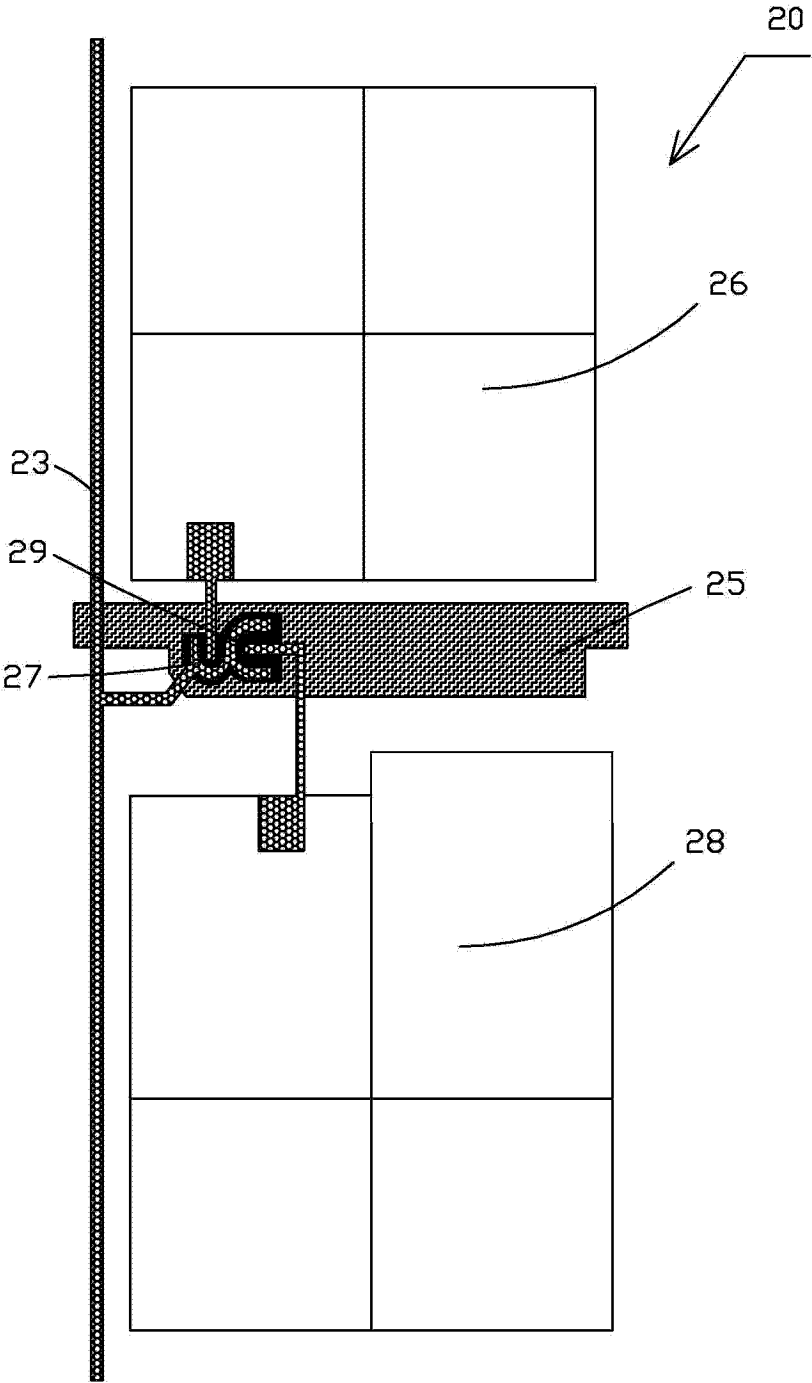


图 4

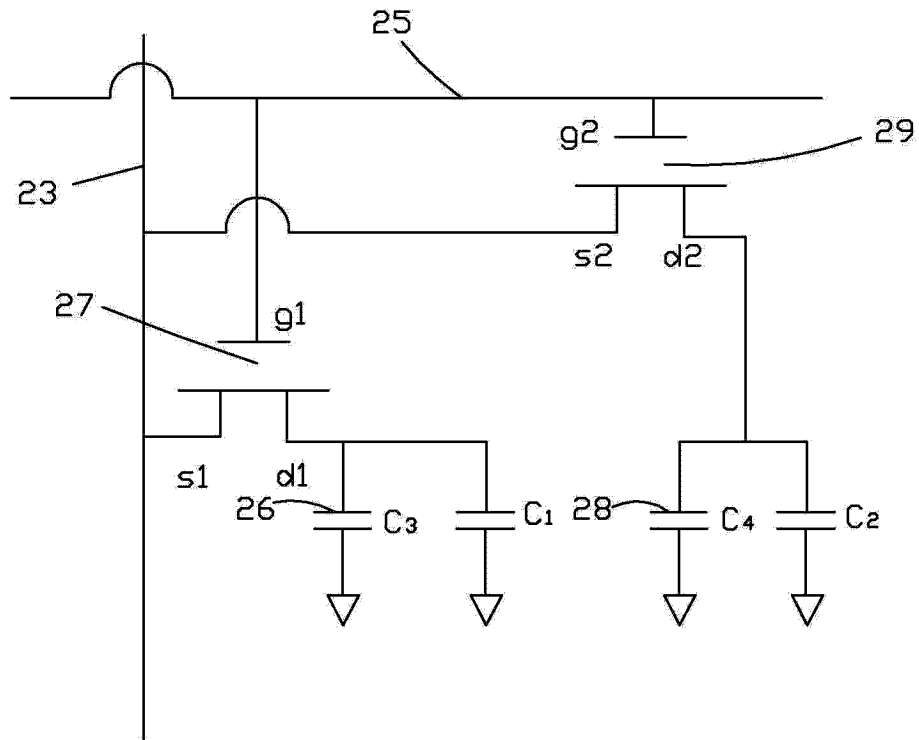


图 5

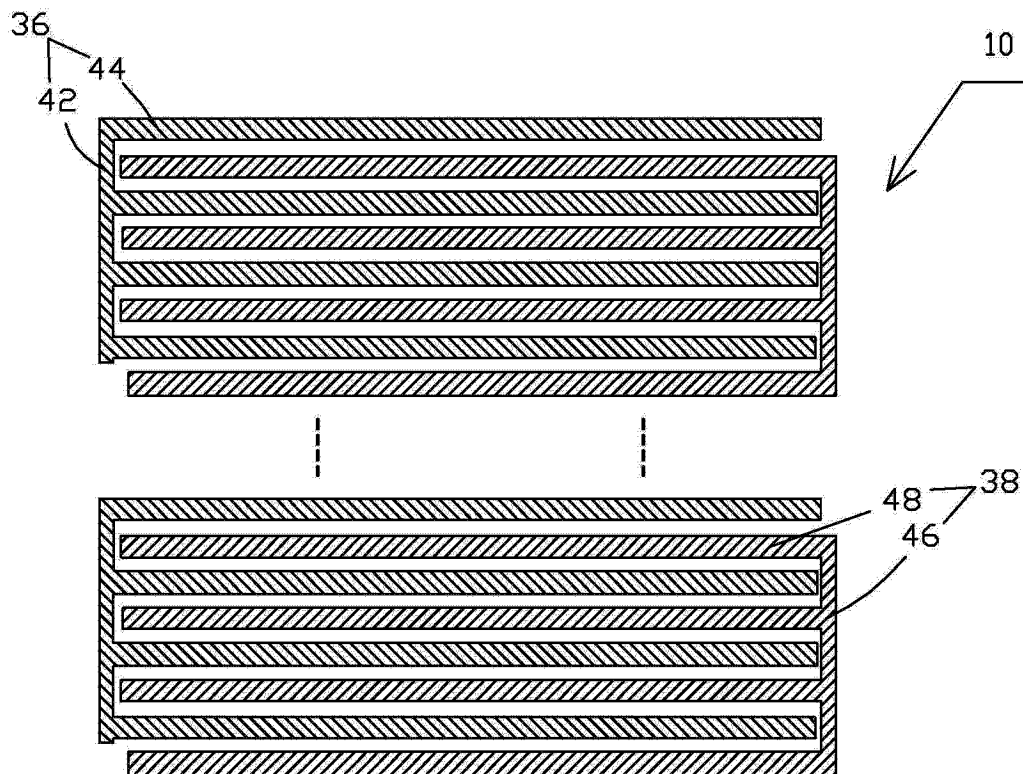


图 6

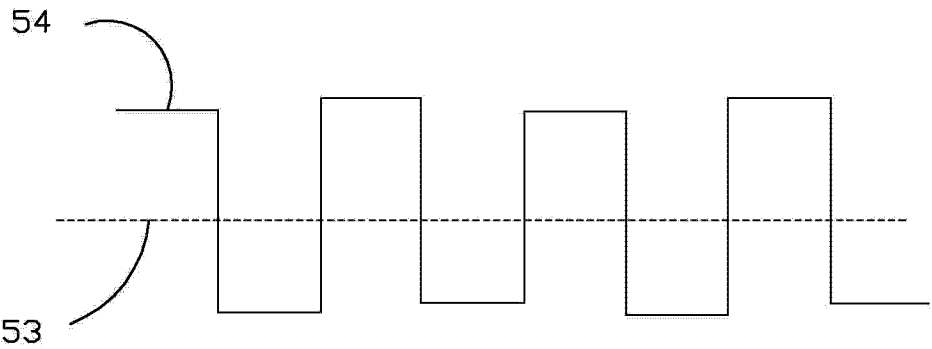


图 7

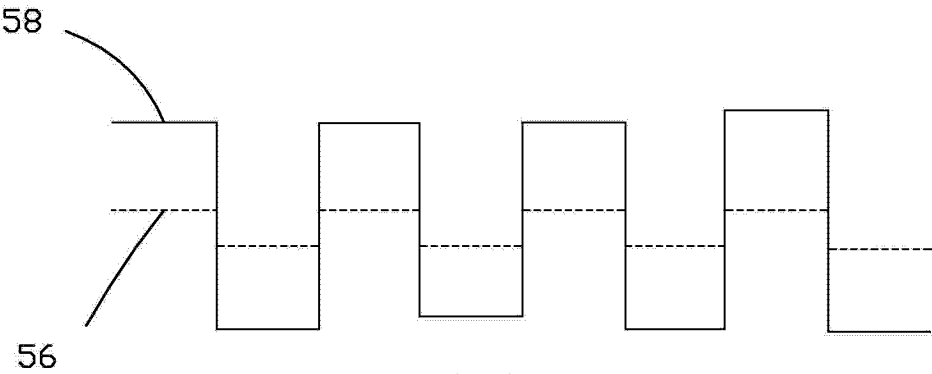


图 8

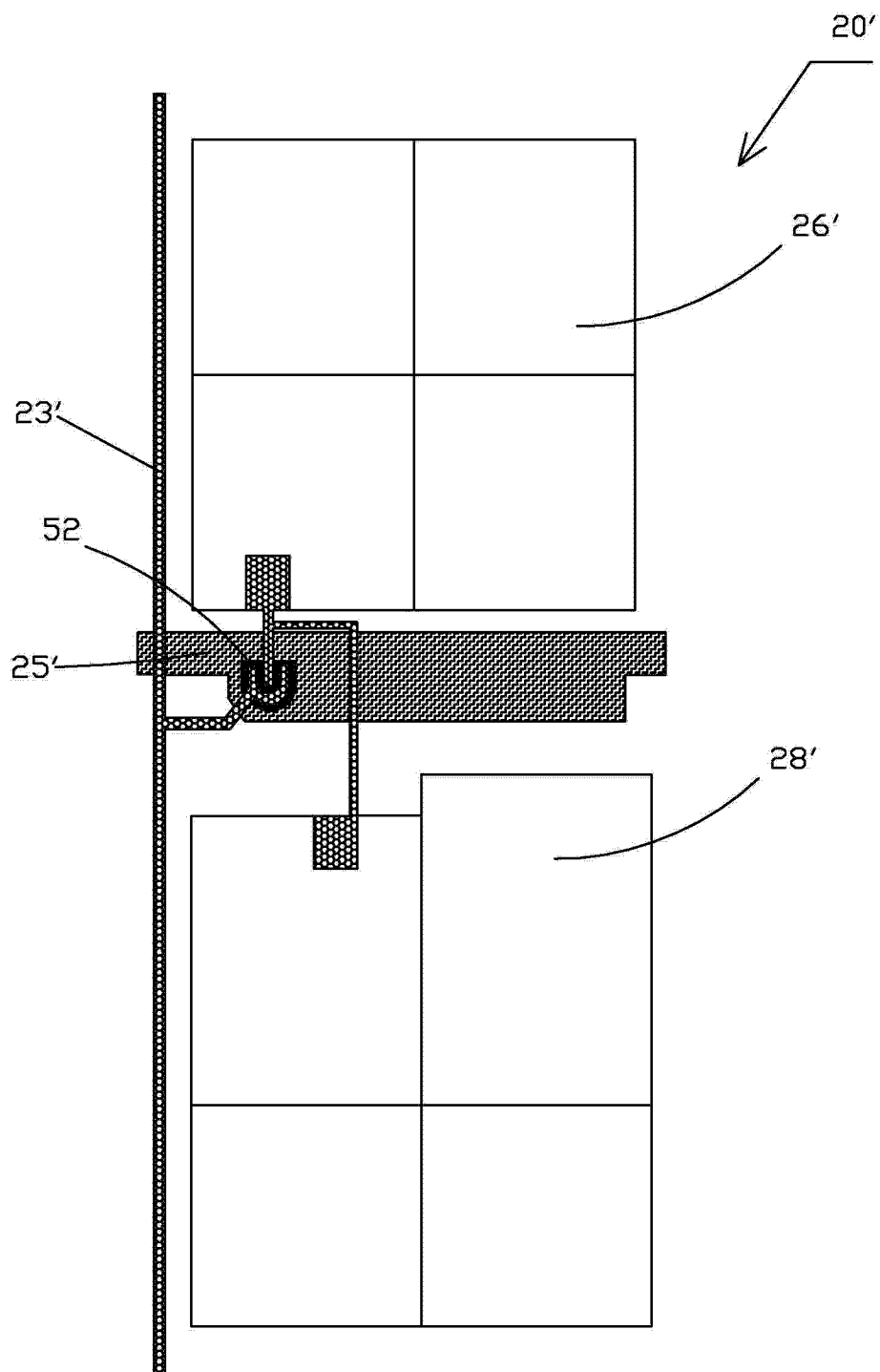


图 9

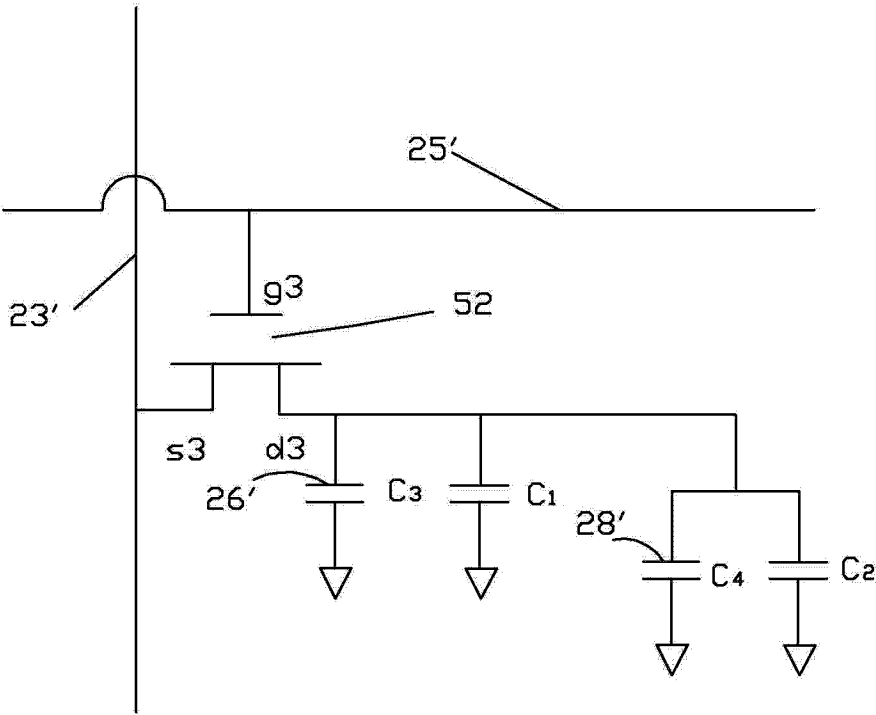


图 10

专利名称(译)	像素结构		
公开(公告)号	CN103676389A	公开(公告)日	2014-03-26
申请号	CN201310733624.X	申请日	2013-12-26
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	罗时勋 郭晋波 黄世帅		
发明人	罗时勋 郭晋波 黄世帅		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/134309 G02F1/133514 G02F1/136213 G02F1/1368 G02F2001/134318 G02F2001/134345		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素结构，其包括：薄膜晶体管基板（20）、彩色滤光片基板（30）及液晶层（40），所述薄膜晶体管基板（20）包括第一透明基板（22）及像素电极（24），所述彩色滤光片基板（30）包括第二透明基板（32）及公共电极（34），所述像素电极（24）包括第一子像素电极（26）和第二子像素电极（28），所述公共电极（34）包括第一子公共电极（36）和第二子公共电极（38），所述第一子像素电极（26）与第一子公共电极（36）具有第一电压差，所述第二子像素电极（28）与第二子公共电极（38）具有第二电压差，所述第一电压差大于或小于第二电压差。

