



(12) 发明专利申请

(10) 申请公布号 CN 104360554 A

(43) 申请公布日 2015. 02. 18

(21) 申请号 201410659998. 6

(22) 申请日 2014. 11. 18

(71) 申请人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办
事处塘家社区观光路汇业科技园综合
楼 1 第一层 B 区

(72) 发明人 陈政鸿 张天豪 郭晋波

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1343(2006. 01)

H01L 27/12(2006. 01)

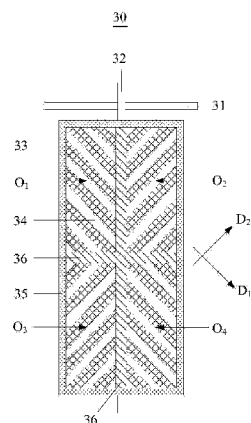
权利要求书1页 说明书4页 附图3页

(54) 发明名称

液晶显示面板及其阵列基板

(57) 摘要

本发明提供一种液晶显示面板及其阵列基板。该阵列基板的每一像素单元的像素电极对应连接至少一条数据线,每一像素单元的像素电极包括呈矩阵分布的多个区域,数据线对应设置于相邻两排的区域之间。通过上述方式,本发明能够提高像素单元的穿透率和开口率。



1. 一种阵列基板,所述阵列基板包括多个像素单元,其特征在于,每一所述像素单元的像素电极对应连接至少一条数据线,每一所述像素单元的像素电极包括呈矩阵分布的多个区域,其中,所述数据线对应设置于相邻两排的所述区域之间。

2. 根据权利要求1所述的阵列基板,其特征在于,每一所述像素单元的像素电极对应连接一条所述数据线,每一所述像素单元的像素电极包括第一区域、第二区域、第三区域和第四区域,所述第一区域与所述第二区域并排设置,所述第一区域与所述第四区域对角设置,所述第二区域与所述第三区域对角设置,所述数据线对应设置于所述第一区域与所述第二区域之间,以及所述第三区域和所述第四区域之间。

3. 根据权利要求2所述的阵列基板,其特征在于,所述第一区域的电极图案与所述第四区域的电极图案的电极走向相同,所述第二区域的电极图案与所述第三区域的电极图案的电极走向相同。

4. 根据权利要求2所述的阵列基板,其特征在于,所述第一区域的电极图案与所述第四区域的电极图案的电极走向呈第一方向,所述第二区域的电极图案与所述第三区域的电极图案的电极走向呈第二方向,且所述第一方向与所述第二方向相互垂直。

5. 根据权利要求2所述的阵列基板,其特征在于,所述第一区域、所述第二区域、所述第三区域和所述第四区域的面积相等。

6. 根据权利要求2所述的阵列基板,其特征在于,每一所述像素电极包括多个条状的间隙、多个条状的第一电极图案以及第二电极图案和第三电极图案,所述间隙与所述第一电极图案交错设置,所述第二电极图案环绕所述第一区域、所述第二区域、所述第三区域和所述第四区域设置,所述第三电极图案用于定义所述第一区域、所述第二区域、所述第三区域和所述第四区域。

7. 根据权利要求1所述的阵列基板,其特征在于,每一所述像素单元的像素电极对应连接至少两条所述数据线,沿重力方向,所述像素电极的各区域的高度不相等,且沿垂直于所述数据线的延伸方向,所述像素电极的各区域的宽度相等。

8. 根据权利要求1所述的阵列基板,其特征在于,在每一所述像素单元中,相邻两条所述数据线之间的距离不相同。

9. 根据权利要求1所述的阵列基板,其特征在于,每一所述像素单元的像素电极对应连接一条扫描线。

10. 一种液晶显示面板,其特征在于,所述液晶显示面板包括液晶层、彩色滤光片基板以及权利要求1~9任一项所述的阵列基板,所述彩色滤光片基板和所述阵列基板相对间隔设置,所述液晶层填充于所述彩色滤光片基板和所述阵列基板之间。

液晶显示面板及其阵列基板

技术领域

[0001] 本发明涉及液晶显示技术领域,特别是涉及一种液晶显示面板及其阵列基板。

背景技术

[0002] 在 VA(Vertical Alignment,垂直调整技术)型液晶显示面板的像素结构中,阵列基板上的数据线分布于相邻像素单元之间且与扫描线相垂直,彩色滤光片基板上设置有与数据线和扫描线相对应的用于防止漏光的黑矩阵。为解决黑矩阵导致的开口率减小的问题,业界普遍将每一像素单元的像素电极划分为多个区域。然而,由于多个区域之间对应的液晶分子受到的取向电场强度不同,导致液晶显示面板在显示时会不可避免的出现暗纹,从而降低像素单元的穿透率和开口率。

发明内容

[0003] 有鉴于此,本发明实施例所要解决的技术问题是提供一种液晶显示面板及其阵列基板,以提高像素单元的穿透率和开口率。

[0004] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种阵列基板,包括多个像素单元,每一像素单元的像素电极对应连接至少一条数据线,每一像素单元的像素电极包括呈矩阵分布的多个区域,其中,数据线对应设置于相邻两排的区域之间。

[0005] 其中,每一像素单元的像素电极对应连接一条数据线,每一像素单元的像素电极包括第一区域、第二区域、第三区域和第四区域,第一区域与第二区域并排设置,第一区域与第四区域对角设置,第二区域与第三区域对角设置,数据线对应设置于第一区域与第二区域之间,以及第三区域和第四区域之间。

[0006] 其中,第一区域的电极图案与第四区域的电极图案的电极走向相同,第二区域的电极图案与第三区域的电极图案的电极走向相同。

[0007] 其中,第一区域的电极图案与第四区域的电极图案的电极走向呈第一方向,第二区域的电极图案与第三区域的电极图案的电极走向呈第二方向,且第一方向与第二方向相互垂直。

[0008] 其中,第一区域、第二区域、第三区域和第四区域的面积相等。

[0009] 其中,每一像素电极包括多个条状的间隙、多个条状的第一电极图案以及第二电极图案和第三电极图案,间隙与第一电极图案交错设置,第二电极图案环绕第一区域、第二区域、第三区域和第四区域设置,第三电极图案用于定义第一区域、第二区域、第三区域和第四区域。

[0010] 其中,每一像素单元的像素电极对应连接至少两条数据线,沿重力方向,像素电极的各区域的高度不相等,且沿垂直于数据线的延伸方向,像素电极的各区域的宽度相等。

[0011] 其中,在每一像素单元中,相邻两条数据线之间的距离不相同。

[0012] 其中,每一像素单元的像素电极对应连接一条扫描线。

[0013] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示面板,

该液晶显示面板包括液晶层、彩色滤光片基板以及上述阵列基板,彩色滤光片基板和阵列基板相对间隔设置,液晶层填充于彩色滤光片基板和阵列基板之间。

[0014] 通过上述技术方案,本发明实施例所产生的有益效果是:本发明实施例通过将数据线对应设置于每一像素单元的像素电极的多个区域之间,使得不透光的数据线与显示时对应出现于多个区域之间的暗纹相重叠,相当于减小了数据线对应的遮光面积,增加了数据线对应的透光区域,从而能够提高像素单元的穿透率和开口率。

附图说明

[0015] 图 1 是本发明优选实施例的液晶显示面板的剖视图;

[0016] 图 2 是本发明液晶显示面板中第一实施例的像素结构的示意图;

[0017] 图 3 是图 2 所示液晶显示面板中一个像素单元的结构示意图;

[0018] 图 4 是本发明液晶显示面板中第二实施例的像素结构的一个像素单元的结构示意图;

[0019] 图 5 是本发明液晶显示面板中第三实施例的像素结构的一个像素单元的结构示意图。

具体实施方式

[0020] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,本发明以下所描述的实施例仅仅是本发明的一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0021] 图 1 是本发明优选实施例的液晶显示面板的剖视图,图 2 是图 1 所示液晶显示面板的像素结构的示意图。请参阅图 1 和图 2 所示,液晶显示面板 10 包括第一基板 11、第二基板 12 和夹设于两者之间的液晶层 13,其中第一基板 11 和第二基板 12 相对间隔设置,第二基板 12 为 CF(Color Filter,彩色滤光片)彩膜基板,第一基板 11 为 TFT(Thin Film Transistor,薄膜晶体管)阵列基板,其包括透明基体以及设置于该透明基体上的各种配线和像素电极等。具体地,

[0022] 第一基板 11 包括多条数据线 $D_1, D_2, \dots, D_N$ 、沿垂直于数据线方向设置的多条扫描线 $G_1, G_2, \dots, G_L$ 、以及由多条扫描线 $G_1, G_2, \dots, G_L$ 和多条数据线 $D_1, D_2, \dots, D_N$ 定义的多个像素单元 $P_1, P_2, \dots, P_X$,每一像素单元对应连接一条扫描线和一条数据线。

[0023] 其中,多条扫描线 $G_1, G_2, \dots, G_L$ 连接于栅极驱动器 21,多条数据线 $D_1, D_2, \dots, D_N$ 连接于源极驱动器 22。栅极驱动器 21 用于为多个像素单元 $P_1, P_2, \dots, P_X$ 提供扫描电压,源极驱动器 22 用于为多个像素单元 $P_1, P_2, \dots, P_X$ 提供驱动电压。

[0024] 图 3 是图 2 所示液晶显示面板 10 中一个像素单元的结构示意图。请结合图 3 所示,液晶显示面板 10 的一个像素单元 30 的像素电极对应连接一条扫描线 31 和一条数据线 32,像素单元 30 的像素电极包括多个条状的第一电极图案 33、多个条状的(ITO)间隙 34、第二电极图案 35 以及第三电极图案 36,其中:

[0025] 第二电极图案 35 限定像素单元 30 的开口面积,两个条状的第三电极图案 36 垂直以呈十字形设置,将每一像素单元 30 的像素电极定义为第一区域 O_1 、第二区域 O_2 、第三区域

O_3 和第四区域 O_4 。条状的第二电极图案 35 环绕第一区域 O_1 、第二区域 O_2 、第三区域 O_3 和第四区域 O_4 ，使像素单元 30 的像素电极整体呈矩形设置。

[0026] 位于左上方的第一区域 O_1 与位于右上方的第二区域 O_2 在同一水平方向上并排设置，位于右下方的第四区域 O_4 与第一区域 O_1 对角设置，位于左下方的第三区域 O_3 与第二区域 O_2 对角设置，且优选第一区域 O_1 、第二区域 O_2 、第三区域 O_3 和第四区域 O_4 的面积相等。

[0027] 进一步地，第一区域 O_1 的第一电极图案 33 与第四区域 O_4 的第一电极图案 33 的走向相同，例如为图 3 中所示的第一方向 D_1 ；第二区域 O_2 的第一电极图案 33 与第三区域 O_3 的第一电极图案 33 的走向相同，例如为图 3 中所示的第二方向 D_2 ，优选第一方向 D_1 与第二方向 D_2 相互垂直。在本实施例中，第一方向 D_1 可以为与水平正方向呈 45° 夹角的方向，对应地第二方向 D_2 可以为与水平正方向呈 45° 夹角的方向，其中水平正方向表示沿与扫描线 31 所在方向平行且从第一区域 O_1 朝向第二区域 O_2 或第三区域 O_3 朝向第四区域 O_4 的方向。

[0028] 在像素单元 30 中，数据线 32 对应设置于第一区域 O_1 与第二区域 O_2 之间，以及第三区域 O_3 和第四区域 O_4 之间，即与沿第二方向 D_2 走向的第三电极图案 36 相对应，且绝缘设置于其下方。

[0029] 本实施例将数据线 32 对应设置于每一像素单元 30 的像素电极的多个区域之间，使得不透光的数据线 32 与显示时对应出现在多个区域（第一区域 O_1 和第二区域 O_2 以及第三区域 O_3 和第四区域 O_4 ）之间的暗纹相重叠，相当于减小了数据线 32 对应的遮光面积，增加了数据线 32 对应的透光区域，从而能够提高像素单元 30 以及具有该像素单元 30 的液晶显示面板 10 的穿透率和开口率。

[0030] 基于上述首要发明目的，本发明的其它实施例可以设置液晶显示面板 10 的每一像素单元具有其他像素结构，例如：

[0031] 如图 4 所示，每一像素单元 40 的像素电极包括八个区域，对于本实施例的像素结构，像素电极对应连接一条数据线 41。

[0032] 如图 5 所示，每一像素单元 50 的像素电极包括十六个区域，对于本实施例的像素结构，每一像素单元 50 的像素电极对应连接三条数据线 51，对应设置于沿重力方向排布的多个区域之间。

[0033] 需要说明的是，本发明实施例中相邻两条数据线之间的距离可以相同也可以不相同；沿重力方向，像素电极的各区域的高度 L 可以相等也可以不相等；沿垂直于数据线的延伸方向，像素电极的各区域的宽度 H 可以相等也可以不相等；像素电极对应连接的扫描线可以为一条也可以为多条，扫描线的数量以及各个区域的电极图案的走向可根据与像素电极电连接的薄膜晶体管的结构以及数量而定。

[0034] 综上所述，本发明实施例设计每一像素单元的像素电极对应连接至少一条数据线，每一像素单元的像素电极包括呈矩阵分布的多个区域，并且数据线对应设置于相邻两排的区域之间，使得不透光的数据线与显示时对应出现于多个区域之间的暗纹相重叠，相当于减小了数据线对应的遮光面积，增加了数据线对应的透光区域，从而能够提高像素单元的穿透率和开口率。

[0035] 再次说明，以上所述仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，例如各实施例之间技术特征的相互结合，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保

护范围内。

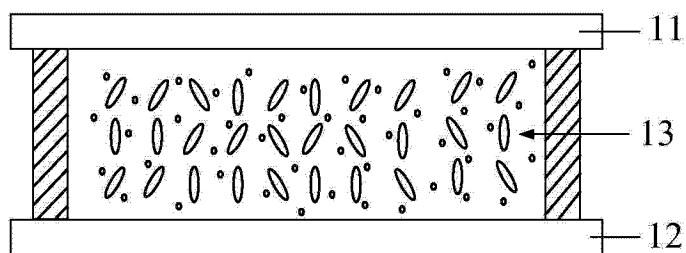
10

图 1

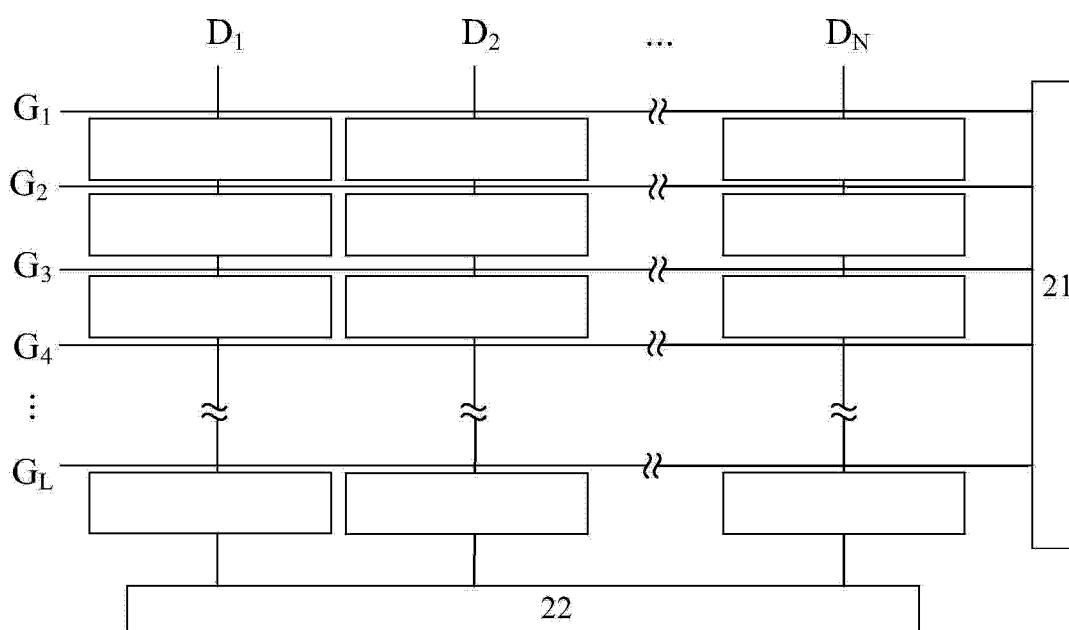


图 2

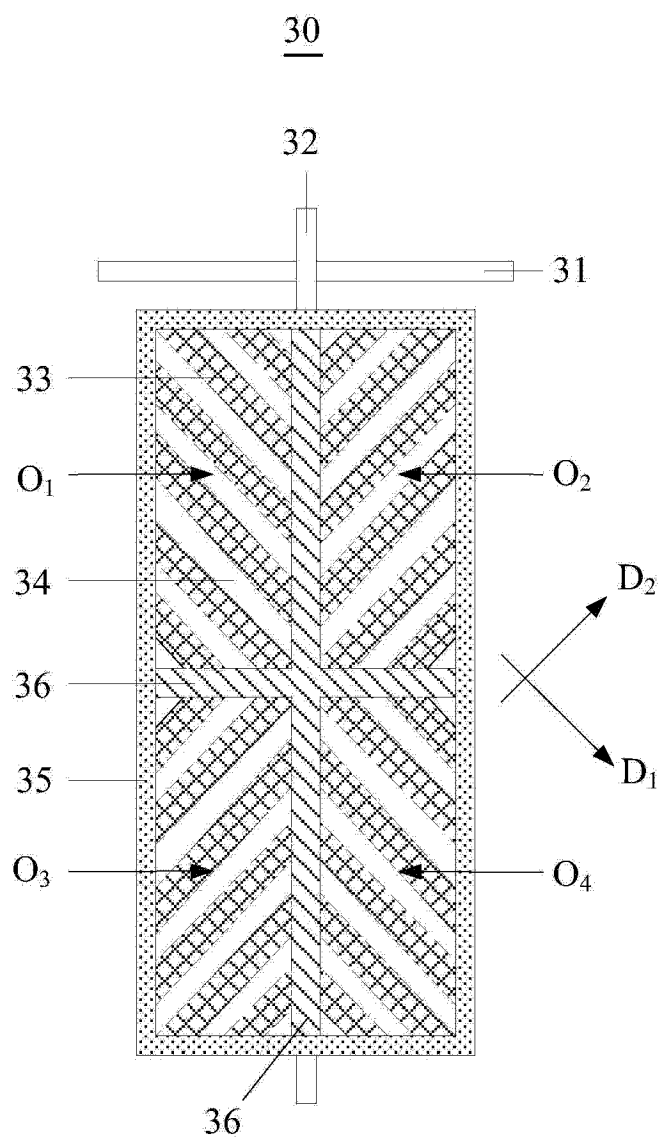


图 3

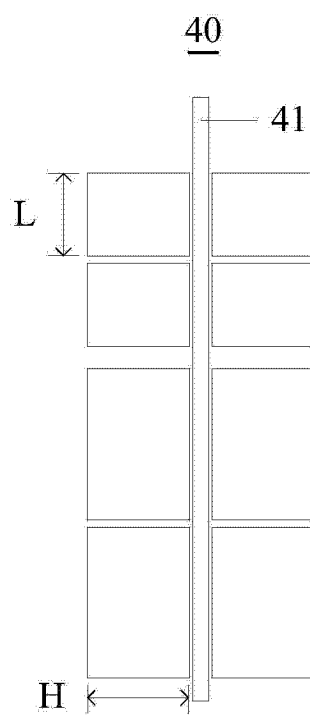


图 4

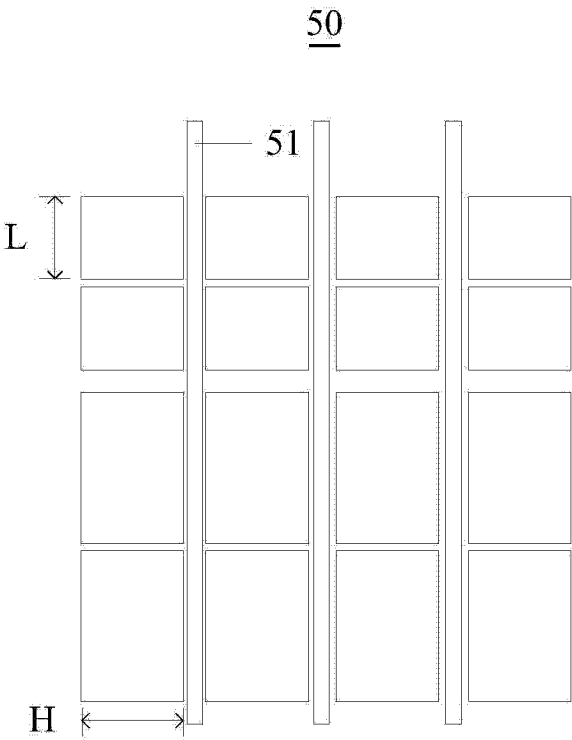


图 5

专利名称(译)	液晶显示面板及其阵列基板		
公开(公告)号	CN104360554A	公开(公告)日	2015-02-18
申请号	CN201410659998.6	申请日	2014-11-18
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈政鸿 张天豪 郭晋波		
发明人	陈政鸿 张天豪 郭晋波		
IPC分类号	G02F1/1362 G02F1/1343 H01L27/12		
CPC分类号	G02F1/1343 G02F1/136286 G02F1/134327 H01L27/1214		
其他公开文献	CN104360554B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示面板及其阵列基板。该阵列基板的每一像素单元的像素电极对应连接至少一条数据线，每一像素单元的像素电极包括呈矩阵分布的多个区域，数据线对应设置于相邻两排的区域之间。通过上述方式，本发明能够提高像素单元的穿透率和开口率。

