



(12) 发明专利

(10) 授权公告号 CN 104024933 B

(45) 授权公告日 2016. 05. 25

(21) 申请号 201280053786. 2

(22) 申请日 2012. 10. 24

(30) 优先权数据

2011-239348 2011. 10. 31 JP

(85) PCT国际申请进入国家阶段日

2014. 04. 30

(86) PCT国际申请的申请数据

PCT/JP2012/077394 2012. 10. 24

(87) PCT国际申请的公布数据

W02013/065529 JA 2013. 05. 10

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 居山裕一 吉冈孝兼 津田和彦

(74) 专利代理机构 北京尚诚知识产权代理有限公司

公司 11322

代理人 龙淳

(51) Int. Cl.

G02F 1/1343(2006. 01)

G09F 9/30(2006. 01)

(56) 对比文件

US 2002140649 A1, 2002. 10. 03,

CN 101770755 A, 2010. 07. 07,

CN 101408702 A, 2009. 04. 15,

JP 2010060857 A, 2010. 03. 18,

JP 2011029373 A, 2011. 02. 10,

审查员 秦琦冰

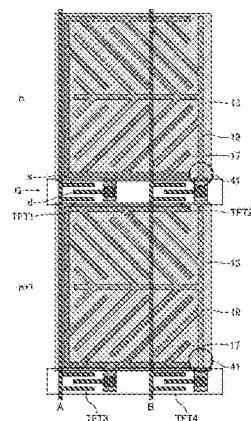
权利要求书1页 说明书16页 附图13页

(54) 发明名称

薄膜晶体管阵列基板和液晶显示装置

(57) 摘要

本发明提供一种可实现高速响应化和高透射率化的能够适用于三层电极结构的液晶显示装置等且开口率大的薄膜晶体管阵列基板和具备它的液晶显示装置。本发明的薄膜晶体管阵列基板为具有薄膜晶体管元件、栅极总线和源极总线的薄膜晶体管阵列基板,其中,上述薄膜晶体管阵列基板具有电极,上述电极包含第一电极和第二电极,上述第一电极包含沿源极总线的线状部分,上述第一电极包含沿栅极总线的线状部分,沿上述源极总线的线状部分的至少一个在俯视基板主面时,相对于沿栅极总线的线状部分横向设置,在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接,上述第二电极为面状电极。



1. 一种薄膜晶体管阵列基板, 其具有薄膜晶体管元件、栅极总线和源极总线, 该薄膜晶体管阵列基板的特征在于:

该薄膜晶体管阵列基板包含第一电极和第二电极,

该第一电极包含沿源极总线的线状部分,

该第一电极包含沿栅极总线的线状部分,

该沿源极总线的线状部分的至少一个在俯视基板主面时, 相对于该沿栅极总线的线状部分横向设置, 在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接,

所述源极总线包含能够沿该源极总线同时驱动至少两个像素的至少两条源极总线,

该第二电极为面状电极,

所述第一电极为一对梳齿电极,

该一对梳齿电极中的一个梳齿电极包含沿源极总线的线状部分,

该一对梳齿电极中的另一个梳齿电极包含沿栅极总线的线状部分,

所述薄膜晶体管阵列基板中, 与一个像素重叠的源极总线至少有四条, 从像素的外侧向内一条的两条源极总线分别与所述一对梳齿电极中的一个梳齿电极电连接或与所述一对梳齿电极中的另一个梳齿电极电连接。

2. 如权利要求1所述的薄膜晶体管阵列基板, 其特征在于:

所述沿源极总线的线状部分在俯视基板主面时比所述沿栅极总线的线状部分长。

3. 如权利要求1或2所述的薄膜晶体管阵列基板, 其特征在于:

所述第一电极按每个像素配置,

所述沿栅极总线的线状部分通过像素的中央,

分别配置在沿所述源极总线相邻的两个像素中的第一电极, 具有在俯视基板主面时彼此反转的结构。

4. 如权利要求1所述的薄膜晶体管阵列基板, 其特征在于:

所述薄膜晶体管阵列基板中, 与一个像素重叠的源极总线至少有四条, 从像素的外侧向内一条的两条源极总线与所述一对梳齿电极的外侧的线状部分连接。

5. 如权利要求1或2所述的薄膜晶体管阵列基板, 其特征在于:

所述面状电极在源极总线方向的像素间或栅极总线方向的像素间共用地连接。

6. 如权利要求1或2所述的薄膜晶体管阵列基板, 其特征在于:

所述薄膜晶体管元件包含氧化物半导体。

7. 如权利要求1或2所述的薄膜晶体管阵列基板, 其特征在于:

所述第一电极为用于产生横向电场的电极。

8. 一种液晶显示装置, 其特征在于:

所述液晶显示装置具备权利要求1~7中任一项所述的薄膜晶体管阵列基板。

薄膜晶体管阵列基板和液晶显示装置

技术领域

[0001] 本发明涉及薄膜晶体管阵列基板和液晶显示装置。更详细而言,涉及包含在没有施加电压时在与基板主面垂直的方向上取向的液晶分子的液晶显示装置中使用的薄膜晶体管阵列基板和液晶显示装置。

背景技术

[0002] 薄膜晶体管阵列基板能够对显示装置等进行电控制而进行显示/非显示的驱动,例如在液晶显示装置中用作夹持液晶的基板等正得到广泛普及。具体而言,它已成为在个人计算机、电视机、汽车导航等车辆用的设备、手机等便携式信息终端的显示器、能够进行立体显示的显示装置等日常生活和商务中不可或缺的器件。在这些用途中正针对用于改变液晶层的光学特性的电极配置等,研究面向各种模式的液晶显示装置的薄膜晶体管阵列基板。

[0003] 另外,作为近年来使用的液晶显示装置的显示方式,可以列举:具有使负的介电常数各向异性的液晶分子与基板面垂直地取向的垂直取向(VA:Vertical Alignment)模式;使具有正或负的介电常数各向异性的液晶分子与基板面平行地取向,对液晶层施加横向电场的面内开关(IPS:In-Plane Switching)模式和边缘电场开关(FFS:Fringe Field Switching)模式等。

[0004] 例如,作为FFS驱动方式的液晶显示装置,已公开一种具有高速响应性和广视野角的薄膜晶体管型液晶显示器,该薄膜晶体管型液晶显示器包括:具有第一共用电极层的第一基板;具有像素电极层和第二共用电极层的第二基板;被夹持在上述第一基板与上述第二基板之间的液晶;和为了带来对高速的输入数据传送速度的高速响应性和对于收视者而言的广视野角而在设于上述第一基板的上述第一共用电极层与设于上述第二基板的上述像素电极层以及第二共用电极层之间产生电场的单元(例如,参照专利文献1)。

[0005] 另外,作为通过多个电极施加横向电场的液晶装置,已公开一种相对配置的一对基板间夹持有由介电常数各相异性为正的液晶构成的液晶层的液晶装置,该液晶装置中,构成上述一对基板的各个第一基板、第二基板设置有隔着上述液晶层对置并且对该液晶层施加纵向电场的电极,并且上述第二基板设置有对上述液晶层施加横向电场的多个电极(例如,参照专利文献2)。

[0006] 现有技术文献

[0007] 专利文献

[0008] 专利文献1:日本特表2006-523850号公报

[0009] 专利文献2:日本特开2002-365657号公报

发明内容

[0010] 发明要解决的技术问题

[0011] 如专利文献1所记载的,在FFS驱动方式的液晶显示装置中,上升沿(显示状态从暗

状态[黑显示]变化为亮状态[白显示]的期间)能够通过下侧基板的上层狭缝电极-下层面状电极间产生的边缘电场(FFS驱动)使液晶分子旋转,下降沿(显示状态从亮状态[白显示]变化为暗状态[黑显示]的期间)能够通过基板间的电位差产生的纵向电场使液晶分子旋转,即,上升沿和下降沿均通过电场使液晶分子旋转,从而实现高速响应化。

[0012] 上述专利文献2中记载:在具有三层电极结构的液晶显示装置中利用梳齿电极提高响应速度。但是实质上只有关于显示方式为扭曲向列(TN:Twisted Nematic)模式的液晶装置的记载,而没有关于作为有利于得到广视野角、高对比度的特性等的方式的垂直取向型的液晶显示装置的任何公开。

[0013] 另外,在垂直取向型的具有三层电极(对置电极、上层电极、下层电极)的液晶装置中,上升沿通过下侧基板的上层梳齿电极间的横向电场(或上层电极与下层电极的边缘驱动所产生的边缘电场)使液晶分子旋转,下降沿通过由上下基板间的电位差产生的纵向电场使液晶分子旋转,即上升沿、下降沿均通过电场使液晶分子旋转,从而能够实现高速响应化。特别如日本特愿2011-142346号、特愿2011-142351号所记载的,能够使上层电极如同一对梳齿电极那样产生横向电场,由此能够进一步提高上升沿时的透射率。

[0014] 此时,为了进行驱动而将漏极电极与电极(1T0)电连接(相连),但是由于连接的方式而导致开口率下降。

[0015] 另外,当上层电极具有两个以上的要由TFT驱动的电极时,有时出现因为电极的形状和与TFT的位置关系的原因而无法很好地连接的情况。

[0016] 在如上所述的垂直取向型的具有三层电极的液晶装置等中,针对适当的薄膜晶体管阵列基板的电极结构、电极结构与透射率的相关性等,在作为现有技术文献的上述专利文献所记载的发明的基础上还可以进一步改进。

[0017] 另外,作为现有技术文献的上述专利文献、日本特愿2011-142346号、特愿2011-142351号中也没有特别提及关于驱动方法的内容,虽在将1T0和漏极电极电连接时存在技术问题,但没有关于技术问题及其解决方法的任何记载。

[0018] 本发明是鉴于上述现状而完成的,其目的在于提供一种可实现高速响应化和高透射率化的能适用于三层电极结构的液晶显示装置等且开口率大的薄膜晶体管阵列基板和具有该薄膜晶体管阵列基板的液晶显示装置。

[0019] 解决技术问题的技术方案

[0020] 本发明人研究了在垂直取向型的液晶显示面板和液晶显示装置中如何同时实现高速响应化和高透射率化,着眼于在上升沿、下降沿均通过电场对液晶分子进行取向控制的液晶显示装置中使用的薄膜晶体管阵列基板进行了研究。而且,对电极结构,特别是在连接电极(1T0)和漏极电极(像素电极)时最佳的像素的电极的配置进行了进一步的研究,发现通过设法改进电极的结构和TFT、源极总线的位置关系,例如通过采用如下的结构,无需降低开口率,就能驱动,所采用结构是:上述薄膜晶体管阵列基板所具有的电极包含第一电极(一对梳齿电极等)和第二电极(面状电极),上述一对梳齿电极中的一个梳齿电极包括沿源极总线的线状部分,上述一对梳齿电极中的另一个梳齿电极包括沿栅极总线的线状部分,上述沿源极总线的线状部分在俯视基板主面时,相对于上述沿源极总线的线状部分横向设置,在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接。

[0021] 另外,本发明的发明人还发现,这种薄膜晶体管阵列基板特别适用于这样一种液

晶显示装置,即,在该液晶装置中,夹持液晶层的薄膜晶体管阵列基板和对置基板具有电极,在上升沿,产生上层梳齿电极间的横向电场(或上层电极与下层电极的边缘驱动所产生的边缘电场),在下降沿,通过基板间的电位差产生纵向电场,由此发现,上升沿和下降沿均能够通过电场使液晶分子旋转,实现高速响应化,想到能够很好地解决上述技术问题的方法,完成了本发明。在本发明中,如上所述,通过设法改进薄膜晶体管阵列基板的像素的电极等的配置,能够在垂直取向型的具有三层电极结构的液晶显示装置中实现高速响应化以及高透射率化,在这一点上本发明与现有技术文献所记载的发明不同。进而言之,在场序驱动方式的液晶显示装置或在低温环境下,响应速度的技术问题变得特别显著时,本发明就能够解决这种问题,并且还能够实现优异的透射率。

[0022] 换而言之,本发明是一种薄膜晶体管阵列基板,其具有薄膜晶体管元件、栅极总线 and 源极总线,上述薄膜晶体管阵列基板的特征在于:上述薄膜晶体管阵列基板具有电极,上述电极包含第一电极和第二电极,上述第一电极包含沿源极总线的线状部分,上述第一电极包含沿栅极总线的线状部分,上述沿源极总线的线状部分的至少一个在俯视基板主面时,相对于上述沿源极总线的线状部分横向设置,在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接,上述第二电极为面状电极。

[0023] 上述沿源极总线的线状部分在俯视基板主面时,相对于上述沿源极总线的线状部分横向设置是指,例如在俯视基板主面时,上述第一电极(优选为如后所述的一对梳齿电极中的一个梳齿电极)的沿源极总线的线状部分通过上述第一电极(优选为一对梳齿电极中的另一个梳齿电极)的沿栅极总线的线状部分的延长线。此处,上述沿源极总线的线状部分配置成从由上述沿栅极总线的线状部分及其延长线来分隔而得到的一侧延长至另一侧。由此,上述沿源极总线的线状部分适当地在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接,在该连接部位(接触部)不会致开口率下降。另外,上述沿栅极总线的线状部分只要能够起到本发明的效果,也可以不在与上述沿栅极总线的线状部分垂直的方向上横向设置,但优选实质上在垂直方向上横向设置。

[0024] 另外,优选上述第一电极为一对梳齿电极,上述一对输出电极中的一个梳齿电极包含沿源极总线的线状部分,上述一对梳齿电极中的另一个梳齿电极包含沿栅极总线的线状部分,上述沿源极总线的线状部分的至少一个在俯视基板主面时,相对于上述沿源极总线的线状部分横向设置,在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接。

[0025] 优选上述沿源极总线的线状部分在俯视基板主面时比上述沿栅极总线的线状部分长。例如,上述沿源极总线的线状部分的长度在俯视基板主面时,可以为上述沿栅极总线的线状部分的长度的1.05倍~1.3倍。由此,例如在像素的纵向的间距和横向的间距实质上相等时,上述沿源极总线的线状部分能够更适当地在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接。

[0026] 优选上述源极总线包含能够沿上述源极总线同时驱动至少两个像素的至少两条源极总线。进一步优选,上述两个像素沿源极总线相邻。这样,例如通过采用双源极(double source)驱动,特别是在大型的液晶显示面板中,能够使向像素写入信号的时间充分长,能够充分对像素进行充电。另外,本发明特别优选的方式之一就是源极总线包含能够同时驱动沿源极总线相邻的两个像素的两条源极总线。另外,只要能够发挥上述效果,也可以不是薄膜晶体管阵列基板的所有源极线都用于同时驱动相邻的至少两条像素的源极总线。

[0027] 优选上述第一电极按每个像素配置,上述沿栅极总线的线状部分通过像素的中央,分别配置在沿上述源极总线相邻的两个像素的第一电极,具有在俯视基板主面时彼此反转的结构。反转的结构是指与将像素旋转 180° 时的电极结构大致相同的电极结构。在能够进行双源极驱动的薄膜晶体管阵列基板等中,在上述沿栅极总线的线状部分通过像素的中央的情况下,采用这样将第一电极沿上述源极总线依次反转的结构,由此上述沿源极总线的线状部分在与栅极总线重叠的位置能够与薄膜晶体管元件的漏极电极连接。

[0028] 优选上述薄膜晶体管阵列基板中,与一个像素(子像素)重叠的源极总线至少有四条,从像素的外侧向内一条的两条源极总线(除了像素的最外侧的两条源极总线之外,位于该像素的最外侧的两条源极总线)分别与上述一对梳齿电极中的一个梳齿电极电连接或与上述一对梳齿电极中的另一个梳齿电极电连接。与一个像素重叠的源极总线至少有四条是指,通常,彼此大致平行的四条源极总线在俯视基板主面时配置为与一个像素重叠。下层电极即使在没有每个像素的TFT的情况下,也有可能通过沿源极总线或栅极总线连接等而能够驱动,因此源极总线的数量最少为四条。另外,在通过每个像素的TFT驱动下层电极的情况下,通常与一个像素(子像素)重叠的源极总线为六条。

[0029] 优选上述薄膜晶体管阵列基板中,与一个像素重叠的源极总线至少有四条,从像素的外侧向内一条的两条源极总线与上述一对梳齿电极的外侧的线状部分连接。特别优选从像素的外侧向内一条的两条源极总线与上述一对梳齿电极的最外侧的线状部分连接。外侧是指例如在栅极总线的长度方向上像素内的靠外侧的位置。

[0030] 通过将向内一条的源极总线这样连接,由此能够适当地连接所有的TFT和像素电极。

[0031] 优选上述面状电极在源极总线方向的像素间或栅极总线方向的像素间共用地连接。由此,例如每一个像素能够减少一个TFT,结果能够提高开口率。

[0032] 另外,优选上述薄膜晶体管元件包含氧化物半导体。

[0033] 优选上述第一电极为用于产生横向电场的电极。上述横向电场是指水平方向(与基板主面平行的方向)的电场,通常,本发明的液晶显示面板用于通过产生该水平方向的电场进行白显示。即,上述横向电场也可以是包含诸如在基板的上层电极-下层电极间产生的边缘电场之类的水平分量的电场,但优选为在一对梳齿电极(优选为设置在同一层的一对梳齿电极)间产生的横向电场。

[0034] 即,上述第一电极优选为一对梳齿电极。上述一对梳齿电极只要是可称之为在俯视基板主面时,配置成两个梳齿电极相对即可。通过这一对梳齿电极能够在梳齿电极间适当地产生横向电场,因此当液晶层包含具有正的介电常数各向异性的液晶分子时,上升沿时的响应性能和透射率优异,而当液晶层包含具有负的介电常数各向异性的液晶分子时,在下降沿时能够通过横向电场使液晶分子旋转,实现高速响应化。另外,上述第一基板和上述第二基板所具有的电极只要能够在基板间施加电位差即可,由此,在液晶层包含具有正的介电常数各向异性的液晶分子的情况下的下降沿时,以及在液晶层包含具有负的介电常数各向异性的液晶分子的情况下的上升沿时,能够以基板间的电位差产生纵向电场,通过电场使液晶分子旋转,实现高速响应化。

[0035] 一对梳齿电极可以设置在同一层,只要能发挥本发明的效果,一对梳齿电极也可以配置在不同的层,但优选一对梳齿电极设置在同一层。一对梳齿电极设置在同一层是指,

各个梳齿电极在其液晶层侧和/或与液晶层侧相反的一侧,与共用的部件(例如,绝缘层、液晶层等)接触。

[0036] 优选上述一对梳齿电极在俯视基板主面时,梳齿部分彼此平行。其中,优选一对梳齿电极的梳齿部分彼此大致平行,换言之,一对梳齿电极各自具有多个大致平行的狭缝。

[0037] 上述一对梳齿电极优选能够在阈值电压以上设为不同的电位。例如指在将亮状态的透射率设定为100%时,赋予5%的透射率的电压值。能够在阈值电压以上设为不同的电位,只要是能够实现在阈值电压以上设为不同的电位的驱动操作即可,由此能够适当地控制施加于液晶层的电场。不同的电位的优选上限值例如为20V。作为能够成为不同的电位的结构,例如通过利用某TFT驱动一对梳齿电极中的一个电极,并且用另外的TFT驱动另一电极,或者使该另一电极与该另一电极的下层电极导通,能够使一对梳齿电极分别为不同的电位。一对梳齿电极的梳齿部分的宽度例如优选为2 μ m以上。另外,梳齿部分与梳齿部分之间的宽度(本说明书中也称为空隙),例如优选为2 μ m~7 μ m。

[0038] 另外,本发明的薄膜晶体管阵列基板所具有的面状电极在本说明书中包括在多个像素内电连接的方式,作为优选的薄膜晶体管基板的面状电极,例如可列举在所有像素内电连接的方式,沿像素线电连接的方式等。

[0039] 另外,特别优选令薄膜晶体管阵列基板的液晶层侧的电极(上层电极)为一对梳齿电极(狭缝电极),令薄膜晶体管阵列基板的与液晶层侧相反的一侧的电极(下层电极)为面状电极的方式。由此,在将本发明的薄膜晶体管阵列基板应用于液晶显示装置时,能够适当地施加横向电场、纵向电场。例如,能够在薄膜晶体管阵列基板的一对梳齿电极(或狭缝电极)的下层隔着绝缘层设置面状电极。而且,上述薄膜晶体管阵列基板的面状电极优选沿像素线电连接,但也可以按各像素单位独立。另外,在一对梳齿电极中的一个梳齿电极与作为其下层电极的面状电极导通的情况下,该面状电极沿像素线电连接时,该梳齿电极也成为沿像素线电连接的方式,该方式也是本发明优选方式之一。另外,优选本发明的薄膜晶体管阵列基板的面状电极至少在俯视基板主面时,与薄膜晶体管阵列基板所具有的电极重叠的部位为面状。沿像素线电连接,只要是沿着像素的纵向、横向等的排列中任意的至少一个,在多个像素内电连接即可。另外,各个电极不必在所有像素线中电连接,只要是能称之为在液晶显示面板中实质上沿像素线电连接即可。

[0040] 上述面状电极优选形成为与一对梳齿电极之间隔着电阻层。上述电阻层优选为绝缘层。绝缘层只要是在本发明的技术领域中能称之为绝缘层即可。

[0041] 上述面状电极进一步优选为在同一像素列内电连接的方式。上述同一像素列是指例如在薄膜晶体管阵列基板为有源矩阵基板的情况下,在俯视基板主面时,沿有源矩阵基板的栅极总线配置的像素列。这样通过第一基板的面状电极和/或第二基板的面状电极在同一像素列内电连接,能够对电极施加电压,使得例如在与偶数栅极总线对应的每个像素,和与奇数栅极总线对应的每个像素中,电位变化反转,能够适当地产生纵向电场而实现高速响应化。

[0042] 上述薄膜晶体管阵列基板的面状电极只要是在本发明的技术领域中能称之为面状即可,可以在其一部分的区域具有肋、狭缝等取向限制结构体,或者在俯视基板主面时在像素的中心部分具有该取向限制结构体,但是优选实质上不具有取向限制结构体。

[0043] 此处,能够对按偶数线、奇数线共用连接的下层电极(薄膜晶体管阵列基板所具有

的面状电极)进行施加,使电位变化反转。另外,也可以将保持在恒定电压的电极的电位设为中间电位,当将保持在恒定电压的电极的电位视为0V时,也可以说是对每个总线的下层电极施加的电压的极性进行了反转。

[0044] 本发明的液晶显示面板所具备的薄膜晶体管阵列基板是用于夹持液晶的一对基板中的一个基板,例如通过以玻璃、树脂等绝缘基板为母体,在绝缘基板上制作配线、电极、彩色滤光片等而形成。

[0045] 另外,优选上述一对梳齿电极中的至少一个梳齿电极为像素电极,本发明的薄膜晶体管阵列基板为有源矩阵基板。

[0046] 另外,本发明也是包括本发明的薄膜晶体管阵列基板的液晶显示装置。本发明的液晶显示装置的薄膜晶体管阵列基板优选的实施方式与上述本发明的液晶显示面板所优选的实施方式相同。

[0047] 本发明的液晶显示面板通常包括本发明的薄膜晶体管阵列基板、对置基板和被夹持于两基板间的液晶层。

[0048] 优选上述对置基板具有电极。上述电极进一步优选为面状电极。对置基板的面状电极只要是在本发明的技术领域中能称之为面状即可,可以在其一部分的区域具有肋、狭缝等取向限制结构体,或者在俯视基板主面时在像素的中心部分具有该取向限制结构体,但是优选实质上不具有取向限制结构体。

[0049] 上述液晶层通常是通过在本发明的薄膜晶体管阵列基板的电极或本发明的薄膜晶体管阵列基板与对置基板之间产生的电场在阈值电压以上包含与基板主面平行的分量地取向,但其中优选包含在水平方向上取向的液晶分子。在水平方向上取向,只要是例如通过在一对梳齿电极间产生的电场在本发明的技术领域能够称为在水平方向上取向即可。由此,能够进一步提高透射率。上述液晶层所含的液晶分子优选实质上由在阈值电压以上在与基板主面平行的方向上取向的液晶分子构成。

[0050] 上述液晶层优选包含具有正的介电常数各向异性的液晶分子(正液晶分子)。具有正的介电常数各向异性的液晶分子是在施加电场时能在恒定方向上取向的液晶分子,其容易进行取向控制,能够进一步实现高速响应化。另外,上述液晶层还优选包含具有负的介电常数各向异性的液晶分子(负液晶分子)。由此,能够进一步提高透射率。即,可以说,从高速响应化的观点出发,优选上述液晶分子实质上由具有正的介电常数各向异性的液晶分子构成,而从透射率的观点出发,优选上述液晶分子实质上由具有负的介电常数各向异性的液晶分子构成。

[0051] 在本发明的液晶显示装置中,在上述薄膜晶体管阵列基板和对置基板中的至少一个基板的液晶层侧通常具有取向膜。该取向膜优选为垂直取向膜。另外,作为该取向膜,可列举由有机材料、无机材料形成的取向膜、由光活性材料形成的光取向膜等。另外,上述取向膜也可以是未实施摩擦处理等的取向处理的取向膜。通过利用由有机材料、无机材料形成的取向膜、光取向膜等无需进行取向处理的取向膜,能够使工艺变简单,由此能削减成本,并且能够提高可靠性和成品率。另外,在进行摩擦处理的情况下,由于混入来自摩擦布等的杂质而导致液晶污染,因异物而导致点缺陷不良,由于在液晶面板内摩擦不均匀,有可能发生显示不均匀等,但是通过利用由有机材料、无机材料形成的取向膜、光取向膜等无需进行取向处理的取向膜,能够消除这些不利点。另外,优选在上述薄膜晶体管阵列基板和对

置基板中的至少一个基板的与液晶层侧相反的一侧具有偏光板。该偏光板优选为圆偏光板。由这种结构,更能够发挥透射率改善效果。该偏光板还优选直线偏光板。由这种结构,能够实现优异的视野角特性。

[0052] 本发明的液晶显示装置在产生纵向电场时,通常至少在薄膜晶体管阵列基板所具有的电极与对置基板所具有的电极之间产生电位差。优选的方式是在上述薄膜晶体管阵列基板所具有的电极与对置基板所具有的电极之间,产生比薄膜晶体管阵列基板所具有的电极(例如一对梳齿电极)间高的电位差的方式。

[0053] 另外,在产生横向电场时,通常至少在上述薄膜晶体管阵列基板所具有的电极(例如一对梳齿电极)间产生电位差。例如能够采用在上述薄膜晶体管阵列基板所具有的电极(例如一对梳齿电极)间产生比上述薄膜晶体管阵列基板所具有的电极与对置基板所具有的电极间高的电位差的方式。另外,进行低灰度显示时,能够采用在上述薄膜晶体管阵列基板所具有的电极间产生比上述薄膜晶体管阵列基板所具有的电极与对置基板所具有的电极间低的电位差的方式。

[0054] 本发明的液晶显示面板所具备的对置基板是用于夹持液晶的一对基板中的一个基板,例如通过以玻璃、树脂等绝缘基板为母体,在绝缘基板上制作配线、电极、彩色滤光片等而形成。

[0055] 本发明的液晶显示装置可以是透射型、反射型、半透射型中的任一种。另外,作为本发明的液晶显示装置的用途,可列举个人计算机、电视机、汽车导航仪等车载用的设备、手机等便携信息终端的显示器等,特别优选应用于汽车导航仪等车载用的设备等在低温环境下等使用的设备。

[0056] 上述面状电极优选沿像素线电连接。上述面状电极也可以由透明导电体和与该透明导电体电连接的金属导电体构成。

[0057] 另外,上述一对梳齿电极中的至少一个梳齿电极能够设为与上述面状电极电连接。

[0058] 另外,换言之,在本说明书中,电极沿像素线电连接是指电极至少按每同一数量的像素线电连接,例如电极可以按每一条像素线连接,电极也可以按每 n 条像素线连接(n 条 n 条地连接),均予以优选。另外, n 是2以上的整数。电极按每多条(n 条)像素线连接,只要是与该多条像素线对应的电极电连接即可,例如也包含电极按奇数像素线、偶数像素线连接的方式。这样,电极按每多条像素线连接时,通常使该多条线同时反转。

[0059] 作为本发明的薄膜晶体管阵列基板和液晶显示装置的结构,只要是以这种结构部件作为必备形成,则对于其他结构部件没有特别的限制,能够适当应用薄膜晶体管阵列基板和液晶显示装置中通常使用的其他结构。

[0060] 上述各实施方式在不脱离本发明的宗旨的范围内,也可以适当进行组合。

[0061] 发明效果

[0062] 根据本发明的薄膜晶体管阵列基板和液晶显示装置,可实现高速响应化和高透射率化的能够适用于三层电极结构的液晶显示装置等且能够使开口率变大。

附图说明

[0063] 图1是本实施方式的液晶显示装置的产生横向电场时的剖视示意图。

- [0064] 图2是本实施方式的液晶显示装置的产生纵向电场时的剖视示意图。
- [0065] 图3是表示能够进行双源极驱动的薄膜晶体管阵列基板的源极总线与像素电极连接的例子的俯视示意图。
- [0066] 图4是实施方式1的薄膜晶体管阵列基板的像素俯视示意图。
- [0067] 图5是实施方式1的变形例的薄膜晶体管阵列基板的像素俯视示意图。
- [0068] 图6是实施方式2的薄膜晶体管阵列基板的像素俯视示意图。
- [0069] 图7是表示本实施方式的液晶显示装置的接触孔的配置的图。
- [0070] 图8是实施方式3的薄膜晶体管阵列基板的像素俯视示意图。
- [0071] 图9是表示本实施方式的液晶显示装置的一例的剖视示意图。
- [0072] 图10是本实施方式中使用的有源驱动元件周边的俯视示意图。
- [0073] 图11是本实施方式中使用的有源驱动元件周边的剖视示意图。
- [0074] 图12是比较例1的薄膜晶体管阵列基板的像素俯视示意图。
- [0075] 图13是比较例2的薄膜晶体管阵列基板的像素俯视示意图。
- [0076] 图14是比较例3的薄膜晶体管阵列基板的像素俯视示意图。
- [0077] 图15是比较例3的变形例的薄膜晶体管阵列基板的像素俯视示意图。

具体实施方式

[0078] 以下,列举实施方式,参照附图对本发明进行更详细的说明,但本发明不仅限于这些实施方式。本说明书中,只要没有特别明示,像素也可以是子像素(subpixel)。另外,面状电极只要是在本发明的技术领域中能称之为面状电极,则例如也可以形成有点状的肋和/或狭缝,但优选实质上不具有取向限制结构体。另外,配置在薄膜晶体管阵列基板的电极中,显示面侧的电极也称为上层电极,与显示面相反的一侧的电极也称为下层电极。而且,本实施方式的薄膜晶体管阵列基板由于具有薄膜晶体管元件(TFT)等原因,也称为TFT基板。另外,在本实施方式的液晶显示装置中,在上升沿(施加横向电场)/下降沿(施加纵向电场),均将TFT设为导通状态,对一对梳齿电极中的至少一个的电极(像素电极)施加电压。

[0079] 另外,在各实施方式中,对发挥同样功能的部件和部分标注相同的附图标记。另外,图中,预先若没有特别说明,(i)表示位于下侧基板的上层的梳齿电极中的一个梳齿电极的电位,(ii)表示位于下侧基板的上层的梳齿电极中的另一个梳齿电极的电位,(iii)表示下侧基板的下层的面状电极的电位,(iv)表示上侧基板的面状电极的电位。另外,在各实施方式中,对发挥同样功能的部件和部分标注同样的附图标记。另外,在本实施方式中,作为上层电极、下层电极,使用ITO(Indium Tin Oxide;氧化铟锡),但例如也可以适当地使用IZO(Indium Zinc Oxide;氧化铟锌)来代替ITO。

[0080] 首先,对能够适用本实施方式的薄膜晶体管阵列基板的液晶显示装置进行说明。

[0081] 图1是表示本实施方式的液晶显示装置的产生横向电场时的液晶显示装置的剖视示意图。图2是表示本实施方式的液晶显示装置的产生纵向电场时的液晶显示装置的剖视示意图。图1和图2中,虚线表示所产生的电场方向。实施方式1的液晶显示面板具有利用作为具有正的介电常数各向异性的液晶(正液晶)的液晶分子31的垂直取向型的三层电极结构(此处,位于第二层的下侧基板的上层电极为一对梳齿电极(本说明书中也称为第一电极))。上升沿,如图1所示,通过一对梳齿电极16(例如,包括电位为7V的梳齿电极17和电位

为14V的梳齿电极19)间的以7V电位差产生的横向电场,使液晶分子旋转。此时,实质上不产生基板间(电位为10.5V的下层电极(本说明书中也称为第二电极)13与电位为7V的对置电极23之间)的电位差。

[0082] 另外,下降沿,如图2所示,通过基板间(例如,电位分别为14V的下层电极13、上层电极17和上层电极19,与电位为0V的对置电极23之间)的以14V电位差产生的纵向电场,使液晶分子旋转。此时,实质上不产生一对梳齿电极16(例如由电位为14V的梳齿电极17和电位为14V的梳齿电极19构成)间的电位差。

[0083] 上升沿、下降沿均通过电场使液晶分子旋转,由此实现高速响应。即,在上升沿,利用一对梳齿电极间的横向电场成为导通状态,能够实现高透射率化,在下降沿,利用基板间的纵向电场成为导通状态,能够实现高速响应化。另外,通过梳齿驱动的横向电场,也能够实现高透射率化。此外,在实施方式1及其以后的实施方式中,作为液晶,使用了正型液晶,但也可以使用负型液晶代替正型液晶。使用负型液晶的情况下,通过一对基板间的电位差,液晶分子在水平方向(与基板主面平行的方向)上取向,通过一对梳齿电极间的电位差,液晶分子也在水平方向上取向。由此,透射率变优异,并且在上升沿/下降沿,均能够通过电场使液晶分子旋转,实现高速响应化。另外,后述的各实施方式的薄膜晶体管阵列基板能够特别适合应用于这种液晶显示装置,但除此之外也能够应用于FFS驱动的液晶显示装置或TBA模式的液晶显示装置。这种液晶显示装置需要对梳齿电极17、梳齿电极19、作为面状电极的下层电极13施加不同的电压,因此有时需要三个TFT。

[0084] 实施方式1的液晶显示面板如图1和图2所示,通过薄膜晶体管阵列基板10、液晶层30和对置基板20(彩色滤光片基板)从液晶显示面板的背面侧向观察面侧依次叠层而构成。本实施方式的液晶显示面板如图2所示,在不足阈值电压时使液晶分子垂直取向。另外,如图1所示,在梳齿电极间的电压差为阈值电压以上时,利用玻璃基板11(薄膜晶体管阵列基板的玻璃基板)上形成的上层电极17、19(一对梳齿电极16)间产生的电场使液晶分子在梳齿电极间倾斜至水平方向,由此控制透射光量。面状的下层电极13(对置电极13)在与上层电极17、19(一对梳齿电极16)之间隔着绝缘层15而形成。绝缘层15中例如使用氧化膜 SiO_2 、氮化膜 SiN 、丙烯酸树脂等,或者也能使用这些材料的组合。

[0085] 虽未在图1、图2示出,但在两基板的与液晶层相反的一侧配置有偏光板。作为偏光板,圆偏光板和直线偏光板均能够使用。另外,在两基板的液晶层侧分别配置有取向膜,这些取向膜可以是有机取向膜和无机取向膜中任一者。另外,这些取向膜既可以使液晶分子在与膜面垂直的方向上取向,也可以使该液晶分子在与膜面平行的方向上取向。

[0086] 在被扫描信号线选择的时刻,使从视频信号线供给的电压通过薄膜晶体管元件(TFT)施加在用于驱动液晶材料的上层电极19。另外,在后述的各实施方式中,上层电极17和上层电极19形成在同层,优选形成在同层的方式,但是,只要能够在梳齿电极间产生电压差而施加横向电场,从而发挥提高透射率的本发明的效果,则也可以形成在不同层。上层电极19经接触孔与从TFT延伸的漏极电极连接。另外,在图1、图2中,下层电极13、对置电极23为面状,下层电极13例如能够按栅极总线中的偶数线、奇数线共用连接(下层电极13例如能够与栅极总线中的偶数线共用连接,并且与栅极总线的奇数线共用连接)。这种电极在本说明书中也称作面状电极。另外,对置电极23与所有像素共用连接。

[0087] 在本实施方式中,梳齿电极的电极宽度L例如优选为 $2\mu\text{m}$ 以上。梳齿电极的电极间

隔S例如优选为 $2\mu\text{m}$ 以上。另外,优选的上限值例如为 $7\mu\text{m}$ 。

[0088] 另外,作为电极间隔S与电极宽度L之比(L/S),例如优选为 $0.4\sim 3$ 。进一步优选的下限值为 0.5 ,进一步优选的上限值为 1.5 。

[0089] 液晶单元间隙(cell gap)d只要为 $2\mu\text{m}\sim 7\mu\text{m}$ 即可,优选处于该范围内。液晶单元间隙d(液晶层的厚度)优选在本说明书中对全部的液晶显示面板的液晶层的厚度取平均算出。

[0090] 另外,本实施方式的液晶显示装置能够适当包括通常的液晶显示装置所具备的部件(例如,光源等)。

[0091] 接着,对后述的实施方式2、3的双源极驱动进行说明。

[0092] 图3是表示能够进行双源极驱动的薄膜晶体管阵列基板的源极总线与像素电极连接的例子的俯视示意图。其中,在图中,线粗的纵线和线细的纵线均表示源极总线。通过同时驱动TFT,能够每次写入两条栅极总线。

[0093] 当在大型面板中进行 240Hz 驱动时,像素的写入时间非常短。例如,在栅极总线的条数为1080条的情况下,单源极驱动下的一条线的写入时间为 $4\mu\text{s}(=1\text{s}/240\text{Hz}/1080\text{条})$ 。这样,因为写入时间短,所以无法充分地像素进行充电。

[0094] 通过将其制成双源极驱动,同时对第n个像素和第n+1个像素进行写入(同时写入两条栅极总线),由此写入时间变为2倍的 $8\mu\text{s}(=1\text{s}/240\text{Hz}/540\text{条})$,能够实现与 120Hz 驱动的写入时间 $8\mu\text{s}(=1\text{s}/120\text{Hz}/1080\text{条})$ 相同时间的写入。

[0095] 实施方式1(单源极驱动、两个TFT的情况)

[0096] 图4是实施方式1的薄膜晶体管阵列基板的像素俯视示意图。

[0097] 在实施方式1中,优选作为一对梳齿电极中的一个梳齿电极的上层电极(像素电极)19具有凸形(T字形)的主干部分,上层电极17具有凹形的主干部分。另外,上层电极(像素电极)19的主干部分和上层电极17的主干部分相对。上层电极(像素电极)19和上层电极17分别具有从主干部分以 $45^\circ(135^\circ)$ 的角度延伸的分支部分。分支部分也可以说是与梳齿电极的齿的部分对应,可以说,上层电极(像素电极)19的分支部分和上层电极17的分支部分交替配置,彼此相对。另外,这种电极结构在后述的实施方式中也一样。

[0098] 作为一对梳齿电极中的一个梳齿电极的上层电极(像素电极)19包括沿源极总线A、B的线状部分。此处,上层电极19所包含的沿源极总线A、B的线状部分在像素中设置在栅极总线的长度方向最靠外侧(图4的像素中最右侧)的位置。沿栅极总线G的另一个主干部分从沿该源极总线A、B的线状部分的中心附近,与该线状部分成 90° 的角度地向图中左侧延伸。

[0099] 另外,作为一对梳齿电极中的另一个梳齿电极的上层电极17包括沿栅极总线G的线状部分。沿该栅极总线G的线状部分在像素中设置在源极总线的长度方向上最靠外侧(图4的像素中最上侧和最下侧)的位置。上层电极19的沿源极总线A、B的线状部分,在图4中以虚线包围的部分41处,相对于上层电极17的沿栅极总线G的线状部分横向设置。另外,上层电极19的沿源极总线A、B的线状部分不与上层电极17的沿栅极总线G的线状部分重叠。由此,上层电极19的沿源极总线A、B的线状部分在与栅极总线G重叠的位置与薄膜晶体管元件的漏极电极d适当连接。另外,沿着源极总线A、B的上层电极19的线状部分比沿着栅极总线的上层电极17的线状部分长。当上层电极中的一个电极的沿源极总线的线状部分比上层电

极中的另一个电极的沿栅极总线的线状部分长时,能够与漏极电极d适当地连接。

[0100] 使上层电极(像素电极)19的主干部分延伸至像素的外侧(用虚线包围的部位)。漏极电极d与上层电极19的接触在栅极总线G上进行。由此,能够充分防止漏极电极d与上层电极19在像素附近(与像素区域重叠的部位等)接触时发生的取向紊乱。

[0101] 另外,图4中,n表示从图的上侧起数在像素排列中沿着栅极总线的像素列的情况下的第n个像素,同样,n+1表示第n+1个像素。后述的图中也一样。

[0102] 实施方式1的图4是以下层电极13为共用电极在栅极总线方向或源极总线方向上连接,每个像素具有两个TFT的情形,但在下层电极13也由每个像素的TFT来驱动这样的每个像素有三个TFT的情况下,同样能够应用本发明。

[0103] 图5是实施方式1的变形例的薄膜晶体管阵列基板的像素俯视示意图。

[0104] 图5表示像素从实施方式1起旋转90°的情况。在该情况下,上层电极19'的沿栅极总线的线状部分变短,上层电极17'的沿源极总线的线状部分变长。上层电极17'的沿源极总线(图5的上下部分)的线状部分,在图5中由虚线包围的部分43处,相对于上层电极19'的沿栅极总线(图5的左右方向)的线状部分横向设置。而且,虽未图示,但在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接。

[0105] 实施方式2(双源极驱动、两个TFT的情况:像素的反转)

[0106] 图6是实施方式2的薄膜晶体管阵列基板的像素俯视示意图。

[0107] 作为上层电极119的主干部分的沿源极总线A~F的线状部分设得比上层电极117的沿栅极总线G的线状部分长,并且在栅极总线G上与TFT3或TFT6连接。换言之,作为上层电极117的主干部分的沿栅极总线G的线状部分设得较短,以免产生干扰,使上层电极119的沿源极总线的线状部分相对于该上层电极117的沿栅极总线G的线状部分在由虚线包围的部分141处横向设置。

[0108] 通过使上层电极117和上层电极119在第n个像素和第n+1个像素中反转配置,无论是哪个像素,上层电极的沿源极总线的线状部分均在栅极总线上与TFT的漏极电极电连接。

[0109] 此时,当令源极总线从左端起依次为A、B、C、D、E、F时,连接的顺序依次成为:

[0110] A:与第n个像素的上层电极117连接

[0111] B:与第n+1个像素的上层电极119连接

[0112] C:与第n个像素的下层电极113连接

[0113] D:与第n+1个像素的下层电极113连接

[0114] E:与第n个像素的上层电极119连接

[0115] F:与第n+1个像素的上层电极117连接

[0116] 这样的连接是优选方式之一。

[0117] 与上层电极117连接的源极总线A、F和与下层电极113连接的源极总线C、D也可以是反过来的。另外,与第n个像素的下层电极113连接的源极总线C和与第n+1个像素的下层电极113连接的源极总线D也可以是反过来的,与第n+1个像素的上层电极119连接的源极总线B和与第n个像素的上层电极119连接的源极总线E也可以是反过来的。其中尤为重要是,从两外侧向内一条的源极总线B、E(除了最外侧的两条源极总线A、F之外,位于该像素的最外侧的两条源极总线B、E)与相对于上层电极117的沿栅极总线设置的部分横向设置的、作为一对梳齿电极中的一个梳齿电极的上层电极119连接,优选这种方式。

[0118] 另外,以下层电极113为共用电极,在栅极总线方向或源极总线方向连接,每个像素以两个TFT进行驱动的情况下,也同样能够应用实施方式2的像素结构。

[0119] 另外,在能够进行双源极驱动的薄膜晶体管阵列基板中,像素中央的主干不与源极总线平行时,在第n个像素和第n+1个像素中,像素的电极的配置成为反转的结构,优选这种结构。

[0120] 图7是表示本实施方式的液晶显示装置的接触孔的配置的图。

[0121] 由白色的虚线包围的位置为接触孔。像这样在栅极总线上设置漏极电极与上层电极的接触孔,由此如上所述,能够充分防止在接触孔位于像素附近时产生的取向紊乱。

[0122] 实施方式3(双源极驱动、三个TFT的情况:将像素旋转90°)

[0123] 图8是实施方式3的薄膜晶体管阵列基板的像素俯视示意图。

[0124] 作为上层电极217的主干部分的沿源极总线A~F的线状部分设得比上层电极219的沿栅极总线G的线状部分长,并且分别在栅极总线G上与TFT3或TFT4连接。换言之,作为上层电极219的主干部分的沿栅极总线G的线状部分设得较短,以免产生干扰,使上层电极217的沿源极总线的线状部分相对于该上层电极219的沿栅极总线G的线状部分在由虚线包围的部分241横向设置。

[0125] 通过使上层电极的像素图案从实施方式1等所示的像素图案旋转90°,上层电极217与漏极电极d没有问题地电连接。

[0126] 此时,当令源极总线从左端起依次为A、B、C、D、E、F时,连接的顺序依次成为:

[0127] A:与第n个像素的上层电极219连接

[0128] B:与第n+1个像素的上层电极217连接

[0129] C:与第n个像素的下层电极213连接

[0130] D:与第n+1个像素的下层电极213连接

[0131] E:与第n个像素的上层电极217连接

[0132] F:与第n+1个像素的上层电极219连接

[0133] 这样的连接是优选方式之一。

[0134] 与上层电极219连接的源极总线A、F和与下层电极213连接的源极总线C、D也可以是反过来的。另外,与第n个像素的上层电极219连接的源极总线A和与第n+1个像素的上层电极219连接的源极总线F可以是反过来的,与第n个像素的下层电极213连接的源极总线C和与第n+1个像素的下层电极213连接的源极总线D也可以是反过来的,与第n+1个像素的上层电极217连接的源极总线B和与第n个像素的上层电极217连接的源极总线E也可以是反过来的。

[0135] 另外,在实施方式3中,如图8的附图标记245所示,漏极电极d与下层电极213电连接,但是代之,也可以以下层电极213为共用电极,在栅极总线方向或源极总线方向连接,每个像素用两个TFT进行驱动。这种情况下也同样能够适当应用实施方式3的其他像素结构。

[0136] 另外,在实施方式3的情况下,重要的是六条源极总线的排列方法为,两个外侧的源极总线(A和F)与上层电极(ii)(或下层电极(iii))电连接,从两个外侧向内一条的源极总线(B和E)与上层电极(i)电连接,最内侧的源极总线(C和D)与下层电极(iii)(或上层电极(ii))连接,特别优选这种方式。即,采用B的源极总线以及E的源极总线与上层电极(i)相连的设计,能够适当地进行设计。

[0137] 在上述各实施方式中,上层电极的主干与漏极电极d连接,因此为向栅极总线侧延伸的长的结构。

[0138] 另外,在本发明的各实施方式中,优选使用氧化物半导体TFT(1GZO等)。以下对该氧化物半导体TFT进行详细说明。

[0139] 上述薄膜晶体管基板包括薄膜晶体管元件。上述薄膜晶体管元件优选包含氧化物半导体。即,在薄膜晶体管元件中,优选利用氧化锌等氧化物半导体膜来代替硅半导体膜,形成有源驱动元件(TFT)的活性层。将这种TFT称作“氧化物半导体TFT”。氧化物半导体具有这样的特征,即呈现比非晶硅高的载流子迁移率,特性偏差也小。因此,氧化物半导体TFT适用于能够比非晶硅TFT更高速地动作,驱动频率高,更加高精密的下一代显示装置的驱动。另外,氧化物半导体膜由比多晶硅膜简单的工序形成,因此具有也能够适用于需要大面积的装置的优点。

[0140] 本实施方式的液晶驱动方法特别是在FSD(场序显示装置)中使用的情况下,如下的特征很显著。

[0141] (1)像素电容比通常的VA(垂直取向)模式大(图9是表示本实施方式的液晶显示装置的一例的剖视示意图,图9中,在箭头所示的部位,在上层电极与下层电极之间,产生较大的电容,因此像素电容比通常的垂直取向[VA:Vertical Alignment]模式的液晶显示装置大)。(2)RGB的三个像素成为一个像素,因此一个像素的电容为三倍。(3)而且,需要240Hz以上的驱动,因此栅极导通时间非常短。

[0142] 另外,应用了氧化物半导体TFT(1GZO等)的情形的优点如下所不。

[0143] 由上述(1)和(2)的原因,52型的像素电容为UV2A的240Hz驱动的机种的约20倍。

[0144] 因而,当利用现有技术的a—Si制作晶体管时,晶体管会变大约20倍以上,具有无法得到足够的开口率的技术问题。

[0145] 1GZO的迁移率为a—Si的约10倍,因此晶体管的大小成为约1/10。

[0146] 利用彩色滤光片RGB的液晶显示装置中的三个晶体管成为一个,因此能够制作成与a—Si大致同等或更小的程度。

[0147] 如上所述,随着晶体管变小,Cgd的电容也减小,因此与此相应地对源极总线的负担也会减小。

[0148] (具体例)

[0149] 图10、图11表示氧化物半导体TFT的结构图(例示)。图10是本实施方式中使用的有源驱动元件周边的俯视示意图。图11是用于本实施方式的有源驱动元件周边的剖视示意图。其中,附图标记T表示栅极·源极端子。附图标记Cs表示辅助电容。

[0150] 以下对氧化物半导体TFT的制作工序的一例(该部)进行说明。

[0151] 利用了氧化物半导体膜的有源驱动元件(TFT)的活性层氧化物半导体层105a、105b能够如下这样形成。

[0152] 首先,利用溅射法,在绝缘膜113i之上形成例如厚度为30nm以上300nm以下的In—Ga—Zn—O类半导体(1GZO)膜。然后,利用光刻法,形成覆盖1GZO膜的规定区域的抗蚀剂掩模。接着,利用湿法刻蚀,除去1GZO膜中未被抗蚀剂掩模覆盖的部分。然后,剥离抗蚀剂掩模。这样,得到岛状的氧化物半导体层105a、105b。另外,也可以利用其它的氧化物半导体膜来代替1GZO膜,形成氧化物半导体层105a、105b。

[0153] 然后,使绝缘膜107沉积在基板111g的整个表面后,对绝缘膜107进行图案化。

[0154] 具体而言,首先,在绝缘膜113i和氧化物半导体层105a、105b之上,作为绝缘膜107,例如通过CVD法形成 SiO_2 (厚度:例如为约150nm)。

[0155] 绝缘膜107优选包含 SiO_y 等氧化物膜。

[0156] 若使用氧化物膜,则在氧化物半导体层105a、105b产生氧缺损的情况下,能够利用氧化物膜中所包含的氧,使氧缺损得以恢复,因此能够更为有效地减少氧化物半导体层105a、105b的氧化缺损。此处,作为绝缘膜107,使用由 SiO_2 膜构成的单层,但是绝缘膜107也可以具有以 SiO_2 为下层且以 SiN_x 膜为上层的叠层结构。

[0157] 绝缘膜107的厚度(在具有叠层结构的情况下为各层的总厚度),优选为50nm以上200nm以下。如果为50nm以上,则在源极·漏极电极的图案化工序等中,能够更加可靠地保护氧化物半导体层105a、105b的表面。另一方面,如果超过200nm,则由于源极电极或漏极电极而产生更大的台阶,因此有可能引起断线等。

[0158] 另外,本实施方式的氧化物半导体层105a、105b优选为例如由Zn—O类半导体(ZnO)、In—Ga—Zn—O类半导体(1GZO)、In—Zn—O类半导体(1ZO)、或Zn—Ti—O类半导体(ZTO)等构成的层。其中,进一步优选In—Ga—Zn—O类半导体(1GZO)。

[0159] 另外,本模式通过与上述氧化物半导体TFT组合而获得一定的作用效果,但是也能够利用非晶硅SiTFT、多晶硅SiTFT等公知的TFT元件来驱动。

[0160] 比较例1(单源极驱动、两个TFT的情况)

[0161] 图12是比较例1的薄膜晶体管阵列基板的像素俯视示意图。

[0162] 在电场导通-电场导通模式的液晶显示装置中,利用TFT驱动上层电极317、上层电极319时,每一个像素需要两个TFT。

[0163] 左侧的源极总线A与上层电极317连接。右侧的源极总线B与上层电极319连接,但是,由于上层电极317的主干较长,因此无法如由虚线包围的部分347所示那样连接。用TFT驱动下层电极313的、每一个像素具有三个TFT的薄膜晶体管阵列基板的情况下也一样。

[0164] 比较例2(双源极驱动、两个TFT的情况)

[0165] 图13是比较例2的薄膜晶体管阵列基板的像素俯视示意图。

[0166] 在电场导通-电场导通模式的液晶显示装置中,驱动上层电极417、上层电极419时,每一个像素需要两个TFT。

[0167] 进行240Hz驱动时,因为TFT的导通时间过短,因此在双源极驱动时需要同时写入两个像素。因为极性反转,因此向源极总线交替写入+和-。

[0168] 左侧的两个源极总线A、B与上层电极417连接。

[0169] 右侧的两个源极总线C、D与上层电极419连接,但是,由于在第n+1个像素中,漏极d的前端不在上层电极419的方向上,因此无法连接。

[0170] 另外,在单源极驱动的情况下,如果上层电极417的主干较长,则无法连接。

[0171] 比较例3(双源极驱动、三个TFT的情况)

[0172] 图14是比较例3的薄膜晶体管阵列基板的像素俯视示意图。

[0173] 在电场导通-电场导通模式的液晶显示装置中,对上层电极517、上层电极519、下层电极513这三个电极单独地施加电压时,每一个像素使用三个TFT。

[0174] 进行240Hz驱动时,因为TFT的导通时间过短,因此在双源极驱动时需要同时写入

两个像素。

[0175] 每一个像素具有三个TFT,因此每一个像素总共有六条源极总线。因为极性反转,因此向源极总线交替写入+和-。

[0176] 左侧的两个源极总线A、B与上层电极517连接。

[0177] 中央的两个源极总线C、D与下层电极513连接。

[0178] 右侧的两个源极总线E、F与上层电极519连接,但是,由于在第n+1个像素中,漏极d的前端不在上层电极519的方向上,因此,在第n+1个像素中无法连接。

[0179] 不对下层电极513进行TFT驱动,每一个像素具有两个TFT的情况下也一样。

[0180] 另外,在单源极驱动的情况下,如果上层电极517的主干较长,则无法连接。

[0181] 比较例3的变形例

[0182] 图15是比较例3的变形例的薄膜晶体管阵列基板的像素俯视示意图。

[0183] 在比较例3中,当将上层电极519向漏极d侧延长,将漏极d和上层电极519连接时,与此相应地,开口率会下降。即,图15表示比较例3的变形例,即,将比较例3的上层电极519向漏极d侧延长,将漏极d和上层电极519连接的情况,但是由虚线包围的区域549并没有形成如一对梳齿电极那样能够适当地控制液晶的取向的结构,因此液晶的取向会发生紊乱,透射率会下降。

[0184] 在上述的各实施方式中,薄膜晶体管阵列基板容易制造,而且能够实现高透射率化。另外,它能够实现能实施场序方式,并且适合应用于车载用的显示装置、或能够立体显示的液晶显示装置(3D的液晶显示装置)用途的响应速度。其中尤为优选,液晶驱动装置为进行场序驱动的结构,且包括圆偏光板。在进行场序驱动时,没有彩色滤光片,因此内部反射变大。这是因为彩色滤光片的透射率通常为1/3,反射光两次通过彩色滤光片,所以存在彩色滤光片的情况下,内部反射为1/10左右。因此,通过利用圆偏光板,能够成分减少这种内部反射。另外,在TFT基板和对置基板中,能够通过SEM(Scanning Electron Microscope:扫描式电子显微镜)等显微镜观察,确认本发明的液晶显示面板、液晶显示装置和薄膜晶体管阵列基板的电极结构等。

[0185] 另外,在本说明书中,小型的液晶显示面板是指10寸以下的便携式设备用显示器。大型面板是指比20寸的个人计算机用等的显示器大的电视机用等的显示器。

[0186] 另外,在上述实施方式中,对电极按奇数像素线、偶数像素线电连接的液晶显示装置进行了说明,并在这种方式的液晶显示装置进行反转驱动的基础上予以优选,但是只要电极沿像素线电连接,就能够减少每个像素的TFT数量,例如可以是电极按上述以外的每多条的像素线(n条线n条线地(n是2以上的整数))连接。

[0187] 另外,在TFT基板和对置基板中,能够通过SEM(Scanning Electron Microscope:扫描式电子显微镜)等显微镜观察,确认本发明的液晶驱动方法和液晶显示装置的电极结构等。另外,能够利用本发明的技术领域的通常方法验证驱动电压,从而确认本发明的液晶驱动方法等。

[0188] 另外,上述包括薄膜晶体管阵列基板的液晶显示装置可以适当包括通常的液晶显示装置所具备的部件(例如,光源等)。

[0189] 上述实施方式的各方式在不脱离本发明的宗旨的范围内也可以适当组合。

[0190] 另外,本申请以2011年10月31日申请的日本国专利申请2011—239348号为基础,

主张基于巴黎条约和所进入国家的法规的优先权。该申请的全部内容已援引至本申请中以供参考。

[0191] 附图标记

[0192] 10、110 薄膜晶体管阵列基板

[0193] 11、21 玻璃基板

[0194] 13、13'、23、113、213、313、413、513 下层电极

[0195] 15、415、515 绝缘层

[0196] 16 一对梳齿电极

[0197] 17、17'、19、19'、117、119、217、219、317、319、417、419、517、519 上层电极

[0198] 20 对置基板

[0199] 23 对置电极

[0200] 30 液晶层

[0201] 31 液晶(液晶分子)

[0202] 101a 栅极配线

[0203] 101b 辅助电容配线

[0204] 101c 连接部

[0205] 111g 基板

[0206] 113i 绝缘膜(栅极绝缘膜)

[0207] 105a、105b 氧化物半导体层(活性层)

[0208] 107 绝缘层(刻蚀阻挡层、保护膜)

[0209] 109as、109ad、109b、115b 开口部

[0210] 111as 源极配线

[0211] 111ad 漏极配线

[0212] 111c、117c 连接部

[0213] 113p 保护膜

[0214] 117pix 像素电极

[0215] 201 像素部

[0216] 202 端子配置区域

[0217] T 栅极・源极端子

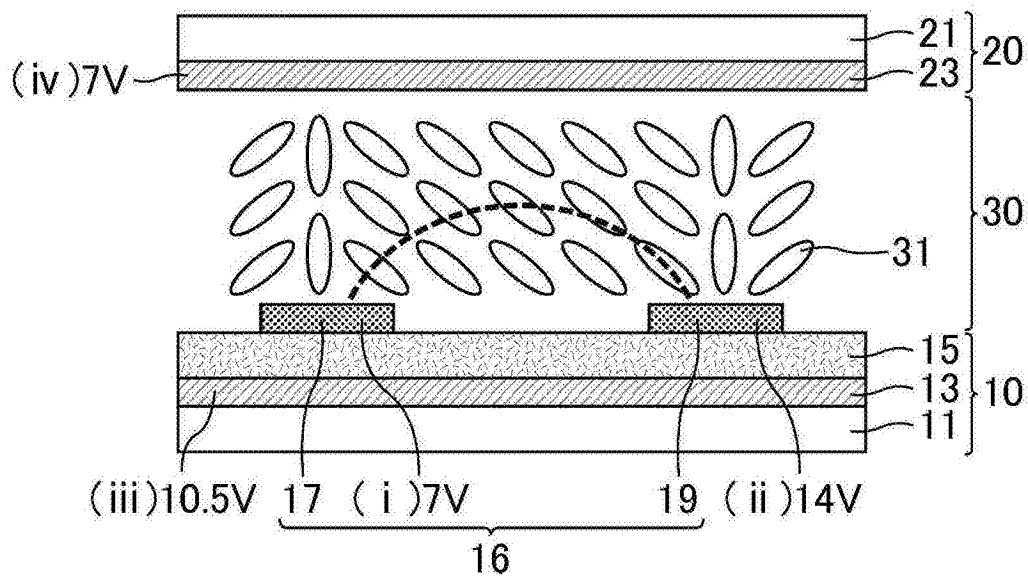


图1

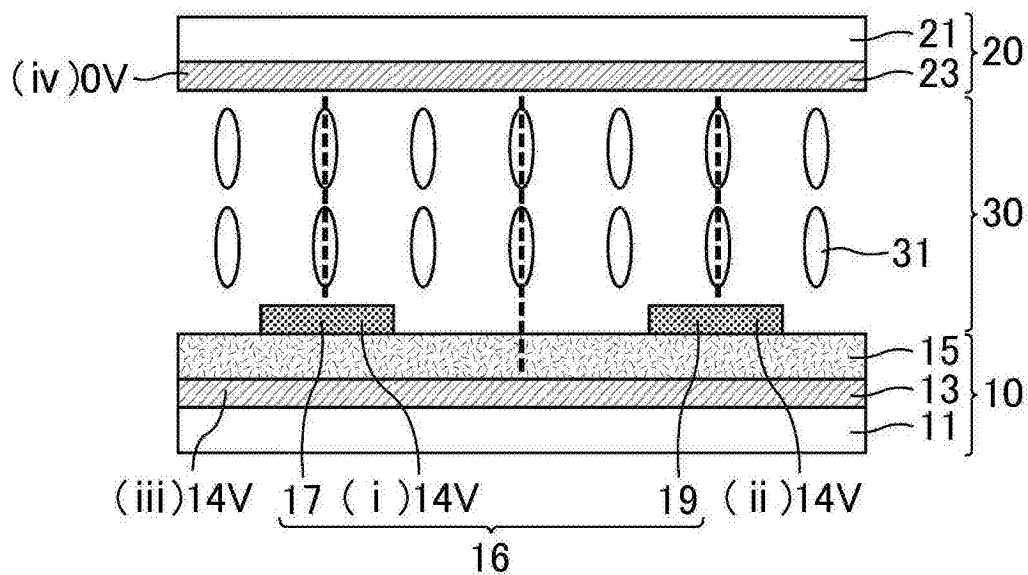


图2

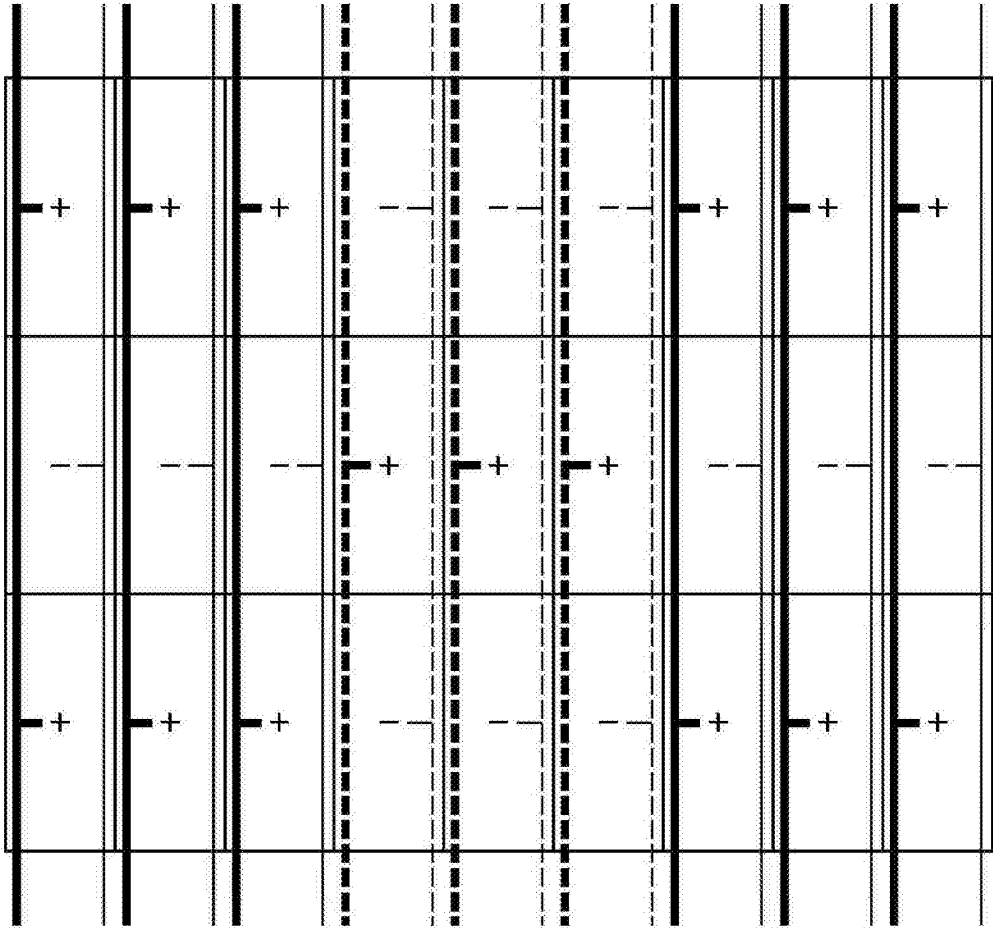


图3

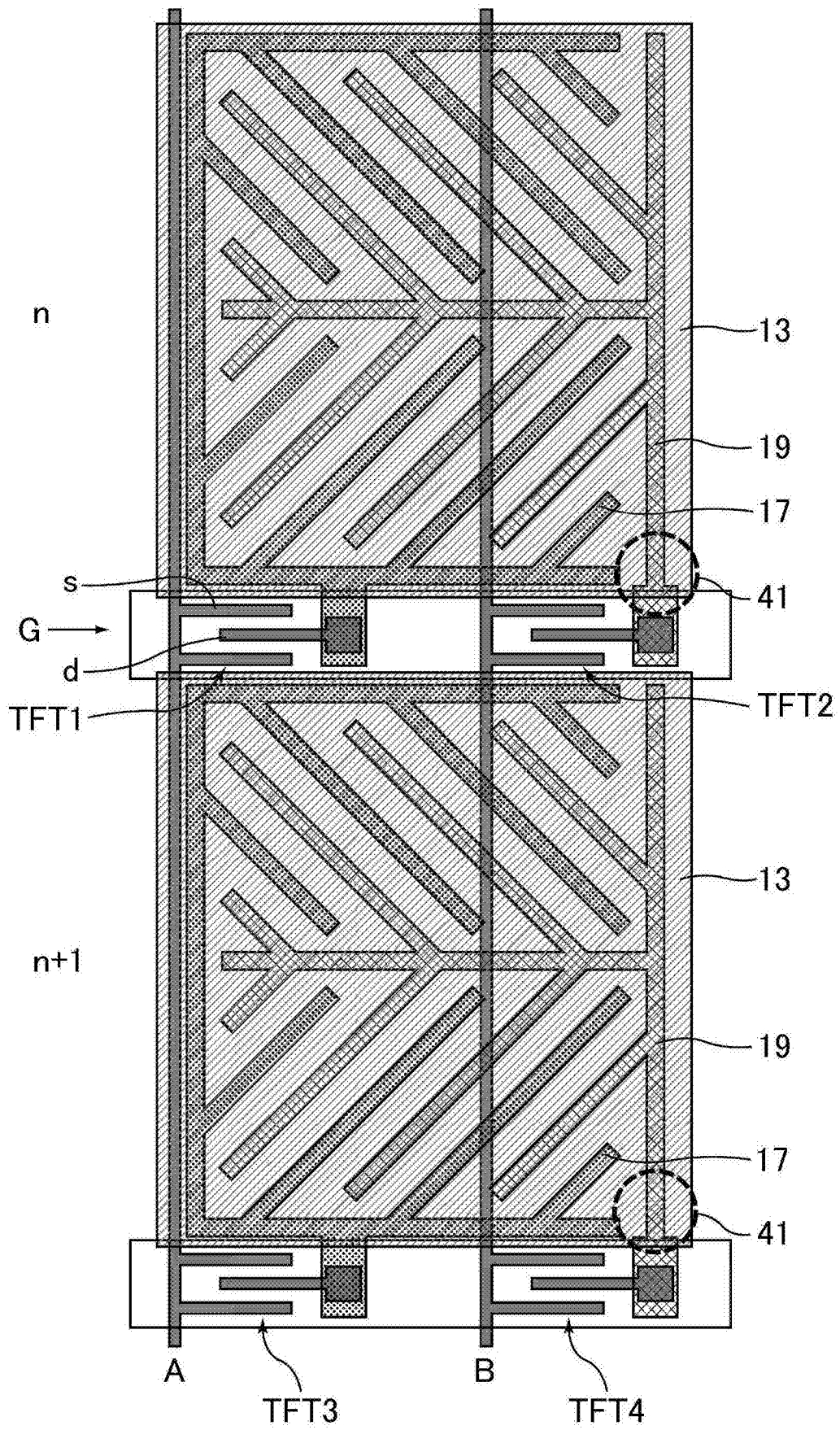


图4

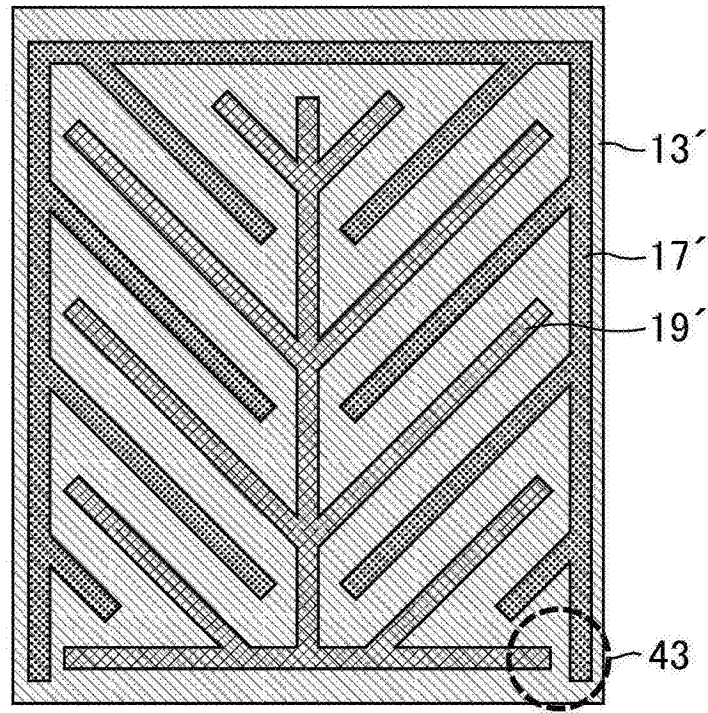


图5

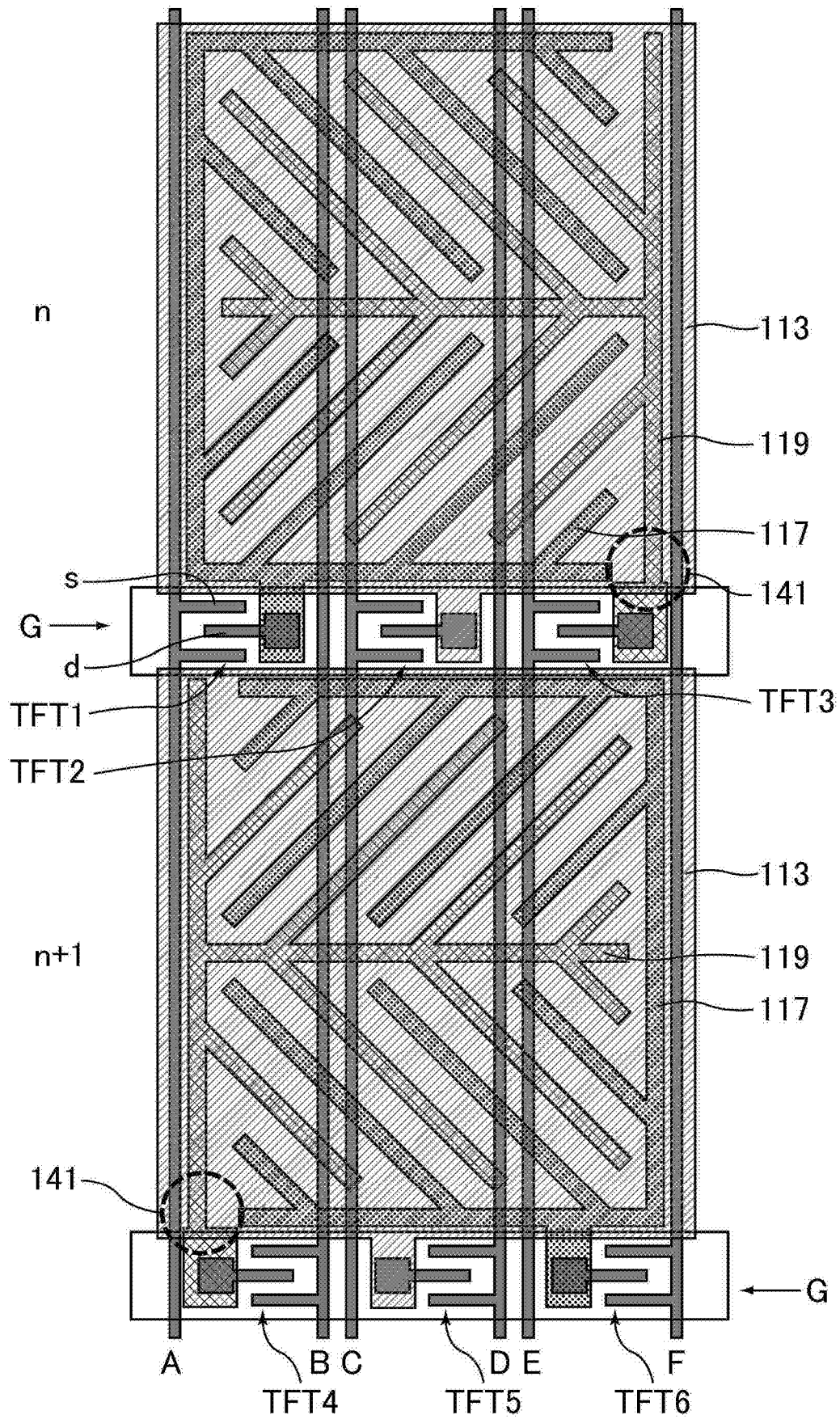


图6

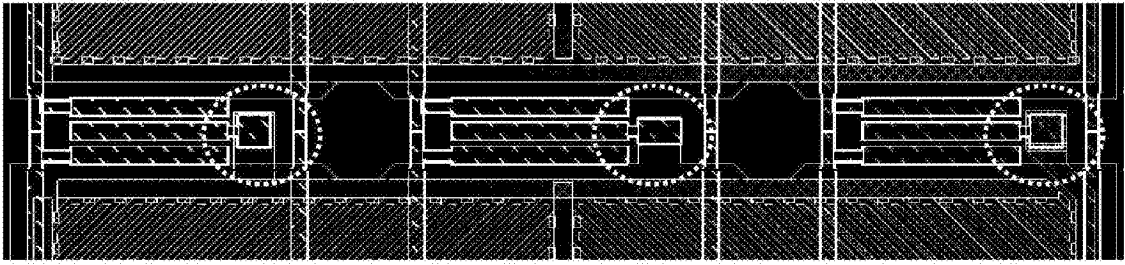


图7

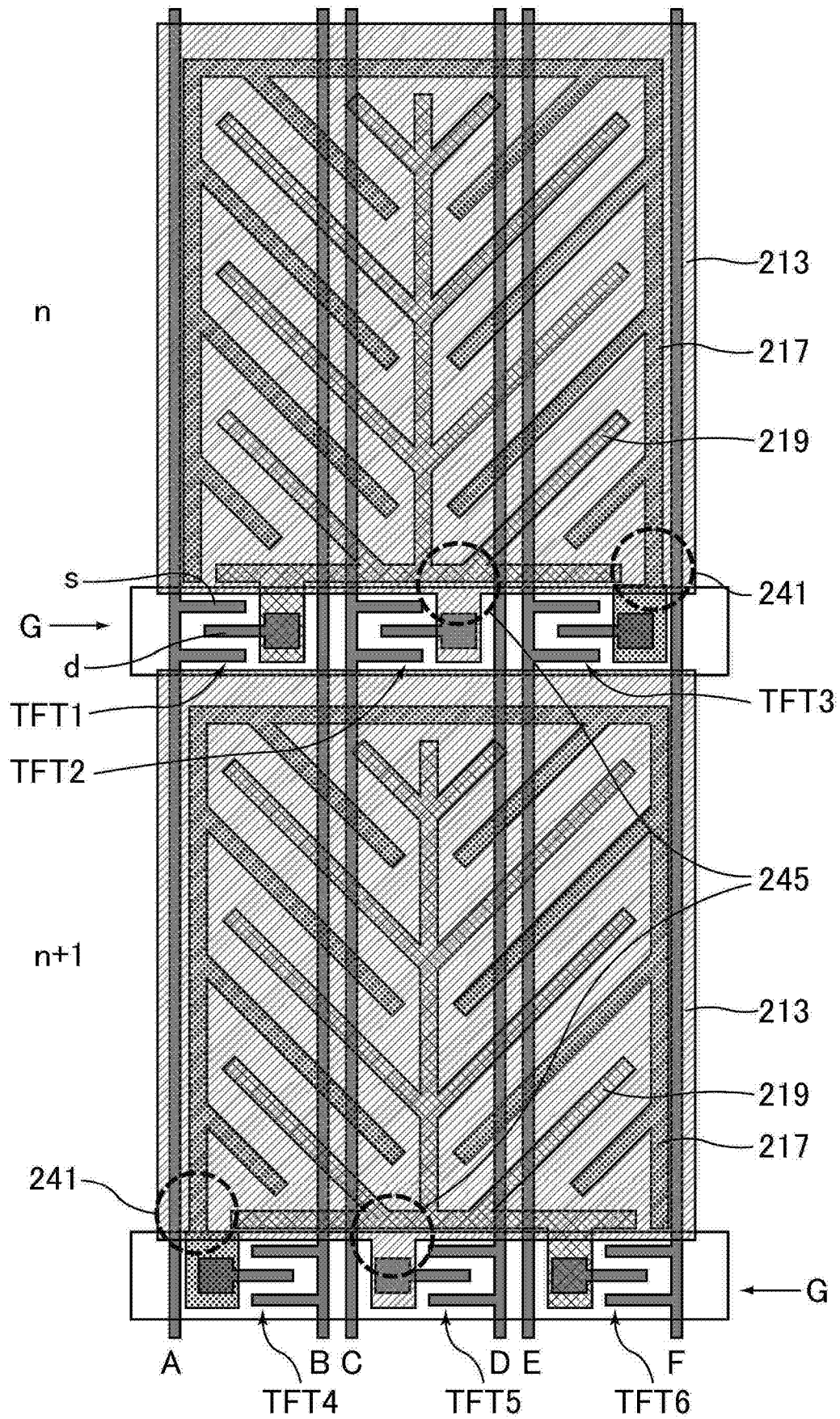


图8

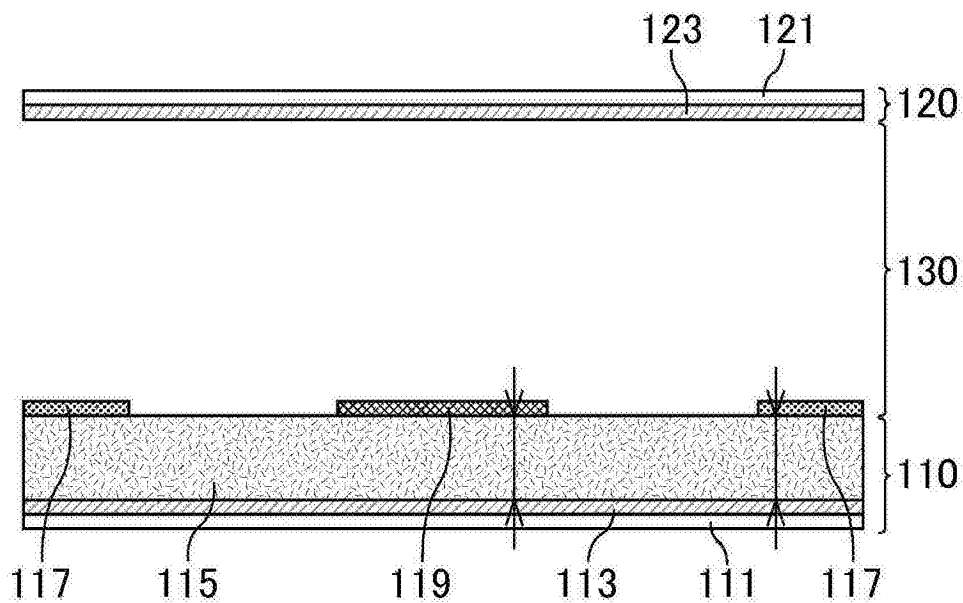


图9

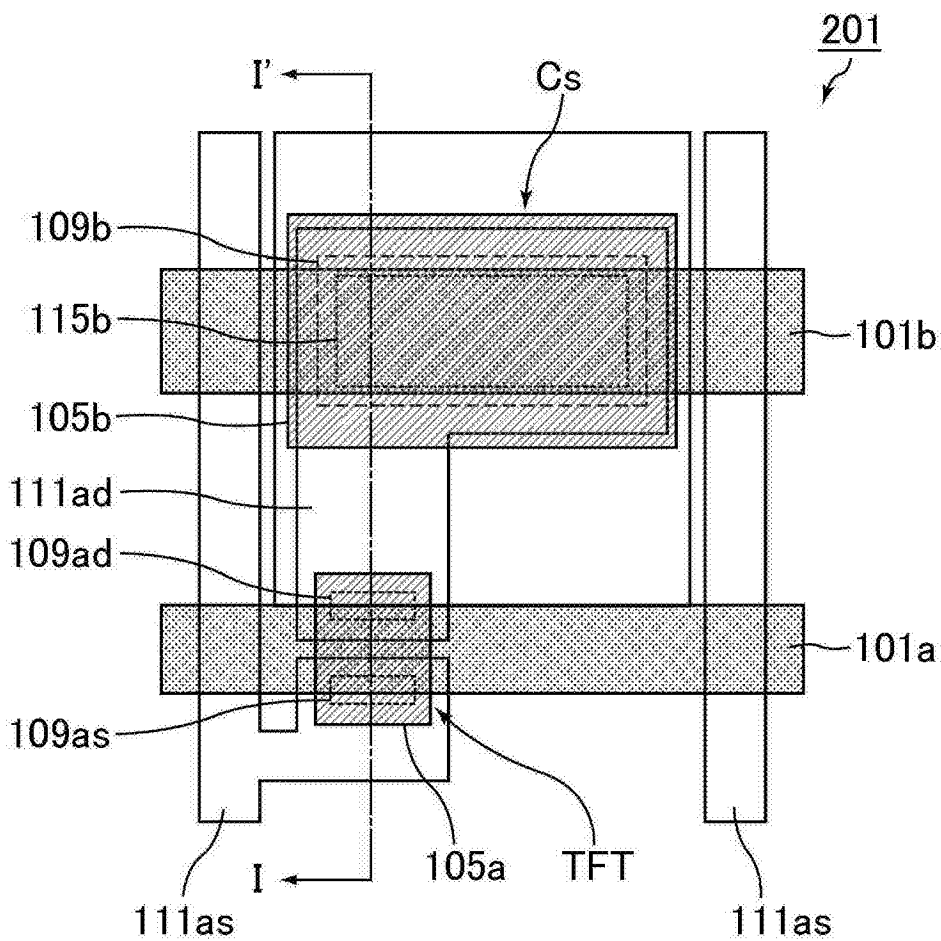


图10

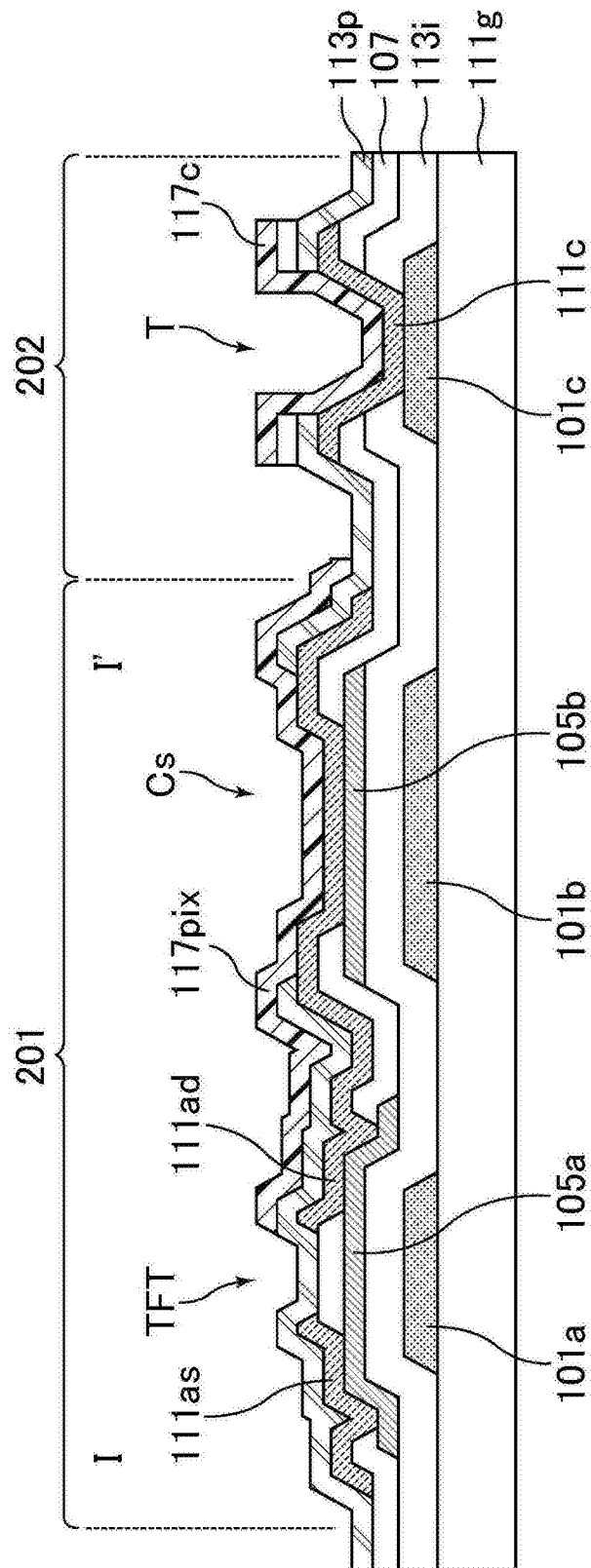


图11

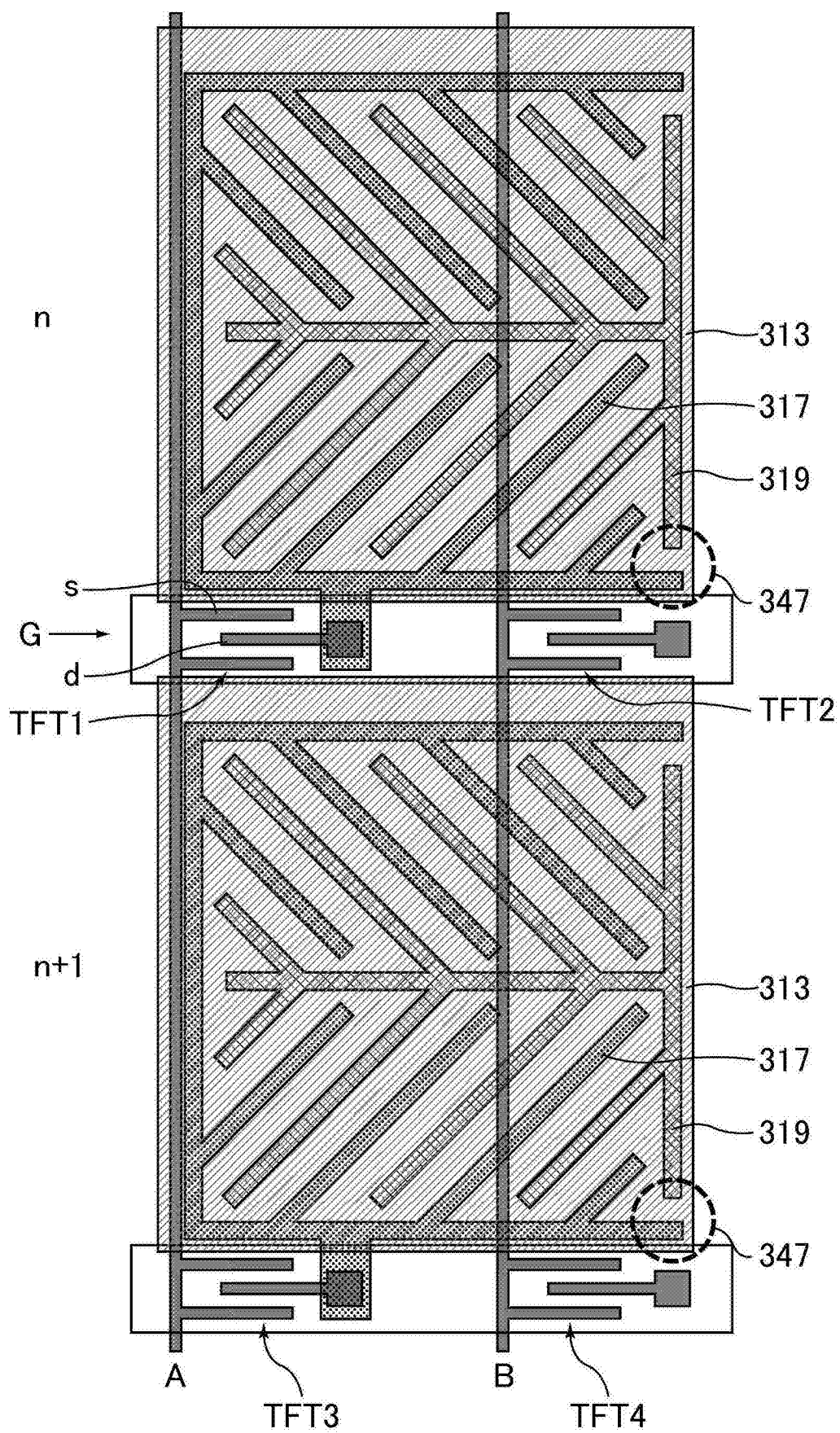


图12

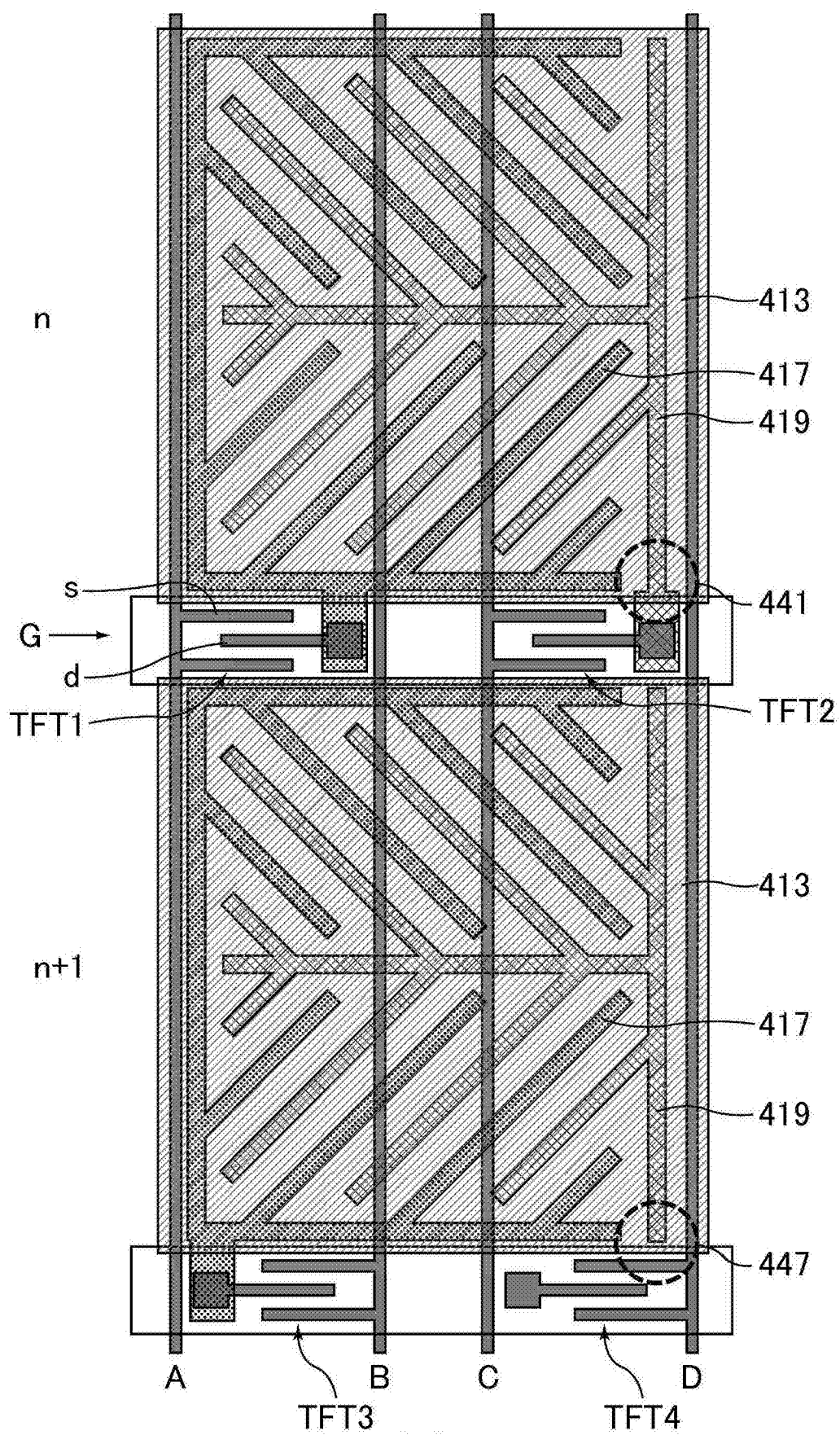


图13

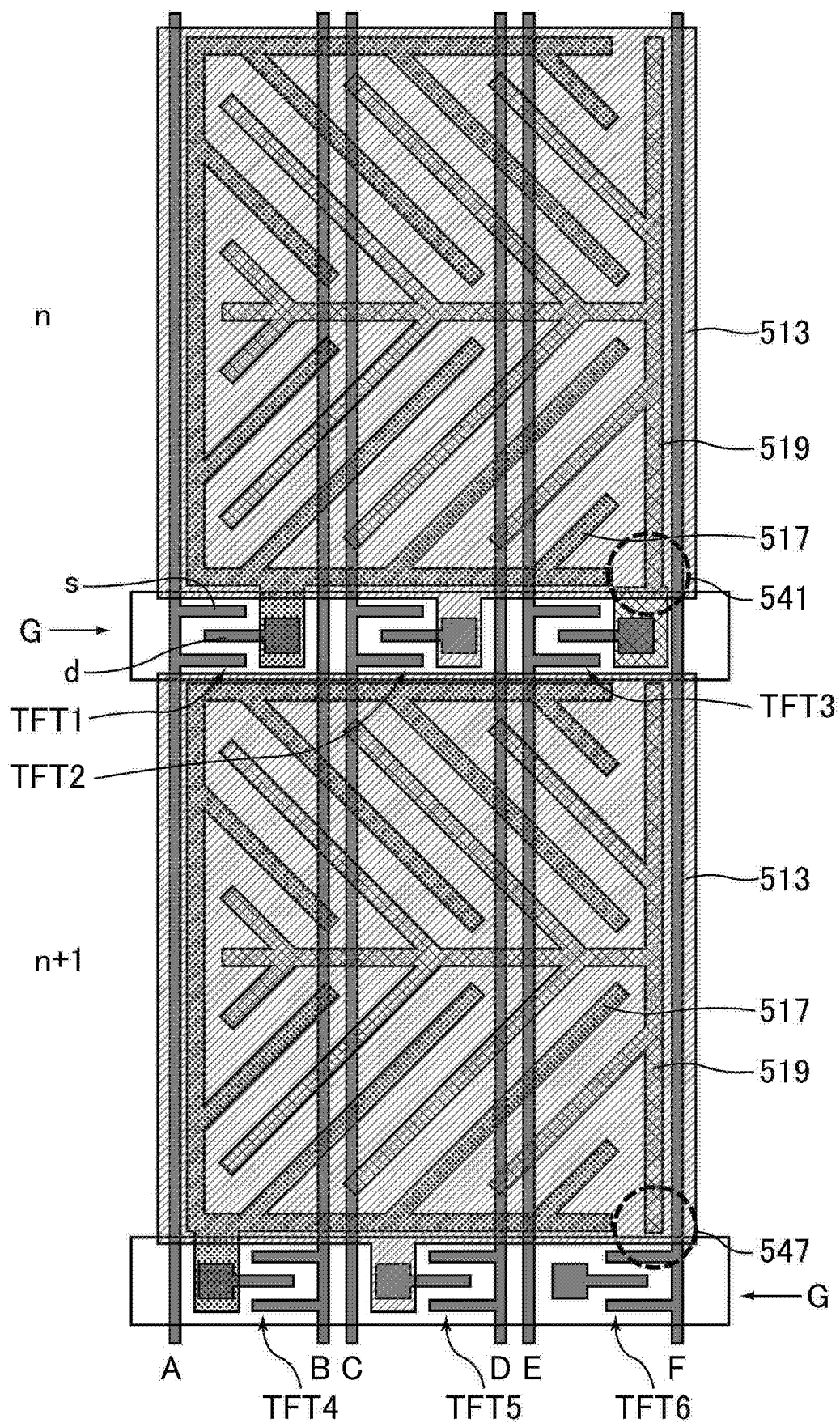


图14

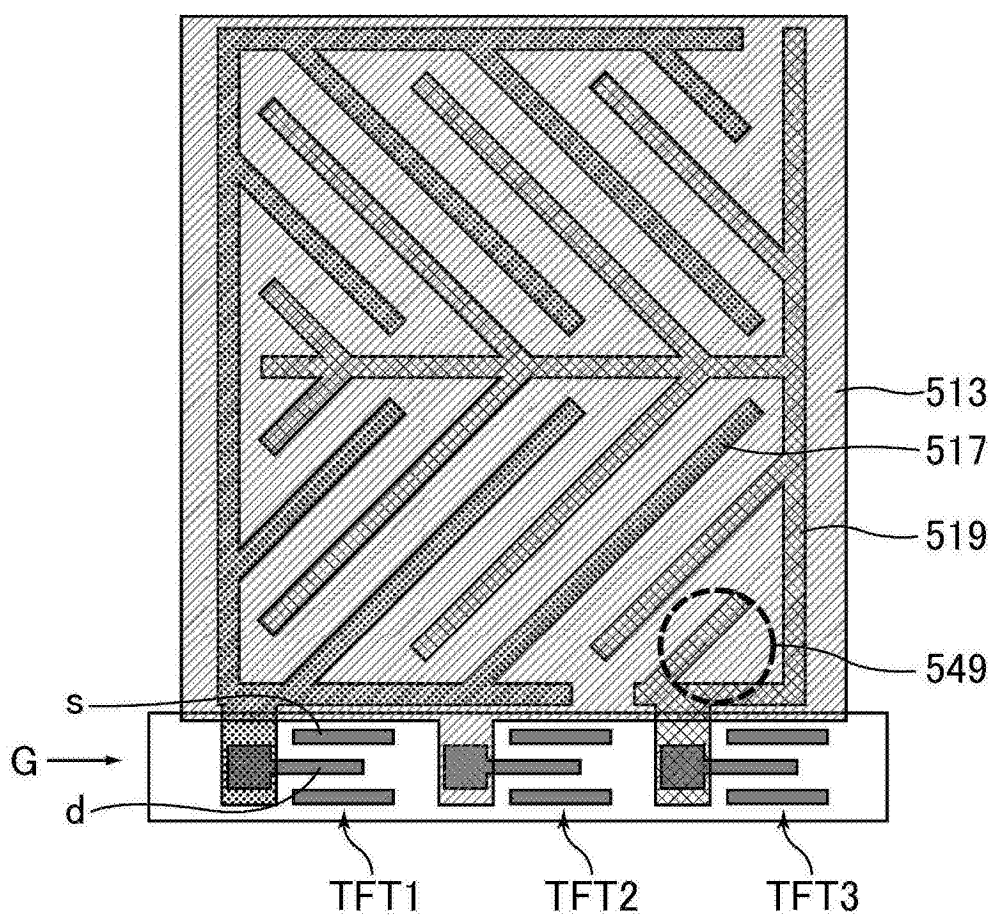


图15

专利名称(译)	薄膜晶体管阵列基板和液晶显示装置		
公开(公告)号	CN104024933B	公开(公告)日	2016-05-25
申请号	CN201280053786.2	申请日	2012-10-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	居山裕一 吉冈孝兼 津田和彦		
发明人	居山裕一 吉冈孝兼 津田和彦		
IPC分类号	G02F1/1343 G09F9/30		
CPC分类号	H01L27/1225 G02F1/134309 G02F1/136286 G02F2001/134372		
优先权	2011239348 2011-10-31 JP		
其他公开文献	CN104024933A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种可实现高速响应化和高透射率化的能够适用于三层电极结构的液晶显示装置等且开口率大的薄膜晶体管阵列基板和具备它的液晶显示装置。本发明的薄膜晶体管阵列基板为具有薄膜晶体管元件、栅极总线 and 源极总线的薄膜晶体管阵列基板，其中，上述薄膜晶体管阵列基板具有电极，上述电极包含第一电极和第二电极，上述第一电极包含沿源极总线的线状部分，上述第一电极包含沿栅极总线的线状部分，沿上述源极总线的线状部分的至少一个在俯视基板主面时，相对于沿栅极总线的线状部分横向设置，在与栅极总线重叠的位置与薄膜晶体管元件的漏极电极连接，上述第二电极为面状电极。

