



(12) 发明专利

(10) 授权公告号 CN 103000119 B

(45) 授权公告日 2015. 04. 08

(21) 申请号 201210537327. 3

US 2010/0134523 A1, 2010. 06. 03,

(22) 申请日 2012. 12. 12

CN 1655223 A, 2005. 08. 17,

(73) 专利权人 京东方科技集团股份有限公司

审查员 陈成

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 北京京东方显示技术有限公司

(72) 发明人 王峥

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G09G 3/20(2006. 01)

G09G 3/36(2006. 01)

(56) 对比文件

JP 特开 2011-203742 A, 2011. 10. 13,

CN 101093649 A, 2007. 12. 26,

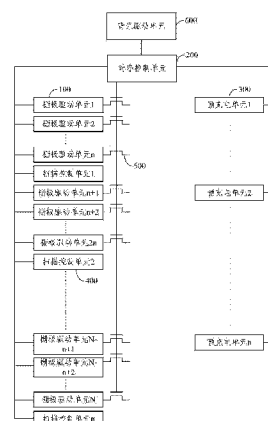
权利要求书2页 说明书4页 附图4页

(54) 发明名称

显示驱动电路、显示驱动方法、阵列基板及显示装置

(57) 摘要

本发明涉及显示技术领域,公开了一种显示驱动电路,包括:N个栅极驱动单元,分别用于连接阵列基板上的N条栅线,还包括:时序控制单元、n个预充电单元和n个扫描控制单元,所述N个栅极驱动单元、n个预充电单元和n个扫描控制单元均连接所述时序控制单元。还公开了一种显示驱动方法、阵列基板及显示装置。本发明的显示驱动电路在像素充电之前,先按区域划分给 TFT 一个预充电的电压,液晶会在这个预充电的电压下先行旋转,之后将要充电的电压在作用在液晶上,使得液晶旋转到准确的灰阶位置的时间减小,能够适应更高的刷新频率。



1. 一种显示驱动电路,包括 :N个栅极驱动单元,分别用于连接阵列基板上的N条栅线,其特征在于,还包括 :时序控制单元、n个预充电单元和n个扫描控制单元,所述N个栅极驱动单元、n个预充电单元和n个扫描控制单元均连接所述时序控制单元 ;

所述n个预充电单元分别用于连接阵列基板上预先定义的n个栅线组,所述时序控制单元用于控制栅极驱动单元对栅线输入扫描信号 ;所述时序控制单元还用于在对第i个栅线组中的栅线输入扫描信号之前控制第i个预充电单元为该栅线组插入预充电信号,同时控制第i个扫描控制单元暂停扫描信号的输入,所述预充电信号用于打开与该栅线组中栅线连接的薄膜晶体管,使所述时序控制单元控制数据线为与该薄膜晶体管连接的像素单元预充电,插入完成后所述第i个扫描控制单元触发第i个栅线组对应的栅极驱动单元向该栅线组中的栅线输入扫描信号,其中, $i = 1, 2, \dots, n, 0 < n \leq N$ 。

2. 如权利要求1所述的显示驱动电路,其特征在于,还包括 :N个第一开关,均连接所述时序控制单元,且分别连接所述N个栅极驱动单元,用于将所述N个栅极驱动单元分别连接至N条栅线,所述时序控制单元还用于在第i个预充电单元为第i个栅线组插入预充电信号时,关闭所述第一开关,在栅极驱动单元输入扫描信号时,打开所述第一开关。

3. 如权利要求2所述的显示驱动电路,其特征在于,所述第一开关为MOS管,其栅极连接所述时序控制单元,源漏极分别连接所述栅极驱动单元和栅线。

4. 如权利要求1所述的显示驱动电路,其特征在于,还包括 :n个第二开关,均连接所述时序控制单元,且分别连接所述n个预充电单元,用于将所述n个预充电单元分别连接至n个栅线组,所述时序控制单元还用于在所述栅极驱动单元输入扫描信号时,关闭所述第二开关,在预充电单元输入预充电信号时打开所述第二开关。

5. 如权利要求4所述的显示驱动电路,其特征在于,所述第二开关为MOS管,其栅极连接所述时序控制单元,源漏极分别连接所述预充电单元和栅线。

6. 如权利要求1~5中任一项所述的显示驱动电路,其特征在于,还包括 :背光驱动单元,连接所述时序控制单元,所述时序控制单元还用于在对第i个栅线组中的栅线全部扫描完成后控制所述背光驱动单元驱动第i个背光源点亮,点亮后启动第 $(i+1) \bmod n$ 个预充电单元。

7. 一种显示装置,其特征在于,包括如权利要求1~6中任一项所述的显示驱动电路。

8. 一种阵列基板,包括N条栅线,且被分为n组,其特征在于,还包括如权利要求1~6中任一项所述的显示驱动电路,所述N个栅极驱动单元分别连接所述N条栅线,所述n个预充电单元分别连接所述n个栅线组。

9. 如权利要求8所述的阵列基板,其特征在于,每个所述n个栅线组中的栅线条数相等。

10. 一种显示装置,其特征在于,包括如权利要求8或9所述的阵列基板。

11. 一种显示驱动方法,其特征在于,包括步骤 :

S1 :对由第i个栅线组中栅线控制的像素单元预充电,此时停止输入栅线扫描信号 ;

S2 :第i个栅线组预充电完成后依次扫描第i个栅线组内的栅线 ;

S3 :第i个栅线组内的栅线扫描完成后,i置为 $(i+1) \bmod n$,n为栅线组个数 ;

重复执行步骤S1~S3以显示画面。

12. 如权利要求11所述的显示驱动方法,其特征在于,所述步骤S3中,第i个栅线组内

的栅线扫描完成后,打开该栅线组对应的背光源,背光源打开后 i 置为 $(i+1) \bmod n$ 。

显示驱动电路、显示驱动方法、阵列基板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种显示驱动电路、显示驱动方法、阵列基板及显示装置。

背景技术

[0002] 传统液晶面板的栅极驱动 (gate driver) 扫描薄膜晶体管 (TFT) 的栅极,数据线给像素电极充电。液晶在像素电场的作用下发生旋转而旋光,这就是液晶显示器的显示原理。但当刷新频率越来越高的情况下,每帧的时间在减少,TFT 的充电时间也相应降低,液晶的响应时间是 ms 量级。以全高清 (Full High Definition,FHD) 分辨率 (1920×1080), 120Hz 刷新率为例,每帧的时间约为 8.3ms,每行的开启时间为 $8.3/1080 = 7.68\mu\text{s}$ 。在快门式 3D(shutter glass 3D) 的显示模式下,通常采用扫描背光的技术,为了降低串扰 (crosstalk) 现象,需要在液晶转动到所需灰阶下才开启背光。一方面高刷新率会导致 TFT 充电时间变短,一方面液晶从一个灰阶旋转到另一个灰阶,也就是液晶的响应时间太长,都会导致 crosstalk 现象加重。

发明内容

[0003] (一) 要解决的技术问题

[0004] 本发明要解决的技术问题是:如何缩短液晶的响应时间,以适应更高的刷新频率。

[0005] (二) 技术方案

[0006] 为解决上述技术问题,本发明提供了一种显示驱动电路,包括:N 个栅极驱动单元,分别用于连接阵列基板上的 N 条栅线,还包括:时序控制单元、n 个预充电单元和 n 个扫描控制单元,所述 N 个栅极驱动单元、n 个预充电单元和 n 个扫描控制单元均连接所述时序控制单元;

[0007] 所述 n 个预充电单元分别用于连接阵列基板上预先定义的 n 个栅线组,所述时序控制单元用于控制栅极驱动单元对栅线输入扫描信号;所述时序控制单元还用于在对第 i 个栅线组中的栅线输入扫描信号之前控制第 i 个预充电单元为该栅线组插入预充电信号,同时控制第 i 个扫描控制单元暂停扫描信号的输入,所述预充电信号用于打开与该栅线组中栅线连接的薄膜晶体管,使所述时序控制单元控制数据线为与该薄膜晶体管连接的像素单元预充电,插入完成后所述第 i 个扫描控制单元触发第 i 个栅线组对应的栅极驱动单元向该栅线组中的栅线输入扫描信号,其中, $i = 1, 2, \dots, n, 0 < n \leq N$ 。

[0008] 其中,还包括:N 个第一开关,均连接所述时序控制单元,且分别连接所述 N 个栅极驱动单元,用于将所述 N 个栅极驱动单元分别连接至 N 条栅线,所述时序控制单元还用于在第 i 个预充电单元为第 i 个栅线组插入预充电信号时,关闭所述第一开关,在栅极驱动单元输入扫描信号时,打开所述第一开关。

[0009] 其中,所述第一开关为 MOS 管,其栅极连接所述时序控制单元,源漏极分别连接所述栅极驱动单元和栅线。

[0010] 其中,还包括:n个第二开关,均连接所述时序控制单元,且分别连接所述n个预充电单元,用于将所述n个预充电单元分别连接至n个栅线组,所述时序控制单元还用于在所述栅极驱动单元输入扫描信号时,关闭所述第二开关,在预充电单元输入预充电信号时打开所述第二开关。

[0011] 其中,所述第二开关为MOS管,其栅极连接所述时序控制单元,源漏极分别连接所述预充电单元和栅线。

[0012] 其中,还包括:背光驱动单元,连接所述时序控制单元,所述时序控制单元还用于在对第i个栅线组中的栅线全部扫描完成后控制所述背光驱动单元驱动第i个背光源点亮,点亮后启动第 $(i+1)\bmod n$ 个预充电单元。

[0013] 本发明还提供了一种显示装置,包括上述任一项所述的显示驱动电路。

[0014] 本发明还提供了一种阵列基板,包括N条栅线,且被分为n组,还包括上述任一项所述的显示驱动电路,所述N个栅极驱动单元分别连接所述N条栅线,所述n个预充电单元分别连接所述n个栅线组。

[0015] 其中,每个所述n个栅线组中的栅线条数相等。

[0016] 本发明还提供了一种显示装置,包括上述的阵列基板。

[0017] 本发明还提供了一种显示驱动方法,包括步骤:

[0018] S1:对由第i个栅线组中栅线控制的像素单元预充电,此时停止输入栅线扫描信号;

[0019] S2:第i个栅线组预充电完成后依次扫描第i个栅线组内的栅线;

[0020] S3:第i个栅线组内的栅线扫描完成后,i置为 $(i+1)\bmod n$,n为栅线组个数;

[0021] 重复执行步骤S1~S3以显示画面。

[0022] 其中,所述步骤S3中,第i个栅线组内的栅线扫描完成后,打开该栅线组对应的背光源,背光源打开后i置为 $(i+1)\bmod n$ 。

[0023] (三)有益效果

[0024] 本发明的显示驱动电路在像素充电之前,先按区域划分给像素“插黑”,即给TFT一个预充电的电压,液晶会在这个预充电的电压下先行旋转,之后将要充电的电压在作用在液晶上,使得液晶旋转 to 准确的灰阶位置的时间减小,能够适应更高的刷新频率。

附图说明

[0025] 图1是本发明实施例的一种显示驱动电路结构示意图;

[0026] 图2是图1中显示驱动电路与阵列基板上的栅线连接的结构示意图;

[0027] 图3是显示驱动时的时序图;

[0028] 图4是本发明实施例的一种显示驱动方法流程图。

具体实施方式

[0029] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0030] 如图1所示,本实施例的显示驱动电路包括N个栅极驱动单元100,分别用于连接阵列基板上的N条栅线,还包括时序控制单元200、n个预充电单元300和n个扫描控制单

元 400。N 个栅极驱动单元 100、n 个预充电单元 300 和 n 个扫描控制单元 400 均连接时序控制单元 200。其中，n 表示预先在阵列基板上 N 条栅线逻辑上划分成的 n 个组，例如：对于 FDH 分辨率，120hz 的电视，栅极驱动单元 100 及栅线为 1080 个，把 1080 分成四组，每组 270 个。

[0031] n 个预充电单元 300 分别用于连接阵列基板上预先定义的 n 个栅线组。时序控制单元 200 用于控制栅极驱动单元 100 对栅线输入扫描信号，时序控制单元 200 还用于在对第 i 个栅线组中的栅线输入扫描信号之前控制第 i 个预充电单元 300 为该栅线组插入预充电信号，同时控制第 i 个扫描控制单元 400 暂停扫描信号的输入。该预充电信号用于打开与该栅线组中栅线连接的阵列基板上的薄膜晶体管，使时序控制单元控制数据线为与该薄膜晶体管连接的像素单元预充电，从而使液晶在该预充电的电压下先行旋转。时序控制单元控制数据线可通过控制数据线的驱动单元来实现。

[0032] 预充电信号插入完成后第 i 个扫描控制单元 400 触发第 i 个栅线组对应的栅极驱动单元 100 向该栅线组中的栅线输入扫描信号，其中， $i = 1, 2, \dots, n, 0 < n \leq N$ 。

[0033] 本实施例的显示驱动电路在像素充电之前，先按区域划分给像素“插黑”，即给像素单元一个预充电的电压，驱动时序如图 2 所示。液晶会在这个预充电的电压下先行旋转，之后真实要充电的电压在作用在液晶上，液晶在进行旋转到准确的灰阶位置，使得液晶的响应时间减小了，以实现更高的刷新频率。

[0034] 由于栅极驱动单元 100 通常为移位寄存器，且与预充电单元 300 都连接到栅线，当预充电单元 300 在预充电时会影响移位寄存器工作。因此，进一步地，还包括：N 个第一开关 500，均连接时序控制单元 200，且分别连接 N 个栅极驱动单元 100，用于将 N 个栅极驱动单元 100 分别连接至 N 条栅线。时序控制单元 200 还用于在第 i 个预充电单元 300 为第 i 个栅线组插入预充电信号时，关闭所有的第一开关 500，在栅极驱动单元 100 输入扫描信号时，打开所有第一开关 500。

[0035] 第一开关 500 可以为 MOS 管，其栅极连接时序控制单元 200，源漏极分别连接栅极驱动单元 100 和阵列基板上的栅线。

[0036] 其中预充电单元 300 可以为单向结构控制器，也可以为移位寄存器。若为移位寄存器时本实施例的显示驱动电路还包括 n 个第二开关（图中未示出），均连接时序控制单元 200，且分别连接 n 个预充电单元 300，用于将 n 个预充电单元 300 分别连接至 n 个栅线组。即 n 个第二开关分别连接在 n 个预充电单元 300 和 n 个栅线组之间，在时序控制单元 200 的控制下实现预充电单元 300 和栅线组的断开与连接。时序控制单元 200 还用于在栅极驱动单元 100 输入扫描信号时，关闭第二开关，在预充电单元 300 输入预充电信号时打开第二开关。

[0037] 第二开关为 MOS 管，其栅极连接所述时序控制单元 200，源漏极分别连接所述预充电单元 300 和阵列基板上的栅线。

[0038] 对于快门式 3D 显示，本实施例的显示驱动电路还包括：背光驱动单元 600，连接时序控制单元 200。时序控制单元还用于在对第 i 个栅线组中的栅线全部扫描完成后控制背光驱动单元驱动第 i 个背光源点亮，点亮后启动第 $(i+1) \bmod n$ 个预充电单元。

[0039] 背光在液晶响应完成之后开启，在相同的刷新时间内，液晶的响应时间越短，背光的开启时间可以越长，画面亮度可以越高。由于液晶响应时间越小，crosstalk 现象也相应

越小。

[0040] 本实施例的显示驱动电路可通过GOA (Gate Driver On Array) 集成技术制作在阵列基板上,如图3所示,该阵列基板包括N条栅线700,且被分为n组,还包括上述的显示驱动电路。N个栅极驱动单元100分别连接N条栅线700,n个预充电单元300分别连接n个栅线组。

[0041] 为了达到使显示画面更均匀,每个所述n个栅线组中的栅线条数相等。

[0042] 上述显示驱动电路的驱动方法如图4所示,包括:

[0043] 步骤S401,对由第i个栅线组中的栅线控制的像素单元预充电,此时停止输入栅线扫描信号。

[0044] 步骤S402,第i个栅线组预充电完成后依次扫描第i个栅线组内的栅线。

[0045] 步骤S403,第i个栅线组内的栅线扫描完成后,i置为 $(i+1) \bmod n$ 。当 $(i+1) \bmod n = 0$,即表示扫描完一帧,可扫描下一帧。

[0046] 重复执行步骤S401~S403以显示画面。

[0047] 对于快门式3D显示,在步骤S403中,第i个栅线组内的栅线扫描完成后,打开该栅线组对应的背光源,背光源打开后i置为 $(i+1) \bmod n$ 。

[0048] 本发明还提供了一种显示装置,包括上述显示驱动电路或包括上述阵列基板。该显示装置可以为:液晶面板、液晶电视、液晶显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

[0049] 以上实施方式仅用于说明本发明,而并非对本发明的限制,有关技术领域的普通技术人员,在不脱离本发明的精神和范围的情况下,还可以做出各种变化和变型,因此所有等同的技术方案也属于本发明的范畴,本发明的专利保护范围应由权利要求限定。

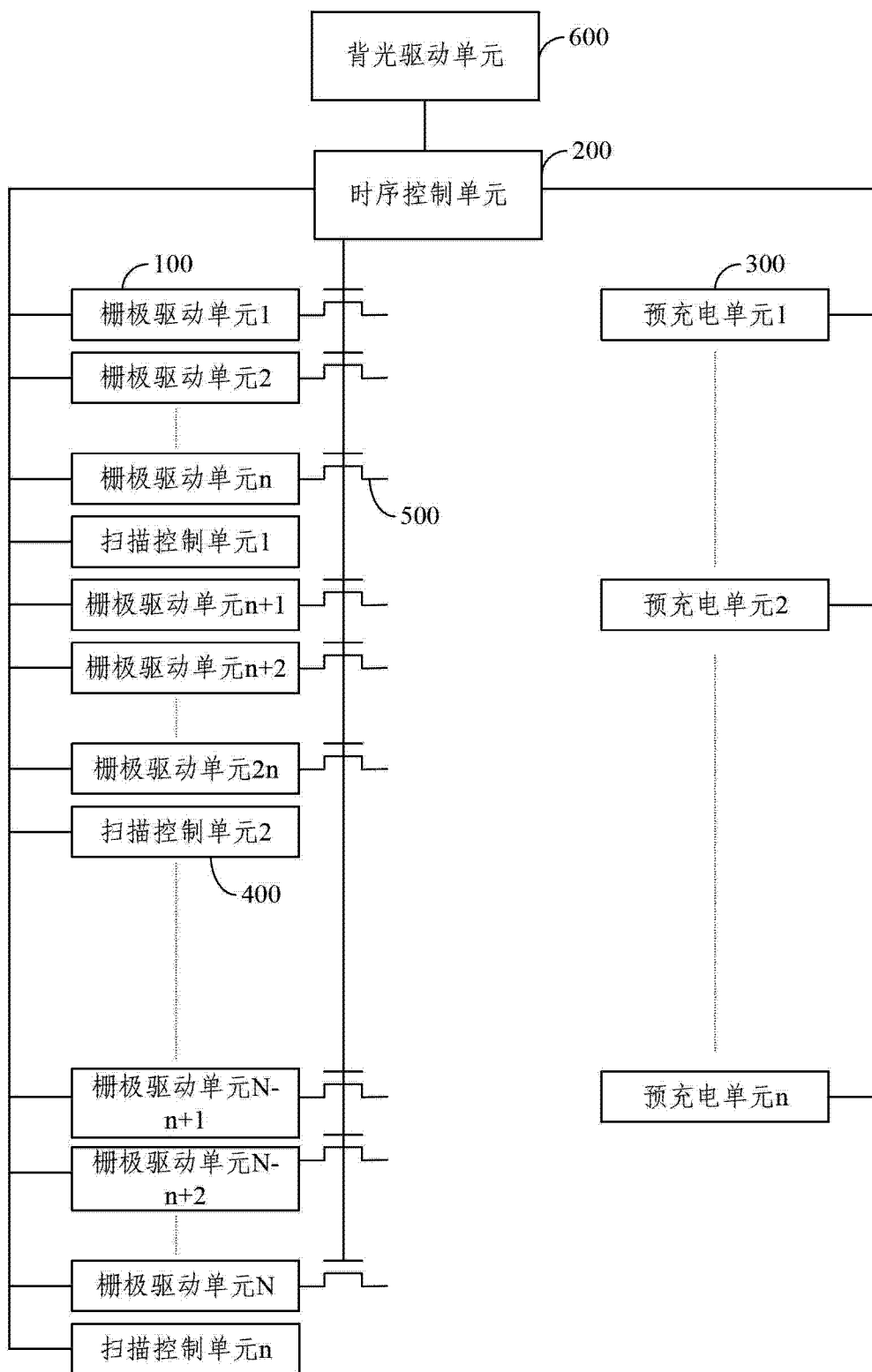


图 1

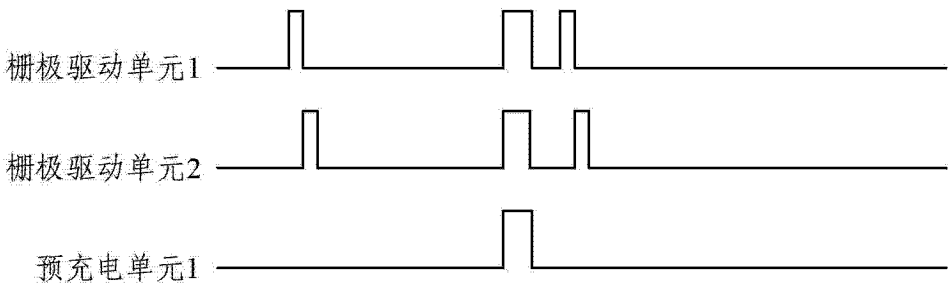


图 2

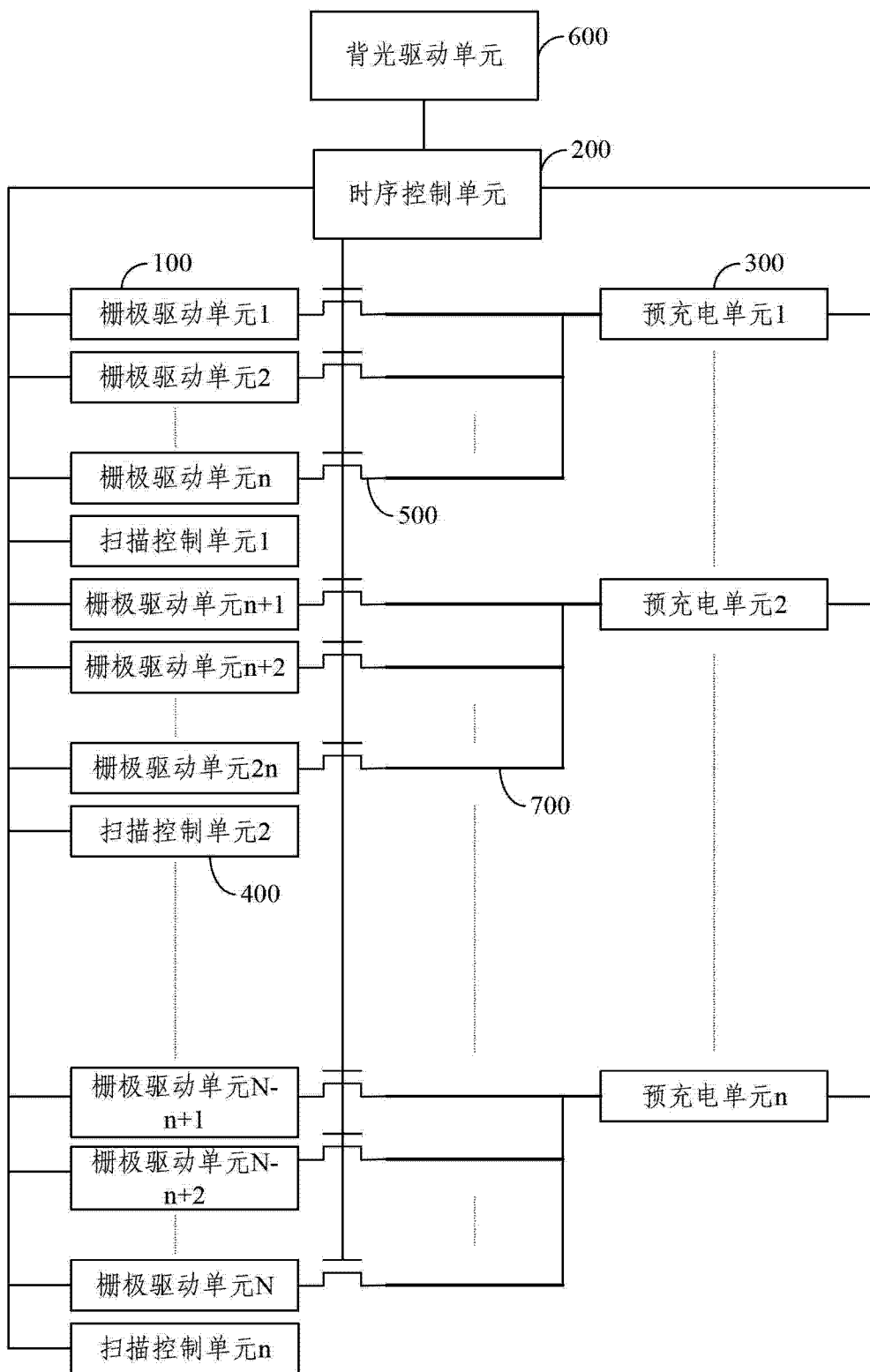


图 3

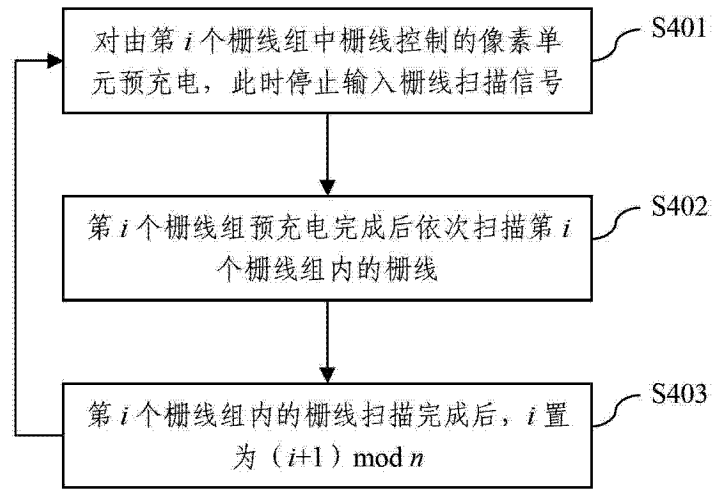


图 4

专利名称(译)	显示驱动电路、显示驱动方法、阵列基板及显示装置		
公开(公告)号	CN103000119B	公开(公告)日	2015-04-08
申请号	CN201210537327.3	申请日	2012-12-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	王峥		
发明人	王峥		
IPC分类号	G09G3/20 G09G3/36		
CPC分类号	G09G2310/0251 G09G2320/0252 G09G2320/0257 G09G2320/0209 G09G2310/0205 G09G3/3677 G09G3/3666 G09G2310/024 G09G3/003		
代理人(译)	王莹		
审查员(译)	陈寇		
其他公开文献	CN103000119A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，公开了一种显示驱动电路，包括：N个栅极驱动单元，分别用于连接阵列基板上的N条栅线，还包括：时序控制单元、n个预充电单元和n个扫描控制单元，所述N个栅极驱动单元、n个预充电单元和n个扫描控制单元均连接所述时序控制单元。还公开了一种显示驱动方法、阵列基板及显示装置。本发明的显示驱动电路在像素充电之前，先按区域划分给TFT一个预充电的电压，液晶会在这个预充电的电压下先行旋转，之后将要充电的电压在作用在液晶上，使得液晶旋转到准确的灰阶位置的时间减小，能够适应更高的刷新频率。

