



## (12) 发明专利申请

(10) 申请公布号 CN 102914928 A

(43) 申请公布日 2013. 02. 06

(21) 申请号 201210424872. 1

H01L 27/12(2006. 01)

(22) 申请日 2012. 10. 30

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 合肥京东方光电科技有限公司

(72) 发明人 张新霞 涂志中 郭霄 吕凤珍  
林炳仟

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1343(2006. 01)

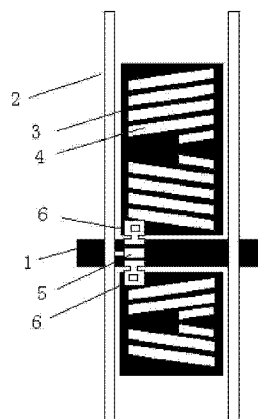
权利要求书 1 页 说明书 4 页 附图 4 页

### (54) 发明名称

阵列基板及显示装置

### (57) 摘要

本发明公开了一种阵列基板,涉及显示技术领域,该阵列基板包括基板、形成在所述基板上的栅线 and 数据线,还包括由同一条栅线且同一条数据线驱动的像素单元,所述像素单元包括:薄膜晶体管结构和至少两个显示区域,所述薄膜晶体管结构同时驱动所述至少两个显示区域中的像素电极,并且使得施加在所述至少两个显示区域中的像素电极的电压不同。本发明公开了一种包括上述阵列基板的显示装置。本发明的阵列基板中,将像素单元分为至少两个独立的显示区域,通过对这至少两个区域像素电极施加不同的电压,使得一个像素单元中的液晶分子至少有两种偏转角度,液晶显示器亮度差异减小,进一步地降低了色差。



1. 一种阵列基板,包括基板、形成在所述基板上的栅线和数据线,其特征在于,还包括由同一条栅线且同一条数据线驱动的像素单元,所述像素单元包括:薄膜晶体管结构和至少两个显示区域,所述薄膜晶体管结构同时驱动所述至少两个显示区域中的像素电极,并且使得施加在所述至少两个显示区域中的像素电极的电压不同。

2. 如权利要求1所述的阵列基板,其特征在于,所述像素单元包括两个显示区域,分别位于驱动所述像素单元的栅线的两侧。

3. 如权利要求2所述的阵列基板,其特征在于,所述薄膜晶体管结构为复合薄膜晶体管,所述复合薄膜晶体管包括栅极、源极、两个漏极,所述源极与所述两个漏极之间分别形成有一个源漏沟道,所述栅极位于所述栅线上,所述源极连接所述数据线,所述两个漏极分别连接所述两个显示区域中的像素电极,所述源极与所述两个漏极之间的两个源漏沟道的沟道宽度不同。

4. 如权利要求3所述的阵列基板,其特征在于,所述两个源漏沟道的沟道宽度为 $20\sim 30\mu\text{m}$ 。

5. 如权利要求2所述的阵列基板,其特征在于,所述薄膜晶体管结构为两个薄膜晶体管,所述两个薄膜晶体管的栅极均位于栅线上或者连接栅线,源极均连接数据线,漏极分别连接所述两个显示区域中的像素电极,所述两个薄膜晶体管各自的源极与漏极之间形成的源漏沟道的沟道宽度不同。

6. 如权利要求5所述的阵列基板,其特征在于,所述两个薄膜晶体管各自的源漏沟道的沟道宽度为 $20\sim 30\mu\text{m}$ 。

7. 如权利要求1~6中任一项所述的阵列基板,其特征在于,每个所述显示区域包括:公共电极及所述像素电极,所述像素电极和公共电极通过绝缘层隔开;

所述像素电极位于所述公共电极上方,且所述像素电极为条状电极;或

所述公共电极位于所述像素电极上方,且所述公共电极为条状电极。

8. 如权利要求7所述的阵列基板,其特征在于,每个所述显示区域的条状电极分为两组条状电极:第一组条状电极和第二组条状电极,组内的各条状电极平行,两组条状电极具有各自的倾斜取向,且两组条状电极在所述显示区域内对称分布。

9. 如权利要求8所述的阵列基板,其特征在于,所述条状电极所在显示区域的液晶为正性液晶时,条状电极的倾斜取向方向与所述正性液晶的初始取向方向的夹角为 $5^{\circ}\sim 20^{\circ}$ ;或所述条状电极所在显示区域的液晶为负性液晶时,条状电极的倾斜取向方向与所述负性液晶的初始取向方向的夹角为 $70^{\circ}\sim 85^{\circ}$ 。

10. 如权利要求2所述的阵列基板,其特征在于,所述两个显示区域的面积比为 $1:1\sim 1:9$ 之间。

11. 一种显示装置,其特征在于,包括如权利要求1~10中任一项所述的阵列基板。

## 阵列基板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板及显示装置。

### 背景技术

[0002] 高级超维场转换技术(ADvanced Super Dimension Switch, AD-SDS, 简称 ADS)模式液晶显示器具备广视角、高穿透率、低色差等优点,逐渐得到广泛的应用。具体地, ADS 技术主要是通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。高级超维场转换技术可以提高 TFT-LCD 产品的画面品质,具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹(push Mura)等优点。

[0003] ADS 模式液晶显示器的阵列基板的像素单元包含两层透明电极,即第一透明电极和位于其正上方的第二透明电极,第一透明电极和第二透明电极两者之一作为像素电极与薄膜晶体管的漏极连接,另一作为公共电极与公共电极线连接;第二透明电极具有具有一定宽度和间距的条状电极(又称为狭缝电极),第二透明电极与第一透明电极上下叠层设置,并且第一透明电极和第二透明电极通过绝缘层隔开。

[0004] 早期的 ADS 模式液晶显示器的阵列基板设计时,第二透明电极为条状电极,该条状电极只具有一种倾斜角度,如图 1 所示,包括:栅线 1、数据线 2、条状电极 3、条状电极 3 之间的开口 4、源极 5 和漏极 6。这样的液晶显示器工作时,液晶在电场驱动下,每一个像素单元内的液晶 7 只有一种偏转角度,如图 2 所示。在不同的观察视角下,由于液晶的各向异性,液晶显示器具有亮度差异,存在一定的色差。

[0005] 美国专利 US2002/0041354 公开了一种 ADS 模式液晶显示器的阵列基板设计方法,该技术方案中,像素单元包括一双畴显示区域(像素单元的显示区域为除薄膜晶体管外的像素电极覆盖的区域),即条状电极 3 具有两种倾斜角度,如图 3 所示。这样的液晶显示器工作时,液晶在电场驱动下,每一个像素单元内的液晶 7 具有两种偏转角度,如图 4 所示。在不同的观察视角下,由于液晶 7 偏转的平均化效果,液晶显示器亮度差异减小,色差有一定的改善。

[0006] 上述的技术方案中,条状电极具有两种倾斜角度,在显示过程中,同一个像素单元内液晶具有两种偏转角度,虽然具有一定的平均化效果,但在色差表现方面仍有进一步改善的空间。

### 发明内容

[0007] (一)要解决的技术问题

[0008] 本发明要解决的技术问题是:如何进一步地平均液晶显示器亮度差异,以降低色差。

[0009] (二)技术方案

[0010] 为解决上述技术问题,本发明一种阵列基板,包括基板、形成在所述基板上的栅线和数据线,还包括由同一条栅线且同一条数据线驱动的像素单元,所述像素单元包括:薄膜晶体管结构和至少两个显示区域,所述薄膜晶体管结构同时驱动所述至少两个显示区域中的像素电极,并且使得施加在所述至少两个显示区域中的像素电极的电压不同。

[0011] 其中,所述像素单元包括两个显示区域,分别位于驱动所述像素单元的栅线的两侧。

[0012] 其中,所述薄膜晶体管结构为复合薄膜晶体管,所述复合薄膜晶体管包括栅极、源极、两个漏极,所述源极与所述两个漏极之间分别形成有一个源漏沟道,所述栅极位于所述栅线上,所述源极连接所述数据线,所述两个漏极分别连接所述两个显示区域中的像素电极,所述源极与所述两个漏极之间的两个源漏沟道的沟道宽度不同。

[0013] 其中,所述两个源漏沟道的沟道宽度为  $20\sim 30\mu\text{m}$ 。

[0014] 其中,所述薄膜晶体管结构为两个薄膜晶体管,所述两个薄膜晶体管的栅极均位于栅线上或者连接栅线,源极均连接数据线,漏极分别连接所述两个显示区域中的像素电极,所述两个薄膜晶体管各自的源极与漏极之间形成的源漏沟道的沟道宽度不同。

[0015] 其中,所述两个薄膜晶体管各自的源漏沟道的沟道宽度为  $20\sim 30\mu\text{m}$ 。

[0016] 其中,每个所述显示区域包括:公共电极及所述像素电极,所述像素电极和公共电极通过绝缘层隔开;

[0017] 所述像素电极位于所述公共电极上方,且所述像素电极为条状电极;或

[0018] 所述公共电极位于所述像素电极上方,且所述公共电极为条状电极。

[0019] 其中,每个所述显示区域的条状电极分为两组条状电极:第一组条状电极和第二组条状电极,每组内的各条状电极平行,两组条状电极具有各自的倾斜取向,且两组条状电极在所述显示区域内对称分布。

[0020] 其中,所述条状电极所在显示区域的液晶为正性液晶时,所述条状电极的倾斜取向方向与所述正性液晶的初始取向方向的夹角为  $5^\circ\sim 20^\circ$ ;或所述条状电极所在显示区域的液晶为负性液晶时,所述条状电极的倾斜取向方向与所述负性液晶的初始取向方向的夹角为  $70^\circ\sim 85^\circ$ 。

[0021] 其中,所述两个显示区域的面积比为  $1:1\sim 1:9$  之间。

[0022] 本发明还提供了一种显示装置,包括上述任一所述的阵列基板。

[0023] (三)有益效果

[0024] 本发明的阵列基板中,将像素单元分为至少两个独立的显示区域,通过薄膜晶体管结构对这至少两个显示区域像素电极施加不同的电压,使得一个像素单元中的液晶分子至少有两种偏转角度,使得液晶显示器亮度差异减小,降低了色差。若每个显示区域进一步为双畴模式(即条状电极具有两种倾斜角度)时,该显示区域的液晶在电压的驱动下各有两种偏转方向,从而一个像素单元中的液晶分子至少有四种偏转角度,使得液晶显示器亮度差异进一步减小,从而更好地降低了色差。

#### 附图说明

[0025] 图1是现有技术中一种阵列基板局部结构示意图;

[0026] 图2是图1所示结构设计下液晶取向示意图;

- [0027] 图 3 是现有技术中另一种阵列基板局部结构示意图；
- [0028] 图 4 是图 3 所示结构设计下液晶取向示意图；
- [0029] 图 5 是本发明实施例 1 的一种阵列基板局部结构示意图；
- [0030] 图 6 是图 5 所示结构设计下液晶取向示意图；
- [0031] 图 7 是本发明实施例 2 的一种阵列基板局部结构示意图；
- [0032] 图 8 是本发明在实施例 1 的基础上简单变型后的一种阵列基板局部结构示意图；
- [0033] 图 9 是本发明在实施例 1 的基础上简单变型后的另一种阵列基板局部结构示意图；
- [0034] 图 10 是本发明实施例的像素单元具有三个显示区域的一种阵列基板局部结构示意图；
- [0035] 图 11 是本发明实施例的像素单元具有四个显示区域的一种阵列基板局部结构示意图。

### 具体实施方式

[0036] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

#### [0037] 实施例 1

[0038] 本实施例的阵列基板结构如图 5 所示,包括:基板、形成在基板上的若干栅线 1、数据线 2 及像素单元。该像素单元由同一条栅线 1 且同一条数据线 2 驱动,且该像素单元包括:薄膜晶体管结构和两个显示区域。薄膜晶体管结构同时驱动两个显示区域中的像素电极,并且使得施加在两个显示区域中的像素电极的电压不同。

[0039] 本实施例中,两个显示区域分别位于驱动该像素单元的栅线 1 的两侧。

[0040] 本实施例中,薄膜晶体管结构为复合薄膜晶体管结构,包括:栅极(图中未示出)、源极 5、两个漏极 6,源极 5 与两个漏极 6 之间分别形成有一个源漏沟道。栅极位于栅线 1 上,源极 5 连接数据线 2,两个漏极 6 分别连接两个显示区域中的像素电极,源极 5 与两个漏极 6 之间的两个源漏沟道的沟道宽度不同。

[0041] 其中,两个源漏沟道的沟道宽度范围为  $20\sim 30\mu\text{m}$ 。

[0042] 本实施例中像素单元的每个显示区域包括:公共电极和像素电极,像素电极和公共电极通过绝缘层隔开。像素电极可以位于公共电极上方也可以位于公共电极下方,且位于上方的电极为条状电极,位于下方的电极可以是条状也可以是板状,本实施例中像素电极位于公共电极上方,且为条状电极 3,每条条状像素电极 3 之间间隔有像素开口 4。

[0043] 本实施例中,每个显示区域的条状电极 3 为双畴形式,即分为两组条状电极:第一组条状电极和第二组条状电极,组内的各条状电极 3 平行,两组条状电极具有各自的倾斜取向,且两组条状电极在显示区域内对称分布。

[0044] 由于条状像素电极 3 设计成双畴的形式,显示区域的液晶在电压的驱动下各有两个偏转方向;此外,由于复合薄膜晶体管的两个源漏沟道的宽度不同,导致连接相同的数据线 2 但施加在两个显示区域的像素电极的电压不同,两个区域的液晶偏转角度也不相同,从而一个像素单元内液晶 7 具有四种偏转角度,如图 6 所示,因而在不同视角观察下,液晶的各向异性得到了很好的平均,相比现有技术,色差得到进一步的降低。

[0045] 进一步地,条状电极所在显示区域的液晶为正性液晶时,条状电极的倾斜取向方向与正性液晶的初始取向方向的夹角为  $5^{\circ} \sim 20^{\circ}$ ;或条状电极所在显示区域的液晶为负性液晶时,条状电极的倾斜取向方向与负性液晶的初始取向方向的夹角为  $70^{\circ} \sim 85^{\circ}$ 。

[0046] 进一步地,两个显示区域的面积比为  $1:1 \sim 1:9$  之间,为了更好地降低色差,获得更好的显示效果,其面积比优选为  $1:1$ 。

[0047] 实施例 2

[0048] 本实施例的阵列基板如图 7 所示,与实施例 1 中的阵列基板结构基本相同。不同的是本实施例中采用两个独立的薄膜晶体管(一个栅极、一个源极、一个漏极)代替共源极双漏极的复合型薄膜晶体管。两个薄膜晶体管的栅极均位于栅线 1 上或者连接栅线 1,源极 5 均连接数据线 2,漏极 6 分别连接两个显示区域中的像素电极 3,且两个薄膜晶体管各自的源极 5 与漏极 6 之间形成的源漏沟道的沟道宽度不同。

[0049] 其中,两个薄膜晶体管各自的源漏沟道的沟道宽度范围为  $20 \sim 30 \mu\text{m}$ 。

[0050] 其余部分结构与实施例 1 相同,本实施例对色差的改善效果与实施例 1 也相同。

[0051] 本发明并不限于上述两个实施例,作为上述两个实施例的简单变型并不能脱离本发明保护的范围,例如:如图 8 所示,复合薄膜晶体管的位置与实施例 1 中复合薄膜晶体管的位置对称,在图 8 中,复合薄膜晶体管位于右侧栅线处。条状电极 3 图形倾斜取向与实施例 1 中相同。如图 9 所示,像素单元中栅线 1 上方的显示区域中位于上方的条状电极组中条状电极 3 的倾斜取向与栅线 1 下方的显示区域中位于下方的条状电极组中条状电极 3 的倾斜取向相同;栅线 1 上方的显示区域中位于下方的条状电极组中条状电极 3 的倾斜取向与栅线 1 下方的显示区域中位于上方的条状电极组中条状电极 3 的倾斜取向相同。图 8 和图 9 的阵列基板具有和实施例 1 和 2 中阵列基板相同的有益效果。

[0052] 以上实施例中,每个像素单元包括两个显示区域,液晶具有四个偏转角度,为了使液晶具有更多的偏转角度,进一步地降低色差,每个像素单元的显示区域可以是多个,例如:三个、四个或更多。可以采用多个源漏沟道的沟道宽度不同的独立薄膜晶体管分别驱动一个显示区域。包含三个及四个显示区域的像素单元结构示意图分别如图 10 和 11 所示。对于三个显示区域的情况,可以优先用于宽屏显示装置;对于四个显示区域的情况,薄膜晶体管可以采用源漏沟道的沟道宽度不同的复合薄膜晶体管,也可以采用多个源漏沟道的沟道宽度不同的独立薄膜晶体管。

[0053] 由于像素单元具有更多的显示区域,那么液晶分子的偏转方向具有  $n \times 2$  种偏转角度( $n$  为像素单元中显示区域个数),液晶的各向异性得到了更好的平均,色差进一步降低。

[0054] 由于显示区域越多,制作工艺越复杂,优选显示区域的个数为 2、3 或 4 为宜。

[0055] 实施例 3

[0056] 本实施例还提供了一种显示装置,包括上述任一实施例中的阵列基板。所述显示装置可以为:液晶面板、液晶电视、液晶显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

[0057] 以上实施方式仅用于说明本发明,而并非对本发明的限制,有关技术领域的普通技术人员,在不脱离本发明的精神和范围的情况下,还可以做出各种变化和变型,因此所有等同的技术方案也属于本发明的范畴,本发明的专利保护范围应由权利要求限定。

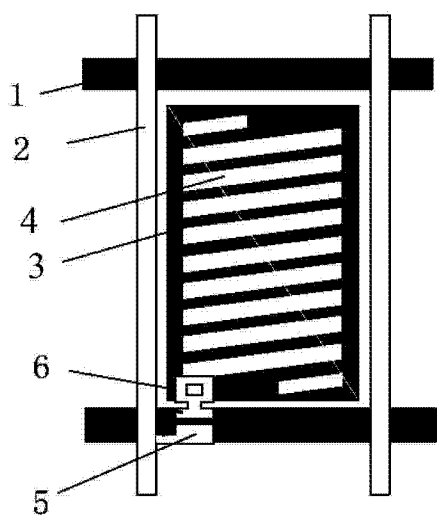


图 1

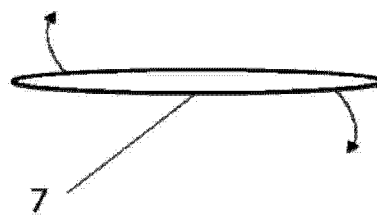


图 2

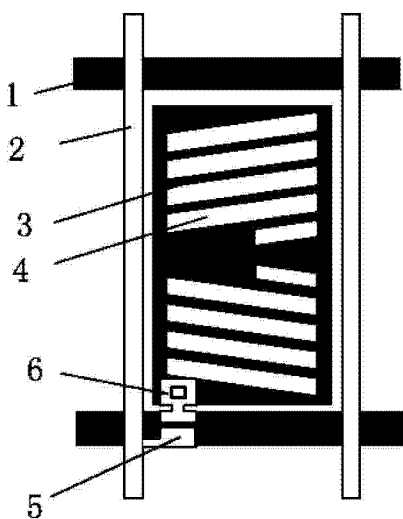


图 3

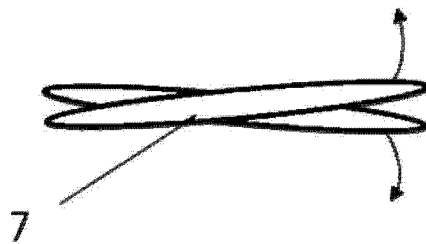


图 4

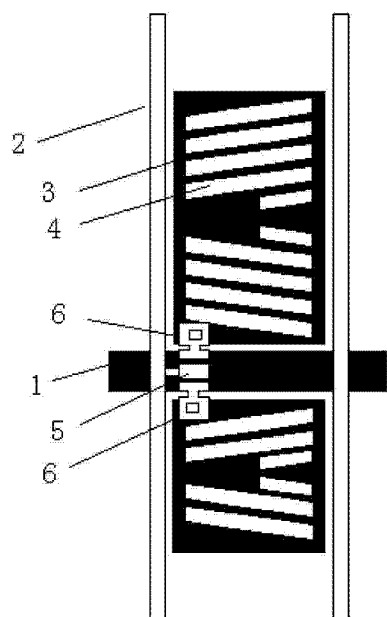


图 5

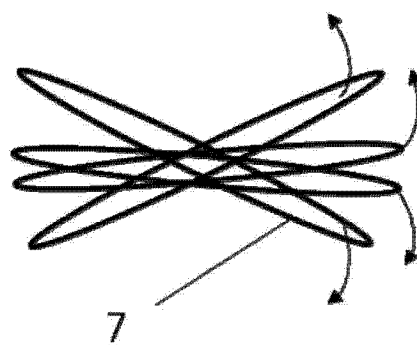


图 6

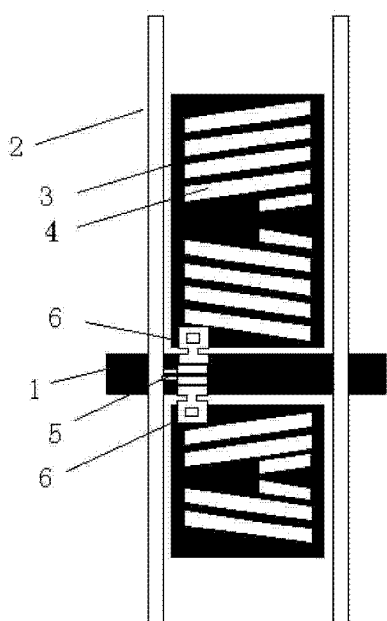


图 7

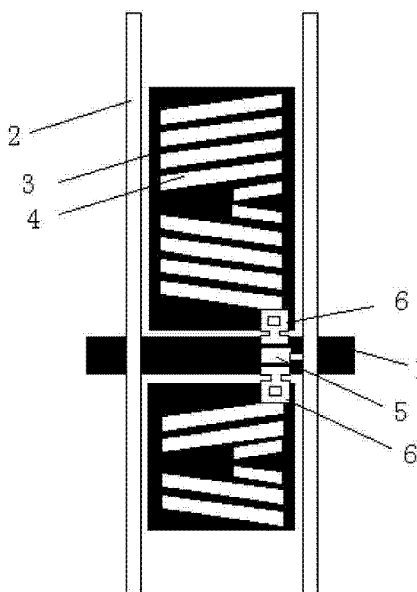


图 8

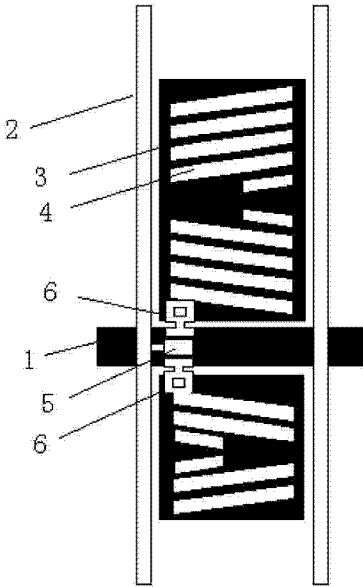


图 9

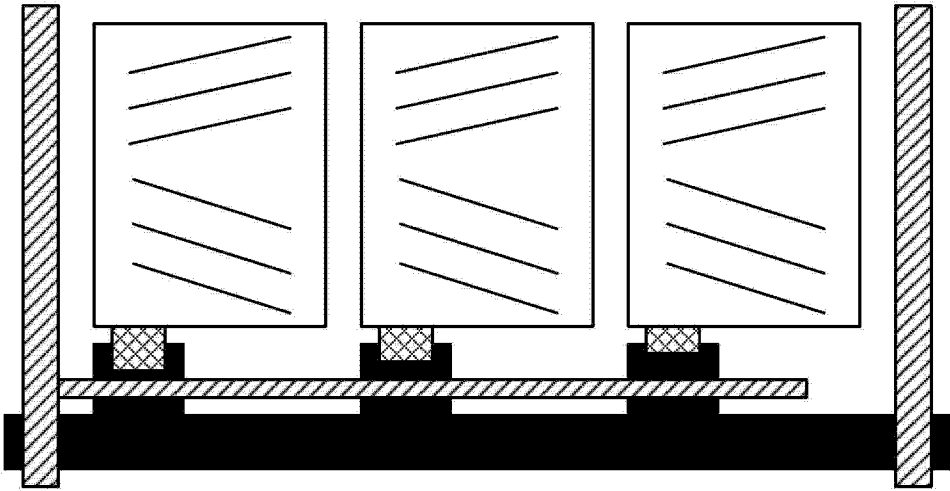


图 10

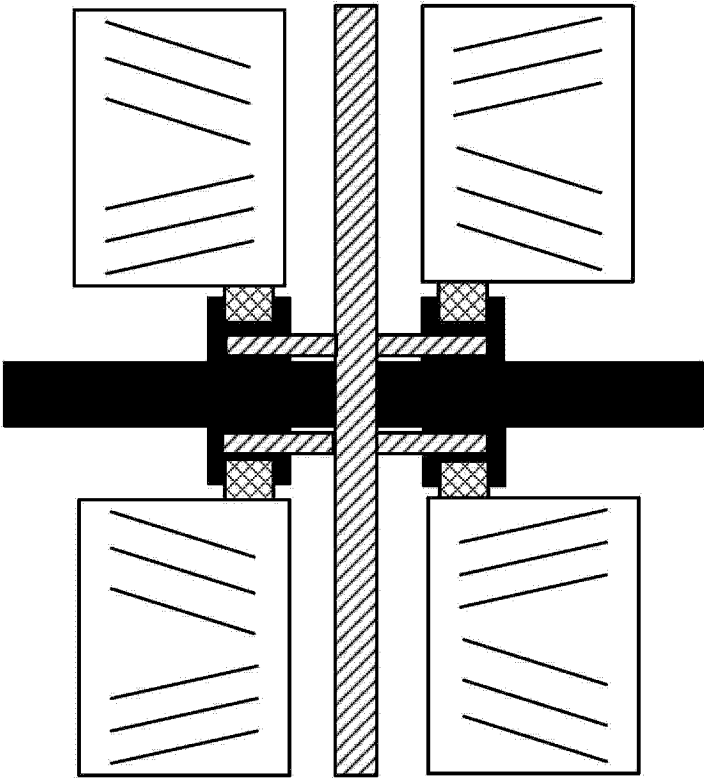


图 11

|                |                                                                  |         |            |
|----------------|------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 阵列基板及显示装置                                                        |         |            |
| 公开(公告)号        | <a href="#">CN102914928A</a>                                     | 公开(公告)日 | 2013-02-06 |
| 申请号            | CN201210424872.1                                                 | 申请日     | 2012-10-30 |
| [标]申请(专利权)人(译) | 京东方科技集团股份有限公司<br>合肥京东方光电科技有限公司                                   |         |            |
| 申请(专利权)人(译)    | 京东方科技集团股份有限公司<br>合肥京东方光电科技有限公司                                   |         |            |
| 当前申请(专利权)人(译)  | 京东方科技集团股份有限公司<br>合肥京东方光电科技有限公司                                   |         |            |
| [标]发明人         | 张新霞<br>涂志中<br>郭霄<br>吕凤珍<br>林炳仟                                   |         |            |
| 发明人            | 张新霞<br>涂志中<br>郭霄<br>吕凤珍<br>林炳仟                                   |         |            |
| IPC分类号         | G02F1/1362 G02F1/1368 G02F1/1343 H01L27/12                       |         |            |
| CPC分类号         | G02F2001/134345 G02F1/134309 G02F1/13624 G02F1/133707 G02F1/1368 |         |            |
| 代理人(译)         | 王莹                                                               |         |            |
| 其他公开文献         | CN102914928B                                                     |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                   |         |            |

#### 摘要(译)

本发明公开了一种阵列基板，涉及显示技术领域，该阵列基板包括基板、形成在所述基板上的栅线 and 数据线，还包括由同一条栅线且同一条数据线驱动的像素单元，所述像素单元包括：薄膜晶体管结构和至少两个显示区域，所述薄膜晶体管结构同时驱动所述至少两个显示区域中的像素电极，并且使得施加在所述至少两个显示区域中的像素电极的电压不同。本发明公开了一种包括上述阵列基板的显示装置。本发明的阵列基板中，将像素单元分为至少两个独立的显示区域，通过对这至少两个区域像素电极施加不同的电压，使得一个像素单元中的液晶分子至少有两种偏转角度，液晶显示器亮度差异减小，进一步地降低了色差。

