



(12)发明专利申请

(10)申请公布号 CN 108053798 A

(43)申请公布日 2018.05.18

(21)申请号 201711478489.3

(22)申请日 2017.12.29

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 李文英

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/36(2006.01)

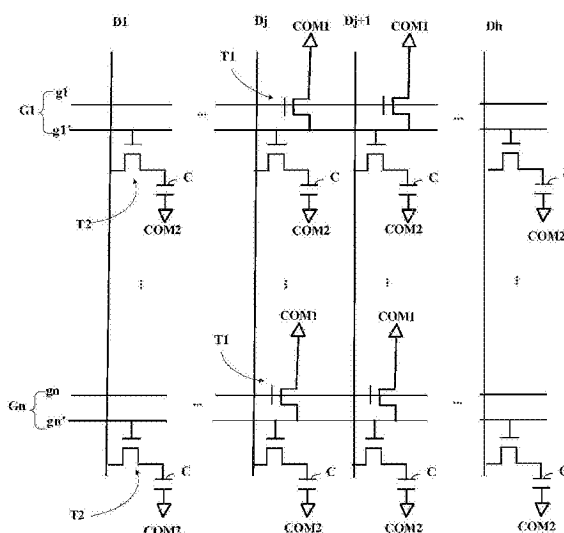
权利要求书1页 说明书4页 附图5页

(54)发明名称

显示面板和显示装置

(57)摘要

本发明提供一种显示面板和显示装置,显示面板包括阵列基板以及彩膜基板;阵列基板上设置多条数据线、多个平行排列的栅极线组、多个第一薄膜晶体管、多个第二薄膜晶体管、像素电极以及第一公共电极,彩膜基板上设置有第二公共电极,像素电极和第二公共电极形成液晶电容;栅极线组包括第一栅极线和第二栅极线;其中第一薄膜晶体管的栅极与对应的第一栅极线连接,第一薄膜晶体管的源极与对应的第二栅极线连接,第一薄膜晶体管的漏极与第一公共电极连接。该方案通过设置多个第一薄膜晶体管和多条第一栅极线,辅助显示面板进行充电及信号释放的操作,以提高显示面板的显示性能。



1. 一种显示面板,其特征在于,所述显示面板包括阵列基板以及彩膜基板;所述阵列基板上设置多条数据线、多个平行排列的栅极线组、多个第一薄膜晶体管、多个第二薄膜晶体管、像素电极以及第一公共电极,所述彩膜基板上设置有第二公共电极,所述像素电极和所述第二公共电极形成液晶电容;

所述栅极线组包括第一栅极线和第二栅极线,所述第一栅极线和所述第二栅极线平行设置;

所述数据线与所述第二栅极线交叉限定所述第二薄膜晶体管;

所述第二薄膜晶体管的栅极与对应的第二栅极线连接,所述第二薄膜晶体管的源极与对应的数据线连接,所述第二薄膜晶体管的漏极与所述像素电极连接;

所述第一薄膜晶体管的栅极与对应的第一栅极线连接,所述第一薄膜晶体管的源极与对应的第二栅极线连接,所述第一薄膜晶体管的漏极与第一公共电极连接;

所述第一薄膜晶体管用于加快所述第二薄膜晶体管的关闭速度。

2. 根据权利要求1所述的显示面板,其特征在于,所述显示面板还包括栅极驱动器,所述栅极驱动器设置在所述显示面板的两侧边;所述第一薄膜晶体管的源极连接至所述第二栅极线的中间位置。

3. 根据权利要求1所述的显示面板,其特征在于,所述显示面板还包括栅极驱动器,所述栅极驱动器设置在所述显示面板的单侧边;所述第一薄膜晶体管的源极连接至所述第二栅极线的远离所述栅极驱动器一侧的位置。

4. 根据权利要求2或3所述的显示面板,其特征在于,每条所述第二栅极线对应一条所述第一栅极线,所述第一栅极线上所连接的第一薄膜晶体管的数量,与对应的第二栅极线上所述连接的第二薄膜晶体管的数量比值为 $1/5 \sim 1/10$ 。

5. 根据权利要求1所述的显示面板,其特征在于,当第*i*个栅极线组的第二栅极线输入高电平的开启信号时,所述第*i*个栅极线组的第一栅极线不输入信号,所述第二薄膜晶体管导通,所述第一薄膜晶体管断开;当第*i*个栅极线组的第二栅极线输入低电平的关闭信号时,所述第*i*个栅极线组的第一栅极线输入高电平的开启信号,所述第二薄膜晶体管断开,所述第一薄膜晶体管导通,其中,*i*为整数。

6. 根据权利要求1所述的显示面板,其特征在于,所述第一公共电极的电压小于或等于所述第一薄膜晶体管的关闭电压。

7. 根据权利要求1所述的显示面板,其特征在于,所述显示面板包括*n*个栅极线组,其中第*m*个栅极线组中的第一栅极线与第*m+1*个栅极线组中的第二栅极线连接,其中所述*n, m*为正整数,*n*大于等于2,*m+1*小于等于*n*。

8. 根据权利要求7所述的显示面板,其特征在于,所述显示面板包括*n*个栅极线组,其中第*m*个栅极线组中的第一栅极线与第*m+k*个栅极线组中的第二栅极线连接,其中所述*n, m, k*为正整数,*n*大于等于3,*k*大于等于2,*m+k*小于等于*n*。

9. 根据权利要求7或8所述的显示面板,其特征在于,所述第*n*个栅极线组不设置第二栅极线,或所述第*n*个栅极线组的第二栅极线单独驱动。

10. 一种显示装置,其特征在于,所述显示装置包括如权利要求1-9任意一项所述的显示面板。

显示面板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种显示面板和显示装置。

背景技术

[0002] 随着显示技术的发展,液晶显示面板的尺寸越来越大,解析度越来越高。液晶显示面板一般由栅极驱动器为TFT(Thin-film transistor,薄膜晶体管)提供开启电压,源驱动器为TFT提供数据信号。当TFT在栅极驱动器的控制下处于开启状态时,源驱动器对子像素充电。

[0003] 如图1所示,随着液晶显示面板的解析度 Res 增加,像素的充电时间 t 变短。比如,FHD解析度的面板在120HZ驱动下,一条栅极线的充电时间约为7.4 μ s;然而,对于4K2K解析度的面板,由于栅极线数目从1080增大到2160,其在120HZ驱动下一条栅极线的充电时间大约降低一半至3.7 μ s。如果不能使像素中的RC负载变小,将使栅极线的扫描速度变慢,进而影响液晶显示面板的显示效果。

发明内容

[0004] 本发明的目的在于提供一种显示面板和显示装置,可以提高显示面板的显示性能。

[0005] 本发明实施例提供了一种显示面板,其中所述显示面板包括阵列基板以及彩膜基板;所述阵列基板上设置多条数据线、多个平行排列的栅极线组、多个第一薄膜晶体管、多个第二薄膜晶体管、像素电极以及第一公共电极,所述彩膜基板上设置有第二公共电极,所述像素电极和所述第二公共电极形成液晶电容;

[0006] 所述栅极线组包括第一栅极线和第二栅极线,所述第一栅极线和所述第二栅极线平行设置;

[0007] 所述数据线与所述第二栅极线交叉限定所述第二薄膜晶体管;

[0008] 所述第二薄膜晶体管的栅极与对应的第二栅极线连接,所述第二薄膜晶体管的源极与对应的数据线连接,所述第二薄膜晶体管的漏极与所述像素电极连接;

[0009] 所述第一薄膜晶体管的栅极与对应的第一栅极线连接,所述第一薄膜晶体管的源极与对应的第二栅极线连接,所述第一薄膜晶体管的漏极与第一公共电极连接;

[0010] 所述第一薄膜晶体管用于加快所述第二薄膜晶体管的关闭速度。

[0011] 在本发明所述的显示面板中,所述显示面板还包括栅极驱动器,所述栅极驱动器设置在所述显示面板的两侧边;所述第一薄膜晶体管的源极连接至所述第二栅极线的中间位置。

[0012] 在本发明所述的显示面板中,所述显示面板还包括栅极驱动器,所述栅极驱动器设置在所述显示面板的单侧边;所述第一薄膜晶体管的源极连接至所述第二栅极线的远离所述栅极驱动器一侧的位置。

[0013] 在本发明所述的显示面板中,每条所述第二栅极线对应一条所述第一栅极线,所

述第一栅极线上所连接的第一薄膜晶体管的数量,与对应的第二栅极线上所述连接的第二薄膜晶体管的数量比为 $1/5\sim 1/10$ 。

[0014] 在本发明所述的显示面板中,当第n个栅极线组的第二栅极线输入高电平的开启信号时,所述第一栅极线不输入信号,所述第二薄膜晶体管导通,所述第一薄膜晶体管断开;当第n个栅极线组的第二栅极线输入低电平的关闭信号时,所述第一栅极线输入高电平的开启信号,所述第二薄膜晶体管断开,所述第一薄膜晶体管导通,其中,n为整数。

[0015] 在本发明所述的显示面板中,所述第一公共电极的电压小于或等于所述第一薄膜晶体管的关闭电压。

[0016] 在本发明所述的显示面板中,所述显示面板包括n个栅极线组,其中第m个栅极线组中的第一栅极线与第m+1个栅极线组中的第二栅极线连接,其中所述n,m为正整数,n大于等于2,m+1小于等于n。

[0017] 在本发明所述的显示面板中,所述显示面板包括n个栅极线组,其中第m个栅极线组中的第一栅极线与第m+k个栅极线组中的第二栅极线连接,其中所述n,m,k为正整数,n大于等于3,k大于等于2,m+k小于等于n。

[0018] 在本发明所述的显示面板中,所述第n个栅极线组不设置第二栅极线,或所述第n个栅极线组的第二栅极线单独驱动。

[0019] 本发明实施例还提供了一种显示装置,所述显示装置包括上述的显示面板。

[0020] 相较于现有的显示面板,本发明的显示面板和显示装置通过设置多个第一薄膜晶体管和多条第一栅极线,辅助显示面板进行充电及信号释放的操作,以提高显示面板的显示性能。

[0021] 为让本发明的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

附图说明

[0022] 图1为像素充电时间和解析度的关系图。

[0023] 图2为本发明实施例提供的显示面板的结构示意图。

[0024] 图3为本发明实施例提供的显示面板的时序示意图。

[0025] 图4为本发明实施例提供的显示面板的另一时序示意图。

[0026] 图5为本发明实施例提供的显示面板的另一结构示意图。

[0027] 图6为本发明实施例提供的显示面板的又一时序示意图。

[0028] 图7为本发明实施例提供的显示面板的又一结构示意图。

具体实施方式

[0029] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0030] 在图中,结构相似的单元是以相同标号表示。

[0031] 在本文中提及“实施例”意味着,结合实施例描述的特定特征、结构或特性可以包

含在本发明的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例,也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员显式地和隐式地理解的是,本文所描述的实施例可以与其它实施例相结合。

[0032] 本发明实施例提供了一种显示装置,该显示装置包括显示面板,其中该显示面板包括阵列基板以及彩膜基板;阵列基板上设置有多条数据线、多个平行排列的栅极线组、多个第一薄膜晶体管、多个第二薄膜晶体管、像素电极以及第一公共电极;彩膜基板上设置有第二公共电极,像素电极和第二公共电极形成液晶电容。

[0033] 请参照图2,图2为本发明实施例提供的显示面板的结构示意图。如图2所示,显示面板包括如数据线D1至数据线Dh的多条数据线、如栅极线组G1至Gn的多个平行排列的栅极线组、多个第一薄膜晶体管T1、多个第二薄膜晶体管T2、像素电极以及第一公共电极COM1;彩膜基板上设置有第二公共电极COM2,像素电极和第二公共电极COM2形成液晶电容C。

[0034] 其中,栅极线组包括第一栅极线和第二栅极线,如图2所示,栅极线组G1包括第一栅极线g1和第二栅极线g1',该第一栅极线g1和第二栅极线g1'平行设置,又如栅极线组Gn包括第一栅极线gn和第二栅极线gn',该第一栅极线gn和第二栅极线gn'平行设置。

[0035] 上述数据线与第二栅极线用于交叉限定第二薄膜晶体管。如图2所示,数据线D1与任意一条第二栅极线g1'-gn'相交处都连接一第二薄膜晶体管T2,数据线Dj与任意一条第二栅极线g1'-gn'相交处都连接一第二薄膜晶体管T2,……,以此类推,每一条数据线与每一条第二栅极线的相交处都连接一第二薄膜晶体管T2。综上,该多个第二薄膜晶体管T2呈矩阵形式排列。

[0036] 如图2所示,第二薄膜晶体管T2的栅极与对应的第二栅极线连接,第二薄膜晶体管的源极与对应的数据线连接,第二薄膜晶体管的漏极与像素电极连接。具体的,第一行第一列的第二薄膜晶体管T2的栅极与第二栅极线g1'连接,漏极通过液晶电容C与第二公共电极COM2连接,源极与数据线D1连接。

[0037] 如图2所示,第一薄膜晶体管T1的栅极与对应的第一栅极线连接,所述第一薄膜晶体管T1的源极与对应的第二栅极线连接,所述第一薄膜晶体管T1的漏极与第一公共电极COM1连接。举例来说,一第一薄膜晶体管T1的栅极与第一栅极线g1连接,漏极与第一公共电极COM1连接,源极与第二栅极线g1'连接。在一些实施例中,第一薄膜晶体管T1的数量小于第二薄膜晶体管T2的数量。其中,该第一公共电极COM1的电压小于或等于第一薄膜晶体管的关闭电压。

[0038] 其中,该显示面板还包括栅极驱动器,所述栅极驱动器用于发送扫描信号。如图3和图6所示,当第i个栅极线组的第二栅极线输入高电平的开启信号时,所述第i个栅极线组的第一栅极线不输入信号,第二薄膜晶体管导通,第一薄膜晶体管断开;扫描信号当第i个栅极线组的第二栅极线输入低电平的关闭信号时,所述第i个栅极线组的第一栅极线输入高电平的开启信号,第二薄膜晶体管断开,第一薄膜晶体管导通。其中,i为整数。

[0039] 在一些实施例中,当栅极驱动器设置在显示面板双侧边,即所述显示面板为双侧边驱动显示面板时,第二栅极线中间位置的驱动信号释放较慢,因此可以将所述第一薄膜晶体管的源极连接至所述第二栅极线的中间位置,以加快第二栅极线中间位置驱动信号的释放。在一些实施例中,当栅极驱动器设置在显示面板单侧边,即所述显示面板为单侧边驱动显示面板时,第二栅极线上远离栅极驱动器一侧的驱动信号释放较慢,因此可以将所述

第一薄膜晶体管的源极连接至所述第二栅极线的远离所述栅极驱动器一侧的位置,以加快第二栅极线远离栅极驱动器一侧驱动信号的释放。

[0040] 具体的,每条第二栅极线对应一条第一栅极线,第一栅极线上所连接的第一薄膜晶体管的数量,与对应的第二栅极线上连接的第二薄膜晶体管的数量比值为 $1/5 \sim 1/10$ 。这样使用第一薄膜晶体管仅仅对驱动信号释放较慢的第二栅极线的区域进行驱动信号释放,从而加快了对应区域的第二薄膜晶体管的关闭速度,进而在保证驱动信号释放的同时降低了对应显示面板的制作成本。

[0041] 需要说明的是,第一栅极线上传输的第一扫描信号的持续时长为 T_1 ,第二栅极线上传输的第二扫描信号的持续时长为 T_2 ,其中 $T_2 = 2T_1$ 。结合图2和图3可知,第二栅极线 g_1' 至 g_n' 中传输的第二扫描信号的持续时长为 $2t$,第一栅极线 g_1 至 g_n 中传输的第一扫描信号的持续时长为 t 。如图4所示,数据线 D_1 至数据线 D_h 的数据信号的持续时长为 $2t$,即数据线的信号持续时长与第二扫描信号的持续时长相同。

[0042] 具体的,当开始对显示面板进行驱动时,先向第二栅极线 g_1' 传输高电平的第二扫描信号,连通第二薄膜晶体管 T_2 ,并将数据信号通过数据线 D_1-D_h 加载至相应的像素电极,使得像素电极与彩膜基板侧的第二公共电极形成电场。此过程中,第一栅极线 g_1 中不输入信号,第一薄膜晶体管 T_1 处于断开状态。经过 $2t$ 时间后,第二栅极线 g_1' 停止传输第二扫描信号。此时,可以向第一栅极线 g_1 上输入高电平的第一扫描信号,连通第一薄膜晶体管 T_1 ,对第二栅极线 g_1' 上残留的第二扫描信号进行快速释放,经 t 时间后即可将该第二扫描信号释放完全,即可停止向第一栅极线 g_1 上传输第一扫描信号。

[0043] 在一些实施例中,显示面板包括 n 个栅极线组,其中第 m 个栅极线组中的第一栅极线 g_m 与第 $m+1$ 个栅极线组中的第二栅极线连接,其中所述 n, m 为正整数, n 大于等于2, $m+1$ 小于等于 n 。如图5所示,第1个栅极线组 G_1 中的第一栅极线 g_1 与第2个栅极线组 G_2 中的第二栅极线 g_2' 连接,第2个栅极线组 G_2 中的第一栅极线 g_2 与第3个栅极线组 G_3 中的第二栅极线 g_3' 连接,……,第 $(n-1)$ 个栅极线组中的第一栅极线 $g_{(n-1)}$ 与第 n 个栅极线组 G_n 中的第二栅极线 g_n' 连接。此时,如图6所示,第1组栅极线 G_1 中的第一栅极线 g_1 和第2组栅极线 G_2 中的第二栅极线 g_2' 具有相同的驱动时序, g_2 和 g_3' 具有相同的驱动时序。即一个栅极组中的第一栅极线与后一个栅极组中的第二栅极线受相同的驱动信号控制,具有相同的时序。

[0044] 在一些实施例中,如图7所示,所述显示面板包括 n 个栅极线组,其中第 m 个栅极线组 G_m 中的第一栅极线 g_m 与第 $m+k$ 个栅极线组 $G_{(m+k)}$ 中的第二栅极线 $g_{(m+k)}'$ 连接,其中所述 n, m, k 为正整数, n 大于等于3, k 大于等于2, $m+k$ 小于等于 n 。

[0045] 需要说明的是,由于第 n 个栅极线组已经是最后一个栅极线组,因此第 n 个栅极线组可不设置第二栅极线,或所述第 n 个栅极线组的第二栅极线设置单独的第二栅极线进行驱动。

[0046] 本发明实施例提供了一种显示面板和显示装置,该显示面板和显示装置通过设置多个第一薄膜晶体管和多条第一栅极线,辅助显示面板进行充电及信号释放的操作,以提高显示面板的显示性能。

[0047] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

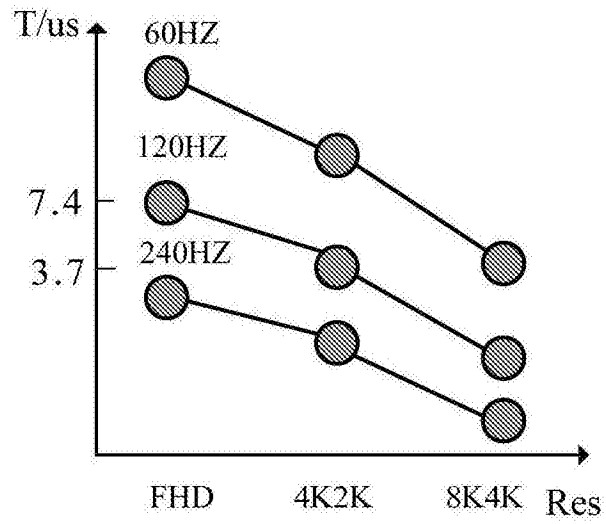


图1

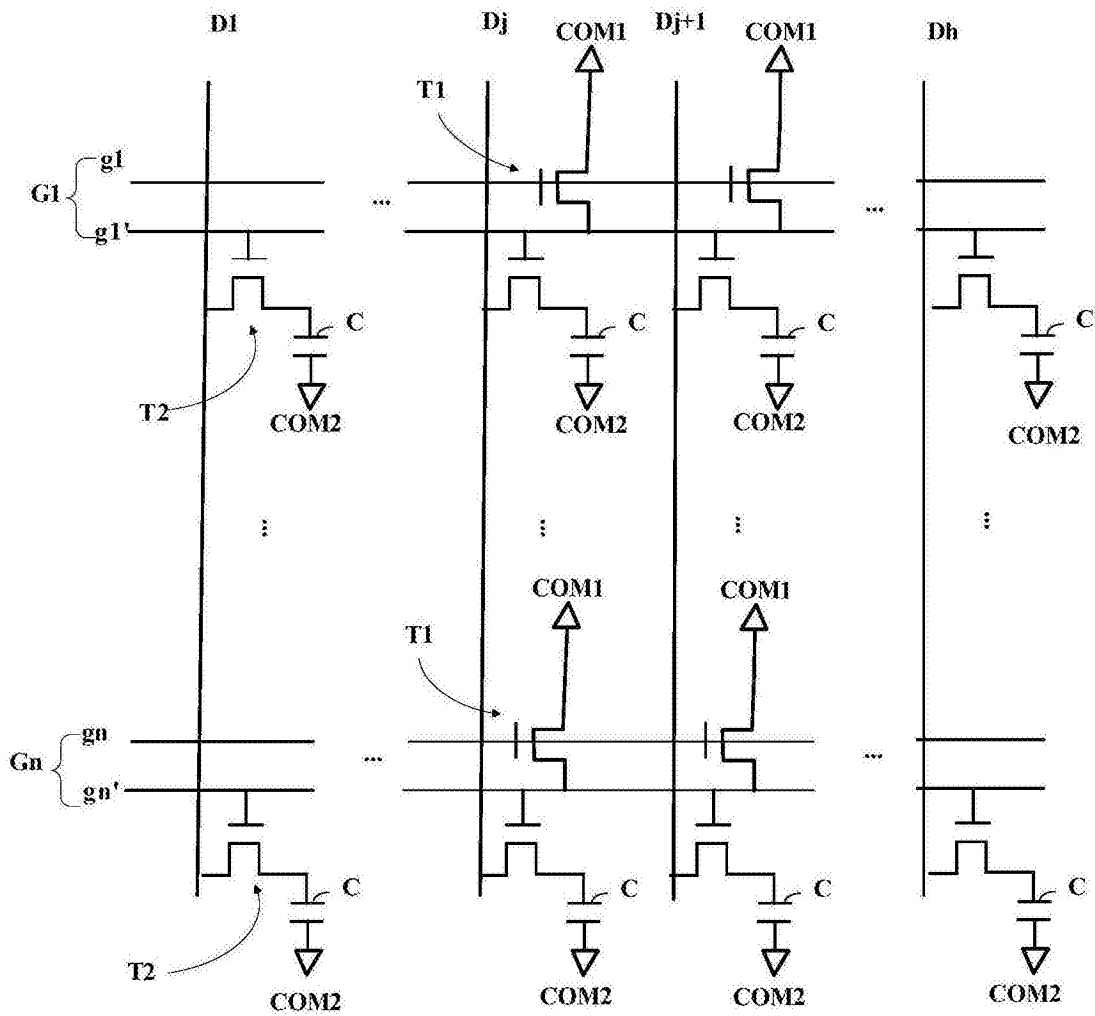


图2

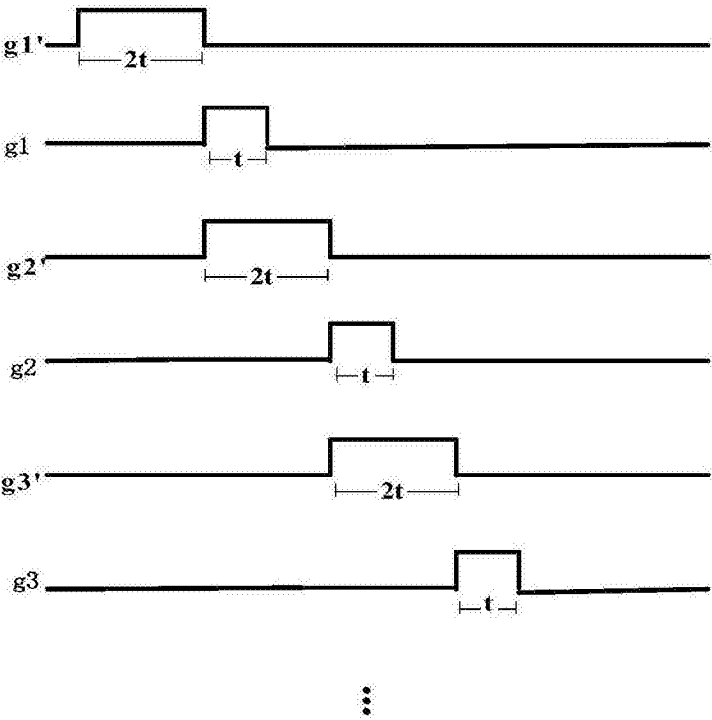


图3

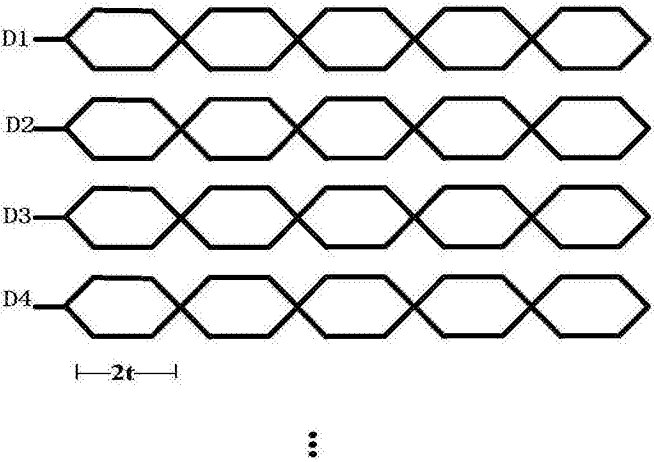


图4

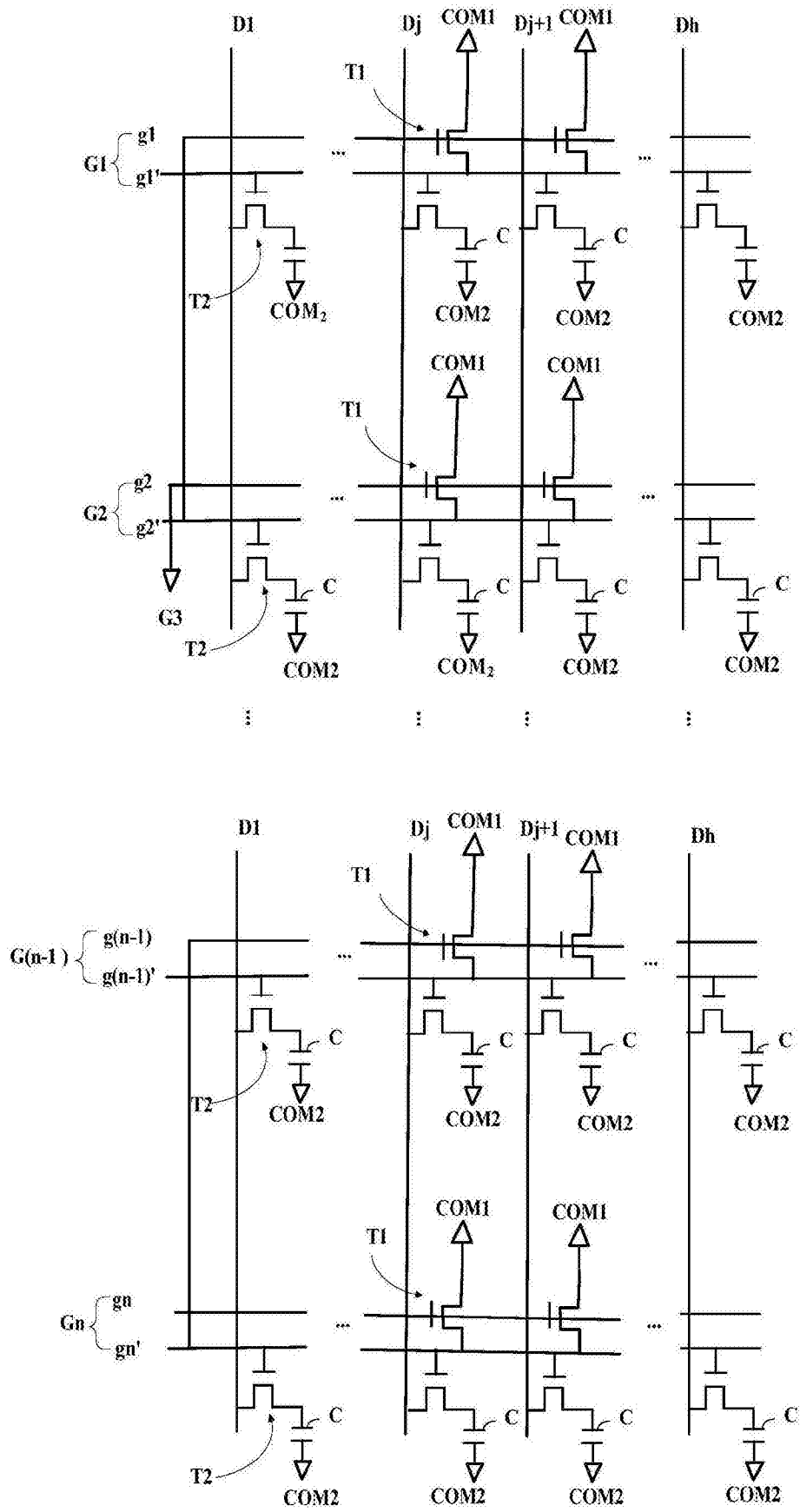


图5

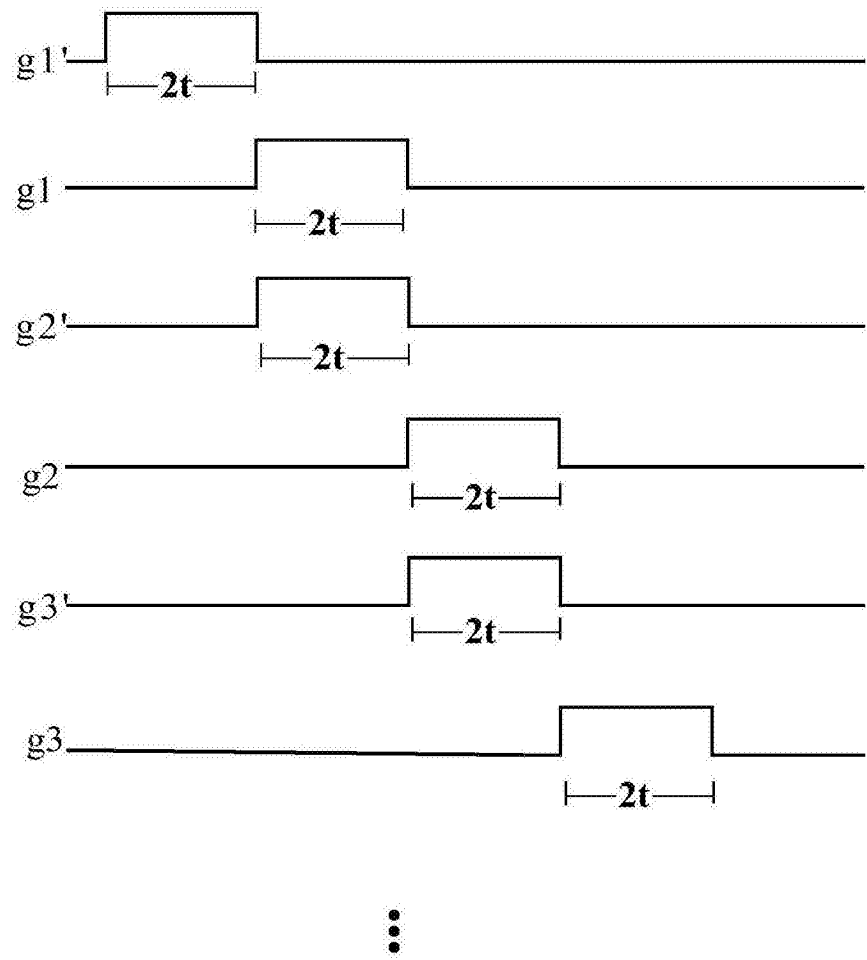


图6

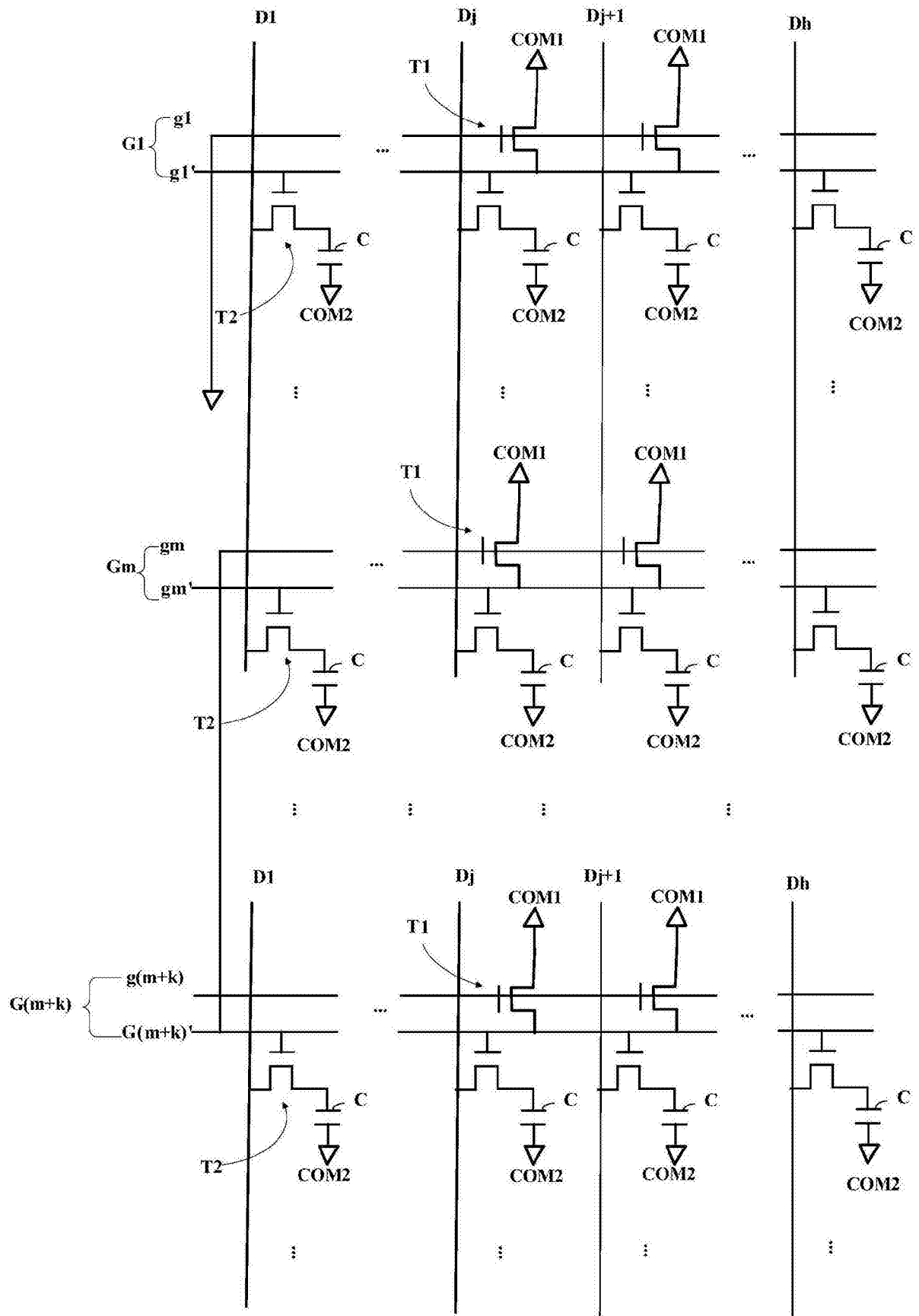


图7

专利名称(译)	显示面板和显示装置		
公开(公告)号	CN108053798A	公开(公告)日	2018-05-18
申请号	CN2017111478489.3	申请日	2017-12-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	李文英		
发明人	李文英		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677		
代理人(译)	黄威		
其他公开文献	CN108053798B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种显示面板和显示装置，显示面板包括阵列基板以及彩膜基板；阵列基板上设置多条数据线、多个平行排列的栅极线组、多个第一薄膜晶体管、多个第二薄膜晶体管、像素电极以及第一公共电极，彩膜基板上设置有第二公共电极，像素电极和第二公共电极形成液晶电容；栅极线组包括第一栅极线和第二栅极线；其中第一薄膜晶体管的栅极与对应的第一栅极线连接，第一薄膜晶体管的源极与对应的第二栅极线连接，第一薄膜晶体管的漏极与第一公共电极连接。该方案通过设置多个第一薄膜晶体管和多条第一栅极线，辅助显示面板进行充电及信号释放的操作，以提高显示面板的显示性能。

