



(12)发明专利

(10)授权公告号 CN 105096899 B

(45)授权公告日 2018.09.25

(21)申请号 201510605530.3

G02F 1/1362(2006.01)

(22)申请日 2015.09.22

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 105096899 A

CN 102955310 A, 2013.03.06,

CN 1379385 A, 2002.11.13,

CN 1453615 A, 2003.11.05,

CN 1637532 A, 2005.07.13,

CN 1800926 A, 2006.07.12,

(43)申请公布日 2015.11.25

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

审查员 刘想玲

(72)发明人 杜鹏

(74)专利代理机构 北京聿宏知识产权代理有限公司 11372

代理人 张文娟 朱绘

(51)Int.Cl.

G09G 3/36(2006.01)

G02F 1/133(2006.01)

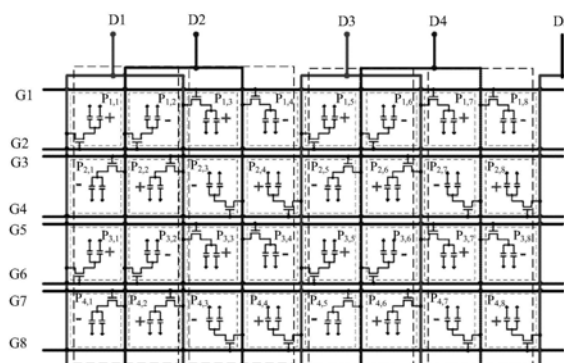
权利要求书1页 说明书5页 附图3页

(54)发明名称

阵列基板、液晶显示面板及液晶显示装置

(57)摘要

本发明公开了一种阵列基板、液晶显示面板及液晶显示装置,该阵列基板包括:多条扫描线;多条数据线,与扫描线配合形成多个区域,每个区域内均设有一像素,其中,数据线由多条数据信号线的分支走线形成,一条数据信号线形成两条分支走线以驱动阵列基板上同一行的两个像素,两个像素之间间隔奇数个像素,并且相邻两行像素中的一行与其左侧的数据线耦接,另一行与其右侧的数据线耦接,用以在数据线列反转时实现像素点反转。本发明可以降低显示面板的功耗,改善像素的充电情况,提高面板的显示品质。



1. 一种阵列基板,包括:

多条扫描线;

多条数据线,与所述扫描线配合形成多个区域,每个所述区域内均设有一像素,

其中,所述数据线由多条数据信号线的分支走线形成,一条所述数据信号线形成两条分支走线以驱动阵列基板上同一行的两个像素,所述两个像素之间间隔奇数个像素,并且相邻两行像素中的一行与其左侧的数据线耦接,另一行与其右侧的数据线耦接,用以在所述数据线列反转时实现像素点反转,

其中,所述阵列基板上的同一行像素由与该行像素相邻的两条扫描线控制,同一行中由同一条所述数据信号线的分支走线驱动的像素由不同的扫描线控制,

同一条所述数据信号线形成的分支走线驱动的同一直行的两个像素之间间隔一个像素,

其中,将相邻的两列像素视为一组,其中,同一组内的每行的两个像素由同一条扫描线控制。

2. 根据权利要求1所述的阵列基板,其特征在于,同一组内的两列像素中的相邻两行像素均由奇数行扫描线或偶数行扫描线控制。

3. 根据权利要求1所述的阵列基板,其特征在于,同一组内的两列像素中的相邻两行像素,其中一行由奇数行扫描线控制,另一行由偶数行扫描线控制。

4. 根据权利要求1-3中任一项所述的阵列基板,其特征在于,所述数据线由所述数据信号线在进入显示区之前分支形成。

5. 一种采用以上权利要求1-4中任一项所述阵列基板的液晶显示面板。

6. 一种采用权利要求5所述液晶显示面板的液晶显示装置。

阵列基板、液晶显示面板及液晶显示装置

技术领域

[0001] 本发明涉及液晶显示技术领域,具体地说,涉及一种阵列基板、液晶显示面板及液晶显示装置。

背景技术

[0002] 在液晶显示面板生产中,降低制作成本是一项非常重要的内容。目前,通常采用DLS(Data Line Sharing,数据线共享)架构来降低制作成本。DLS架构将扫描线的数量加倍,而数据线的数量减半,从而减少源极驱动IC的数量,达到降低成本的目的。

[0003] 目前的液晶显示面板驱动方式中,点反转是显示效果最好的一种反转方式。如果DLS架构的面板采用传统的驱动方式,以HD的解析度、60Hz的工作频率工作时,其上的数据线信号每两个像素就需要切换一次极性。也就是大约每 $21.7\mu\text{s}$ 数据线信号就要切换一次极性,对应的数据线信号频率为20kHz左右。采用以上驱动方式的DLS架构一方面增加了数据线的功率消耗,另一方面使得像素的充电时间很短。同时,数据线上信号切换导致的RC延迟会进一步影响像素的充电情况,进而影响面板的显示效果。

发明内容

[0004] 为解决以上问题,本发明提供了一种阵列基板、液晶显示面板及液晶显示装置,用以降低数据线的功率消耗,改善像素的充电情况。

[0005] 根据本发明的一个方面,提供了一种阵列基板,包括:

[0006] 多条扫描线;

[0007] 多条数据线,与所述扫描线配合形成多个区域,每个所述区域内均设有一像素,

[0008] 其中,所述数据线由多条数据信号线的分支走线形成,一条所述数据信号线形成两条分支走线以驱动阵列基板上同一行的两个像素,所述两个像素之间间隔奇数个像素,并且相邻两行像素中的一行与其左侧的数据线耦接,另一行与其右侧的数据线耦接,用以在所述数据线列反转时实现像素点反转。

[0009] 根据本发明的一个实施例,所述阵列基板上的同一行像素由与该行像素相邻的两条扫描线控制。

[0010] 根据本发明的一个实施例,同一行中由同一条所述数据信号线的分支走线驱动的像素由不同的扫描线控制。

[0011] 根据本发明的一个实施例,同一条所述数据信号线形成的分支走线驱动的同行的两个像素之间间隔一个像素。

[0012] 根据本发明的一个实施例,将相邻的两列像素视为一组,其中,同一组内的每行的两个像素由同一条扫描线控制。

[0013] 根据本发明的一个实施例,同一组内的两列像素中的相邻两行像素均由奇数行扫描线或偶数行扫描线控制。

[0014] 根据本发明的一个实施例,同一组内的两列像素中的相邻两行像素,其中一行由

奇数行扫描线控制,另一行由偶数行扫描线控制。

[0015] 根据本发明的一个实施例,所述数据线由所述数据信号线在进入显示区之前分支形成。

[0016] 根据本发明的一个方面,还提供了一种采用以上所述的阵列基板的液晶显示面板。

[0017] 根据本发明的一个方面,还提供了一种采用以上所述的液晶显示面板的液晶显示装置。

[0018] 本发明的有益效果:

[0019] 本发明可以在数据线列反转的情况下,实现像素的点反转,从而降低了显示面板的功耗,改善了像素的充电情况,提高了面板的显示品质。

[0020] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0021] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要的附图做简单的介绍:

[0022] 图1是现有技术中一种DLS架构下点反转的液晶显示面板示意图;

[0023] 图2是采用传统驱动方式时的扫描线及数据线上的波形示意图;

[0024] 图3是根据本发明的一个实施例的阵列基板布线示意图;

[0025] 图4是对应图3的驱动波形示意图;

[0026] 图5是采用图3的阵列基板布线+传统像素排列方式的像素显示示意图;以及

[0027] 图6是采用图3的阵列基板布线+WRGB像素排列方式的像素显示示意图。

具体实施方式

[0028] 以下将结合附图及实施例来详细说明本发明的实施方式,借此对本发明如何应用技术手段来解决技术问题,并达成技术效果的实现过程能充分理解并据以实施。需要说明的是,只要不构成冲突,本发明中的各个实施例以及各实施例中的各个特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

[0029] DLS架构的显示面板通过将扫描线的数量加倍的方法,使得相应的数据线的数量可以减少1/2。与传统的架构相比,DLS架构的显示面板上数据线的总数量会有明显的减少,从而减少数据线驱动IC的数量,最终达到节省制造成本的目的。

[0030] 为了避免直流残留,现在的显示面板都采用正负极性反转的交流驱动方式,点反转是其中显示效果最好的一种。如图1所示为采用DLS架构和点反转的TFT-LCD面板的结构示意图。

[0031] 如图1所示,G1~8表示扫描线编号,D1~5表示数据信号线编号,虚线框中部分为像素,其中的正负号表示数据线上驱动电压的极性。每一个像素的极性与其上下左右相邻像素的极性是相反的,即像素为点反转方式。

[0032] 以图1中的第二条数据线D2为例来说明点反转的工作原理。当G1打开时,D2输出负

极性信号;G2,G3打开时,D2切换为正极性信号;G4,G5打开时,D2又切换为负极性信号。即当Gate编号为 $4n+2$ 和 $4n+3$ ($n=0,1,2\cdots$) 时,D2输出正极性信号,而G编号为 $4n$ 和 $4n+1$ ($n=0,1,2\cdots$) 时,D2输出负极性信号。每给列方向的两个像素充电,D2就需要切换一次极性。

[0033] 图2是图1采用传统驱动方式时的相应波形。扫描线G按照1,2,3 $\cdots$ n,n+1的顺序依次打开,数据信号线D在每两条G线打开的时间就要切换一次极性。以HD解析度的面板为例,D2线在每 $21.7\mu\text{s}$ 就需要切换一次极性。在整个一帧的时间内,总共需要切换768次极性,对应的信号频率为20kHz左右。这样使得数据线的信号频率太高,会增加面板的功耗。另外,这样还会使得数据线的RC延迟对像素充电的影响比较大,不利于面板显示品质的提高,当面板的分辨率提高时,这个问题会更加严重。

[0034] 如图3所示为根据本发明的一个实施例的阵列基板布线示意图。以下参考图3来对本发明进行详细说明。

[0035] 该阵列基板包括多条扫描线和多条数据线。这些扫描线和数据线相互交错配合形成多个区域,每个区域内均设置有一个像素。其中,这些数据线由多条数据信号线的分支走线形成。此处的数据信号线指的是与驱动芯片连接、直接将驱动芯片产生的信号引出的信号线。

[0036] 每一条数据信号线分为两条分支走线,这两条分支走线中传输相同的驱动信号。这两条分支走线驱动阵列基板上同一行的两个像素,这两个像素之间间隔奇数个像素。这是因为当像素为点反转时,如图3所示,同一行像素之间间隔奇数个像素的像素极性均相同。由于同一条数据信号线的两条分支走线中传输的信号相同,所以同一条数据信号线的两条分支走线需驱动同一行中间隔奇数个像素的像素,才能实现像素点反转。

[0037] 如图3中数据信号线D3驱动第一行像素中的第五个像素 $P_{1,5}$ 和第七个像素 $P_{1,7}$,数据信号线D4驱动第一行像素中的第六个像素 $P_{1,6}$ 和第八个像素 $P_{1,8}$ 。当然,数据信号线D3也可以驱动第一行像素中的第一个像素 $P_{1,1}$ 和第五个像素 $P_{1,5}$,数据信号线D4也可以驱动第一行像素中的第二个像素 $P_{1,2}$ 和第六个像素 $P_{1,6}$,只要同一条数据信号线的两条分支走线控制的同一行中的像素极性相同即可。

[0038] 另外,由于同一条数据信号线的两条分支走线驱动同一行间隔奇数个像素的像素,则同一行相邻两个像素及间隔偶数个像素的像素由不同的数据信号线的分支走线驱动。如图3所示,第一行像素中的像素 $P_{1,1}$ 由数据信号线D1驱动,像素 $P_{1,2}$ 由数据信号线D2驱动,像素 $P_{1,3}$ 由数据信号线D1驱动,像素 $P_{1,4}$ 由数据信号线D2驱动。同理,与第一行像素中的像素 $P_{1,1}$ 间隔偶数个像素的像素如像素 $P_{1,4}$ 、像素 $P_{1,6}$ 等由数据信号线D1之外的数据信号线驱动。

[0039] 为避免数据信号线在显示区内分支造成显示区内布线复杂,在本发明中,将这些分支走线(即数据线)由数据信号线在进入显示区之前分支形成,如图3所示。另外,将数据信号线分为两条分支走线形成用于驱动像素的数据线,使得数据信号线的数量减半。这样,就可以减少驱动芯片的数量,达到节省制造成本的目的。

[0040] 在该阵列基板中,相邻两行像素中的一行与其左侧的数据线耦接,另一行与其右侧的数据线耦接,即同一列中相邻两行的像素需由不同的数据线驱动,如图3所示。这样设置是因为显示面板以点反转方式显示画面时,同一列中像素的极性正负交替出现,相邻两行像素中一行显示正极性,另一行显示为负极性。

[0041] 这样,在一帧的画面显示中,同一列中的像素由其两侧设置为不同极性的数据线驱动。通过图3的布线方式,在该显示画面内,数据线不需要改变极性就可以实现图3中的像素极性显示。在下一帧画面显示时,只需要数据线列反转,各像素就可以同时实现点反转。这样,就可以降低数据驱动信号线上信号转换的频率,降低面板功耗,还可以降低数据线上RC延长对像素充电的影响,从而提高显示面板的显示品质。

[0042] 在本发明的一个实施例中,阵列基板上的同一行像素由与该行像素相邻的两条扫描线控制。与现有的DLS面板相比,本发明中数据信号线和扫描线的数量没有增加,可以减少数据信号驱动芯片的数量,仍然可以起到节省成本的作用。由于同一条数据信号线的分支走线控制同一行像素中间隔奇数个像素的像素,为实现对各像素的单独控制,在本发明的一个实施例中,同一条数据信号线的分支走线驱动的同一行上的两个像素必须由不同的扫描线控制。如图3所示,第一行像素中的第五列像素 $P_{1,5}$ 和第七列像素 $P_{1,7}$ 都由数据信号线D3驱动,但是像素 $P_{1,5}$ 由扫描线G2控制,像素 $P_{1,7}$ 由扫描线G1控制。

[0043] 如图3所示,同一条数据信号线的分支走线驱动间隔一个像素的像素,即同一条数据信号线的分支走线驱动的同一行像素之间有一个像素被其他数据信号线的分支走线驱动。在这样的设置条件下,将相邻的两列像素视为一组,其中,同一组内的每行的两个像素由同一条扫描线控制。如图3所示,较大虚线框内的像素视为一组,即第一列像素和第二列像素视为一组,第三列像素和第四列像素视为一组,以此类推。

[0044] 在本发明的一个实施例中,同一组内的两列像素中的相邻两行像素,其中一行由奇数行扫描线控制,另一行由偶数行扫描线控制。也就是说,同一组内上一行的两个像素由奇数行扫描线控制,则下一行的两个像素由偶数行扫描线控制。或者,同一组内上一行的两个像素由偶数行扫描线控制,则下一行的两个像素由奇数行扫描线控制。如图3所示,第一列像素和第二列像素视为一组,其中,该组中的第一行像素 $P_{1,1}$ 和 $P_{1,2}$ 由偶数行扫描线G2控制,第二行像素 $P_{2,1}$ 和像素 $P_{2,2}$ 由奇数行扫描线G3控制,第三行像素 $P_{3,1}$ 和 $P_{3,2}$ 由偶数行扫描线G6控制。

[0045] 在本发明的一个实施例中,同一组内的两列像素中的相邻两行像素均由奇数行扫描线或偶数行扫描线控制。也就是说,同一组内上一行的两个像素由奇数行扫描线控制,则下一行的两个像素也由奇数行扫描线控制。或者,同一组内上一行的两个像素由偶数行扫描线控制,则下一行的两个像素也由偶数行扫描线控制。即图3中的第一列像素和第二列像素视为一组时,该组中的第一行像素 $P_{1,1}$ 和 $P_{1,2}$ 由偶数行扫描线G2控制,第二行像素 $P_{2,1}$ 和像素 $P_{2,2}$ 由偶数行扫描线G4控制,第三行像素 $P_{3,1}$ 和 $P_{3,2}$ 由偶数行扫描线G6控制。

[0046] 如图4所示为对应图3的一种驱动波形示意图。由图4可知,当图3所示阵列基板为HD解析度,具有1080条G线,G线按照1,2,3……1079,1080的顺序依次打开。在显示面板显示一帧画面的过程中,数据线的极性保持不变,在显示下一帧画面时,数据线极性切换一次极性,并且切换后的极性保持该另一帧画面的持续时间。

[0047] 以数据信号线D3和D4驱动的第一行和第二行像素为例进行说明,当前画面的极性显示如图3所示,则此时D3输出的驱动信号极性为正,D4输出的驱动信号极性为负。由数据信号线D3驱动的像素 $P_{1,5}$ 、像素 $P_{1,7}$ 、像素 $P_{2,4}$ 和像素 $P_{2,6}$ 均显示为正极性,由数据信号线D4驱动的像素 $P_{1,6}$ 、像素 $P_{1,8}$ 、像素 $P_{2,5}$ 和像素 $P_{2,7}$ 均显示为负极性。则在一帧画面内,数据信号线Data1和Data2保持极性不变,即可以实现显示画面上横向和纵向像素均正负极性交替显

示。

[0048] 按如图3所示的布线方式,在显示下一帧画面时,数据信号线D3和D4进行极性反转,由数据信号线D3驱动的像素P_{1,5}、像素P_{1,7}、像素P_{2,4}和像素P_{2,6}均显示为负极性,由数据信号线D4驱动的像素P_{1,6}、像素P_{1,8}、像素P_{2,5}和像素P_{2,7}均显示为正极性。并且在该帧画面内,数据信号线D3和D4保持极性不变,显示画面上横向和纵向像素也正负极性交替显示。这样,在数据线列反转的方式下,可以实现显示区内像素的点反转。

[0049] 如图5所示为采用图3的阵列基板布线+传统像素排列方式的像素显示示意图,其中,红、绿和蓝表示三种颜色的像素,面板中的每一列均为同一颜色的像素。以相邻的红、绿、蓝三列为一组,在显示面板中的每一行像素中重复出现。对于每一列相同颜色的像素,正负极性交替出现。对于每一行像素,红、绿、蓝三种颜色的像素依次排列显示,并且相邻两个像素的极性相反,具体如图5所示。通过图5的像素排布,可以实现三种颜色像素有规则的混合排列,从而有利于提高画面的显示效果。

[0050] 如图6为采用图3的阵列基板布线+WRGB像素排列方式的像素显示示意图,其中,R(红)、G(绿)、B(蓝)和W(白)四种颜色的像素。对于每一行像素,红、绿、蓝和白四种颜色的像素依次排列显示,并且相邻两个像素的极性相反。纵向上每一列由不同颜色的两种像素交错间隔出现,相邻两个像素的极性相反,并且使得相邻两行相同颜色的像素极性相反,具体如图6所示。通过图6的像素排布,也可以实现四种颜色像素有规则的混合排列,从而有利于提高画面的显示效果。

[0051] 根据本发明的另一个方面,还提供了一种液晶显示面板,该液晶显示面板可以采用以上所述的阵列基板。在采用该阵列基板时,在数据线列反转的情况下,可以实现像素的点反转。而不必使数据线在一帧画面的显示过程中频繁变换极性,从而降低了显示面板的功耗,改善了像素的充电情况,提高了面板的显示品质。

[0052] 根据本发明的另一个方面,还提供了一种液晶显示装置,该液晶显示装置采用以上所述的液晶显示面板,可以在数据线列反转的情况下,实现像素的点反转,从而降低了显示面板的功耗,改善了像素的充电情况,提高了面板的显示品质。

[0053] 虽然本发明所公开的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属技术领域内的技术人员,在不脱离本发明所公开的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

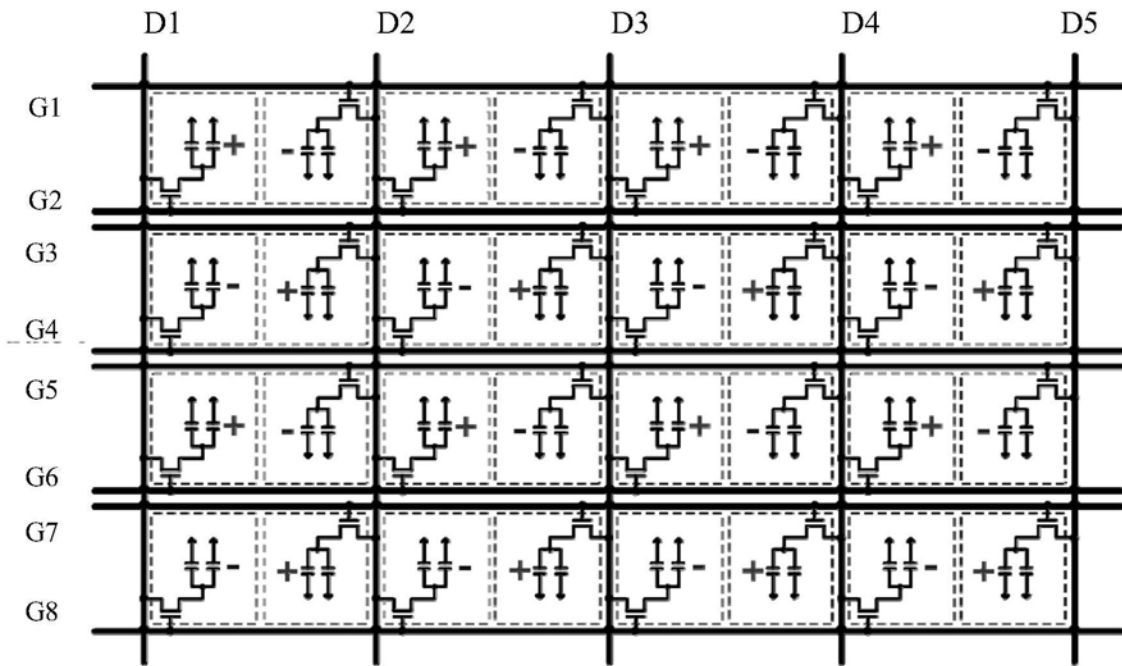


图1

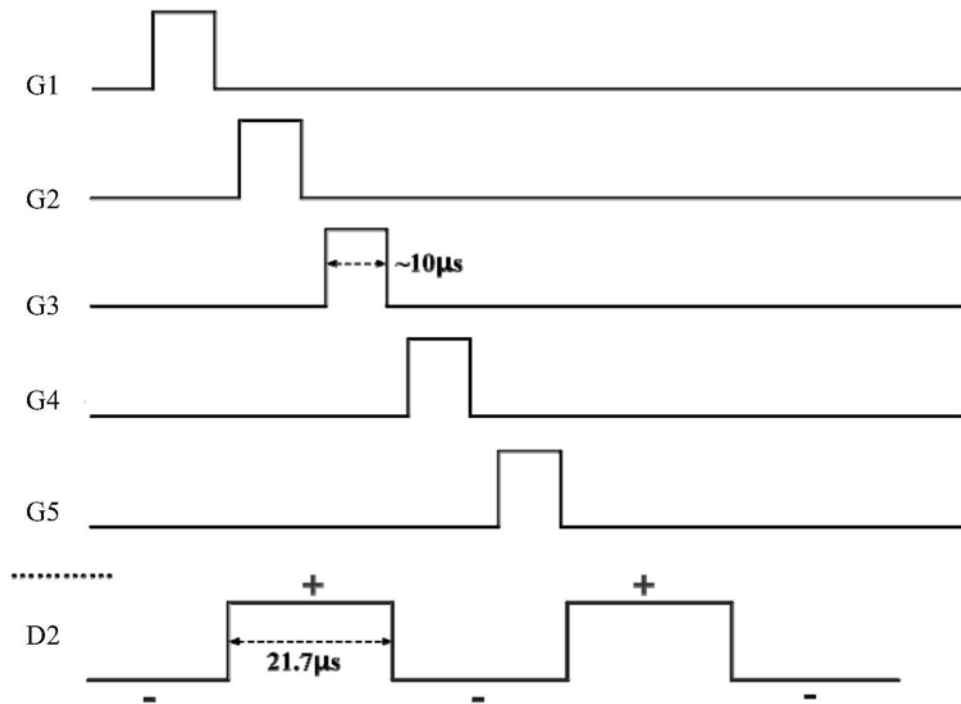


图2

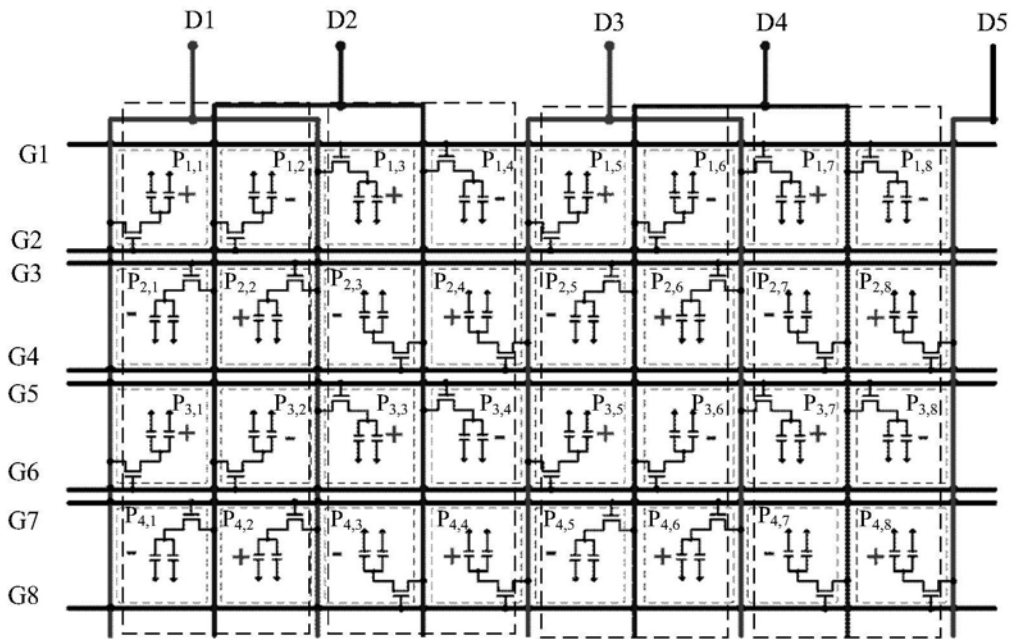


图3

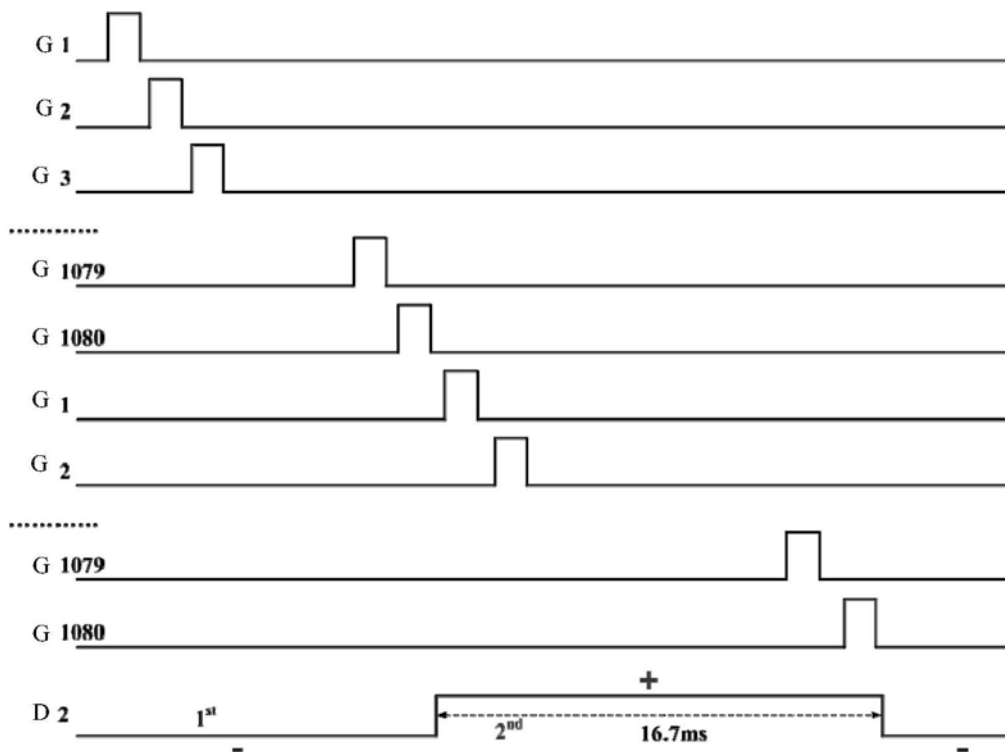


图4

+	-	+	-	+	-	+	-
红	绿	蓝	红	绿	蓝	红	绿
-	+	-	+	-	+	-	+
红	绿	蓝	红	绿	蓝	红	绿
+	-	+	-	+	-	+	-
红	绿	蓝	红	绿	蓝	红	绿
-	+	-	+	-	+	-	+
红	绿	蓝	红	绿	蓝	红	绿

图5

+	-	+	-	+	-	+	-
红	绿	蓝	白	红	绿	蓝	白
-	+	-	+	-	+	-	+
蓝	白	红	绿	蓝	白	红	绿
+	-	+	-	+	-	+	-
红	绿	蓝	白	红	绿	蓝	白
-	+	-	+	-	+	-	+
蓝	白	红	绿	蓝	白	红	绿

图6

专利名称(译)	阵列基板、液晶显示面板及液晶显示装置		
公开(公告)号	CN105096899B	公开(公告)日	2018-09-25
申请号	CN201510605530.3	申请日	2015-09-22
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	杜鹏		
发明人	杜鹏		
IPC分类号	G09G3/36 G02F1/133 G02F1/1362		
CPC分类号	G02F1/136286 G02F1/1362 G09G3/3614 G09G2300/0426 G09G2300/0452 G09G2330/021 H01L27/124		
代理人(译)	张文娟		
其他公开文献	CN105096899A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、液晶显示面板及液晶显示装置，该阵列基板包括：多条扫描线；多条数据线，与扫描线配合形成多个区域，每个区域内均设有一像素，其中，数据线由多条数据信号线的分支走线形成，一条数据信号线形成两条分支走线以驱动阵列基板上同一行的两个像素，两个像素之间间隔奇数个像素，并且相邻两行像素中的一行与其左侧的数据线耦接，另一行与其右侧的数据线耦接，用以在数据线列反转时实现像素点反转。本发明可以降低显示面板的功耗，改善像素的充电情况，提高面板的显示品质。

