



(12) 发明专利申请

(10) 申请公布号 CN 103472644 A

(43) 申请公布日 2013.12.25

(21) 申请号 201310443322.9

(22) 申请日 2013.09.25

(71) 申请人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办

事处塘家社区观光路汇业科技园综合

楼 1 第一层 B 区

(72)发明人 许哲豪 薛景峰 党娟宁

(74) 专利代理机构 深圳市威世博知识产权代理

事务所（普通合伙） 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1343 (2006.01)

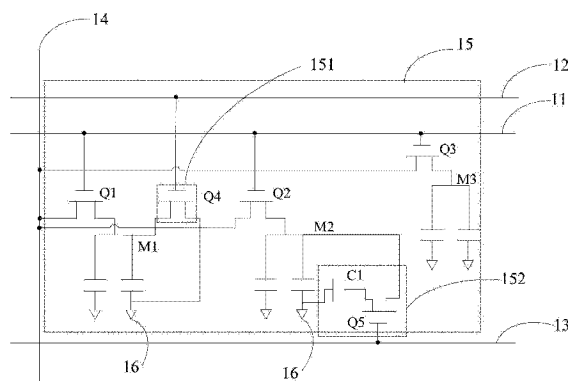
权利要求书3页 说明书10页 附图6页

(54) 发明名称

一种阵列基板及液晶显示面板

(57) 摘要

本发明公开了一种阵列基板及液晶显示面板,其中,所述阵列基板中,每个像素单元包括第一像素电极、第二像素电极以及第三像素电极,并且每个像素单元包括第一控制电路和第二控制电路,第一控制电路作用于第一像素电极,以使得第一像素电极在 3D 显示模式下处于对应显示黑画面的图像的状态,第二控制电路作用于第二像素电极,以改变第二像素电极的电压。通过上述方式,本发明能够减小大视角下的颜色差异,提高 2D 显示模式下的开口,降低 3D 双眼信号串扰,同时能减少数据驱动器的数量,有利于降低成本。



1. 一种阵列基板,其特征在于,包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极,每个所述像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线;

每个所述像素单元包括第一像素电极、第二像素电极以及第三像素电极,以及分别作用于所述第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关,每个所述像素单元还包括第一控制电路和第二控制电路,对应本像素单元的所述数据线分别通过所述第一开关、第二开关以及第三开关与所述第一像素电极、第二像素电极以及第三像素电极连接,以提供数据信号,所述第一开关、第二开关以及第三开关在对应本像素单元的所述第一扫描线输入第一扫描信号时导通;

所述第一控制电路在对应本像素单元的所述第二扫描线输入第二扫描信号时作用于本像素单元的所述第一像素电极,以使得所述第一像素电极处于对应显示黑画面的图像的状态,所述第二控制电路在对应本像素单元的所述第三扫描线输入第三扫描信号时作用于本像素单元的所述第二像素电极,以改变所述第二像素电极的电压;

其中,在 2D 显示模式下,所述第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的所述第一扫描线和所述数据线的作用下处于对应显示 2D 画面的图像的状态,所述第一控制电路在对应本像素单元的所述第二扫描线输入第四扫描信号时控制本像素单元的所述第一像素电极处于对应显示 2D 画面的图像的状态,随后对应本像素单元的所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于本像素单元的第二像素电极,所述第二像素电极的电压在所述第二控制电路的作用下改变,以使得本像素单元的所述第二像素电极分别与所述第一像素电极和第三像素电极之间存在不为零的电压差;在 3D 显示模式下,对应本像素单元的所述第二扫描线输入第二扫描信号以控制所述第一控制电路作用于本像素单元的所述第一像素电极,所述第二像素电极和第三像素电极在对应本像素单元的所述第一扫描线和数据线的作用下处于对应显示 3D 画面的图像的状态,所述第一像素电极在所述第一控制电路的作用下处于对应显示黑画面的图像的状态,随后对应本像素单元的所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于本像素单元的所述第二像素电极,所述第二像素电极的电压在所述第二控制电路的作用下改变,以使得本像素单元的所述第二像素电极和第三像素电极之间存在不为零的电压差。

2. 根据权利要求 1 所述的阵列基板,其特征在于,

所述第一控制电路与所述公共电极连接,所述第一控制电路在对应本像素单元的所述第二扫描线输入第二扫描信号时控制本像素单元的所述第一像素电极和所述公共电极之间的电压差为零,以使得所述第一像素电极处于对应显示黑画面的图像的状态。

3. 根据权利要求 2 所述的阵列基板,其特征在于,

所述第一控制电路包括第四开关,所述第四开关包括控制端、第一端以及第二端,所述第四开关的控制端连接对应本像素单元的所述第二扫描线,所述第四开关的第一端连接本像素单元的第一像素电极,所述第四开关的第二端连接所述公共电极,在对应本像素单元的所述第二扫描线输入第二扫描信号时所述第四开关导通,以使得本像素单元的所述第一像素电极和所述公共电极电性连接,所述第四开关在其导通时间内控制所述第一像素电极和所述公共电极之间的电压差为零。

4. 根据权利要求 1 所述的阵列基板,其特征在于,

所述第二控制电路与所述公共电极连接,所述第二控制电路在对应本像素单元的所述第三扫描线输入第三扫描信号时使得所述第二像素电极的电压改变。

5. 根据权利要求 4 所述的阵列基板,其特征在于,

所述第二控制电路包括第五开关和电容元件,所述第五开关包括控制端、第一端以及第二端,所述第五开关的控制端连接对应本像素单元的所述第三扫描线,所述第五开关的第一端连接本像素单元的所述第二像素电极,所述第五开关的第二端与所述电容元件的一端连接,所述电容元件的另一端连接所述公共电极,在对应本像素单元的所述第三扫描线输入第三扫描信号时所述第五开关导通,以使得本像素单元的所述第二像素电极和所述电容元件电性连接,所述第二像素电极的电压通过所述电容元件改变。

6. 根据权利要求 5 所述的阵列基板,其特征在于,

所述电容元件由形成所述第一扫描线的金属和形成所述数据线的金属所构成。

7. 根据权利要求 4 所述的阵列基板,其特征在于,

所述第二控制电路包括第六开关,所述第六开关包括控制端、第一端以及第二端,所述第六开关的控制端与对应本像素单元的所述第三扫描线连接,所述第六开关的第一端连接本像素单元的所述第二像素电极,所述第六开关的第二端连接所述公共电极,在对应本像素单元的所述第三扫描线输入第三扫描信号时所述第六开关导通,所述第六开关在其导通的时间内使所述第二像素电极的电压改变。

8. 根据权利要求 1 所述的阵列基板,其特征在于,

所有所述第二扫描线在所述阵列基板的外围区域电性连接。

9. 一种液晶显示面板,其特征在于,包括多个第一扫描驱动器、至少一个第二扫描驱动器、多个第三扫描驱动器、多个数据驱动器、阵列基板、彩色滤光基板以及位于所述阵列基板和彩色滤光基板之间的液晶层;

所述阵列基板包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极,每个所述像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线;

每个所述第一扫描驱动器与一条所述第一扫描线连接以对所述第一扫描线输入第一扫描信号,所述至少一个第二扫描驱动器与所述第二扫描线连接以对所述第二扫描线输入第二扫描信号和第四扫描信号,每个所述第三扫描驱动器与一条所述第三扫描线连接以对所述第三扫描线输入第三扫描信号,每个所述数据驱动器与一条所述数据线连接以对所述数据线输入数据信号;

每个所述像素单元包括第一像素电极、第二像素电极以及第三像素电极,以及分别作用于所述第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关,每个所述像素单元还包括第一控制电路和第二控制电路,对应本像素单元的所述数据线分别通过所述第一开关、第二开关以及第三开关与所述第一像素电极、第二像素电极以及第三像素电极连接,以提供数据信号,所述第一开关、第二开关以及第三开关在对应本像素单元的所述第一扫描线输入第一扫描信号时导通;

所述第一控制电路在对应本像素单元的所述第二扫描线输入第二扫描信号时作用于本像素单元的所述第一像素电极,以使得所述第一像素电极处于对应显示黑画面的图像的状态,所述第二控制电路在对应本像素单元的所述第三扫描线输入第三扫描信号时作用于

本像素单元的所述第二像素电极,以改变所述第二像素电极的电压;

其中,在 2D 显示模式下,所述第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的所述第一扫描线和所述数据线的作用下处于对应显示 2D 画面的图像的状态,所述第一控制电路在对应本像素单元的所述第二扫描线输入第四扫描信号时控制本像素单元的所述第一像素电极处于对应显示 2D 画面的图像的状态,随后对应本像素单元的所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于本像素单元的第二像素电极,所述第二像素电极的电压在所述第二控制电路的作用下改变,以使得本像素单元的所述第二像素电极分别与所述第一像素电极和第三像素电极之间存在不为零的电压差;在 3D 显示模式下,对应本像素单元的所述第二扫描线输入第二扫描信号以控制所述第一控制电路作用于本像素单元的所述第一像素电极,所述第二像素电极和第三像素电极在对应本像素单元的所述第一扫描线和数据线的作用下处于对应显示 3D 画面的图像的状态,所述第一像素电极在所述第一控制电路的作用下处于对应显示黑画面的图像的状态,随后对应本像素单元的所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于本像素单元的所述第二像素电极,所述第二像素电极的电压在所述第二控制电路的作用下改变,以使得本像素单元的所述第二像素电极和第三像素电极之间存在不为零的电压差。

10. 根据权利要求 9 所述的液晶显示面板,其特征在于,

所有所述第二扫描线在所述阵列基板的外围区域电性连接。

一种阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及液晶显示技术领域,特别是涉及一种阵列基板及液晶显示面板。

背景技术

[0002] VA (Vertical Alignment,垂直对齐)型液晶显示面板具有响应速度快、对比度高等优点,是目前液晶显示面板的主流发展方向。但是,在不同的视角下,液晶分子的排列指向并不相同,使得液晶分子的有效折射率也不相同,由此会引起透射光强的变化,具体表现为斜视角下透光能力降低,斜视角方向和正视角方向所表现的颜色不一致,发生色差,因此在大视角下会观察到颜色失真。为了改善大视角下的颜色失真,在像素设计中,将一个像素分为主像素区和子像素区,每个像素区分为4个 domain (畴,指液晶分子的指向矢基本相同的微小区域),由此每个像素分为8个 domain,通过控制主像素区和子像素区的电压不相同,以使得两个像素区中的液晶分子排列不相同,进而改善大视角下的颜色失真,以达到 LCS (Low Color Shift,低色偏)的效果。

[0003] 在3D FPR (Film-type Patterned Retarder,偏光式)立体显示技术中,相邻两行像素分别对应观看者的左眼和右眼,以分别产生对应左眼的左眼图像和对应右眼的右眼图像,观看者的左右眼分别接收到相应的左眼图像和右眼图像后,通过大脑对左右眼图像进行合成以使得观看者感受到立体显示效果。而左眼图像和右眼图像容易发生串扰,会导致观看者看到重叠的影像,影响了观看效果。为了避免双眼图像信号发生串扰,在相邻两行像素之间采用 BM (Black Matrix,黑色矩阵)遮蔽的方式来阻挡发生串扰的信号,以降低双眼信号串扰。然而,采用此种方式会导致2D显示模式下的开口率大大降低,降低了2D显示模式下的显示亮度。

[0004] 上述 LCS 设计中,将一个像素分为主像素区和次像素区的技术方案能够同时解决2D显示模式下的开口率和3D显示模式下的双眼信号串扰问题,即在2D显示模式下控制主像素区和次像素区均正常显示2D图像,而在3D显示模式下使主像素区显示黑画面以等效于 BM,用于降低双眼信号串扰,使次像素区正常显示3D图像。然而,在3D显示模式下,由于主像素区显示黑画面,即在3D显示模式下只有一个次像素区正常显示3D图像,而无法达到 LCS 效果,在大视角下仍然会观察到颜色失真。

[0005] 为了解决上述问题,参阅图1和图2,现有技术中,将一个像素划分为三个子像素区 A、B、C,每个子像素区分为4个 domain。每个像素采用两条数据线和两条扫描线进行驱动。在2D显示模式下,通过 GateN_1 同时控制薄膜晶体管 1、2、3 导通,DataN_1 对子像素区 A 输入相应的数据信号,DataN_2 对子像素区 B 和子像素区 C 输入相应的数据信号,使得三个子像素区 A、B、C 正常显示2D图像,由此能够提高2D显示模式下的开口,而通过 DataN_1 和 DataN_2 能够分别对子像素区 A 和子像素区 B、子像素区 C 输入不同的数据信号以使得子像素区 A 与子像素区 B、子像素区 C 的电压不相同,之后通过 GateN_2 控制薄膜晶体管 4 导通,在电容 C1 的作用下使得子像素区 B 和子像素区 C 的电压不相同,由此使得三个子像素区 A、B、C 的电压各不相同,进而达到2D显示模式下的 LCS 效果。在3D显示模式下,通过

GateN_1 同时控制薄膜晶体管 1、2、3 导通, DataN_1 对子像素区 A 输入相应的数据信号以使得子像素区 A 显示黑画面, DataN_2 对子像素区 B 和子像素区 C 输入相应的数据信号以使得子像素区 B 和子像素区 C 显示 3D 图像, 从而在相邻两行像素中, 一行像素中显示左眼图像的子像素区 B 和子像素区 C 与另一行像素中显示右眼图像的子像素区 B 和子像素区 C 之间具有显示黑画面的子像素区 A, 显示黑画面的子像素区 A 等效于 BM, 从而能够降低 3D 双眼信号串扰。之后, 通过 GateN_2 控制薄膜晶体管 4 导通, 在电容 5 的作用下使得子像素区 B 和子像素区 C 的电压不相同, 由此实现 3D 显示模式下的 LCS 效果。

[0006] 通过上述技术方案, 能够解决 2D 显示模式下的开口率和 3D 显示模式下的双眼信号串扰问题, 同时也能够在 2D 显示模式下和 3D 显示模式下实现 LCS 效果。然而, 上述技术方案中, 每个像素需要两条数据线驱动, 相应地会增加数据驱动器的数量, 不利于成本降低。

发明内容

[0007] 本发明主要解决的技术问题是提供一种阵列基板及液晶显示面板, 能够减小大视角下的颜色差异, 提高 2D 显示模式下的开口, 降低 3D 双眼信号串扰, 同时能够减少数据驱动器的数量, 有利于降低成本。

[0008] 为解决上述技术问题, 本发明采用的一个技术方案是: 提供一种阵列基板, 包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极, 每个像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线; 每个像素单元包括第一像素电极、第二像素电极以及第三像素电极, 以及分别作用于第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关, 每个像素单元还包括第一控制电路和第二控制电路, 对应本像素单元的数据线分别通过第一开关、第二开关以及第三开关与第一像素电极、第二像素电极以及第三像素电极连接, 以提供数据信号, 第一开关、第二开关以及第三开关在对应本像素单元的第一扫描线输入第一扫描信号时导通; 第一控制电路在对应本像素单元的第二扫描线输入第二扫描信号时作用于本像素单元的第一像素电极, 以使得第一像素电极处于对应显示黑画面的图像的状态, 第二控制电路在对应本像素单元的第三扫描线输入第三扫描信号时作用于本像素单元的第二像素电极, 以改变第二像素电极的电压; 其中, 在 2D 显示模式下, 第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于对应显示 2D 画面的图像的状态, 第一控制电路在对应本像素单元的第二扫描线输入第四扫描信号时控制本像素单元的第一像素电极处于对应显示 2D 画面的图像的状态, 随后对应本像素单元的第三扫描线输入第三扫描信号以控制第二控制电路作用于本像素单元的第二像素电极, 第二像素电极的电压在第二控制电路的作用下改变, 以使得本像素单元的第二像素电极分别与第一像素电极和第三像素电极之间存在不为零的电压差; 在 3D 显示模式下, 对应本像素单元的第二扫描线输入第二扫描信号以控制第一控制电路作用于本像素单元的第一像素电极, 第二像素电极和第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于对应显示 3D 画面的图像的状态, 第一像素电极在第一控制电路的作用下处于对应显示黑画面的图像的状态, 随后对应本像素单元的第三扫描线输入第三扫描信号以控制第二控制电路作用于本像素单元的第二像素电极, 第二像素电

极的电压在第二控制电路的作用下改变,以使得本像素单元的第二像素电极和第三像素电极之间存在不为零的电压差。

[0009] 其中,第一控制电路与公共电极连接,第一控制电路在对应本像素单元的第二扫描线输入第二扫描信号时控制本像素单元的第一像素电极和公共电极之间的电压差为零,以使得第一像素电极处于对应显示黑画面的图像的状态。

[0010] 其中,第一控制电路包括第四开关,第四开关包括控制端、第一端以及第二端,第四开关的控制端连接对应本像素单元的第二扫描线,第四开关的第一端连接本像素单元的第一像素电极,第四开关的第二端连接公共电极,在对应本像素单元的第二扫描线输入第二扫描信号时第四开关导通,以使得本像素单元的第一像素电极和公共电极电性连接,第四开关在其导通时间内控制第一像素电极和公共电极之间的电压差为零。

[0011] 其中,第二控制电路与公共电极连接,第二控制电路在对应本像素单元的第三扫描线输入第三扫描信号时使得第二像素电极的电压改变。

[0012] 其中,第二控制电路包括第五开关和电容元件,第五开关包括控制端、第一端以及第二端,第五开关的控制端连接对应本像素单元的第三扫描线,第五开关的第一端连接本像素单元的第二像素电极,第五开关的第二端与电容元件的一端连接,电容元件的另一端连接公共电极,在对应本像素单元的第三扫描线输入第三扫描信号时第五开关导通,以使得本像素单元的第二像素电极和电容元件电性连接,第二像素电极的电压通过电容元件改变。

[0013] 其中,电容元件由形成第一扫描线的金属和形成数据线的金属所构成。

[0014] 其中,第二控制电路包括第六开关,第六开关包括控制端、第一端以及第二端,第六开关的控制端与对应本像素单元的第三扫描线连接,第六开关的第一端连接本像素单元的第二像素电极,第六开关的第二端连接公共电极,在对应本像素单元的第三扫描线输入第三扫描信号时第六开关导通,第六开关在其导通的时间内使第二像素电极的电压改变。

[0015] 其中,所有第二扫描线在阵列基板的外围区域电性连接。

[0016] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示面板,包括多个第一扫描驱动器、至少一个第二扫描驱动器、多个第三扫描驱动器、多个数据驱动器、阵列基板、彩色滤光基板以及位于阵列基板和彩色滤光基板之间的液晶层;阵列基板包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极,每个像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线;每个第一扫描驱动器与一条第一扫描线连接以对第一扫描线输入第一扫描信号,至少一个第二扫描驱动器与第二扫描线连接以对第二扫描线输入第二扫描信号和第四扫描信号,每个第三扫描驱动器与一条第三扫描线连接以对第三扫描线输入第三扫描信号,每个数据驱动器与一条数据线连接以对数据线输入数据信号;每个像素单元包括第一像素电极、第二像素电极以及第三像素电极,以及分别作用于第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关,每个像素单元还包括第一控制电路和第二控制电路,对应本像素单元的数据线分别通过第一开关、第二开关以及第三开关与第一像素电极、第二像素电极以及第三像素电极连接,以提供数据信号,第一开关、第二开关以及第三开关在对应本像素单元的第一扫描线输入第一扫描信号时导通;第一控制电路在对应本像素单元的第二扫描线输入第二扫描信号时作用于本

像素单元的第一像素电极,以使得第一像素电极处于对应显示黑画面的图像的状态,第二控制电路在对应本像素单元的第三扫描线输入第三扫描信号时作用于本像素单元的第二像素电极,以改变第二像素电极的电压;其中,在 2D 显示模式下,第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于对应显示 2D 画面的图像的状态,第一控制电路在对应本像素单元的第二扫描线输入第四扫描信号时控制本像素单元的第一像素电极处于对应显示 2D 画面的图像的状态,随后对应本像素单元的第三扫描线输入第三扫描信号以控制第二控制电路作用于本像素单元的第二像素电极,第二像素电极的电压在第二控制电路的作用下改变,以使得本像素单元的第二像素电极分别与第一像素电极和第三像素电极之间存在不为零的电压差;在 3D 显示模式下,对应本像素单元的第二扫描线输入第二扫描信号以控制第一控制电路作用于本像素单元的第一像素电极,第二像素电极和第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于对应显示 3D 画面的图像的状态,第一像素电极在第一控制电路的作用下处于对应显示黑画面的图像的状态,随后对应本像素单元的第三扫描线输入第三扫描信号以控制第二控制电路作用于本像素单元的第二像素电极,第二像素电极的电压在第二控制电路的作用下改变,以使得本像素单元的第二像素电极和第三像素电极之间存在不为零的电压差。

[0017] 其中,所有第二扫描线在阵列基板的外围区域电性连接。

[0018] 本发明的有益效果是:区别于现有技术的情况,本发明的阵列基板,每个像素单元使用一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线驱动,相较于现有技术减少了数据线的数量,进而相应减少数据驱动器的数量,有利于降低生产成本。此外,每个像素单元包括第一控制电路和第二控制电路,第一控制电路在第二扫描线输入第二扫描信号时作用于第一像素电极,以使得第一像素电极处于对应显示黑画面的图像的状态,第二控制电路在第三扫描线输入第三扫描信号时作用于第二像素电极,以改变第二像素电极的电压。在 2D 显示模式下,第二扫描线控制第一控制电路,以使得第一控制电路控制第一像素电极处于对应显示 2D 画面的图像的状态,即第一像素电极、第二像素电极和第三像素电极在 2D 显示模式下均处于对应显示 2D 画面的图像的状态,由此提高了开口率,而第三扫描线控制第二控制电路,以使得第二控制电路作用于第二像素电极,使得第二像素电极分别与第一像素电极和第三像素电极之间具有不为零的电压差,由此能够减小 2D 显示模式下大视角的颜色差异;在 3D 显示模式下,第二扫描线控制第一控制电路作用于第一像素电极,以使得第一像素电极处于对应显示黑画面的图像的状态,通过处于对应显示黑画面的图像的状态的第一像素电极,能够阻挡错误的左眼图像和右眼图像,由此能够减小 3D 双眼信号串扰,而第三扫描线控制第二控制电路,以使得第二控制电路作用于第二像素电极,以使得第二像素电极与第三像素电极之间具有不为零的电压差,由此能够减小 3D 显示模式下大视角的颜色差异。

附图说明

[0019] 图 1 是现有技术中一种阵列基板的像素结构示意图;

[0020] 图 2 是图 1 中的像素结构的等效电路图;

[0021] 图 3 是本发明阵列基板一实施方式的结构示意图;

- [0022] 图 4 是图 3 的阵列基板中,像素单元一实施方式的结构示意图;
- [0023] 图 5 是图 4 的像素单元的结构等效电路图;
- [0024] 图 6 是本发明阵列基板另一实施方式中,像素单元的结构等效电路图;
- [0025] 图 7 是本发明液晶显示面板一实施方式的侧视结构示意图;
- [0026] 图 8 是图 7 的液晶显示面板一实施方式的俯视结构示意图,其中,图中只示出液晶显示面板中的阵列基板与驱动器。

具体实施方式

[0027] 下面将结合附图和实施方式对本发明进行详细说明。

[0028] 参阅图 3- 图 5,本发明阵列基板的一实施方式中,阵列基板包括多条第一扫描线 11、多条第二扫描线 12、多条第三扫描线 13、多条数据线 14 以及多个行列排列的像素单元 15。阵列基板还包括用于输入公共电压的公共电极 16。每个像素单元 15 对应一条第一扫描线 11、一条第二扫描线 12、一条第三扫描线 13 以及数据线 14。

[0029] 其中,参阅图 5,每个像素单元 15 包括第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3,以及分别作用于第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 的第一开关 Q1、第二开关 Q2 以及第三开关 Q3。第一开关 Q1 的控制端、第二开关 Q2 的控制端以及第三开关 Q3 的控制端均与对应本像素单元 15 的第一扫描线 11 电性连接,以接收第一扫描信号;第一开关 Q1 的输入端、第二开关 Q2 的输入端以及第三开关 Q3 的输入端均与对应本像素单元 15 的数据线 14 电性连接;第一开关 Q1 的输出端与第一像素电极 M1 电性连接,第二开关 Q2 的输出端与第二像素电极 M2 电性连接,第三开关 Q3 的输出端与第三像素电极 M3 电性连接。在对应本像素单元 15 的第一扫描线 11 输入第一扫描信号时,第一开关 Q1、第二开关 Q2 以及第三开关 Q3 导通,对应本像素单元 15 的数据线 14 分别通过第一开关 Q1、第二开关 Q2 以及第三开关 Q3 对本像素单元 15 的第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 提供数据信号,从而驱动第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 工作。本实施方式中,第一开关 Q1、第二开关 Q2 和第三开关 Q3 均为薄膜晶体管,其控制端对应为薄膜晶体管的栅极,其输入端对应为薄膜晶体管的源极,其输出端对应为薄膜晶体管的漏极。当然,在其他实施方式中,第一开关 Q1、第二开关 Q2 和第三开关 Q3 也可以是三极管、达林顿管等,此处不进行限定。

[0030] 其中,所有第二扫描线 12 在阵列基板的外围区域(像素区域之外的区域)电性连接。当然,在其他实施方式中,所有第二扫描线 12 也可以在阵列基板的内部区域(像素区域)电性连接,或者,所有第二扫描线 12 也可以是相互独立,对此不作具体限定。

[0031] 在液晶显示技术中,液晶显示面板实现显示的原理是通过使阵列基板中的像素电极和彩色滤光基板中的公共电极之间存在一定的电压差,从而使像素电极能够正常显示相应的图像,当阵列基板中的像素电极和彩色滤光基板中的公共电极之间的电压差为零时,像素电极显示对应黑画面的图像。而彩色滤光基板中的公共电极所施加的公共电压与阵列基板中的公共电极所施加的公共电压相同。

[0032] 本实施方式中,像素单元还包括第一控制电路 151 和第二控制电路 152。对应本像素单元 15 的第二扫描线 12 与第一控制电路 151 电性连接以控制第一控制电路 151,第一控制电路 151 与本像素单元 15 的第一像素电极 M1 和公共电极 16 连接。第一控制电路 151

在对应本像素单元 15 的第二扫描线 12 输入第二扫描信号时作用于本像素单元 15 的第一像素电极 M1, 以控制第一像素电极 M1 和公共电极 16 之间的电压差为零, 使得第一像素电极处于对应显示黑画面的图像的状态。对应本像素单元 15 的第三扫描线 13 与第二控制电路 152 连接以控制第二控制电路 152, 第二控制电路 152 与本像素单元 15 的第二像素电极 M2 和公共电极 16 连接, 第二控制电路 152 在对应本像素单元 15 的第三扫描线输入第三扫描信号时作用于本像素单元 15 的第二像素电极 M2, 以改变第二像素电极 M2 的电压。

[0033] 具体地, 第一控制电路 151 包括第四开关 Q4, 第四开关 Q4 包括控制端、第一端和第二端。其中, 第四开关 Q4 的控制端与对应本像素单元 15 的第二扫描线 12 电性连接, 第四开关 Q4 的第一端与本像素单元 15 的第一像素电极 M1 电性连接, 第四开关 Q4 的第二端与公共电极 16 电性连接。对应本像素单元 15 的第二扫描线 12 输入第二扫描信号时第四开关 Q4 导通, 第四开关 Q4 在其导通的时间内控制本像素单元 15 的第一像素电极 M1 和公共电极 16 之间的电压差为零, 以使得第一像素电极 M1 处于对应显示黑画面的图像的状态。第二控制电路 152 包括第五开关 Q5 和电容元件 C1。其中, 电容元件 C1 由形成第一扫描线 11 的金属和形成数据线 14 的金属所构成。第五开关 Q5 包括控制端、第一端和第二端。第五开关 Q5 的控制端与对应本像素单元 15 的第三扫描线 13 电性连接, 第五开关 Q5 的第一端与本像素单元 15 的第二像素电极 M2 电性连接, 第五开关 Q5 的第二端和电容元件 C1 的一端电性连接, 电容元件 C1 的另一端与公共电极 16 电性连接。在第五开关 Q5 不导通时, 电容元件 C1 的电压与公共电极 16 的电压相同。对应本像素单元 15 的第三扫描线 13 输入第三扫描信号时第五开关 Q5 导通, 以使得本像素单元 15 的第二像素电极 M2 和电容元件 C1 电性连接, 第二像素电极 M2 的电压通过电容元件 C1 改变。本实施方式的第四开关 Q4 和第五开关 Q5 均为薄膜晶体管, 第四开关 Q4 的控制端和第五开关 Q5 的控制端对应为薄膜晶体管的栅极, 第四开关 Q4 的第一端和第五开关 Q5 的第一端对应为薄膜晶体管的源极, 第四开关 Q4 的第二端和第五开关 Q5 的第二端对应为薄膜晶体管的漏极。

[0034] 在其他实施方式中, 电容元件也可以由形成第一扫描线 11 的金属和透明导电电极所构成。第四开关 Q4 和第五开关 Q5 也可以是三极管、达林顿管等晶体管, 此处不进行限制。

[0035] 通过本实施方式的阵列基板, 能够减小 2D 显示模式和 3D 显示模式下大视角下的颜色差异, 并能够提高 2D 显示模式下的开口率, 降低 3D 双眼信号串扰。

[0036] 在 2D 显示模式下, 公共电极 16 输入固定不变的公共电压。对像素单元 15 进行扫描时, 首先对对应本像素单元 15 的第一扫描线 11 输入第一扫描信号以控制第一开关 Q1、第二开关 Q2 以及第三开关 Q3 导通, 对应本像素单元 15 的数据线 14 分别通过第一开关 Q1、第二开关 Q2 以及第三开关 Q3 对第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 输入数据信号, 以使得第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 处于对应显示 2D 画面的图像的状态。在此显示模式下, 第二扫描线 12 输入低电平 ($-2 \sim -12V$) 的第四扫描线信号以控制第四开关 Q4 断开, 例如输入 $-6V$ 的低电平扫描信号, 使得第四开关 Q4 在 2D 显示模式下保持断开的状态, 从而使得第一像素电极 M1 与公共电极 16 不连通, 进而使得第一像素电极 M1 处于对应显示 2D 画面的图像的状态。即在 2D 显示模式下, 三个像素电极 M1、M2、M3 均处于对应显示 2D 画面的图像的状态, 由此能够提高 2D 显示模式下的开口率。

[0037] 此时,第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 具有相同的电压。随后,对应本像素单元 15 的第一扫描线 11 停止输入第一扫描信号,使得第一开关 Q1、第二开关 Q2 以及第三开关 Q3 断开,对应本像素单元 15 的第三扫描线 13 输入第三扫描信号以控制第五开关 Q5 导通,从而使得第二像素电极 M2 和电容元件 C1 电性连接。其中,第三扫描信号和第一扫描信号可以是相同的扫描信号。电容元件 C1 的电压在第五开关 Q5 未导通之前与公共电极 16 的电压相同,因此在正极性(数据信号大于公共电压)反转驱动期间,第二像素电极 M2 的电压大于电容元件 C1 的电压,在第五开关 Q5 导通时第二像素电极 M2 的部分电荷会转移至电容元件 C1 中,使得第二像素电极 M2 的电压降低,从而使得第二像素电极 M2 的电压不再是前一刻数据线输入数据信号时的电压,而与第一像素电极 M1、第三像素电极 M3 的电压均不相同,进而使得第二像素电极 M2 分别与第一像素电极 M1 和第三像素电极 M3 存在不为零的电压差。在负极性(数据信号小于公共电压)反转驱动期间,第二像素电极 M2 的电压小于电容元件 C1 的电压,在第五开关 Q5 导通时电容元件 C1 的部分电荷会转移至第二像素电极 M2 中,使得第二像素电极 M2 的电压增加,从而使得第二像素电极 M2 的电压不再是前一刻数据线输入数据信号时的电压,而与第一像素电极 M1、第三像素电极 M3 的电压均不相同,进而使得第二像素电极 M2 分别与第一像素电极 M1 和第三像素电极 M3 存在不为零的电压差。因此,不管是在正极性反转驱动还是负极性反转驱动,在第五开关 Q5 导通时都能够使得第二像素电极 M2 的电压通过电容元件 C1 改变,从而使得第二像素电极 M2 的电压与另两个像素电极 M1、M3 的电压不相同。而第二像素电极 M2 分别与第一像素电极 M1、第三像素电极 M3 的电压不相同,从而使得第二像素电极 M2 对应的液晶区域中液晶分子的偏转和第一像素电极 M1、第三像素电极 M3 所分别对应的液晶区域中液晶分子的偏转不相同,由此能够减小 2D 显示模式下在大视角观看时所观察到的颜色差异,减小色彩失真。

[0038] 在 3D 显示模式下,公共电极 16 输入固定不变的公共电压,对应本像素单元 15 的第二扫描线 12 输入高电平(0v ~ 33v)的第二扫描信号以控制第四开关 Q4 导通,例如输入 10V 的高电平扫描信号,使得第四开关 Q4 在 3D 显示模式下保持导通的状态。对对应本像素单元 15 的第一扫描线 11 输入第一扫描信号以控制第一至第三开关 Q1、Q2、Q3 导通,对应本像素单元 15 的数据线 14 分别通过三个开关 Q1、Q2、Q3 输入数据信号至第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 中。

[0039] 此时由于第四开关 Q4 处于导通状态,从而使得第一像素电极 M1 和公共电极 16 电性连接,而由于正负极性反转的驱动方式,使得第一像素电极 M1 和公共电极 16 在电性连接时两者之间发生电荷转移,第一像素电极 M1 的电压向公共电极 16 的电压靠拢。具体而言,当正极性反转时,第一像素电极 M1 的电压大于公共电极 16 的公共电压,使得第一像素电极 M1 的部分电荷转移至公共电极 16 中,第一像素电极 M1 的电压减小,并最终减小至与公共电极 16 相同的电压,第二像素电极 M1 和公共电极 16 达到电荷平衡状态。公共电极 16 的电压仍然保持不变,第二像素电极 M1 所转移的电荷通过公共电极 16 释放。当负极性反转时,第一像素电极 M1 的电压小于公共电极 16 的公共电压,使得公共电极 16 的部分电荷转移至第一像素电极 M1 中,第一像素电极 M1 的电压增加,并最终增加至与公共电极 16 相同的电压,第一像素电极 M1 和公共电极 16 达到电荷平衡状态。通过控制第四开关 Q4 在导通时的电流通过能力来控制第一像素电极 M1 和公共电极 16 之间的电荷转移速度,从而在第四开关 Q4 的控制作用下,在第四开关 Q4 导通的时间内使第一像素电极 M1 和公共电极 16 达到

电荷平衡,即两者电压相同,从而使得第一像素电极 M1 和公共电极 16 之间的电压差为零,进而使得第一像素电极 M1 处于对应显示黑画面的图像的状态,即第一像素电极 M1 的电压处于与公共电极 16 的公共电压相同的状态。因此,在对应本像素单元 15 的数据线 14 输入数据信号至第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 时,第一像素电极 M1 在第四开关 Q4 的导通作用下其电压与公共电极 16 的电压相同而使得第一像素电极 M1 处于对应显示黑画面的图像的状态,第二像素电极 M2 和第三像素电极 M3 则处于对应显示 3D 画面的图像的状态。

[0040] 随后,第一扫描线 11 停止输入第一扫描信号,使得第一开关 Q1、第二开关 Q2 以及第三开关 Q3 断开,对应本像素单元 15 的第三扫描线 13 输入第三扫描信号以控制第五开关 Q5 的导通,从而使得第二像素电极 M2 和电容元件 C1 电性连接,第二像素电极 M2 的电压通过电容元件 C1 减小或增大,从而使得第二像素电极 M2 的电压发生改变,进而使得第二像素电极 M2 和第三像素电极 M3 的电压不相同,即第二像素电极 M2 和第三像素电极 M3 之间存在不为零的电压差,从而能够减小 3D 显示模式下在大视角观看时所观察到的颜色差异,减小色彩失真。具体的原理过程可参考上述 2D 显示模式的过程,此处不进行一一赘述。

[0041] 此外,本实施方式中,第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 沿列方向依次排列,相邻两行像素单元 15 分别显示对应 3D 画面的左眼图像和右眼图像。在 3D 显示模式下,通过第四开关 Q4 的作用使得第一像素电极 M1 处于对应显示黑画面的图像的状态,该处于对应显示黑画面的图像的状态的第一像素电极 M1 等效于黑矩阵,从而使得相邻两行像素单元 15 中,显示左眼图像的像素电极(一行像素单元中的第二像素电极和第三像素电极)和显示右眼图像的像素电极(另一行像素单元中的第二像素电极和第三像素电极)之间存在一黑矩阵,通过该黑矩阵阻挡左眼图像和右眼图像的串扰信号,从而能够降低 3D 显示模式下的双眼信号串扰。

[0042] 当然,在备选实施方式中,三个像素电极也可以沿行方向排列,此时相邻两列像素单元分别处于对应显示 3D 画面的左眼图像的状态和处于对应显示 3D 画面的右眼图像的状态。通过处于对应显示黑画面的图像的状态的第一像素电极,能够减少 3D 显示模式下的双眼信号串扰。

[0043] 通过上述方式,本实施方式的阵列基板,在第一控制电路 151 和第二控制电路 152 的作用下,能够提高 2D 显示模式的开口率,减少 3D 显示模式下的双眼信号串扰,同时能够减小两种显示模式下在大视角所观察的颜色差异,增大广视角。并且,与现有技术相比,本实施方式只需一条数据线 14 驱动相应的一个像素单元 15,减少了数据线的使用量,由此减少了数据驱动芯片的数量,例如当现有技术需要 n 个数据驱动芯片驱动时,采用本发明的阵列基板则只需使用 $n/2$ 个数据驱动芯片。虽然本实施方式增加了一条第二扫描线 12,相应也会增加扫描驱动芯片的数量,然而扫描驱动芯片与数据驱动芯片相比更为便宜,因此也能够有效降低生产成本。进一步地,本实施方式的阵列基板,所有的第二扫描线 12 在阵列基板的外围区域电性连接,由此只需一个扫描驱动芯片即可对第二扫描线 12 进行扫描,进一步降低了成本。

[0044] 另外,在备选实施方式中,第一控制电路也可以不与公共电极连接,而是与一具有恒压输出的参考电压源连接,该参考电压源所输出的恒定电压与公共电极的公共电压相同。此时第四开关的第一端连接第一像素电极,第二端连接该参考电压源,在第二扫描线控

制第四开关导通时第一像素电极和参考电压源之间发生电荷转移,从而使得第一像素电极的电压与参考电压源的电压相同,进而使得第一像素电极和公共电极之间的电压差为零,使得第一像素电极处于对应显示黑画面的图像的状态。

[0045] 在备选实施方式中,第一控制端路也可以在第二扫描线输入第二扫描信号时控制第一像素电极的数据信号完全释放,使得第一像素电极上没有可用于显示的数据信号,进而使得第一像素电极处于对应显示黑画面的图像的状态。例如,第一控制电路可以接地,第一控制电路在第二扫描线输入第二扫描信号时使第一像素电极和地端连接,从而使得第一像素电极通过地端放电,进而处于对应显示黑画面的图像的状态。

[0046] 此外,第二控制电路也可以包括一受控开关和一分压电阻,使第二像素电极通过受控开关与分压电阻的一端连接,分压电阻的另一端接地。当第三扫描线控制受控开关导通时,第二像素电极的电压通过分压电阻降低,通过这种方式也能够改变第二像素电极的电压。

[0047] 参阅图 6,在本发明阵列基板的另一实施方式中,阵列基板的第二控制电路 252 包括第六开关 Q6,第六开关 Q6 的控制端与第三扫描线 23 连接,第六开关 Q6 的第一端与第二像素电极 M2' 连接,第六开关 Q6 的第二端与公共电极 26 连接,阵列基板的其余部分结构与图 5 的结构的作用相同,此处不进行赘述。其中,第六开关 Q6 为薄膜晶体管,其控制端对应为薄膜晶体管的栅极,第一端对应为薄膜晶体管的源极,第二端对应为薄膜晶体管的漏极。本实施方式的第六开关 Q6,在其导通的时间内也可以使得第二像素电极 M2' 的电压改变。

[0048] 具体地,第三扫描线 23 控制第六开关 Q6 导通时,第二像素电极 M2' 和公共电极 26 电性连接。由于采用正负极性反转的驱动方式,使得第二像素电极 M2' 和公共电极 26 在电性连接时发生电荷转移,从而改变第二像素电极 M2' 的电压。通过第六开关 Q6 的控制作用,使得在第六开关 Q6 导通的时间内第二像素电极 M2' 和公共电极 26 之间不会达到电荷平衡状态,即在正反转驱动时控制第二像素电极 M2' 的电压降低但不会降低至公共电极 26 的电压,在负反转驱动时控制第二像素电极 M2' 的电压增加但不会增加至公共电极 26 的电压。在实际应用时,可通过控制第六开关 Q6 在导通时的电流通过能力来控制第二像素电极 M2' 和公共电极 26 之间的电荷转移速度,以达到第二像素电极 M2' 和公共电极 26 在第六开关 Q6 导通的时间内电压差不为零。例如,可以通过设计第六开关 Q6 的沟道宽长比(薄膜晶体管的宽度和长度的比值)控制第六开关 Q6 在导通时的电流通过能力,沟道宽长比越小第六开关 Q6 的电流通过能力越小,沟道宽长比越大第六开关 Q6 的电流通过能力越大,根据实际需求选择合适的沟道宽长比。或者,也可以通过控制第三扫描线 23 输入的扫描信号的大小来控制第六开关 Q6 在导通时的电流通过能力。此处不进行限制。

[0049] 通过本实施方式的第二控制电路 252,同样能够改变第二像素电极 M2' 的电压,从而使得第二像素电极 M2' 和第一像素电极 M1'、第三像素电极 M3' 的电压不相同,从而达到减小大视角颜色差异的效果。与图 5 所示的实施方式相比,图 5 是通过电容元件 C1 改变第二像素电极 M2 的电压,其第五开关 Q5 可使用常规性的晶体管实现,而本实施方式则仅是通过第六开关 Q6 达到上述目的,此时第六开关 Q6 需进行特别设计,例如控制其在导通时的电流通过能力,以保证在其导通时第二像素电极 M2' 的电压不会改变至与公共电极 26 的电压相同。可根据实际情况选择合适的第二控制电路。

[0050] 此外,在其他实施方式中,第六开关也可以是三极管或达林顿管等。

[0051] 参阅图 7, 本发明液晶显示面板的一实施方式中, 液晶显示面板包括阵列基板 701、彩色滤光基板 702 以及位于阵列基板 701 和彩色滤光基板 702 之间的液晶层 703。其中, 阵列基板 701 为图 3 所示的阵列基板。此外, 本实施方式的液晶显示面板还包括多个第一扫描驱动器 704、一个第二扫描驱动器 705、多个第三扫描驱动器 706 以及多个数据驱动器 707。在其他实施方式中, 阵列基板 701 也可以为上述任一实施方式的阵列基板。

[0052] 参阅图 8, 图 8 是图 7 的液晶显示面板的俯视结构示意图。所有第二扫描线 12 在阵列基板 701 的外围区域电性连接。其中, 每个第一扫描驱动器 704 与一条第一扫描线 11 连接以对第一扫描线 11 输入第一扫描信号; 第二扫描驱动器 705 与所有第二扫描线 12 连接以对所有的第二扫描线输入第二扫描信号和第四扫描信号; 每个第三扫描驱动器 706 与一条第三扫描线 13 连接以对第三扫描线 13 输入第三扫描信号; 每个数据驱动器 707 与一条数据线 14 连接以对数据线输入数据信号。通过第一扫描驱动器 704、第二扫描驱动器 705、第三扫描驱动器 706 以及数据驱动器 707 以共同驱动液晶显示面板显示。第一扫描驱动器 704、第二扫描驱动器 705、第三扫描驱动器 706 可以采用扫描驱动芯片实现, 当然也可以通过分立元件所构成的扫描驱动电路实现, 数据驱动器 707 可以采用数据驱动芯片实现, 当然同样也可以通过分立元件所构成的数据驱动电路实现。本实施方式的液晶显示面板, 与现有技术相比, 不仅能够提高 2D 显示模式的开口率, 减少 3D 显示模式下的双眼信号串扰, 同时能够减小两种显示模式下在大视角所观察的颜色差异, 增大广视角, 并且能够减少数据驱动器的数量, 有效降低成本。

[0053] 此外, 在其他实施方式中, 所有第二扫描线也可以相互独立, 此时液晶显示面板也可以包括多个第二扫描驱动器, 并使每个扫描驱动器与一条第二扫描线连接。

[0054] 以上所述仅为本发明的实施方式, 并非因此限制本发明的专利范围, 凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换, 或直接或间接运用在其他相关的技术领域, 均同理包括在本发明的专利保护范围内。

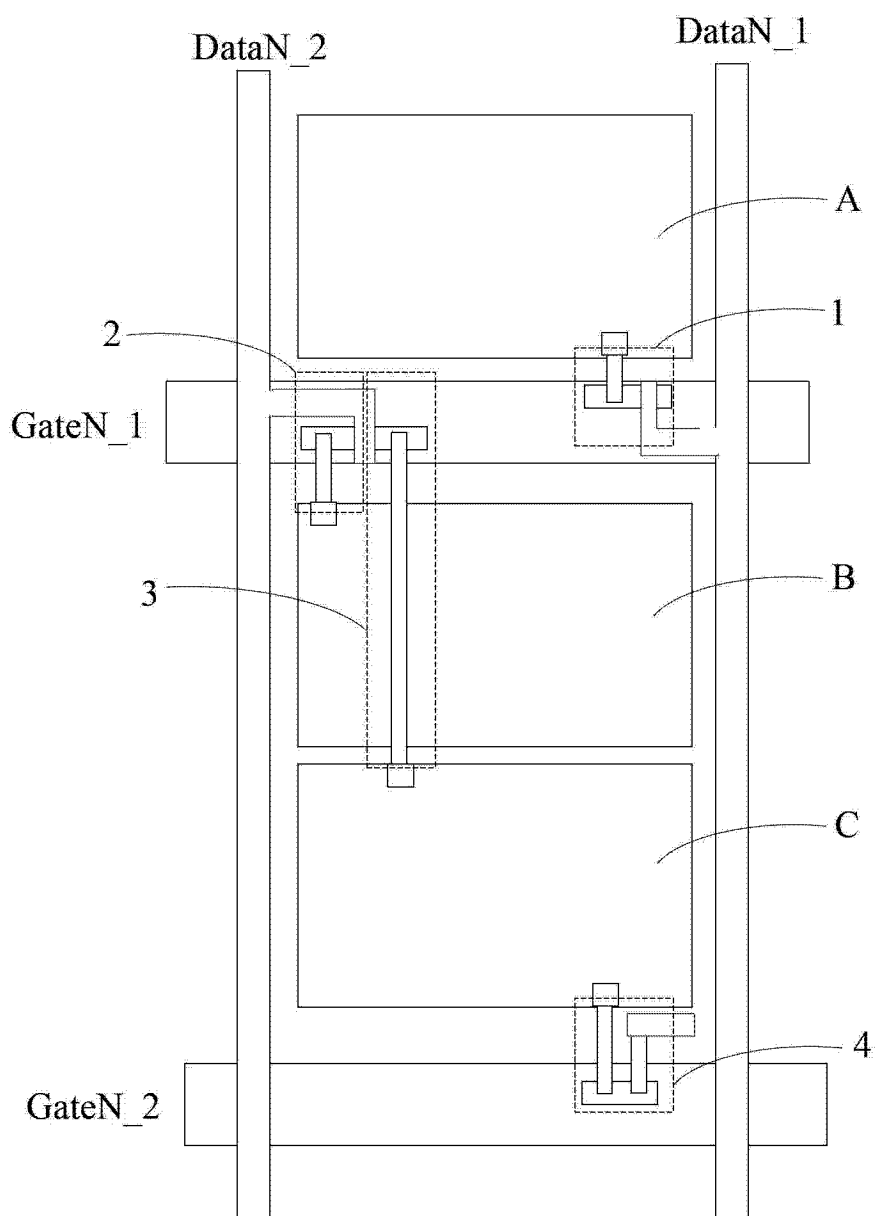


图 1

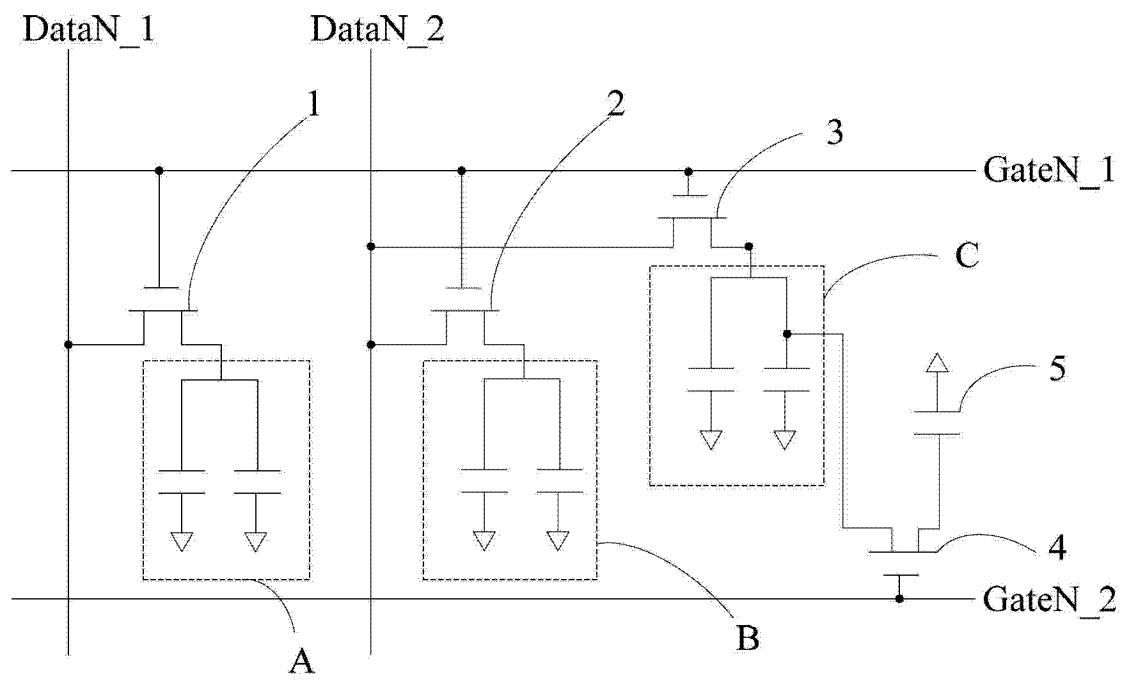


图 2

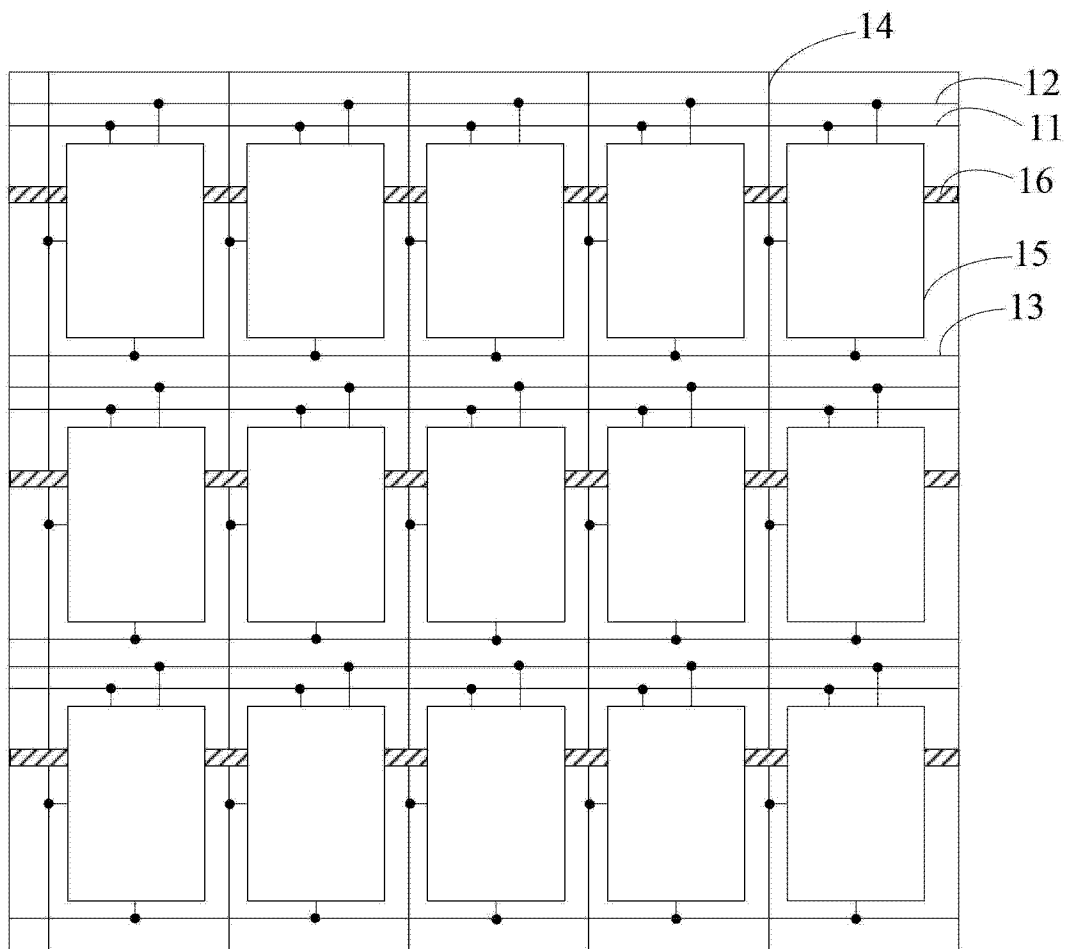


图 3

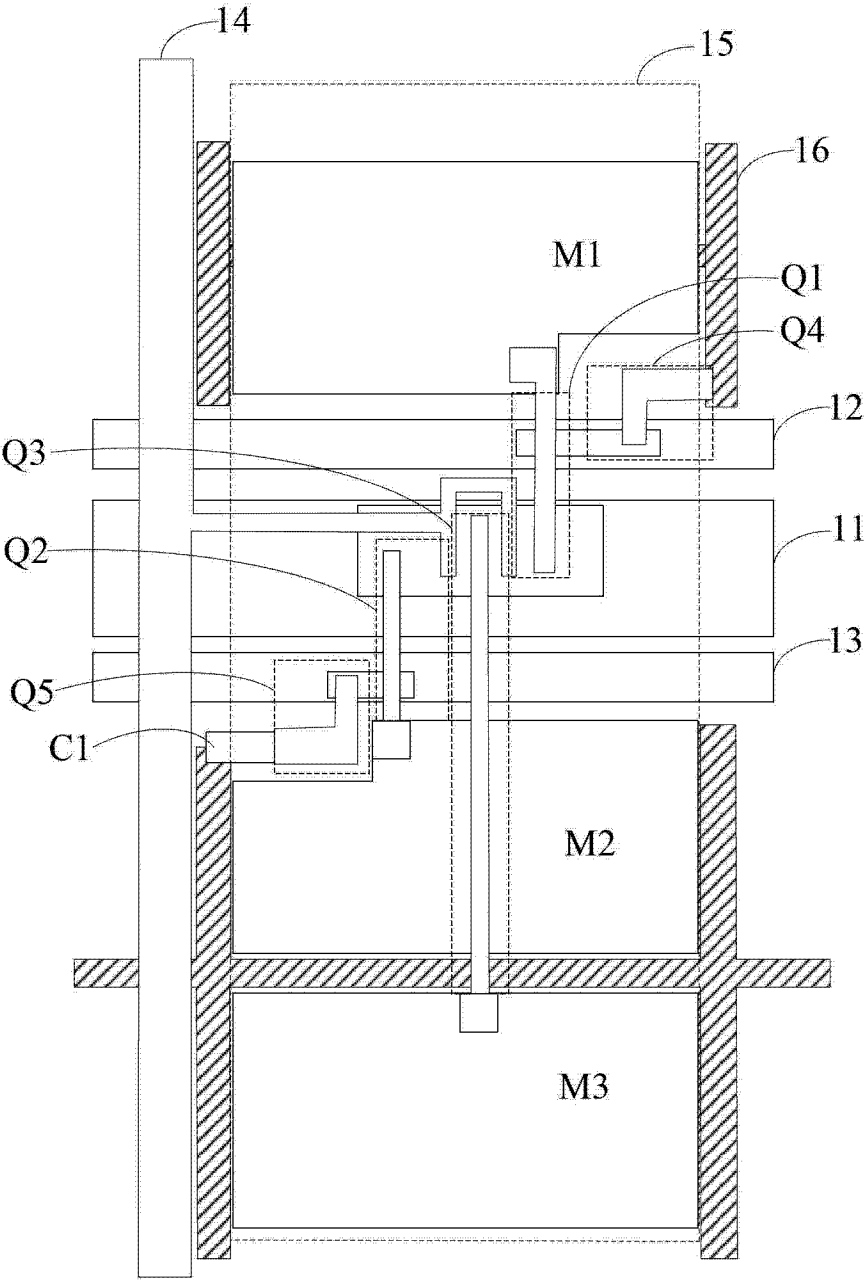


图 4

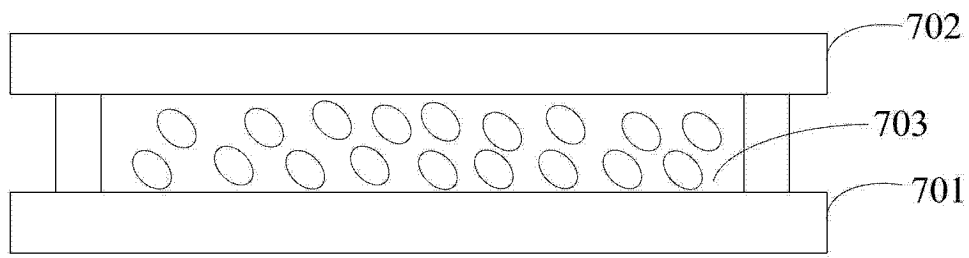


图 7

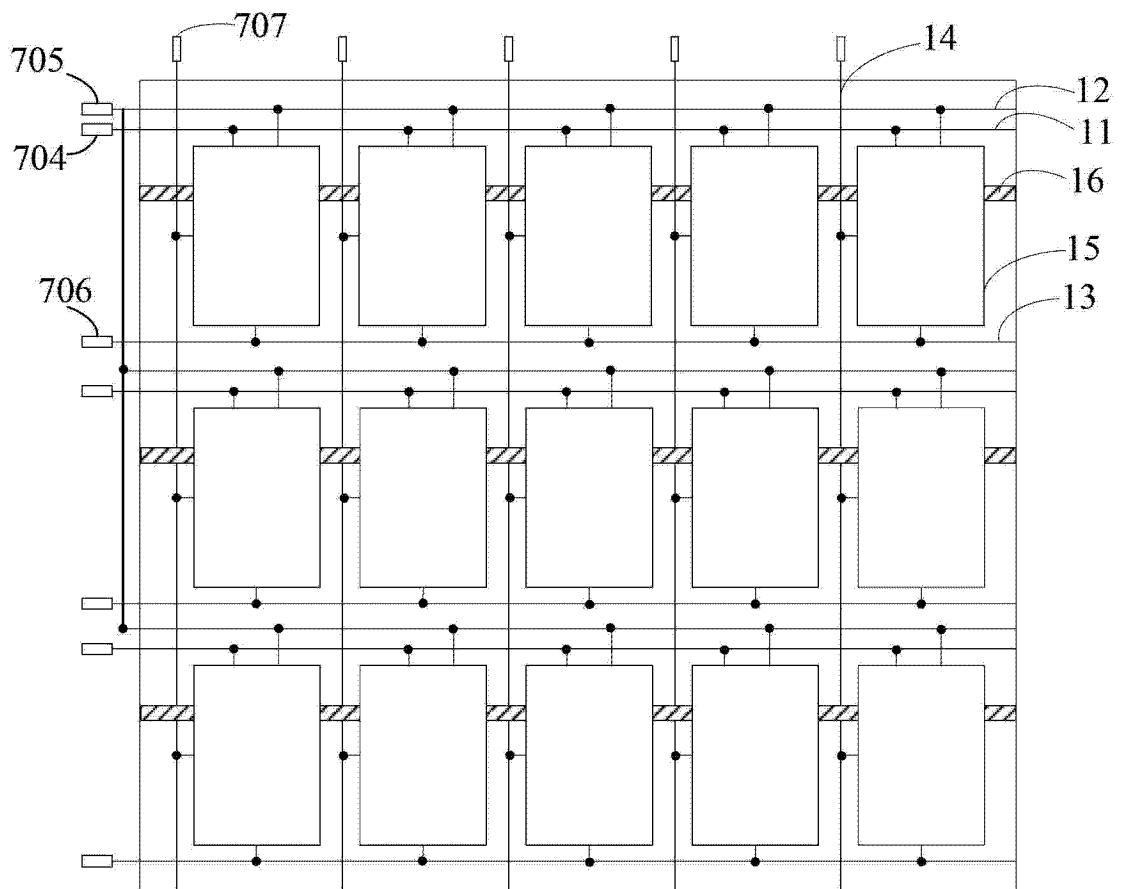


图 8

专利名称(译)	一种阵列基板及液晶显示面板		
公开(公告)号	CN103472644A	公开(公告)日	2013-12-25
申请号	CN201310443322.9	申请日	2013-09-25
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	许哲豪 薛景峰 党娟宁		
发明人	许哲豪 薛景峰 党娟宁		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/13624 G02F1/13306 G02F1/1343 G02F1/134309 G02F1/134336 G02F1/136286 G02F2001/134345 G09G3/3648 G09G2300/0426 G09G2300/0809 G09G2320/0214 G09G2320/0238 H04N13/337 H04N13/356 H04N13/359 H04N13/398		
其他公开文献	CN103472644B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板及液晶显示面板，其中，所述阵列基板中，每个像素单元包括第一像素电极、第二像素电极以及第三像素电极，并且每个像素单元包括第一控制电路和第二控制电路，第一控制电路作用于第一像素电极，以使得第一像素电极在3D显示模式下处于对应显示黑画面的图像的状态，第二控制电路作用于第二像素电极，以改变第二像素电极的电压。通过上述方式，本发明能够减小大视角下的颜色差异，提高2D显示模式下的开口，降低3D双眼信号串扰，同时能减少数据驱动器的数量，有利于降低成本。

