



(12) 发明专利申请

(10) 申请公布号 CN 103309099 A

(43) 申请公布日 2013. 09. 18

(21) 申请号 201210252646. X

H01L 21/77(2006. 01)

(22) 申请日 2012. 07. 20

(30) 优先权数据

10-2012-0023989 2012. 03. 08 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 黄晶雨 郑演守

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

H01L 27/02(2006. 01)

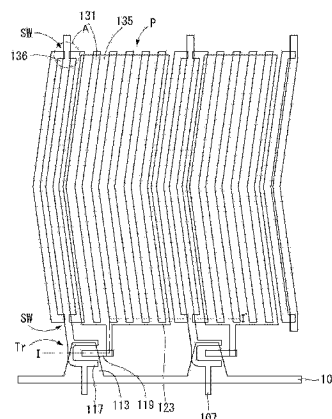
权利要求书2页 说明书7页 附图8页

(54) 发明名称

液晶显示器阵列基板及其制造方法

(57) 摘要

本发明公开了一种液晶显示器阵列基板及其制造方法。所述液晶显示器阵列基板包括：栅线，所述栅线沿一个方向布置在基板上；数据线，所述数据线与所述栅线交叉，并与所述栅线一起限定多个像素区域；薄膜晶体管，所述薄膜晶体管形成在所述栅线与所述数据线的交叉处；像素电极，所述像素电极与所述薄膜晶体管连接；以及公共电极，所述公共电极设置为与所述像素电极相对，并与所述像素电极一起形成电场。所述公共电极包括与所述数据线重叠的屏蔽线，所述屏蔽线包括至少两个切割部，所述至少两个切割部具有的宽度小于所述屏蔽线的其它部分的宽度。



1. 一种液晶显示器阵列基板,所述液晶显示器阵列基板包括:
栅线,所述栅线沿一个方向布置在基板上;
数据线,所述数据线与所述栅线交叉,并与所述栅线一起限定多个像素区域;
薄膜晶体管,所述薄膜晶体管形成在所述栅线与所述数据线的交叉处;
像素电极,所述像素电极与所述薄膜晶体管连接;以及
公共电极,所述公共电极设置为与所述像素电极相对,并且与所述像素电极一起形成电场,所述公共电极包括与所述数据线重叠的屏蔽线,所述屏蔽线包括至少两个切割部,所述至少两个切割部具有的宽度小于所述屏蔽线的其它部分的宽度。
2. 根据权利要求1所述的液晶显示器阵列基板,其中所述公共电极和所述屏蔽线形成为一整体。
3. 根据权利要求1所述的液晶显示器阵列基板,其中所述屏蔽线的宽度大于所述数据线的宽度。
4. 根据权利要求1所述的液晶显示器阵列基板,其中所述屏蔽线的每个切割部的宽度小于所述数据线的宽度。
5. 根据权利要求1所述的液晶显示器阵列基板,其中所述屏蔽线的至少两个切割部形成在一个像素区域中。
6. 一种液晶显示器阵列基板,所述液晶显示器阵列基板包括:
栅线,所述栅线沿一个方向布置在基板上;
数据线,所述数据线与所述栅线交叉,并与所述栅线一起限定多个像素区域;
薄膜晶体管,所述薄膜晶体管形成在所述栅线与所述数据线的交叉处;
像素电极,所述像素电极与所述薄膜晶体管连接;以及
公共电极,所述公共电极设置为与所述像素电极相对,并与所述像素电极一起形成电场,所述公共电极包括与所述数据线重叠的屏蔽图案,所述屏蔽图案通过穿过钝化层的至少两个接触孔与所述数据线连接。
7. 根据权利要求6所述的液晶显示器阵列基板,其中所述屏蔽图案的两侧被切割,并且所述屏蔽图案的两侧与所述公共电极隔开。
8. 根据权利要求6所述的液晶显示器阵列基板,其中所述屏蔽图案设置在所述钝化层上,并且所述钝化层设置在所述数据线上。
9. 根据权利要求6所述的液晶显示器阵列基板,其中所述屏蔽图案通过填充在所述至少两个接触孔中的接触图案与所述数据线连接。
10. 一种液晶显示器阵列基板,所述液晶显示器阵列基板包括:
栅线,所述栅线沿一个方向布置在基板上;
数据线,所述数据线与所述栅线交叉,并与所述栅线一起限定多个像素区域;
薄膜晶体管,所述薄膜晶体管形成在所述栅线与所述数据线的交叉处;
像素电极,所述像素电极与所述薄膜晶体管连接;
公共电极,所述公共电极设置为与所述像素电极相对,并与所述像素电极一起形成电场,所述公共电极包括与所述数据线重叠的屏蔽线,所述屏蔽线包括至少两个切割部,所述至少两个切割部具有的宽度小于所述屏蔽线其它部分的宽度;以及
黑矩阵,所述黑矩阵形成在滤色器阵列基板上,在与所述切割部相邻的区域中,所述黑

矩阵覆盖信号线以及包括所述数据线、所述薄膜晶体管和所述栅线的元件区域,所述黑矩阵具有暴露所述像素电极的形状,所述黑矩阵形成为进一步突出到与所述切割部相邻的区域中。

11. 一种制造液晶显示器阵列基板的方法,所述方法包括以下步骤:

沿一个方向在基板上形成栅线;

形成与所述栅线交叉的数据线,所述数据线与所述栅线一起限定多个像素区域;

在所述栅线与所述数据线的交叉处形成薄膜晶体管;

形成与所述薄膜晶体管连接的像素电极;

在所述像素电极上形成钝化层;

在所述钝化层上形成公共电极,所述公共电极包括屏蔽线,所述屏蔽线与所述数据线重叠,并且包括具有窄宽度的至少两个切割部;

将激光照射到设置在与所述数据线的开路部分重叠的屏蔽线的两侧的切割部上,并且断开所述屏蔽线,以形成屏蔽图案;

蚀刻所述屏蔽图案的两侧,以形成暴露所述数据线的接触孔;以及

使用激光 CVD 修复装置来形成用于填充所述接触孔的接触图案。

12. 根据权利要求 11 所述的方法,其中断开所述屏蔽线是使用深 UV 激光。

液晶显示器阵列基板及其制造方法

[0001] 本申请要求享有于 2012 年 3 月 8 日提交的韩国专利申请第 10-2012-0023989 号的优先权,为了所有目的,在此援引该专利申请的全文内容作为参考,如同该专利申请在此被全部公开。

技术领域

[0002] 本发明的实施方式涉及一种液晶显示器,尤其涉及一种能够修复数据线开路故障的液晶显示器阵列基板及其制造方法。

背景技术

[0003] 通常利用液晶的光学各向异性和极化性来驱动液晶显示器。由于分子的细长结构,液晶具有分子排列的取向。通过人为地将电场施加至液晶,可以控制液晶的分子排列的方向。因此,如果任意地调整液晶的分子排列的方向,则可以改变液晶的分子排列。而且,液晶的光学各向异性可使光沿液晶的分子排列的方向发生折射,从而呈现图像信息。

[0004] 由于分辨率和出色的视频显示性能,其中薄膜晶体管以及与薄膜晶体管连接的像素电极以矩阵形式布置的有源矩阵液晶显示器(AMLCD)(下文简称“液晶显示器”)近期备受关注。液晶显示器包括形成有公共电极的滤色器基板、形成有像素电极的阵列基板以及位于滤色器基板与阵列基板之间的液晶。由于液晶由公共电极与像素电极之间的垂直电场驱动,所以液晶显示器在透射率和孔径比等方面具有优良的特性。

[0005] 然而,由垂直电场驱动液晶导致了液晶显示器的视角特性的降低。因而,提出了具有出色的视角特性的板内切换(IPS)模式液晶显示器。

[0006] 图 1 是图解现有技术的 IPS 模式液晶显示器的子像素的截面图。

[0007] 如图 1 所示,栅极 10 和栅绝缘层 15 形成在第一基板 5 上,并且有源层 20 形成在栅极 10 上。源极 25a 和漏极 25b 与有源层 20 连接,从而组成开关薄膜晶体管。数据线 25c 形成在像素区域的边缘处,并且形成与漏极 25b 连接的像素电极 41。形成用以保护在第一基板 5 上形成的各元件的钝化层 30,并且在钝化层 30 上形成公共电极 42。

[0008] 黑矩阵 55 和滤色器 60 形成在第二基板 50 上,并且覆盖黑矩阵 55 和滤色器 60 的保护层 70 形成在第二基板 50 上。液晶层 80 位于第一基板 5 与第二基板 50 之间。由此,通过上述结构,构造了 IPS 模式液晶显示器。

[0009] 由于邻近数据线 25c 的公共电极 42 的耦合电容形成的预定电压差,现有技术的 IPS 模式液晶显示器会产生驱动故障,例如对液晶的异常驱动。

[0010] 为解决上述问题,在数据线上形成屏蔽线,从而防止在数据线与公共电极之间的电压差的形成。然而,当产生数据线的开路故障时,由于在数据线上的屏蔽线,很难修复所述开路故障。

发明内容

[0011] 本发明的实施方式提供了一种能够防止驱动故障和修复数据线的开路故障的液

晶显示器阵列基板及其制造方法。

[0012] 在一个方面中,提供了一种液晶显示器阵列基板,所述液晶显示器阵列基板包括:栅线,所述栅线沿一个方向布置在基板上;数据线,所述数据线与所述栅线交叉,并与所述栅线一起限定多个像素区域;薄膜晶体管,所述薄膜晶体管形成在所述栅线与所述数据线的交叉处;像素电极,所述像素电极与所述薄膜晶体管连接;以及公共电极,所述公共电极设置为与所述像素电极相对,并与所述像素电极一起形成电场,所述公共电极包括与所述数据线重叠的屏蔽线,所述屏蔽线包括至少两个切割部,所述切割部具有的宽度小于所述屏蔽线的其它部分的宽度。

[0013] 在另一方面中,提供一种液晶显示器阵列基板,所述液晶显示器阵列基板包括:栅线,所述栅线沿一个方向布置在基板上;数据线,所述数据线与所述栅线交叉,并与所述栅线一起限定多个像素区域;薄膜晶体管,所述薄膜晶体管形成在所述栅线与所述数据线的交叉处;像素电极,所述像素电极与所述薄膜晶体管连接;以及公共电极,所述公共电极设置为与所述像素电极相对,并与所述像素电极一起形成电场,所述公共电极包括与所述数据线重叠的屏蔽图案,所述屏蔽图案通过穿过钝化层的至少两个接触孔与所述数据线连接。

[0014] 在又一方面中,提供一种制造液晶显示器阵列基板的方法,所述方法包括以下步骤:在基板上沿一个方向形成栅线;形成与所述栅线交叉的数据线,所述数据线与所述栅线一起限定多个像素区域;在所述栅线与所述数据线的交叉处形成薄膜晶体管;形成与所述薄膜晶体管连接的像素电极;在所述像素电极上形成钝化层;在所述钝化层上形成公共电极,所述公共电极包括屏蔽线,所述屏蔽线与所述数据线重叠,并且包括至少两个切割部,所述切割部具有窄的宽度;将激光照射到设置在与所述数据线的开路部分重叠的屏蔽线的两侧的切割部上,并且断开所述屏蔽线,以形成屏蔽图案;蚀刻所述屏蔽图案的两侧,以形成暴露所述数据线的接触孔;以及使用激光 CVD 修复装置形成用于填充所述接触孔的接触图案。

附图说明

[0015] 被包括来提供对本发明的进一步理解且并入并构成说明书的一部分的附图图解了本发明的实施方式,并且连同文字描述一起用来解释本发明的原理。在附图中:

[0016] 图 1 是图解现有技术的板内切换 (IPS) 模式液晶显示器的子像素的截面图;

[0017] 图 2 是根据本发明的示例性实施方式的 IPS 模式液晶显示器的平面图;

[0018] 图 3 是图 2 的 'A' 区域的放大图;

[0019] 图 4 是沿图 2 的线 I-I' 截取的截面图;

[0020] 图 5A 和图 5B 图解了根据本发明的示例性实施方式的制造液晶显示器阵列基板的方法的各个步骤;

[0021] 图 6A 是图 2 的数据线和屏蔽线的平面图,并且图 6B 是沿图 6A 的线 II-II' 截取的截面图;

[0022] 图 7A 是图 2 的数据线和屏蔽线的平面图,并且图 7B 是沿图 7A 的线 II-II' 截取的截面图;

[0023] 图 8A 是图 2 的数据线和屏蔽线的平面图,并且图 8B 是沿图 8A 的线 II-II' 截取

的截面图；

[0024] 图 9A 是图 2 的数据线和屏蔽线的平面图，并且图 9B 是沿图 9A 的线 II-II' 截取的截面图；以及

[0025] 图 10 是图解根据本发明的示例性实施方式的液晶显示器阵列基板的黑矩阵的形状的平面图。

具体实施方式

[0026] 现在将详细描述本发明的实施方式，这些实施方式的例子在附图中示出。只要有可能，在所有附图中相同的附图标记将用于指代相同或相似的部件。应当注意的是如果确定对某些已知技术的详细描述可能会模糊本发明的要点，那么将省略该详细描述。

[0027] 图 2 是根据本发明的示例性实施方式的板内切换 (IPS) 模式液晶显示器 (LCD) 的平面图。图 3 是图 2 的 'A' 区域的放大图。为了简洁和便于阅读起见，下文示出并描述液晶显示器的阵列基板和子像素。

[0028] 如图 2 所示，多条栅线 103 设置在包括多个像素区域 P 的基板 (未示出) 上，并且沿一个方向延伸。多条数据线 107 设置为与栅线 103 交叉。由此，多个像素区域 P 由交叉的栅线 103 与数据线 107 限定。

[0029] 薄膜晶体管 Tr 设置在每个像素区域 P 中。薄膜晶体管 Tr 包括与栅线 103 连接的栅极 113、栅绝缘层 (未示出)、半导体层 (未示出)、欧姆接触层 (未示出)、与数据线 107 电连接的源极 117 以及与源极 117 相隔开的漏极 119。

[0030] 图 2 示出形成 U 形沟道区域的薄膜晶体管 Tr。薄膜晶体管 Tr 的沟道区域可以采用其它形状。例如，薄膜晶体管 Tr 可以形成 I 形沟道区域。此外，图 2 示出薄膜晶体管 Tr 的栅极 113 从栅线 103 突出至像素区域 P。然而，栅极 113 可以不从栅线 103 突出。

[0031] 在每个像素区域 P 中，板形像素电极 123 与薄膜晶体管 Tr 的漏极 119 连接。公共电极 135 设置在包括多个像素区域 P 的显示区域的整个表面上，位于与像素电极 123 对应的位置处。公共电极 135 包括具有条形的多个开口 131。在仅示出平面形式的两个像素区域 P 的图 2 中，两个像素区域 P 之间的边界覆盖两个子像素 P。

[0032] 根据本发明的实施方式的公共电极 135 包括与数据线 107 重叠的屏蔽线 136。当驱动液晶显示器时，屏蔽线 136 防止在数据线 107 与公共电极 135 之间形成不必要的电场。在屏蔽线 136 与数据线 107 之间人为地形成电场，因此减少了数据线 107 与公共电极 135 之间形成的电场。

[0033] 屏蔽线 136 与公共电极 135 形成为一整体，并且同一电信号施加至屏蔽线 136 和公共电极 135。屏蔽线 136 具有与数据线 107 相似的线形状，并与数据线 107 的大部分重叠。

[0034] 根据本发明的实施方式的屏蔽线 136 在每个像素区域 P 中可包括至少两个窄切割部 (cutting portion) SW。如图 2 所示，屏蔽线 136 的大部分宽度大于数据线 107 的宽度。然而，屏蔽线 136 包括在像素区域 P 的边缘处的切割部 SW，切割部 SW 具有宽度小于数据线 107 的宽度。

[0035] 更具体地，如图 3 所示，屏蔽线 136 具有第一宽度 W1 和第二宽度 W2。第一宽度 W1 大于数据线 107 的宽度 W3，而第二宽度 W2 小于数据线 107 的宽度 W3。屏蔽线 136 的切割

部 SW 具有第二宽度 W2。切割部 SW 的宽度 W2 是数据线 107 的宽度 W3 的大约 10% 至 99%。当屏蔽线 136 的切割部 SW 的宽度 W2 等于或大于数据线 107 的宽度 W3 的大约 10% 时,由于所述屏蔽线 136 的电阻的增加,所以可防止公共电极 135 的电阻的增加。当屏蔽线 136 的切割部 SW 的宽度 W2 等于或小于数据线 107 的宽度 W3 的大约 99% 时,可在后续行修复工艺中减少用来切割所述切割部 SW 的激光的功率。由此,可防止设置在数据线 107 附近的公共电极 135 的损坏。

[0036] 当产生例如数据线 107 开路这样的缺陷时,屏蔽线 136 的切割部 SW 用作修复数据线 107 的手段。下面将基于制造 LCD 阵列基板的方法详细描述根据本发明的实施方式的修复 LCD 阵列基板的方法。

[0037] 图 4 是沿图 2 的线 I-I' 截取的截面图。

[0038] 如图 4 所示,在根据本发明的实施方式的制造 LCD 阵列基板的方法中,栅极 113 沿一个方向形成在基板 101 上,并且与布置在基板 101 上的栅线(未示出)形成为一体。

[0039] 栅绝缘层 114 设置在栅极 113 上,以绝缘栅极 113。半导体层 115 设置在栅绝缘层 114 上,位于与栅极 113 对应的位置处。源极 117 和漏极 119 分别设置在半导体层 115 的两端处。由此,形成了包括栅极 113、半导体层 115、源极 117 和漏极 119 的薄膜晶体管 Tr。

[0040] 与薄膜晶体管 Tr 的漏极 119 电连接的像素电极 123 设置在栅绝缘层 114 上。与源极 117 连接的数据线 107 形成在同一平面上,在与像素电极 123 隔开的区域中。

[0041] 钝化层 125 设置在包括薄膜晶体管 Tr、像素电极 123 和数据线 107 的基板 101 上。具有多个开口 131 的公共电极 135 设置在钝化层 125 上,与像素电极 123 对应。与公共电极 135 电连接的屏蔽线 136 设置在与数据线 107 对应的位置处。

[0042] 由此就形成了根据本发明的实施方式的 LCD 阵列基板。下面将描述图 4 所示制造 LCD 阵列基板的方法。

[0043] 图 5A 和图 5B 图解了根据本发明的实施方式的制造 LCD 阵列基板的方法的各个步骤。

[0044] 如图 5A 所示,根据本发明的实施方式的制造 LCD 阵列基板的方法在基板 101 上沉积低电阻特性的金属材料,所述金属材料例如是从铝(Al)、铝钕(AlNd)、铜(Cu)、铜合金、铬(Cr)和钼(Mo)中选出的一种金属材料。构图所述金属材料,以形沿一个方向延伸的栅线(未示出),并形成栅极 113。

[0045] 然后,在上面形成有栅线和栅极 113 的基板 101 的整个表面上沉积无机绝缘材料,以形成栅绝缘层,所述无机绝缘材料例如是氧化硅(SiO_x)或者氮化硅(SiN_x) 114。然后,在上面形成有栅绝缘层 114 的基板 101 上沉积非晶硅或通过使非晶硅结晶得到的多晶硅,并且构图所述非晶硅或多晶硅,以形成半导体层 115。

[0046] 在上面形成有半导体层 115 的基板 101 上沉积低电阻特性的金属材料,并且构图所述金属材料,以形成数据线 107、源极 117 和漏极 119,所述金属材料例如是从铝(Al)、铝钕(AlNd)、铜(Cu)、铜合金、铬(Cr)和钼(Mo)中选出的一种金属材料。在本发明的实施方式中,分别形成半导体层 115 以及源极 117 和漏极 119。或者,可在基板 101 上顺序地层叠非晶硅和金属层,并且可同时构图所述非晶硅和所述金属层,以同时形成半导体层 115 以及源极 117 和漏极 119。

[0047] 接着,如图 5B 所示,在基板 101 的整个表面上沉积例如是氧化铟锡(ITO)或者氧

化铟锌 (IZO) 的透明导电材料, 并且在每个像素区域中分别构图所述透明导电材料, 以形成像素电极 123。像素电极 123 与薄膜晶体管 Tr 的漏极 119 电连接。

[0048] 然后, 在上面形成有像素电极 123 的基板 101 上沉积例如是氧化硅 (SiO_x) 或者氮化硅 (SiN_x) 的无机绝缘材料, 以形成钝化层 125。在基板 101 的整个表面上沉积透明导电材料, 所述透明导电材料例如是氧化铟锡 (ITO) 或者氧化铟锌 (IZO), 并且在每个像素区域中形成多个开口 131, 以形成公共电极 135 和屏蔽线 136。在这种情况下, 公共电极 135 以整体形式形成在基板 101 的整个显示区域中。

[0049] 通过上述步骤制造了根据本发明的实施方式的 LCD 阵列基板。下面将描述修复这样制造的 LCD 阵列基板的数据线的方法。

[0050] 图 6A 至图 9B 图解了根据本发明的实施方式的修复 LCD 阵列基板的方法的各个步骤。更具体地, 图 6A、图 7A、图 8A 和图 9A 是图 2 的数据线和屏蔽线的平面图, 并且图 6B、图 7B、图 8B 和图 9B 分别是沿图 6A、图 7A、图 8A 和图 9A 的线 II-II' 截取的截面图。

[0051] 如图 6A 和图 6B 所示, 当在这样制造的 LCD 阵列基板的测试过程中发现数据线 107 的一部分开路时, 本发明的实施方式使与数据线 107 的开路部分对应的屏蔽线 136 的切割部 SW 断开。

[0052] 更具体地, 将激光照射到设置在数据线 107 的开路部分的两侧的每个切割部 SW 上, 从而断开与公共电极 135 连接的屏蔽线 136。可用深 UV 激光来断开屏蔽线 136。也可以使用其它激光。特别地, 因为屏蔽线 136 的每个切割部 SW 具有的宽度小于屏蔽线 136 的其它部分的宽度, 所以通过将低功率的激光照射到具有窄宽度的切割部 SW 上可很容易地断开屏蔽线 136。由此, 本发明的实施方式可防止当使用高功率的激光断开现有技术的具有宽宽度的屏蔽线时所产生的公共电极的损坏。

[0053] 于是, 如图 7A 和图 7B 所示, 由与公共电极 135 断开的屏蔽线 136 形成屏蔽图案 137。屏蔽图案 137 具有岛状图案, 并且设置为与数据线 107 的开路部分对应。

[0054] 然后, 如图 8A 和图 8B 所示, 将激光照射到与数据线 107 的开路部分、即数据线 107 的两端相邻的屏蔽图案 137 的两侧上, 以形成第一接触孔 CH1 和第二接触孔 CH2。在这种情况下, 用来形成第一接触孔 CH1 和第二接触孔 CH2 的激光在激光照射条件上与用来断开屏蔽线 136 的激光不同, 所述激光照射条件诸如是用来产生激光的源、焦距 (focus)、功率以及照射激光的照射时间。通过适当地调整激光照射条件来烧毁并去除无机绝缘材料 (或者有机绝缘材料) 或者金属材料。或者, 仅无机绝缘材料被选择性地燃烧并去除。由此, 在适当地调整的激光照射条件下, 可通过将激光照射到基板 101 上而形成暴露数据线 107 的第一接触孔 CH1 和第二接触孔 CH2。

[0055] 然后, 如图 9A 和图 9B 所示, 使用应用激光的 CVD 修复装置在与暴露数据线 107 的第一接触孔 CH1 对应的位置处形成第一接触图案 CP1, 以填充第一接触孔 CH1。然后, 使用所述 CVD 修复装置在与暴露数据线 107 的第二接触孔 CH2 对应的位置处形成第二接触图案 CP2, 以填充第二接触孔 CH2。数据线 107 的开路部分于是通过屏蔽图案 137 彼此电连接。从而可修复数据线 107。

[0056] 如上所述, 因为形成与数据线重叠的屏蔽线的切割部而可在修复工艺中使用低功率的激光, 所以根据本发明的实施方式的制造 LCD 阵列基板的方法可防止由于激光的使用而造成外围元件的损坏。

[0057] 可改变根据本发明的实施方式的 LCD 阵列基板中的黑矩阵的形状,从而防止由屏蔽线的切割部造成的漏光现象。

[0058] 图 10 是图解根据本发明的实施方式的 LCD 阵列基板的黑矩阵的形状的平面图。图 10 仅示出图 2 所示的黑矩阵的区域。

[0059] 然后,如图 10 所示,在滤色器阵列基板(未示出)上形成的黑矩阵 BM 覆盖信号线以及包括数据线 107、薄膜晶体管 Tr 和栅线 103 等的元件区域。黑矩阵 BM 通常具有暴露像素电极的形状。

[0060] 在本发明的实施方式中,形成黑矩阵 BM 来覆盖在与屏蔽线 136 的切割部 SW 相邻的区域中的信号线和元件区域。即,黑矩阵 BM 形成为进一步突出到与切割部 SW 相邻的区域中,从而防止在与切割部 SW 相邻的区域中产生由切割部 SW 造成的漏光现象。换言之,黑矩阵 BM 形成为突出到在与屏蔽线 136 的切割部 SW 相邻的像素电极 123 的边缘处的像素区域 P 的内部。

[0061] 如上所述,通过改变黑矩阵 BM 的结构,本发明的实施方式可防止由于屏蔽线的切割部所造成的漏光现象。

[0062] 以下表 1 显示出针对每种型号在现有技术的 LCD 阵列基板的修复工艺中的故障百分比以及在根据本发明的实施方式的 LCD 阵列基板的修复工艺中的故障百分比。

[0063] 表 1

[0064]

[0065]

型号	现有技术的修复方法			根据本发明的实施方式的修复方法		
	被测试数据线的数量	缺陷数据线的数量	故障百分比	被测试数据线的数量	缺陷数据线数量	故障百分比
A	15921	119	0.75 %	25584	4	0.02 %
B	288349	1335	0.46 %	251880	34	0.01 %
C	266150	1193	0.45 %	13636	6	0.04 %
D	106387	1183	1.11 %	46050	19	0.04 %
E	10019	41	0.41 %	1248	0	0.00 %

[0066] 如以上表 1 所表明的,当执行用于解决现有技术的数据线的开路的修复工艺时,故障百分比为大约 0.41% 至 1.11%。另一方面,当通过根据本发明的实施方式在屏蔽线上形成切割部而执行修复工艺时,故障百分比大幅降低为大约 0.00% 至 0.04%。

[0067] 尽管已经参考本发明的若干个示例性实施方式描述了本发明的实施方式,但是应

当理解的是：本领域普通技术人员可设计出落入本说明书的原理的范畴内的大量其它修改和实施方式。尤其是，可以在本说明书、附图和所附权利要求书的范围内对主题组合方案的组成部件和 / 或布置作出各种变化和修改。除了组成部件和 / 或布置的变化和修改之外，替代使用对于本领域普通技术人员而言也是显而易见的。

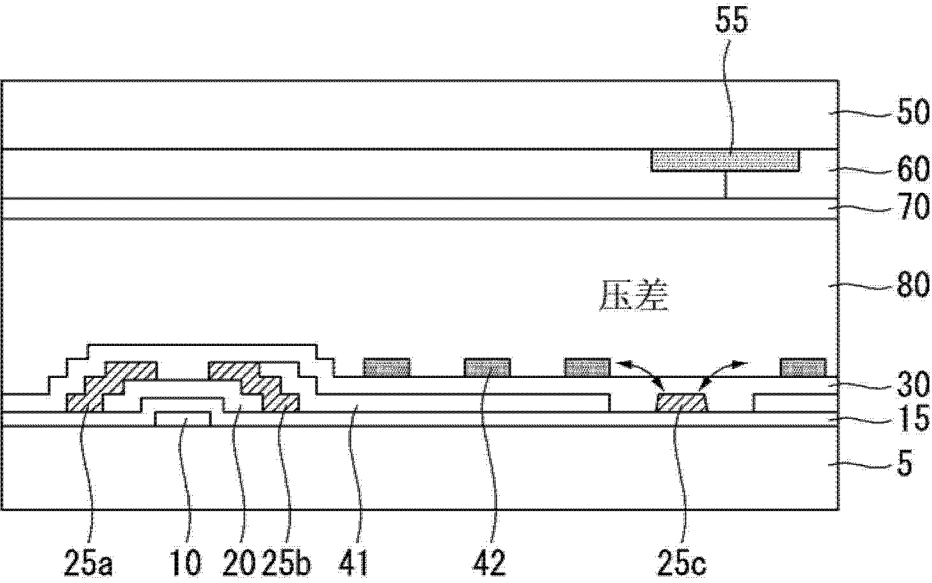


图 1

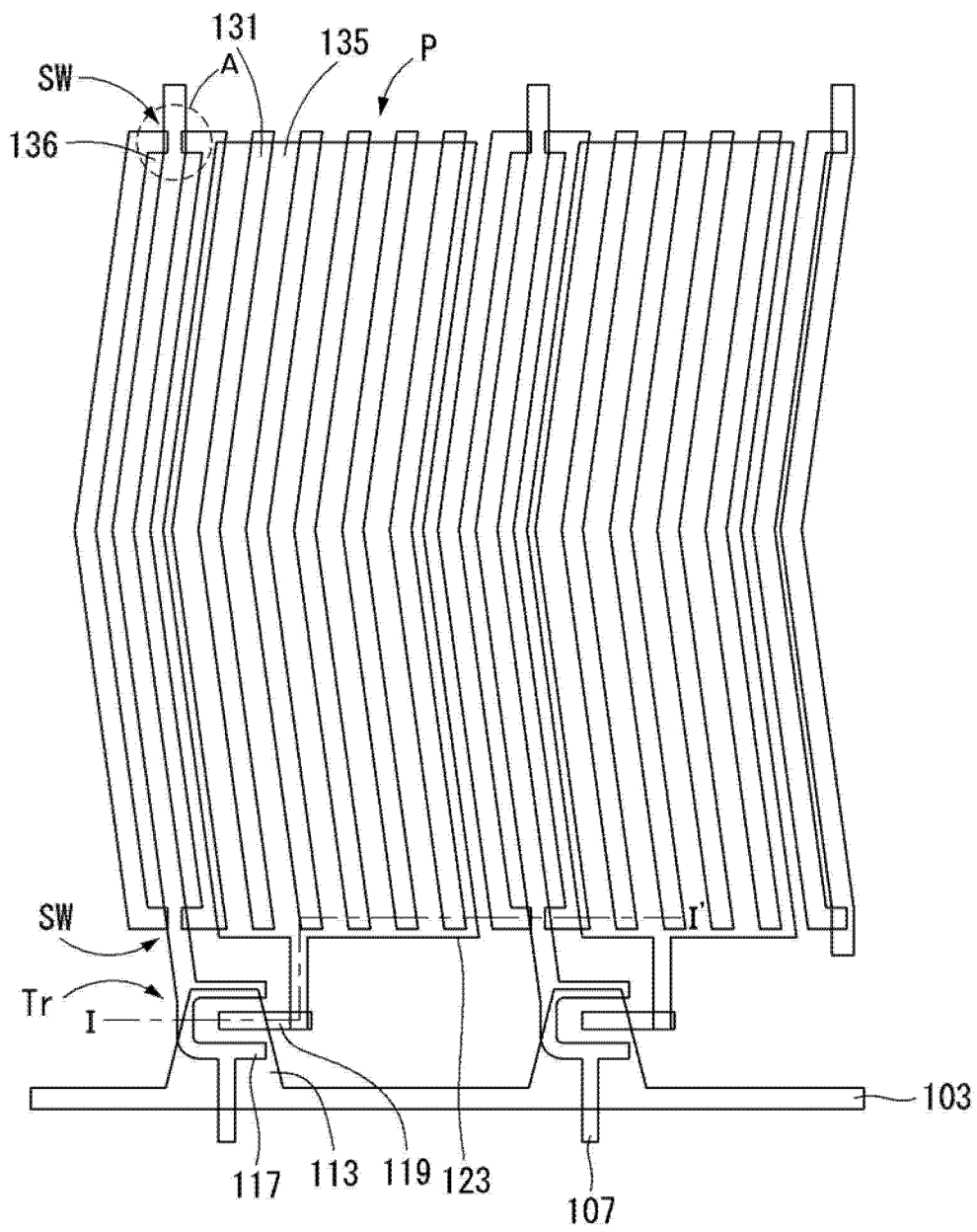


图 2

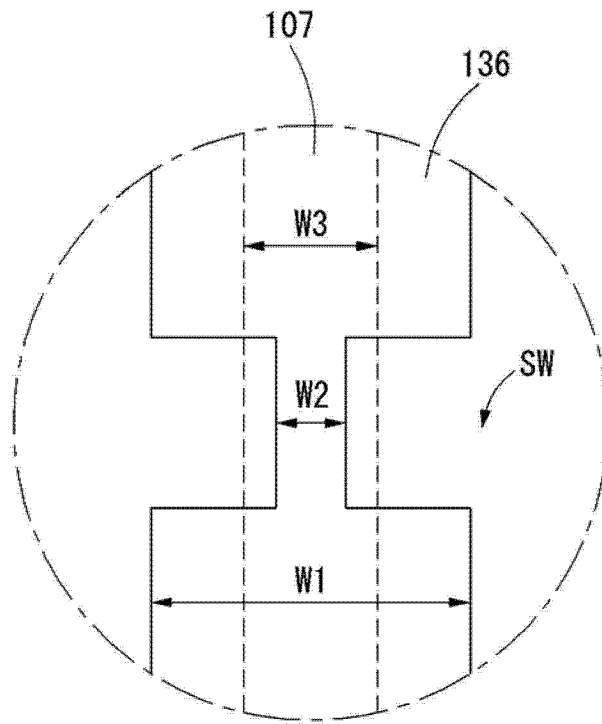


图 3

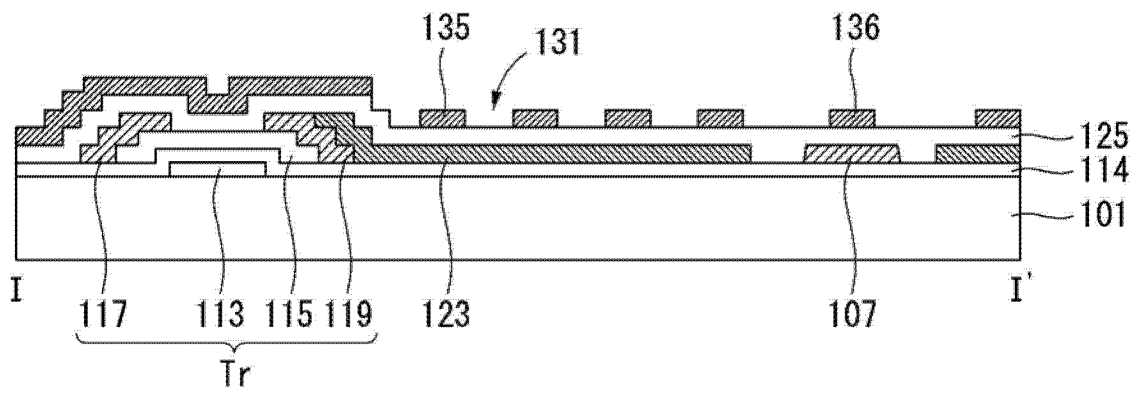


图 4

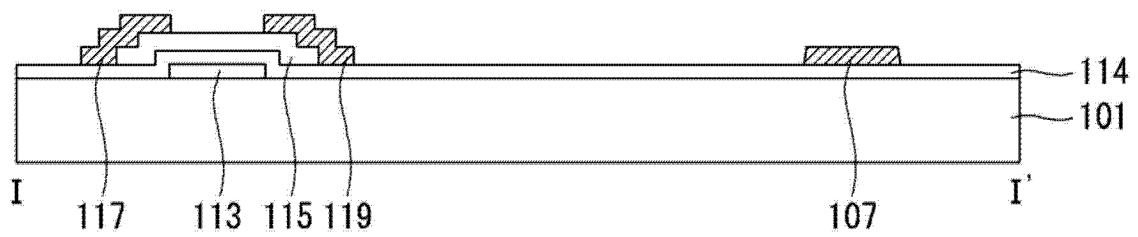


图 5A

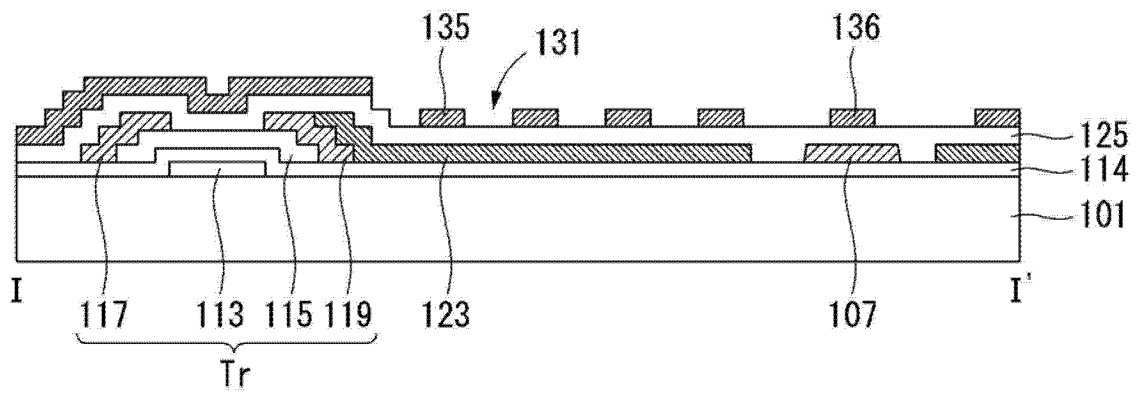


图 5B

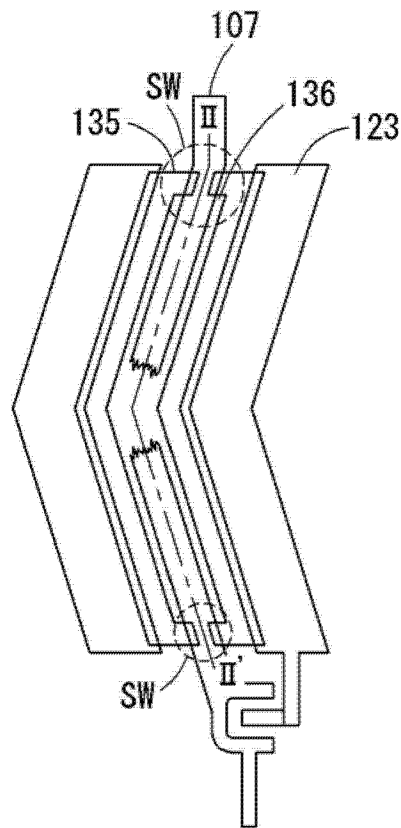


图 6A

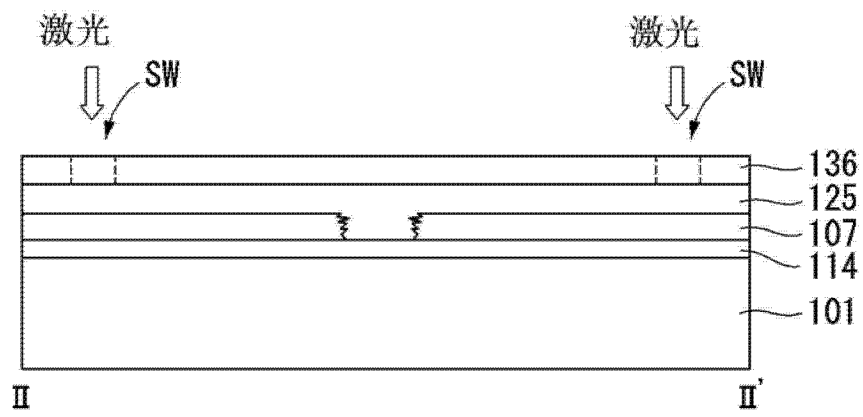


图 6B

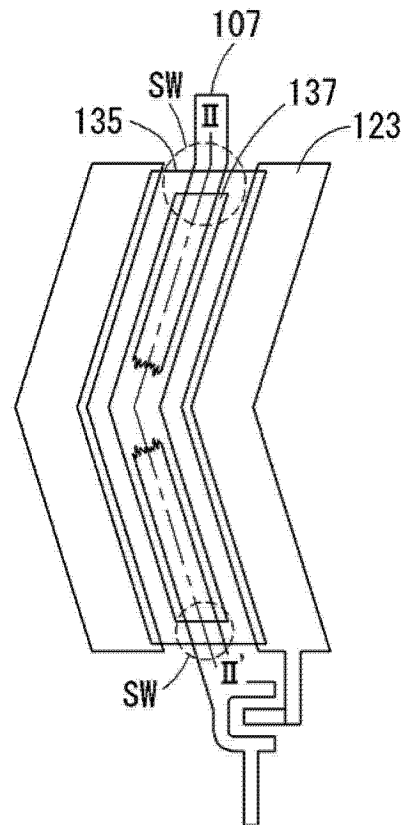


图 7A

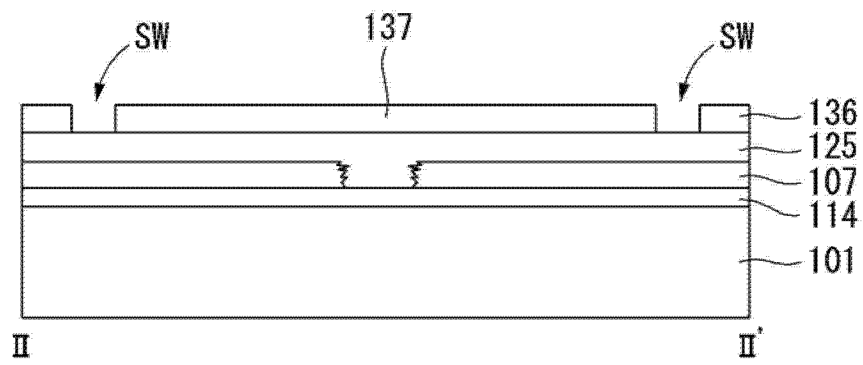


图 7B

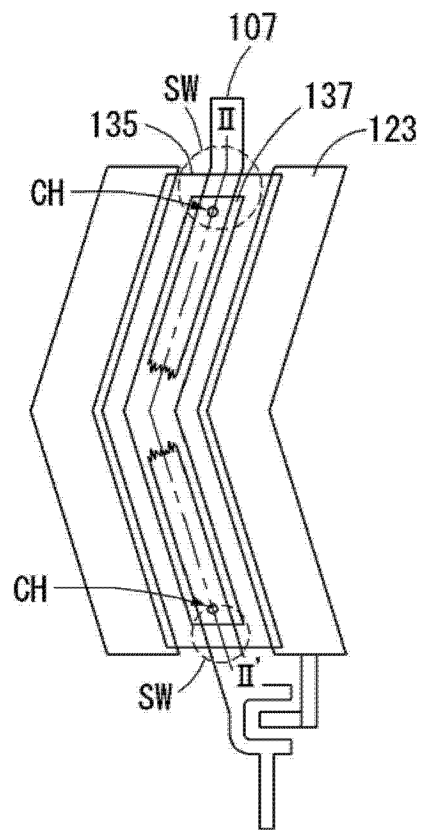


图 8A

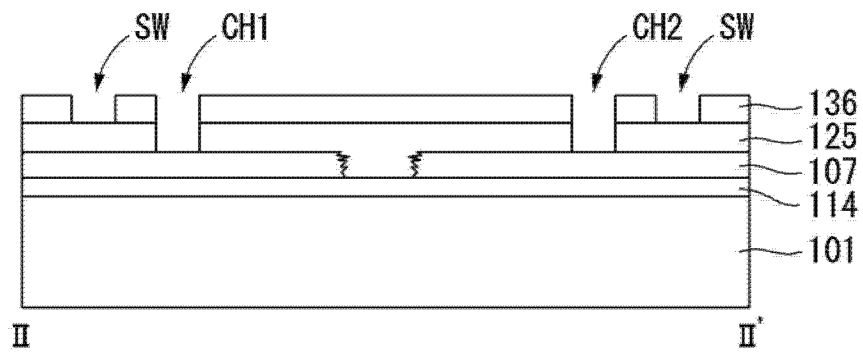


图 8B

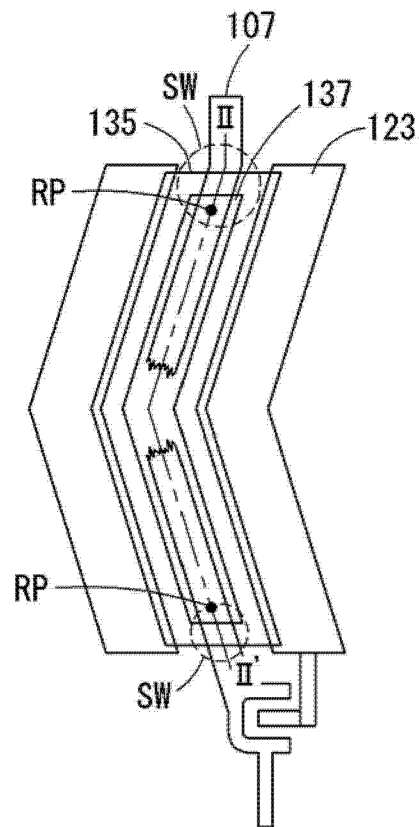


图 9A

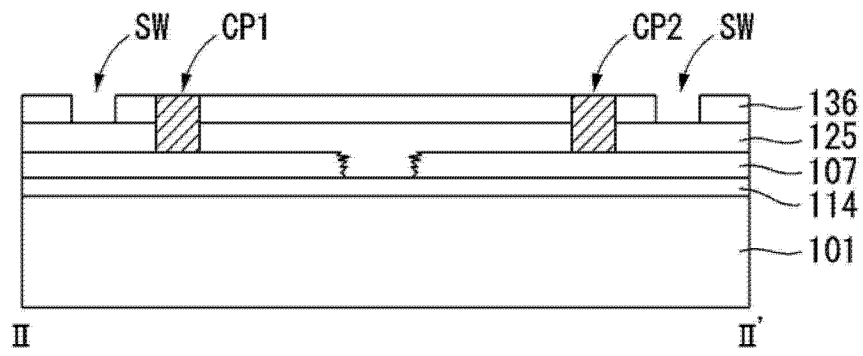


图 9B

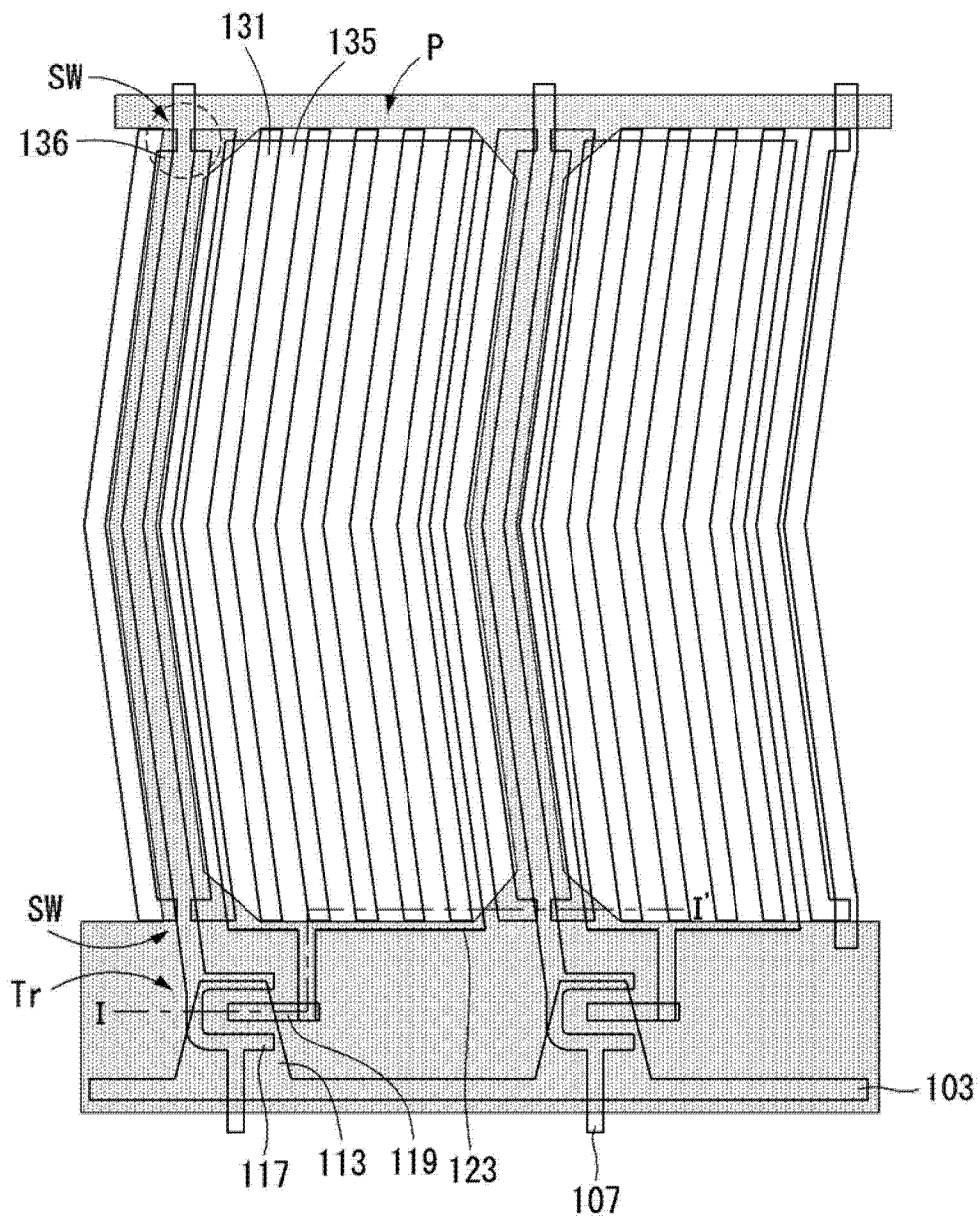


图 10

专利名称(译)	液晶显示器阵列基板及其制造方法		
公开(公告)号	CN103309099A	公开(公告)日	2013-09-18
申请号	CN201210252646.X	申请日	2012-07-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	黄晶雨 郑演守		
发明人	黄晶雨 郑演守		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1333 H01L27/02 H01L21/77		
CPC分类号	G02F1/134363 G02F1/1362 G02F2001/136218 H01L27/124		
代理人(译)	徐金国		
优先权	1020120023989 2012-03-08 KR		
其他公开文献	CN103309099B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器阵列基板及其制造方法。所述液晶显示器阵列基板包括：栅线，所述栅线沿一个方向布置在基板上；数据线，所述数据线与所述栅线交叉，并与所述栅线一起限定多个像素区域；薄膜晶体管，所述薄膜晶体管形成在所述栅线与所述数据线的交叉处；像素电极，所述像素电极与所述薄膜晶体管连接；以及公共电极，所述公共电极设置为与所述像素电极相对，并与所述像素电极一起形成电场。所述公共电极包括与所述数据线重叠的屏蔽线，所述屏蔽线包括至少两个切割部，所述至少两个切割部具有的宽度小于所述屏蔽线的其它部分的宽度。

