



(12)实用新型专利

(10)授权公告号 CN 206657159 U

(45)授权公告日 2017.11.21

(21)申请号 201720128003.2

(22)申请日 2017.02.13

(73)专利权人 北京京东方显示技术有限公司

地址 100176 北京市北京经济技术开发区
经海一路118号

专利权人 京东方科技集团股份有限公司

(72)发明人 刘德强 王菲菲 孙志华 高玉杰
张洪林 赵合彬

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 汪源 陈源

(51) Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1333(2006.01)

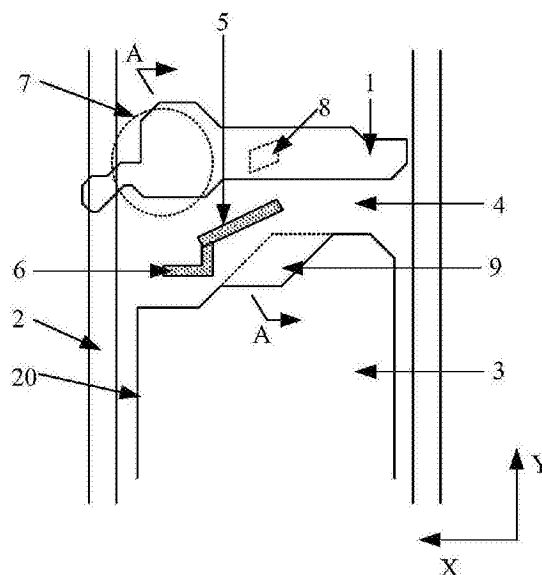
权利要求书2页 说明书6页 附图3页

(54)实用新型名称

阵列基板、彩膜基板和液晶显示面板

(57)摘要

本实用新型公开了一种阵列基板、彩膜基板和液晶显示面板,包括:衬底基板,衬底基板的上方设置有栅线 and 数据线,栅线 and 数据线限定出像素单元,非像素区域内形成有挡墙区域,挡墙区域内形成有挡墙结构;像素区域朝向栅线的一侧边缘中的至少部分为第一边缘,且第一边缘中在第一方向上与栅线的距离逐渐增大,挡墙结构朝向栅线的一侧边缘且与第一边缘对应的部分为第二边缘,第二边缘在第一方向上与栅线的距离逐渐增大。本实用新型的技术方案通过设置挡墙结构,可有效的阻挡隔垫物从非像素区域穿入至像素区域内。此外,挡墙结构的第二边缘会引导隔垫物向黑矩阵线宽逐渐增大的区域进行偏移,从而可进一步地避免隔垫物偏移至像素区域。



1. 一种阵列基板, 其特征在于, 包括: 衬底基板, 所述衬底基板的上方设置有栅线和数据线, 所述栅线和所述数据线限定出若干个像素单元, 所述像素单元包括: 像素区域和非像素区域, 所述非像素区域内形成有挡墙区域, 所述挡墙区域位于所述栅线所对应区域和所述像素区域之间, 所述挡墙区域内形成有用于阻挡隔垫物从所述非像素区域穿入至像素区域的挡墙结构。

2. 根据权利要求1所述的阵列基板, 其特征在于, 所述栅线沿第一方向延伸, 所述像素区域朝向栅线的一侧边缘中的至少部分为第一边缘, 且所述第一边缘中在所述第一方向上与所述栅线的距离逐渐增大, 所述挡墙结构朝向栅线的一侧边缘且与所述第一边缘对应的部分为第二边缘, 所述第二边缘在所述第一方向上与所述栅线的距离逐渐增大。

3. 根据权利要求1所述的阵列基板, 其特征在于, 所述挡墙区域朝向栅线的一侧设置有沟槽区域, 所述沟槽区域内设置有用于引导隔垫物沿所述挡墙结构移动的沟槽结构, 所述沟槽结构与所述挡墙结构相邻且平行设置。

4. 根据权利要求3所述的阵列基板, 其特征在于, 所述衬底基板的上方且对应非像素区域中形成有薄膜晶体管, 所述栅线和所述数据线之间设置有栅绝缘层, 所述薄膜晶体管的上方设置有钝化层;

所述栅绝缘层上对应所述沟槽区域的位置形成有用于构成所述沟槽结构的第一过孔, 和/或, 所述钝化层上对应所述沟槽区域的位置形成有用于构成所述沟槽结构的第二过孔。

5. 根据权利要求2所述的阵列基板, 其特征在于, 所述挡墙结构远离栅线的一端设置有用于限制所述隔垫物继续移动的限位结构。

6. 根据权利要求5所述的阵列基板, 其特征在于, 所述限位结构与所述挡墙结构一体成型。

7. 根据权利要求5所述的阵列基板, 其特征在于, 所述限位结构朝向所述栅线的一侧设置有用于释放所述隔垫物中应力的容纳槽。

8. 根据权利要求7所述的阵列基板, 其特征在于, 所述容纳槽的底部连通至所述衬底基板。

9. 根据权利要求2所述的阵列基板, 其特征在于, 所述挡墙结构的截面形状为直线状、弧线状或三角形。

10. 根据权利要求1-9中任一所述的阵列基板, 其特征在于, 所述挡墙结构包括: 设置于所述挡墙区域内的垫高结构, 所述垫高结构包括: 第一垫高图形, 和/或第二垫高图形, 和/或第三垫高图形, 和/或第四垫高结构;

所述非像素区域中设置有薄膜晶体管, 所述像素区域中设置有像素电极;

所述第一垫高图形与所述栅线同层设置;

所述第二垫高图形与所述薄膜晶体管中的有源层同层设置;

所述第三垫高图形与所述薄膜晶体管中的源、漏极同层设置;

所述第四垫高图形与所述像素电极同层设置。

11. 一种彩膜基板, 其特征在于, 彩膜基板用于与权利要求1-10中任一所述的阵列基板进行对盒, 所述彩膜基板包括: 隔垫物;

所述隔垫物的形状为平行四边形或椭圆形。

12. 一种液晶显示面板, 其特征在于, 包括: 如上述权利要求1-10中任一所述的阵列基

板。

13. 根据权利要求12所述的液晶显示面板,其特征在于,还包括:如上述权利要求11中所述彩膜基板。

阵列基板、彩膜基板和液晶显示面板

技术领域

[0001] 本实用新型涉及显示技术领域，特别涉及一种阵列基板、彩膜基板和液晶显示面板。

背景技术

[0002] 目前液晶显示屏(Liquid Crystal Display, 简称LCD)采用隔垫物(Photo Spacer, 简称PS)作为维持面板显示区液晶盒厚(Cell Gap)均匀度的主要方式。液晶显示屏包括显示区域和周边非显示区域，显示区域包括：像素区域和非像素区域，像素区域用于进行像素显示，在非像素区域内设置有用于控制像素区域进行显示的栅线、数据线、薄膜晶体管等结构，隔垫物被适当压缩并呈周期性排布于非像素区域中。

[0003] 在液晶显示屏受到较大外力作用时，阵列基板和彩膜基板会产生相对位移，此时隔垫物产生偏移，隔垫物的偏移会划伤阵列基板侧的取向膜。一旦隔垫物将位于像素区域内的取向膜划伤后，对应的像素区域会产生漏光，即该像素区域中出现亮点(又可称为蓝点, Blue Spot)，影响液晶显示屏的显示效果。

[0004] 为解决该技术问题，现有技术中会通过增大位于彩膜基板侧的黑矩阵的线宽，即扩大非像素区域的面积，减小像素区域的面积，以保证隔垫物不会偏移至像素区域内。然而，现有的这种增大黑矩阵的线宽的技术手段会降低像素单元的开口率，不利于液晶显示屏的高分辨率实现。

实用新型内容

[0005] 本实用新型旨在至少解决现有技术中存在的技术问题之一，提出了一种阵列基板、彩膜基板和液晶显示面板。

[0006] 为实现上述目的，本实用新型提供了一种阵列基板，包括：衬底基板，所述衬底基板的上方设置有栅线和数据线，所述栅线和所述数据线限定出若干个像素单元，所述像素单元包括：像素区域和非像素区域，所述非像素区域内形成有挡墙区域，所述挡墙区域位于所述栅线所对应区域和所述像素区域之间，所述挡墙区域内形成有用于阻挡隔垫物从所述非像素区域穿入至像素区域的挡墙结构；

[0007] 可选地，所述栅线沿第一方向延伸，所述像素区域朝向栅线的一侧边缘中的至少部分为第一边缘，且所述第一边缘中在所述第一方向上与所述栅线的距离逐渐增大，所述挡墙结构朝向栅线的一侧边缘且与所述第一边缘对应的部分为第二边缘，所述第二边缘在所述第一方向上与所述栅线的距离逐渐增大。

[0008] 可选地，所述挡墙区域朝向栅线的一侧设置有沟槽区域，所述沟槽区域内设置有用于引导隔垫物沿所述挡墙结构移动的沟槽结构，所述沟槽结构与所述挡墙结构相邻且平行设置。

[0009] 可选地，所述栅线和所述数据线之间设置有栅绝缘层，所述薄膜晶体管的上方设置有钝化层；

[0010] 所述栅绝缘层上对应所述沟槽区域的位置形成有用于构成所述沟槽结构的第一过孔,和/或,所述钝化层上对应所述沟槽区域的位置形成有用于构成所述沟槽结构的第二过孔。

[0011] 可选地,所述挡墙结构远离栅线的一端设置有用以限制所述隔垫物继续移动的限位结构。

[0012] 可选地,所述限位结构与所述挡墙结构一体成型。

[0013] 可选地,所述限位结构朝向所述栅线的一侧设置有用以释放所述隔垫物中应力的容纳槽。

[0014] 可选地,所述容纳槽的底部连通至所述衬底基板。

[0015] 可选地,所述挡墙结构的截面形状为直线状、弧线状或三角形。

[0016] 可选地,所述挡墙结构包括:设置于所述挡墙区域内的垫高结构,所述垫高结构包括:第一垫高图形,和/或第二垫高图形,和/或第三垫高图形,和/或第四垫高结构;

[0017] 所述非像素区域中设置有薄膜晶体管,所述像素区域中设置有像素电极;

[0018] 所述第一垫高图形与所述栅线同层设置;

[0019] 所述第二垫高图形与所述薄膜晶体管中的有源层同层设置;

[0020] 所述第三垫高图形与所述薄膜晶体管中的源、漏极同层设置;

[0021] 所述第四垫高图形与所述像素电极同层设置。

[0022] 为实现上述目的,本实用新型还提供了一种彩膜基板,彩膜基板用于与上述的阵列基板进行对盒,所述彩膜基板包括:隔垫物,所述隔垫物的形状为平行四边形或椭圆形。

[0023] 为实现上述目的,本实用新型还提供了一种液晶显示面板,包括:阵列基板,所述阵列基板采用上述的阵列基板。

[0024] 可选地,还包括:彩膜基板,所述彩膜基板采用上述的彩膜基板。

[0025] 本实用新型具有以下有益效果:

[0026] 本实用新型提供了一种阵列基板、彩膜基板和液晶显示面板,该阵列基板包括:衬底基板,衬底基板的上方设置有栅线 and 数据线,栅线 and 数据线限定出若干个像素单元,像素单元包括:像素区域和非像素区域,非像素区域内形成有挡墙区域,挡墙区域位于栅线所对应区域和像素区域之间,挡墙区域内形成有用于阻挡隔垫物从非像素区域穿入至像素区域的挡墙结构;像素区域朝向栅线的一侧边缘中的至少部分为第一边缘,且第一边缘中在第一方向上与栅线的距离逐渐增大,挡墙结构朝向栅线的一侧边缘且与第一边缘对应的部分为第二边缘,第二边缘在第一方向上与栅线的距离逐渐增大。本实用新型的技术方案通过在栅线所对应区域和像素区域之间设置挡墙结构,可有效的阻挡隔垫物从非像素区域穿入至像素区域内。此外,挡墙结构的第二边缘会引导隔垫物向黑矩阵线宽逐渐增大的区域进行偏移,从而可进一步地避免隔垫物偏移至像素区域。

附图说明

[0027] 图1为本实用新型实施例一提供的一种阵列基板的俯视图;

[0028] 图2为图1中A-A向的截面示意图;

[0029] 图3为本实用新型中挡墙结构的三种不同结构的截面示意图;

[0030] 图4为本实用新型实施例二提供的一种的阵列基板的俯视图;

[0031] 图5为图4中B-B向的截面示意图；

[0032] 图6为本实用新型中隔垫物的两种不同结构的截面示意图。

具体实施方式

[0033] 为使本领域的技术人员更好地理解本实用新型的技术方案，下面结合附图对本实用新型提供的一种阵列基板、彩膜基板和液晶显示面板进行详细描述。

[0034] 图1为本实用新型实施例一提供的一种阵列基板的俯视图，图2为图1中A-A向的截面示意图，如图1和图2所示，该阵列基板包括：衬底基板10，衬底基板10的上方设置有栅线1和数据线2，栅线1沿第一方向延伸，数据线2沿第二方向延伸，栅线1和数据线2限定出若干个像素单元，像素单元包括：像素区域3和非像素区域4，非像素区域4内形成有挡墙区域5a，挡墙区域5a位于栅线1所对应区域和像素区域3之间，挡墙区域5a内形成有用于阻挡隔垫物从非像素区域4滑动至像素区域的挡墙结构5。

[0035] 本领域技术人员公知的是，在阵列基板与彩膜基板进行对盒后，位于彩膜基板上的隔垫物会与阵列基板接触处于压缩状态，且其在阵列基板上的正投影8落入栅线1所处的区域。本实用新型的技术方案通过在栅线1所对应区域和像素区域3之间设置挡墙结构5，可在阵列基板和彩膜基板之间产生相对位移时，有效的阻挡隔垫物从非像素区域4滑动至像素区域3内，从而可避免像素区域3中的取向层14被划伤。

[0036] 需要说明的是，附图中仅示例性的画出了仅在栅线1和位于该栅线1下侧的像素区域3之间的区域设置挡墙结构5的情况。本领域技术人员应该理解的是，在本实用新型中也可仅在栅线1和位于该栅线1上侧的像素区域之间的区域设置挡墙结构5，或者在栅线1的上、下两侧均挡墙结构5，其均应属于本实用新型所保护的范围，具体情况此处不再进行详细描述。

[0037] 优选地，像素区域3朝向栅线1的一侧边缘中的至少部分为第一边缘，且第一边缘在第一方向上与栅线1的距离逐渐增大，挡墙结构5朝向栅线1的一侧边缘且与第一边缘对应的部分为第二边缘，第二边缘在第一方向上与栅线1的距离逐渐增大。

[0038] 需要说明的是，本实施例中以第一方向为附图中的水平向左方向X，第二方向为附图中的水平向右方向Y为例进行示例性说明，即图1中的像素区域3朝向栅线1的一侧边缘中存在部分边缘（即第一边缘），其与栅线1之间的距离在水平向左X的方向上逐渐增大；与此同时，挡墙结构5朝向栅线1的一侧边缘中与第一边缘对应的边缘（即第二边缘），其与栅线1之间的距离在水平向左X的方向上逐渐增大。

[0039] 在本实施例中，由于像素区域与栅线之间的区域存在黑矩阵，且像素区域朝向栅线1的一侧边缘中的第一边缘中在第一方向上与栅线1的距离逐渐增大，则该第一边缘与栅线1之间的区域所对应的黑矩阵的线宽必然沿第一方向逐渐增大。在本实用新型中，通过将挡墙结构5中与第一边缘对应的第二边缘设置为其在第一方向上与栅线1的距离逐渐增大，则在隔垫物与挡墙结构5接触后，该挡墙结构5的第二边缘会引导隔垫物向黑矩阵线宽逐渐增大的区域进行偏移，从而可进一步地避免隔垫物偏移至像素区域3。

[0040] 此外，由于隔垫物在偏移过程中不会经过挡墙结构5背向栅线1一侧的区域9，因此该区域9可扩展为像素区域（无需黑矩阵覆盖）。由此可见，本实用新型的技术方案可有效增大像素区域3的尺寸，从而能有效的提升像素的开口率。

[0041] 图3为本实用新型中挡墙结构的三种不同结构的截面示意图,如图3所示,本实用新型中可选地,挡墙结构5的截面形状为直线状(a)、弧线状(b)或三角形(c)。需要说明的是,在实际应用中,可根据像素区域的形状来对挡墙结构5的形状进行相应的调整,以使得挡墙结构5能够引导隔垫物向黑矩阵线宽逐渐增大的区域进行偏移即可,其均应属于本实用新型的保护范围。

[0042] 在现有的阵列基板中,衬底基板10的上方且对应非像素区域4中形成有薄膜晶体管7,栅极和有源层24之间形成有整层铺设的栅绝缘层11(同时也位于栅线1和数据线2之间),薄膜晶体管7的上方形成有整层铺设的钝化层12,钝化层12的上方且对应像素区域内形成有像素电极20,像素电极20的上方形成有整层铺设的保护层13,保护层13的上方形成有整层铺设的取向层14。

[0043] 本实用新型中优选地,挡墙结构5包括:设置于挡墙区域5a内的垫高结构,垫高结构包括:第一垫高图形15、第二垫高图形16、第三垫高图形17和第四垫高图形18中的至少一者,其中,第一垫高图形15与栅线1同层设置,第二垫高图形16与薄膜晶体管7中的有源层24同层设置,第三垫高图形17与薄膜晶体管7中的源、漏极25同层设置,第四垫高图形18与像素电极20同层设置。

[0044] 在本实施例中,以垫高结构包括第一垫高图形15、第二垫高图形16、第三垫高图形17、第四垫高图形18为例进行说明。参见图2所示,本实用新型的技术方案通过在挡墙区域5a内设置第一垫高图形15、第二垫高图形16、第三垫高图形17和第四垫高图形18,以使得挡墙区域5a的膜层的总高度提升,此时第一垫高图形15、栅绝缘层11对应挡墙区域5a的部分、第二垫高图形16、第三垫高图形17、钝化层12对应挡墙区域5a的部分、第四垫高图形18、保护层13对应挡墙区域5a的部分和取向层14对应挡墙区域5a的部分,构成挡墙结构5。

[0045] 在本实施例中,由于第一垫高图形15与栅线1同层设置,因而可通过一次构图工艺同时制备出第一垫高图形15和栅线1;由于第二垫高图形16与薄膜晶体管7中的有源层24同层设置,因而可通过一次构图工艺同时制备出第二垫高图形16和有源层24;由于第三垫高图形17与薄膜晶体管7中的源、漏极25同层设置,因而可通过一次构图工艺同时制备出第二垫高图形16和源、漏极25。由于第四垫高图形18与像素电极20同层设置,因而可通过一次构图工艺以同时制备出第四垫高图形18和像素电极20。由此可见,在制备本实用新型提供的阵列基板时,能有效减小工艺步骤。

[0046] 需要说明的是,上述垫高结构包括第一垫高图形15、第二垫高图形16、第三垫高图形17和第四垫高图形18的情况,为本实用新型中的优选方案,其可在不改变现有的阵列基板工艺流程的同时,使得阵列基板上的挡墙结构5的高度足够高,其阻挡效果更优。当然,本实用新型中,垫高结构也可以仅包括第一垫高图形15、第二垫高图形16、第三垫高图形17、第四垫高图形18中的一者、两者、或三者;此外,也可以在取向层14的上方独立设置垫高结构以与其下方的膜层构成挡墙结构5。具体情况,此处不再一一说明。

[0047] 优选地,挡墙结构5远离栅线1的一端设置有助于限制隔垫物继续移动的限位结构6。可选地,限位结构6的截面形状为“L”型或“U”型。在隔垫物沿着挡墙结构5运动至限位结构6时,限位结构6限制隔垫物继续移动,以避免隔垫物偏移过大而导致不良。

[0048] 进一步地,限位结构6与挡墙结构5一体成型。具体地,限位结构6与挡墙结构5相连,且两者由相同的膜层结构层叠构成。

[0049] 图4为本实用新型实施例二提供的一种的阵列基板的俯视图,图5为图4中B-B向的截面示意图,如图4和图5所示,该阵列基板不但包括上述实施例一中的挡墙结构5和限位结构6,还包括位于挡墙区域5a朝向栅线1的一侧的沟槽区域19a内的沟槽结构19,沟槽结构19用于引导隔垫物沿挡墙结构5移动,沟槽结构19与挡墙结构5相邻且平行设置。

[0050] 在本实施例中,通过在挡墙结构5朝向栅线1一侧的边缘设置沟槽结构19,该沟槽结构19可更佳的引导隔垫物沿挡墙结构5进行运动。此外,当隔垫物处于沟槽结构19中时,隔垫物可释放部分应力,可有效避免隔垫物因所受应力过大而损坏。

[0051] 本实施例中,为构成上述沟槽结构19,可选地,栅绝缘层11上对应沟槽区域19a的位置形成有用于形成沟槽结构19的第一过孔21,和/或,钝化层12上对应沟槽区域19a的位置形成有用于形成沟槽结构19的第二过孔22。在第一过孔21和/或第二过孔22的作用下,保护层13和取向层14对应下沟槽区域19a的部分下凹,从而形成沟槽结构19。

[0052] 在现有技术中,在制备栅绝缘层11时,往往需要通过构图工艺在栅绝缘层11上设置与公共电极线、金属盘(作为存储电容一端)对应的连接过孔。为避免增加额外的工序,本实用新型中的第一过孔21可与该连接过孔通过一次构图工艺形成。

[0053] 此外,钝化层12上往往也需要设置供像素电极与漏极连接的过孔,为避免增加额外的工序,本实用新型中的第二过孔22可与该过孔通过一次构图工艺形成。

[0054] 需要说明的是,附图中仅示例示出了沟槽区域19a中形成有第一过孔21和第二过孔22的情况,其不会对本实用新型的技术方案产生限制,本实用新型中也可以仅设置第一过孔21或仅设置第二过孔22。此外,在本实用新型中,也可以通过额外工序在保护层13和取向层14中的至少一者上对应凹槽区域的位置形成相应的过孔,从而形成沟槽结构19。具体情况,此处不再一一说明。

[0055] 优选地,限位结构6朝向栅线1的一侧设置有助于释放隔垫物中应力的容纳槽23。在本实用新型中,容纳槽23的设置不但可协同限位结构6以对隔垫物进行限位,而且还有效的释放隔垫物中应力。优选地,容纳槽23的底部连通至衬底基板10。此时,隔垫物中的应力可得到最大程度的释放。

[0056] 需要说明的是,为实现容纳槽23的底部连通至衬底基板10,可在阵列基板工艺结束后,通过刻蚀工艺以将位于容纳槽23所处区域的各膜层去除。

[0057] 本实用新型实施例三提供了一种彩膜基板,该彩膜基板用于上述实施例一、实施例二中的阵列基板进行对盒,该彩膜基板包括:隔垫物。图6为本实用新型中隔垫物的两种不同结构的截面示意图,如图6所示,如图6所示,该隔垫物的形状为平行四边形或椭圆形。在本实用新型中,当隔垫物为平行四边形(a)或椭圆形(b)时,可有效增大隔垫物与挡墙结构的接触面积,此时可更好的引导隔垫物沿着挡墙结构的边缘进行移动,防止隔垫物穿过挡墙结构。

[0058] 本实用新型实施例四提供了一种液晶显示面板,包括:阵列基板,其中,该阵列基板采用上述实施例一或实施例二中的阵列基板,具体内容可参见上述实施例一和实施例二中的描述,此处不再赘述。

[0059] 优选地,该液晶显示面板还包括彩膜基板,该彩膜基板采用上述实施例三中的彩膜基板,具体内容可参见上述实施例三中的描述,此处不再赘述。

[0060] 可以理解的是,以上实施方式仅仅是为了说明本实用新型的原理而采用的示例性

实施方式,然而本实用新型并不局限于此。对于本领域内的普通技术人员而言,在不脱离本实用新型的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本实用新型的保护范围。

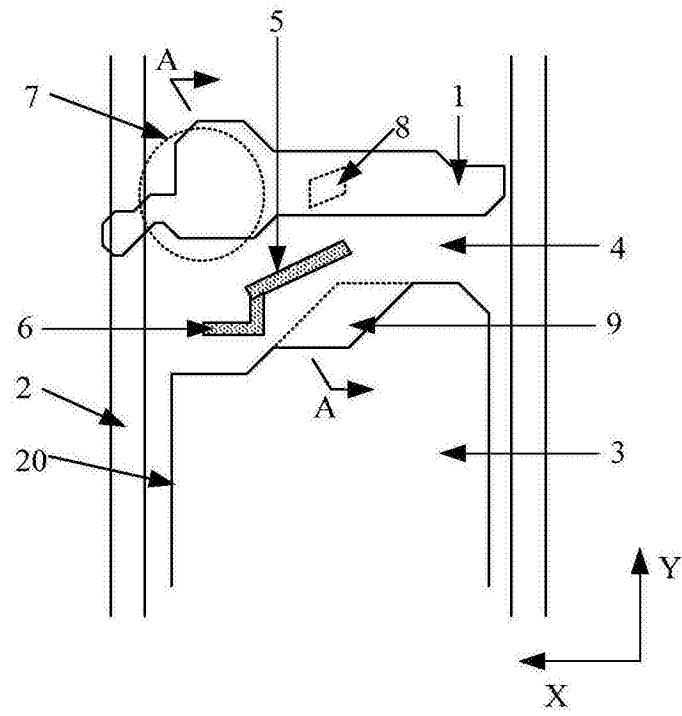


图1

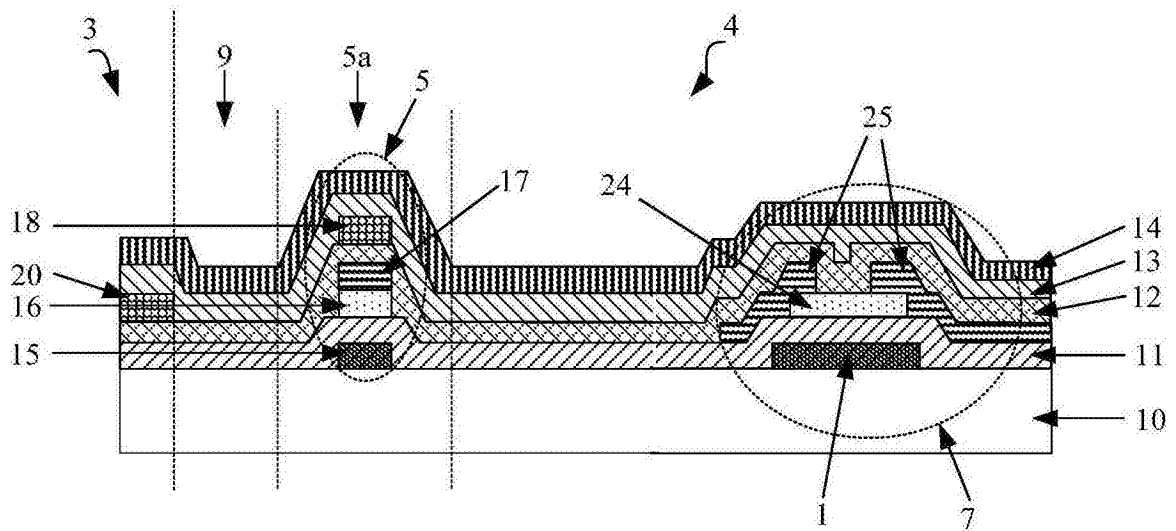


图2

专利名称(译)	阵列基板、彩膜基板和液晶显示面板		
公开(公告)号	CN206657159U	公开(公告)日	2017-11-21
申请号	CN201720128003.2	申请日	2017-02-13
[标]申请(专利权)人(译)	北京京东方显示技术有限公司 京东方科技集团股份有限公司		
申请(专利权)人(译)	北京京东方显示技术有限公司 京东方科技集团股份有限公司		
当前申请(专利权)人(译)	北京京东方显示技术有限公司 京东方科技集团股份有限公司		
[标]发明人	刘德强 王菲菲 孙志华 高玉杰 张洪林 赵合彬		
发明人	刘德强 王菲菲 孙志华 高玉杰 张洪林 赵合彬		
IPC分类号	G02F1/1362 G02F1/1333		
CPC分类号	G02F1/136286 G02F1/1339 G02F1/136227 G02F2001/136222 G02F2201/50		
代理人(译)	汪源 陈源		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种阵列基板、彩膜基板和液晶显示面板，包括：衬底基板，衬底基板的上方设置有栅线 and 数据线，栅线 and 数据线限定出像素单元，非像素区域内形成有挡墙区域，挡墙区域内形成有挡墙结构；像素区域朝向栅线的一侧边缘中的至少部分为第一边缘，且第一边缘中在第一方向上与栅线的距离逐渐增大，挡墙结构朝向栅线的一侧边缘且与第一边缘对应的部分为第二边缘，第二边缘在第一方向上与栅线的距离逐渐增大。本实用新型的技术方案通过设置挡墙结构，可有效的阻挡隔垫物从非像素区域穿入至像素区域内。此外，挡墙结构的第二边缘会引导隔垫物向黑矩阵线宽逐渐增大的区域进行偏移，从而可进一步地避免隔垫物偏移至像素区域。

