



(12)发明专利申请

(10)申请公布号 CN 111308809 A

(43)申请公布日 2020.06.19

(21)申请号 202010251437.8

(22)申请日 2020.04.01

(71)申请人 TCL华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 严允晟 梁楚尉

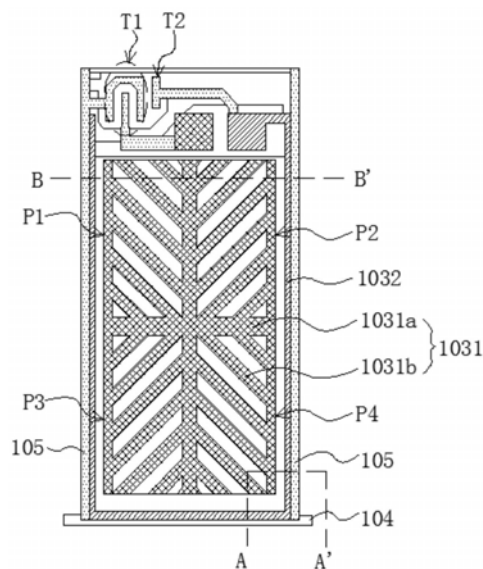
(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570
代理人 徐世俊

(51) Int. Cl.
G02F 1/1343(2006.01)
G02F 1/1362(2006.01)
G02F 1/1337(2006.01)

权利要求书1页 说明书6页 附图4页

(54)发明名称
一种显示面板

(57)摘要
本申请提供一种显示面板,包括阵列基板、彩膜基板以及液晶层。阵列基板包括:扫描线和数据线;像素电极,对应扫描线和数据线围成的像素区域设置;第一薄膜晶体管,对应像素区域设置,并用于将像素电极电连接至扫描线和数据线;以及辅助电极,与像素电极同层并且围绕像素电极设置;第二薄膜晶体管,对应像素区域设置并用于将辅助电极电连接至第一薄膜晶体管。本申请通过在像素电极周边设置辅助电极,并使得像素电极所接收的电位与辅助电极所接收的电位具有差值,从而驱动像素周边的液晶偏转,进而提升像素开口率。



1. 一种显示面板,其特征在于,包括相对设置的阵列基板和彩膜基板,以及位于所述阵列基板与所述彩膜基板之间的液晶层;

所述阵列基板包括:

扫描线,沿横向延伸;

数据线,沿纵向延伸;

像素电极,对应所述扫描线和所述数据线围成的像素区域设置;

第一薄膜晶体管,对应所述像素区域设置,并用于将所述像素电极电连接至所述扫描线和所述数据线;以及

辅助电极,与所述像素电极同层并且围绕所述像素电极设置;

第二薄膜晶体管,对应所述像素区域设置,用于将所述辅助电极电连接至所述第一薄膜晶体管;

其中,所述像素电极所接收的电位与所述辅助电极所接收的电位具有差值。

2. 根据权利要求1所述的显示面板,其特征在于,所述第二薄膜晶体管的尺寸小于所述第一薄膜晶体管的尺寸。

3. 根据权利要求2所述的显示面板,其特征在于,所述第二薄膜晶体管的沟道宽长比小于所述第一薄膜晶体管的沟道宽长比。

4. 根据权利要求3所述的显示面板,其特征在于,所述辅助电极所接收的电位小于所述像素电极所接收的电位。

5. 根据权利要求1所述的显示面板,其特征在于,所述第一薄膜晶体管的源极与所述数据线电连接,所述第一薄膜晶体管的栅极与所述扫描线电连接,所述第一薄膜晶体管的漏极分别与所述像素电极以及所述第二薄膜晶体管的源极电连接;

所述第二薄膜晶体管的栅极与所述扫描线电连接,所述第二薄膜晶体管的漏极与所述辅助电极电连接。

6. 根据权利要求1所述的显示面板,其特征在于,所述辅助电极至少围绕所述像素电极的三边设置,且所述辅助电极与所述像素电极之间形成有间隙。

7. 根据权利要求6所述的显示面板,其特征在于,所述辅助电极平行于所述数据线的部分与所述数据线的边沿在垂直于所述阵列基板的方向上重叠或部分重叠,所述辅助电极平行于所述扫描线的部分与所述扫描线的边沿在垂直于所述阵列基板的方向上重叠或部分重叠。

8. 根据权利要求7所述的显示面板,其特征在于,所述辅助电极平行于所述数据线的部分靠近所述像素电极一侧的边界对应位于所述数据线与所述像素电极之间,所述辅助电极平行于所述扫描线的部分靠近所述像素电极一侧的边界对应位于所述扫描线与所述像素电极之间。

9. 根据权利要求7所述的显示面板,其特征在于,所述数据线的两侧边沿分别与相邻两所述像素区域所对应的所述辅助电极在垂直于所述阵列基板的方向上重叠或部分重叠,且相邻两所述像素区域所对应的所述辅助电极相互绝缘。

10. 根据权利要求1所述的显示面板,其特征在于,所述像素电极包括呈十字型设置的主干电极以及与所述主干电极连接的分支电极。

一种显示面板

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种显示面板。

背景技术

[0002] TFT-LCD(Thin film transistor liquid crystal display,薄膜晶体管液晶显示器)是液晶显示器的一种,它使用薄膜晶体管技术改善影像品质,被广泛应用在电视、平面显示器及投影机。

[0003] 为了提高液晶显示器的显示效果,传统的一种像素设计是将像素结构设计为四个显示畴(4domain),四个畴的液晶分子转动角度不一样,从而改善显示效果。但是,此类型像素设计在视角方面会存在大视角颜色变浅的情况。八畴显示(8domain)是在四畴显示的基础上一个结构优化,可以在一定程度上改善视角。但是由于八畴显示的像素结构复杂,所需的功能块较多,导致暗区较宽从而损失大比例的开口率,穿透率低,从而影响液晶显示器的品质。

[0004] 因此,现有技术存在缺陷,急需解决。

发明内容

[0005] 本申请提供一种显示面板,能够解决传统像素结构中暗区较宽从而损失像素开口率以及穿透率较低,影响产品显示品质的问题。

[0006] 为解决上述问题,本申请提供的技术方案如下:

[0007] 本申请提供一种显示面板,包括相对设置的阵列基板和彩膜基板,以及位于所述阵列基板与所述彩膜基板之间的液晶层;

[0008] 所述阵列基板包括:

[0009] 扫描线,沿横向延伸;

[0010] 数据线,沿纵向延伸;

[0011] 像素电极,对应所述扫描线和所述数据线围成的像素区域设置;

[0012] 第一薄膜晶体管,对应所述像素区域设置,并用于将所述像素电极电连接至所述扫描线和所述数据线;以及

[0013] 辅助电极,与所述像素电极同层并且围绕所述像素电极设置;

[0014] 第二薄膜晶体管,对应所述像素区域设置,用于将所述辅助电极电连接至所述第一薄膜晶体管;

[0015] 其中,所述像素电极所接收的电位与所述辅助电极所接收的电位具有差值。

[0016] 在本申请的显示面板中,所述第二薄膜晶体管的尺寸小于所述第一薄膜晶体管的尺寸。

[0017] 在本申请的显示面板中,所述第二薄膜晶体管的沟道宽长比小于所述第一薄膜晶体管的沟道宽长比。

[0018] 在本申请的显示面板中,所述辅助电极所接收的电位小于所述像素电极所接收的

电位。

[0019] 在本申请的显示面板中,所述第一薄膜晶体管的源极与所述数据线电连接,所述第一薄膜晶体管的栅极与所述扫描线电连接,所述第一薄膜晶体管的漏极分别与所述像素电极以及所述第二薄膜晶体管的源极电连接;

[0020] 所述第二薄膜晶体管的栅极与所述扫描线电连接,所述第二薄膜晶体管的漏极与所述辅助电极电连接。

[0021] 在本申请的显示面板中,所述辅助电极至少围绕所述像素电极的三边设置,且所述辅助电极与所述像素电极之间形成有间隙。

[0022] 在本申请的显示面板中,所述辅助电极平行于所述数据线的部分与所述数据线的边沿在垂直于所述阵列基板的方向上重叠或部分重叠,所述辅助电极平行于所述扫描线的部分与所述扫描线的边沿在垂直于所述阵列基板的方向上重叠或部分重叠。

[0023] 在本申请的显示面板中,所述辅助电极平行于所述数据线的部分靠近所述像素电极一侧的边界对应位于所述数据线与所述像素电极之间,所述辅助电极平行于所述扫描线的部分靠近所述像素电极一侧的边界对应位于所述扫描线与所述像素电极之间。

[0024] 在本申请的显示面板中,所述数据线的两侧边沿分别与相邻两所述像素区域所对应的所述辅助电极在垂直于所述阵列基板的方向上重叠或部分重叠,且相邻两所述像素区域所对应的所述辅助电极相互绝缘。

[0025] 在本申请的显示面板中,所述像素电极包括呈十字型设置的主干电极以及与所述主干电极连接的分支电极。

[0026] 本申请的有益效果为:本申请提供的显示面板,在像素结构为四畴显示的基础上,通过在像素电极周边设置辅助电极,并且增设一薄膜晶体管与该辅助电极连接,使得像素电极所接收的电位与辅助电极所接收的电位具有差值,从而驱动像素周边的液晶偏转,从而改善大视角下的色偏,同时可以减小像素周边的暗区,进而提升像素开口率。

附图说明

[0027] 下面结合附图,通过对本申请的具体实施方式详细描述,将使本申请的技术方案及其它有益效果显而易见。

[0028] 图1为本申请实施例提供的显示面板的结构示意图;

[0029] 图2为本申请实施例提供的显示面板的像素结构示意图;

[0030] 图3为图2中沿A-A'线的截面示意图;

[0031] 图4为现有显示面板的像素结构的局部截面示意图;

[0032] 图5为本申请的像素结构与传统的像素结构沿垂直于数据线方向的像素截面亮度比较图;

[0033] 图6为传统像素结构的局部示意图;

[0034] 图7为本申请的像素结构的亮度局部示意图。

具体实施方式

[0035] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于

本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0036] 在本申请的描述中,需要理解的是,术语“纵向”、“横向”、“长度”、“宽度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中,“多个”的含义是两个或两个以上,除非另有明确具体的限定。在本申请中,“/”表示“或者”的意思。

[0037] 本申请可以在不同例子中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。

[0038] 由于传统的八畴像素结构较为复杂,需要设置主区和辅区的分压架构,并且所需的功能块较多,所以位于主区和辅区之间的栅线暗区较四畴像素结构的栅线暗区宽,会损失大比例的开口率,在同样液晶效率下,同等尺寸的像素,八畴像素结构的穿透率比四畴像素结构的穿透率低。

[0039] 基于此,本申请的显示面板采用四畴像素结构,并在现有四畴像素结构的基础上进行改进,从而提高像素开口率以及提升穿透率,并且对大视角色偏进行改善。

[0040] 以下请结合具体实施例对本申请的显示面板进行详细描述。

[0041] 请参照图1所示,为本申请实施例提供的显示面板的结构示意图。所述显示面板包括相对设置的阵列基板10和彩膜基板20,以及位于所述阵列基板10与所述彩膜基板20之间的液晶层30。

[0042] 所述阵列基板10包括第一基板101,以及依次层叠于所述第一基板101之上的阵列驱动层102、电极层103。所述阵列驱动层102中包括像素驱动电路以及信号走线,所述电极层103包括但不限于与所述像素驱动电路电连接的像素电极以及围绕所述像素电极设置的辅助电极。

[0043] 所述彩膜基板20包括但不限于第二基板201以及位于所述第二基板201面向所述阵列基板10一侧的彩膜层202。所述彩膜基板20朝向所述液晶层30的一侧设有公共电极层203,所述公共电极层203包括与所述像素电极对称设置的公共电极。

[0044] 所述显示面板通过所述公共电极与所述像素电极之间形成的垂直方向电场而驱动所述公共电极与所述像素电极之间的液晶层30内液晶进行适当排列/旋转,从而使背光能够穿过所述显示面板实现显示。

[0045] 所述阵列基板10上包括多条沿横向延伸的扫描线,以及多条沿纵向延伸的数据线。多条所述扫描线以及多条所述数据线围成阵列的像素区域,一像素区域对应一像素单元即一个发光单元。本实施例仅以其中一个像素单元的结构设计为例进行说明,可以理解的是,所述显示面板上的其他像素单元与该像素单元的结构设计一致。

[0046] 具体请参照图2所示,为本申请实施例提供的显示面板的像素结构示意图。相邻两条所述扫描线104以及相邻两条所述数据线105围成像素区域,对应每个所述像素区域对应设置有一像素电极1031。所述像素电极1031包括呈十字型设置的主干电极1031a以及与所

述主干电极1031a连接的分支电极1031b。本实施例的像素结构为四个显示畴,即包括第一畴P1、第二畴P2、第三畴P3以及第四畴P4,相邻两个畴所对应的所述分支电极1031b的延伸方向不同。每个畴的相邻两所述分支电极1031b之间形成规则排列的夹缝,对应四个畴的液晶分子的排列方向不同。

[0047] 所述像素电极1031的周边设置有所述辅助电极1032,所述辅助电极1032与所述像素电极1031同层并且至少围绕所述像素电极1031的三边设置,且所述辅助电极1032与所述像素电极1031之间形成有间隙。

[0048] 进一步的,所述辅助电极1032与所述像素电极1031所用的材料相同,可以包括但不限于ITO、IGZO、IGZTO、IZTO等氧化物半导体材料。

[0049] 所述像素结构还包括第一薄膜晶体管T1和第二薄膜晶体管T2,所述第一薄膜晶体管T1和所述第二薄膜晶体管T2均对应所述像素区域设置。所述第一薄膜晶体管T1通过绝缘层的过孔与所述像素电极1031电连接,并用于将所述像素电极1031电连接至所述扫描线104和所述数据线105。所述第二薄膜晶体管T2通过所述绝缘层的过孔与所述辅助电极1032电连接,并用于将所述辅助电极1032电连接至所述第一薄膜晶体管T1。

[0050] 具体地,所述第一薄膜晶体管T1的源极与所述数据线105电连接,所述第一薄膜晶体管T1的栅极与所述扫描线104电连接,所述第一薄膜晶体管T1的漏极分别与所述像素电极1031以及所述第二薄膜晶体管T2的源极电连接。所述第二薄膜晶体管T2的栅极与所述扫描线104电连接,所述第二薄膜晶体管T2的漏极与所述辅助电极1032电连接。

[0051] 当然,所述像素结构还包括电容等元器件,此处不做限定。

[0052] 其中,所述第二薄膜晶体管T2的尺寸小于所述第一薄膜晶体管T1的尺寸。

[0053] 进一步的,所述第二薄膜晶体管T2的沟道宽长比小于所述第一薄膜晶体管T1的沟道宽长比。因此,所述像素电极1031所接收的电位与所述辅助电极1032所接收的电位具有差值,所述辅助电极1032所接收的电位小于所述像素电极1031所接收的电位。

[0054] 其中,所述第二薄膜晶体管T2的目的在于用比所述第一薄膜晶体管T1更小的宽长比(W/L)达到分压的效果,即所述第一薄膜晶体管T1与所述第二薄膜晶体管T2的配合使用类似于八畴像素结构中的主区(main pixel)和辅区(sub pixel)所对应的薄膜晶体管。

[0055] 进一步,所述辅助电极1032的电压为所述像素电极1031的电压的70%左右。

[0056] 其中,所述像素电极1031与所述辅助电极1032之间形成水平方向的电场,可以驱动位于所述像素电极1031与所述辅助电极1032之间的液晶分子进行适当排列/旋转,即可以驱动位于所述像素电极1031周边的液晶分子从周边向中间倾倒。

[0057] 由于传统像素结构中像素电极周边的液晶分子不发生偏转,从而使像素结构周边的暗区较宽,开口率及透过率下降。而本申请通过所述辅助电极的设置,可以增加像素开口率及透过率,由于所述像素电极1031与所述辅助电极1032之间形成的水平方向电场与所述像素电极1031与所述公共电极之间形成的垂直方向电场的电场强度不同,因此对应两个电场的液晶分子的偏转角度不同,由此可以改善视角。又因为本申请的像素结构采用四畴显示,因此对应不同畴的像素电极周边的液晶分子的偏转角度各不相同,相当于实现八畴显示,因此可以进一步改善视角,解决传统四畴显示的像素结构在大视角下容易产生色偏的问题。

[0058] 图2中的所述第一薄膜晶体管T1采用U型结构,所述第二薄膜晶体管T2采用I型结

构,但不限于此,只要能够实现所述辅助电极1032的电压小于所述像素电极1031的电压均可。其中,所述第一薄膜晶体管T1与所述第二薄膜晶体管T2的膜层结构相同。

[0059] 结合图2和图3所示,图3为图2中沿A-A'线的截面示意图。所述辅助电极1032平行于所述数据线105的部分与所述数据线105的边沿在垂直于所述阵列基板的方向上重叠或部分重叠,所述辅助电极1032平行于所述扫描线104的部分与所述扫描线104的边沿在垂直于所述阵列基板的方向上重叠或部分重叠。所述数据线105的两侧边沿分别与相邻两所述像素区域所对应的所述辅助电极1031在垂直于所述阵列基板的方向上重叠或部分重叠,且相邻两所述像素区域所对应的所述辅助电极1031相互绝缘。

[0060] 在本实施例中,以所述辅助电极1032与所述数据线105以及所述扫描线104均为部分重叠为例进行说明。即所述辅助电极1032平行于所述数据线105的部分靠近所述像素电极1031一侧的边界对应位于所述数据线105与所述像素电极1031之间,所述辅助电极1032平行于所述扫描线104的部分靠近所述像素电极1031一侧的边界对应位于所述扫描线104与所述像素电极1031之间。

[0061] 其中,所述辅助电极1032与所述像素电极1031之间具有间隙,在所述辅助电极1032与所述像素电极1031形成的电场下,所述间隙处对应的液晶发生偏转。由于所述辅助电极1032有覆盖在所述数据线105的边沿,而相邻两所述辅助电极1032之间不形成电场,所以所述辅助电极1032依然有屏蔽电极(DBS)的作用,能够减少所述数据线105对所述像素电极1031的影响。

[0062] 结合图3和图4所示,图4为现有显示面板的像素结构的局部截面示意图。传统的像素结构中,为了减小数据线401对像素电极402造成的影响,通常会在数据线401的上方设置与公共电极电位相同的屏蔽电极403,屏蔽电极403对应位置的液晶不发生偏转,从而起到遮光的效果(相当于BM);并且为了减小数据线401对像素区域的影响,会在数据线401的两侧设置公共电极(Acom shielding metal)404,由于传统的像素结构中只有对应像素电极402位置的液晶发生偏转,因此,像素的暗区较宽,其暗区的计算是从左边的公共电极404的左边界到右边的公共电极404的右边界,因此开口率降低。另外,在像素电极402与扫描线之间的间隙处也会产生暗纹。以55UD的产品为例,其像素宽度为105微米,暗区宽度为25.8微米,有效开口宽度为79.2微米。

[0063] 如图3所示,本申请显示面板的像素结构中取消数据线两侧的公共电极(Acom shielding metal)的设置,像素的暗区为所述数据线105的宽度,因此开口率大幅度提升。以55UD的产品为例,其像素宽度为105微米,暗区宽度为15.2微米,有效开口宽度为89.4微米。

[0064] 其中, $(89.4-15.2)/105 \approx 74.2\%$,可见,本申请的像素开口率相较于传统像素结构的像素开口率提升了74.2%。

[0065] 结合图2和图5所示,图5为本申请的像素结构与传统的像素结构沿垂直于数据线方向的像素截面亮度比较图。其中,沿垂直于数据线方向的像素截面可以参照图2中的B-B'线的像素截面。在图5中,横坐标为像素宽度,纵坐标为像素亮度,本申请的像素结构的亮度曲线为1000,传统的像素结构的亮度曲线为4000。明显看出两种像素在相邻两个畴对应区域(即像素宽度在10-90之间)的像素亮度差异不大,但是在两侧的数据线边沿区域,本申请的像素结构明显有更宽的亮态区域。即像素宽度在0-10之间以及90-100之间(数据线边沿区域)的区域,本申请的像素结构的亮度明显高于传统的像素结构的亮度。

[0066] 结合图6和图7所示,图6为传统像素结构的局部示意图,图7为本申请的像素结构的亮度局部示意图。对两种像素结构进行亮度模拟测试,随着像素电压增加,本申请的像素结构中数据线105两侧区域逐渐变亮,而传统的像素结构中数据线401两侧区域保持暗态。由此可见,本申请的像素结构显著减小了像素的暗区面积,使得像素的开口区域增大。

[0067] 本申请在像素结构为四畴显示的基础上,通过在像素电极周边设置辅助电极,并且增设一薄膜晶体管与该辅助电极连接,使得像素电极所接收的电位与辅助电极所接收的电位具有差值,从而驱动像素周边的液晶偏转,从而改善大视角下的色偏,同时可以减小像素周边的暗区,进而提升像素开口率。

[0068] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

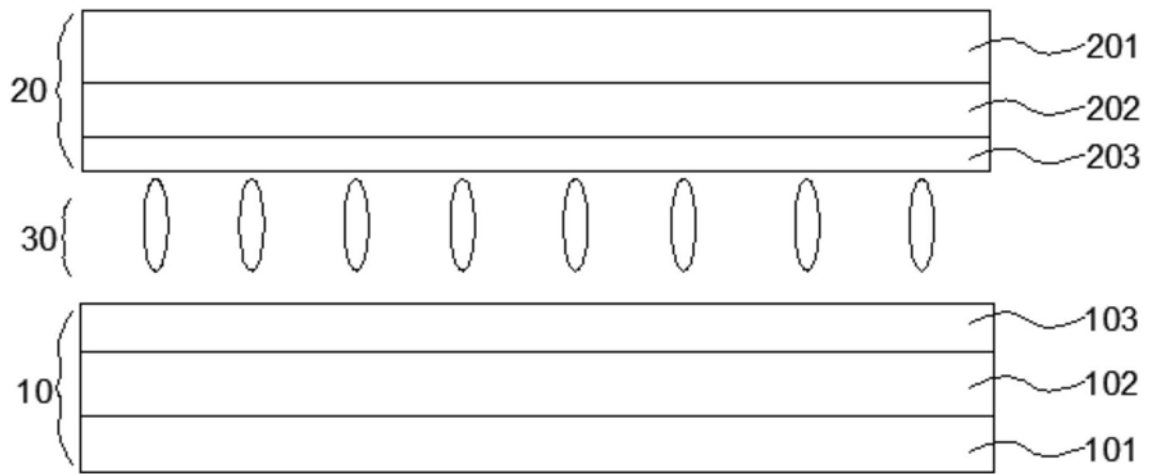


图1

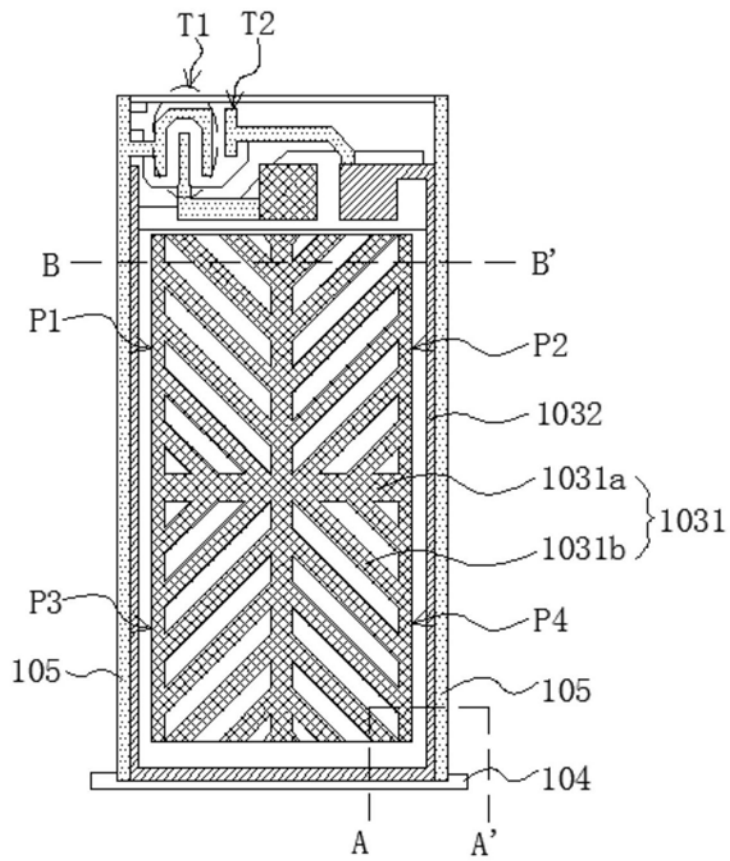


图2

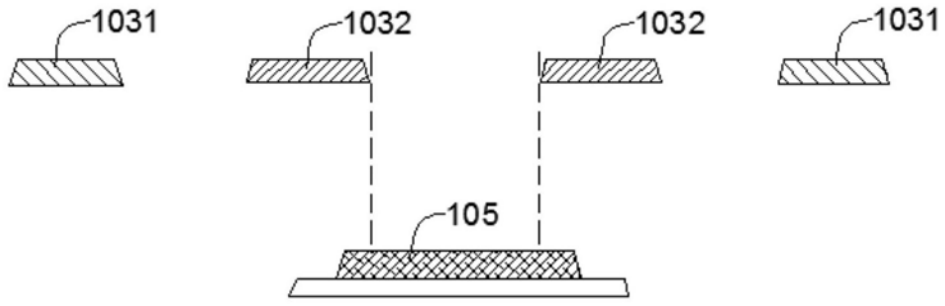


图3

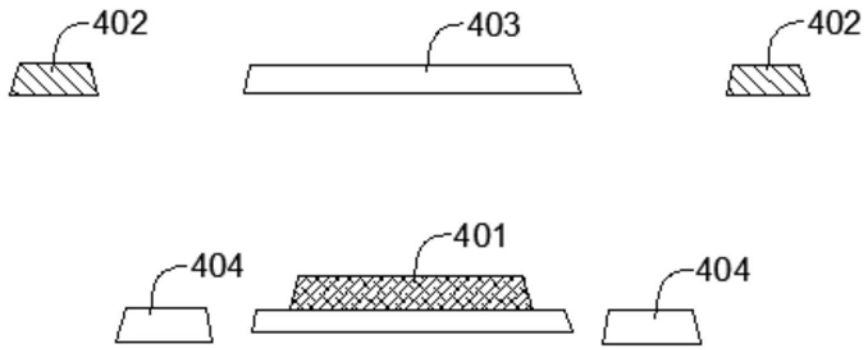


图4

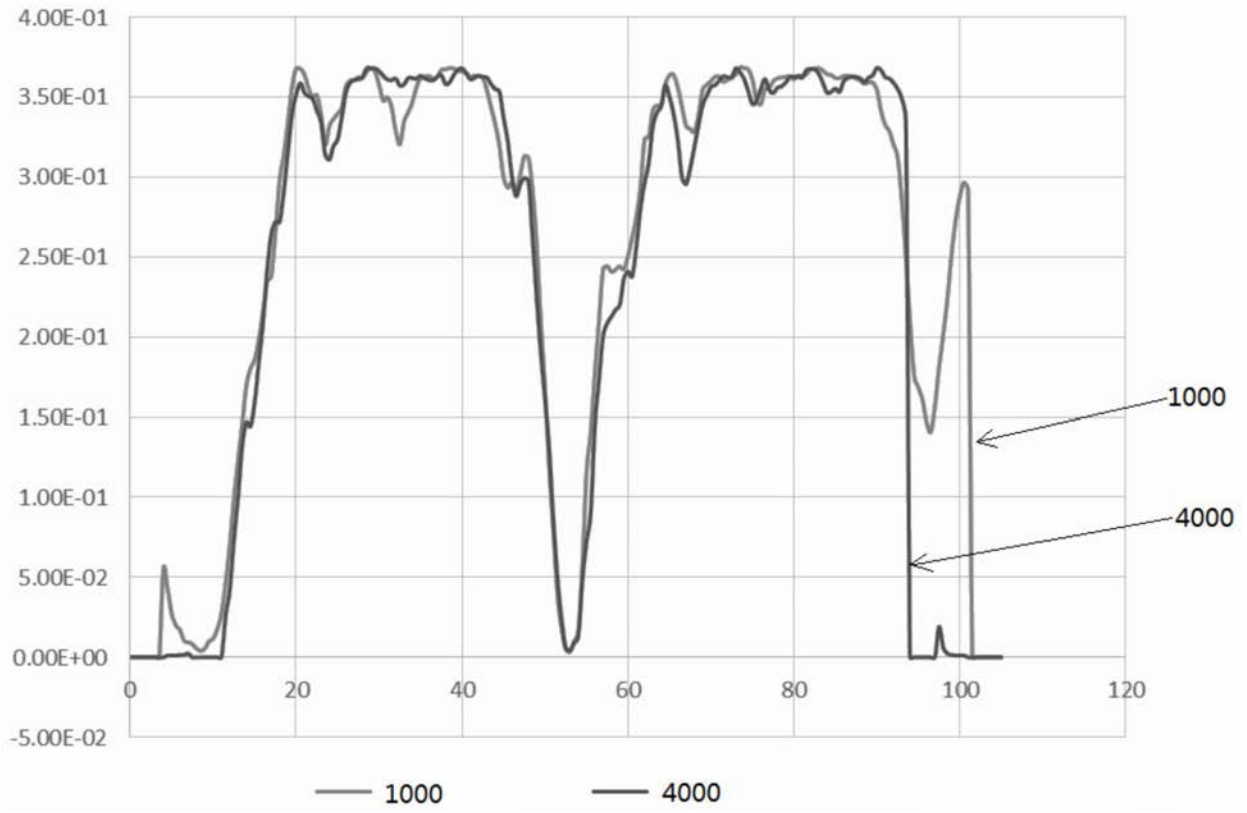


图5

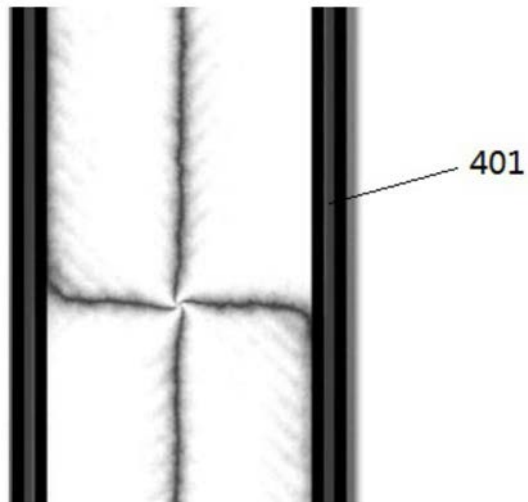


图6

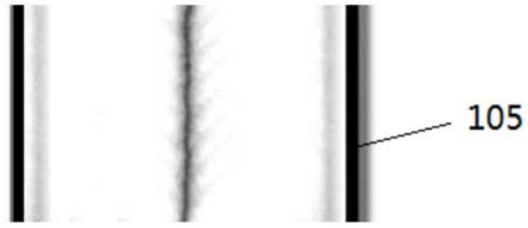


图7

专利名称(译)	一种显示面板		
公开(公告)号	CN111308809A	公开(公告)日	2020-06-19
申请号	CN202010251437.8	申请日	2020-04-01
[标]发明人	严允晟 梁楚尉		
发明人	严允晟 梁楚尉		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1337		
代理人(译)	徐世俊		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供一种显示面板，包括阵列基板、彩膜基板以及液晶层。阵列基板包括：扫描线和数据线；像素电极，对应扫描线和数据线围成的像素区域设置；第一薄膜晶体管，对应像素区域设置，并用于将像素电极电连接至扫描线和数据线；以及辅助电极，与像素电极同层并且围绕像素电极设置；第二薄膜晶体管，对应像素区域设置并用于将辅助电极电连接至第一薄膜晶体管。本申请通过在像素电极周边设置辅助电极，并使得像素电极所接收的电位与辅助电极所接收的电位具有差值，从而驱动像素周边的液晶偏转，进而提升像素开口率。

