



(12)发明专利申请

(10)申请公布号 CN 110928089 A

(43)申请公布日 2020.03.27

(21)申请号 201911250946.2

(22)申请日 2019.12.09

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 吕晓文

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 远明

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

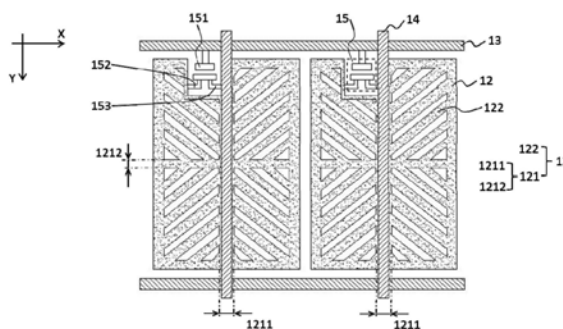
权利要求书1页 说明书5页 附图3页

(54)发明名称

阵列基板及液晶显示面板

(57)摘要

本发明提供一种阵列基板及液晶显示面板，所述阵列基板包括基板、扫描线、数据线、薄膜晶体管 and 像素电极，所述像素电极包括主干区和分支区，在所述像素电极区域，所述数据线沿所述主干区设置。本发明通过将不透明的数据线设置于同样是不透明的像素电极的主干区所在的区域，减小了所述阵列基板上的不透明区域，提高了所述阵列基板的开口率，有利于提升液晶显示面板的显示品质。



1. 一种阵列基板,其特征在于,包括:
基板;
数据线,设置于所述基板上;
扫描线,设置于所述基板上;
像素电极,设置于所述基板上,所述像素电极包括主干区和分支区;以及
薄膜晶体管,设置于所述基板上,与所述数据线、所述扫描线及所述像素电极电性连接;
其中,在所述像素电极区域,所述数据线沿所述主干区设置。
2. 根据权利要求1所述的阵列基板,其特征在于,所述主干区包括沿第一方向设置的第一主干区和沿第二方向设置的第二主干区,所述第一主干区和所述第二主干区相交;
所述数据线沿所述第一主干区设置。
3. 根据权利要求2所述的阵列基板,其特征在于,所述扫描线沿所述第二主干区设置。
4. 根据权利要求1所述的阵列基板,其特征在于,所述主干区包括沿第一方向设置的第一主干区和沿第二方向设置的第二主干区,所述第一主干区和所述第二主干区相交;
所述数据线沿所述第一主干区设置至所述第一主干区和所述第二主干区的交汇处后,继续沿所述第二主干区设置。
5. 根据权利要求1所述的阵列基板,其特征在于,所述数据线设置于所述像素电极的上层,所述数据线与所述像素电极绝缘。
6. 根据权利要求1所述的阵列基板,其特征在于,所述数据线设置于所述像素电极的下层,所述数据线与所述像素电极绝缘。
7. 根据权利要求1所述的阵列基板,其特征在于,在所述像素电极区域,所述数据线的宽度小于所述主干区的宽度。
8. 根据权利要求1所述的阵列基板,其特征在于,所述像素电极为氧化铟锡电极。
9. 根据权利要求1所述的阵列基板,其特征在于,所述薄膜晶体管包括栅极、源极和漏极,所述扫描线与所述栅极电性连接,所述数据线与所述源极电性连接,所述像素电极与所述漏极电性连接。
10. 一种液晶显示面板,其特征在于,包括:
权利要求1-9中任一权利要求所述的阵列基板;
与所述阵列基板相对设置的彩膜基板;
设置于所述阵列基板与所述彩膜基板之间的液晶层;以及
设置于所述阵列基板背侧的背光模组。

阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及液晶显示面板。

背景技术

[0002] 液晶显示技术在当今的显示技术领域占据重要地位。作为液晶显示技术的代表,薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display,TFT-LCD)的制造和应用已经相当成熟,而垂直配向(Vertical Alignment,VA)型液晶显示面板以其极高的对比度和宽的视野角等优势,在液晶电视等大尺寸显示器中广泛应用。

[0003] VA型液晶显示面板包括用于调整液晶偏转的薄膜晶体管阵列基板,在阵列基板上排布有较多的数据线、扫描线、薄膜晶体管和像素电极等,设置数据线、扫描线和薄膜晶体管的区域为非透明区,这些非透明区域严重限制了阵列基板开口率的提升。另外,为了减小数据线产生的电场对像素电极产生的电场的影响,会在数据线和像素电极之间设置不透明的屏蔽电极,屏蔽电极的存在会进一步缩小阵列基板的开口率。上述阵列基板结构特征与当今显示面板不断提升开口率的发展趋势相悖,因此需要对其结构进行改进。

发明内容

[0004] 基于上述现有技术中的不足,本发明提供一种阵列基板及应用该阵列基板的液晶显示面板,通过将阵列基板中的数据线沿像素电极的主干区设置,消除了不透明的数据线对阵列基板开口率的影响,有利于提高阵列基板及液晶显示面板的开口率。

[0005] 本发明提供一种阵列基板,包括:

[0006] 基板;

[0007] 数据线,设置于所述基板上;

[0008] 扫描线,设置于所述基板上;

[0009] 像素电极,设置于所述基板上,所述像素电极包括主干区和分支区;以及

[0010] 薄膜晶体管,设置于所述基板上,与所述数据线、所述扫描线及所述像素电极电性连接;

[0011] 其中,在所述像素电极区域,所述数据线沿所述主干区设置。

[0012] 根据本发明一实施例,所述主干区包括沿第一方向设置的第一主干区和沿第二方向设置的第二主干区,所述第一主干区和所述第二主干区相交;

[0013] 所述数据线沿所述第一主干区设置。

[0014] 根据本发明一实施例,所述扫描线沿所述第二主干区设置。

[0015] 根据本发明一实施例,所述主干区包括沿第一方向设置的第一主干区和沿第二方向设置的第二主干区,所述第一主干区和所述第二主干区相交;

[0016] 所述数据线沿所述第一主干区设置至所述第一主干区和所述第二主干区的交汇处后,继续沿所述第二主干区设置。

[0017] 根据本发明一实施例,所述数据线设置于所述像素电极的上层,所述数据线与所

述像素电极绝缘。

[0018] 根据本发明一实施例,所述数据线设置于所述像素电极的下层,所述数据线与所述像素电极绝缘。

[0019] 根据本发明一实施例,在所述像素电极区域,所述数据线的宽度小于所述主干区的宽度。

[0020] 根据本发明一实施例,所述像素电极为氧化铟锡电极。

[0021] 根据本发明一实施例,所述薄膜晶体管包括栅极、源极和漏极,所述扫描线与所述栅极电性连接,所述数据线与所述源极电性连接,所述像素电极与所述漏极电性连接。

[0022] 本发明还提供了一种液晶显示面板,包括:

[0023] 如上所述的阵列基板;

[0024] 与所述阵列基板相对设置的彩膜基板;

[0025] 设置于所述阵列基板与所述彩膜基板之间的液晶层;以及

[0026] 设置于所述阵列基板背侧的背光模组。

[0027] 本发明的有益效果是:本发明提供的阵列基板及液晶显示面板,通过将不透明的数据线设置于同样是不透明的像素电极的主干区所在的区域,并进一步地将不透明的扫描线也设置于所述像素电极的主干区所在的区域,减小了所述阵列基板上的不透明区域,提高了所述阵列基板的开口率,有利于提升液晶显示面板的显示品质。

附图说明

[0028] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0029] 图1是本发明实施例提供的阵列基板的结构示意图;

[0030] 图2是图1所示的阵列基板的一种实施方式的区域A的局部放大图;

[0031] 图3是图1所示的阵列基板的另一种实施方式的区域A的局部放大图;

[0032] 图4是图1所示的阵列基板的又一种实施方式的区域A的局部放大图;

[0033] 图5是本发明实施例提供的液晶显示面板的结构示意图。

具体实施方式

[0034] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0035] 本发明实施例提供一种阵列基板,所述阵列基板包括扫描线、数据线、薄膜晶体管和像素电极,所述像素电极包括主干区和分支区,通过将所述数据线沿所述像素电极的主干区设置,可以消除不透明的数据线对阵列基板开口率的影响,有利于提高阵列基板的开口率。

[0036] 如图1和图2所示,其中,图1是本发明实施例提供的阵列基板的结构示意图,图2是

图1所示的阵列基板的一种实施方式的区域A的局部放大图。本发明实施例提供的阵列基板10包括基板11,以及设置于所述基板11上的像素电极12、扫描线13、数据线14及薄膜晶体管15。应当理解的是,所述阵列基板10以所述基板11为载体,所述像素电极12、所述扫描线13、所述数据线14及所述薄膜晶体管15可以直接设置于所述基板11上,也可以通过其它中间层间接设置于所述基板11上,例如所述基板11与所述薄膜晶体管15之间可以设置有缓冲层,所述薄膜晶体管15通过所述缓冲层间接设置于所述基板11上。

[0037] 可选地,所述基板11为透明基板,例如可以是玻璃基板或聚酰亚胺基板。

[0038] 所述薄膜晶体管15分别与所述扫描线13、所述数据线14及所述像素电极12电性连接,所述薄膜晶体管15用于在所述扫描线13提供的扫描信号的控制下,将所述数据线14提供的数据信号传递至所述像素电极12,从而控制所述像素电极12产生电场。应当理解的是,将所述阵列基板10应用于液晶显示面板中时,所述像素电极12产生的电场可以控制液晶的偏转,从而实现不同灰阶的显示,使液晶显示面板显示画面。

[0039] 具体地,所述薄膜晶体管15包括栅极151、源极153和漏极152;所述栅极151与所述扫描线13电性连接,用于接收扫描信号;所述源极153与所述数据线14电性连接,用于接收数据信号;所述漏极152与所述像素电极12电性连接,用于向所述像素电极12传递数据信号。可选地,所述薄膜晶体管15为对称型薄膜晶体管,所述源极153和所述漏极152的连接对象可以互换,即可以是所述源极153电性连接所述像素电极12,所述漏极152电性连接所述数据线14。

[0040] 所述像素电极12包括主干区121和分支区122,所述分支区122是所述像素电极12由所述主干区121向外延伸形成的,所述主干区121与所述分支区122是彼此电性连接的整体。可选地,所述像素电极12具有“米”字形结构,所述主干区121为十字交叉形,即所述主干区121将所述像素电极12分割为四个区域,每个区域称为一个相畴,所述分支区122位于所述相畴中,位于同一个所述像素电极12的四个相畴内的所述分支区122,分别沿与所述主干区121形成45度夹角的方向向外扩展。应当理解的是,所述像素电极12的上述结构特征有利于扩大应用该阵列基板的液晶显示面板的可视化角度。

[0041] 另外,需要说明的是,所述阵列基板10应用于液晶显示面板中时,与所述主干区121垂直对应的液晶受四周相畴电场的影响,会出现偏转混乱的现象,造成显示异常,因此,实际应用中所述主干区121会设置为不透明的暗态区域,即该区域不贡献开口率。

[0042] 在所述像素电极12所在的区域,所述数据线14沿所述主干区121设置。应当理解的是,所述像素电极12所在的区域是指:在所述阵列基板10的整个平面范围内,所述像素电极12所述覆盖的范围。可选地,所述数据线14可以设置于所述像素电极12的上层或下层。

[0043] 可选地,所述像素电极12可以是氧化铟锡电极。

[0044] 本发明实施例通过将不透明的所述数据线14设置于同样是不透明的所述像素电极12的所述主干区121的上层或下层,减小了所述阵列基板10上的不透明区域,显著提高了所述阵列基板10的开口率,有利于提升应用该阵列基板的液晶显示面板的显示品质。

[0045] 根据本发明一实施例,所述主干区121包括沿第一方向Y设置的第一主干区1211和沿第二方向X设置的第二主干区1212,所述第一主干区1211与所述第二主干区1212相交。在所述像素电极12所在的区域,所述数据线14沿所述第一主干区1211设置。

[0046] 可选地,所述数据线14设置于所述像素电极12的上层或下层,且与所述像素电极

12绝缘设置。实现所述数据线14与所述像素电极12绝缘的方法可以是在二者之间设置一绝缘层。

[0047] 应当理解的是,基于所述第一主干区1211的不透明的性质,将所述数据线14设置于所述第一主干区1211所在的区域,消除了将所述数据线14设置于单独区域时,不透明的所述数据线14对所述阵列基板10开口率的削减作用。

[0048] 可选地,所述数据线14的宽度小于所述第一主干区1211的宽度,从而使所述数据线14在所述第一主干区1211上的垂直投影完全落入所述第一主干区1211中,消除该区域内所述数据线1211对所述阵列基板10的开口率的影响。另外,根据实际需求,所述数据线14的宽度也可以大于所述第一主干区1211的宽度,虽然这种情况下,所述数据线14会增加所述第一主干区1211的不透明的范围,但是相对于将所述数据线14与所述第一主干区1211分别设置于两个区域的方案,本设计方案仍可以大大减小总的不透明区域,提高阵列基板的开口率。

[0049] 根据本发明一实施例,如图3所示,图3是图1所示的阵列基板的另一种实施方式的区域A的局部放大图。所述主干区121包括沿第一方向Y设置的第一主干区1211和沿第二方向X设置的第二主干区1212,所述第一主干区1211与所述第二主干区1212相交。在所述像素电极12所在的区域,所述数据线14首先沿所述第一主干区1211设置,并延伸至所述第一主干区1211和所述第二主干区1212的交汇处,然后继续沿所述第二主干区1212设置。应当理解的是,在将所述数据线14完全沿所述第一主干区1211设置的实施方式中,所述数据线14与所述第一主干区1211之间容易产生较多寄生电容,而影响所述像素电极12的功能;本实施方式通过将所述数据线14沿所述第二主干区1212提前引出所述像素电极12所在的区域,在很大程度上减小了所述数据线14与所述像素电极12之间寄生电容的产生,是一种可以平衡阵列基板开口率和寄生电容两方面性能的技术方案。

[0050] 可选地,所述数据线14设置于所述像素电极12的上层或下层,且与所述像素电极12绝缘设置。实现所述数据线14与所述像素电极12绝缘的方法可以是在二者之间设置一绝缘层。

[0051] 应当理解的是,基于所述第一主干区1211和所述第二主干区1212的不透明的性质,将所述数据线14设置于所述第一主干区1211和所述第二主干区1212所在的区域,消除了将所述数据线14设置于单独区域时,不透明的所述数据线14对所述阵列基板10开口率的削减作用。

[0052] 可选地,沿所述第一主干区1211设置的所述数据线14的宽度小于所述第一主干区1211的宽度,沿所述第二主干区1212设置的所述数据线14的宽度小于所述第二主干区1212的宽度,从而使所述数据线14在所述第一主干区1211上的垂直投影及在所述第二主干区1212上的垂直投影,分别落入所述第一主干区1211和所述第二主干区1212中,消除该区域内所述数据线1211对所述阵列基板10的开口率的影响。另外,根据实际需求,所述数据线14的宽度也可以大于所述第一主干区1211的宽度,和/或大于所述第二主干区1212的宽度,虽然这种情况下,所述数据线14会增加所述第一主干区1211和/或所述第二主干区1212的不透明的范围,但是相对于将所述数据线14设置于一单独区域的方案,本设计方案仍可以大大减小总的不透明区域,提高阵列基板的开口率。

[0053] 根据本发明一实施例,如图4所示,图4是图1所示的阵列基板的又一种实施方式的

区域A的局部放大图。所述主干区121包括沿第一方向Y设置的第一主干区1211和沿第二方向X设置的第二主干区1212,所述第一主干区1211与所述第二主干区1212相交。在所述像素电极12所在的区域,所述数据线14沿所述第一主干区1211设置,所述扫描线13沿所述第二主干区1212设置。

[0054] 可选地,所述数据线14设置于所述像素电极12的上层或下层,且与所述像素电极12绝缘设置;所述扫描线13设置于所述像素电极12的上层或下层,且与所述像素电极12绝缘设置;所述数据线13与所述扫描线14彼此绝缘。

[0055] 应当理解的是,基于所述第一主干区1211和所述第二主干区1212的不透明的性质,将所述数据线14设置于所述第一主干区1211所在的区域,并将所述扫描线13设置于所述第二主干区1212所在的区域,消除了将所述数据线14和所述扫描线13设置于单独区域时,不透明的所述数据线14和所述扫描线13对所述阵列基板10开口率的削减作用。

[0056] 可选地,所述数据线14的宽度小于所述第一主干区1211的宽度,从而使所述数据线14在所述第一主干区1211上的垂直投影完全落入所述第一主干区1211中,消除该区域内所述数据线1211对所述阵列基板10的开口率的影响。可选地,所述扫描线13的宽度小于所述第二主干区1212的宽度,从而使所述扫描线13在所述第二主干区1212上的垂直投影完全落入所述第二主干区1212中,消除该区域内所述扫描线1212对所述阵列基板10的开口率的影响。另外,根据实际需求,所述数据线14的宽度也可以大于所述第一主干区1211的宽度,所述扫描线13的宽度也可以大于所述第二主干区1212的宽度,虽然这种情况下,所述数据线14会增加所述第一主干区1211的不透明的范围,所述扫描线13会增加所述第二主干区1212的不透明的范围,但是相对于将所述数据线14和所述扫描线13分别单独设置一区域的方案,本设计方案仍可以大大减小总的不透明区域,提高阵列基板的开口率。

[0057] 综上所述,本发明实施例提供的阵列基板,通过将不透明的数据线设置于同样是不透明的像素电极的主干区所在的区域,并进一步地将不透明的扫描线也设置于所述像素电极的主干区所在的区域,减小了所述阵列基板上的不透明区域,显著提高了所述阵列基板的开口率,有利于提升应用该阵列基板的液晶显示面板的显示品质。

[0058] 本发明实施例还提供了一种液晶显示面板,如图5所示,所述液晶显示面板包括上述实施例提供的阵列基板10、与所述阵列基板10相对设置的彩膜基板20、设置于所述阵列基板10与所述彩膜基板20之间的液晶层30、以及设置于所述阵列基板10背侧的背光模组40。所述液晶显示面板因为包含了本发明实施例提供的阵列基板,而具有本发明实施例提供的阵列基板所具备的有益效果,即:所述液晶显示面板中的阵列基板上的数据线沿像素电极的主干区设置,消除了不透明的数据线对所述阵列基板开口率的影响,提高了所述液晶显示面板的开口率,有利于提升所述液晶显示面板的显示品质。

[0059] 需要说明的是,虽然本发明以具体实施例揭露如上,但上述实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

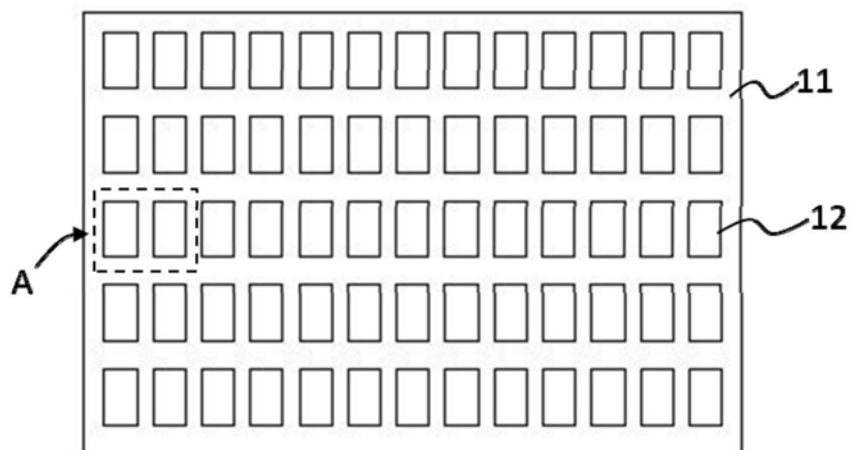
10

图1

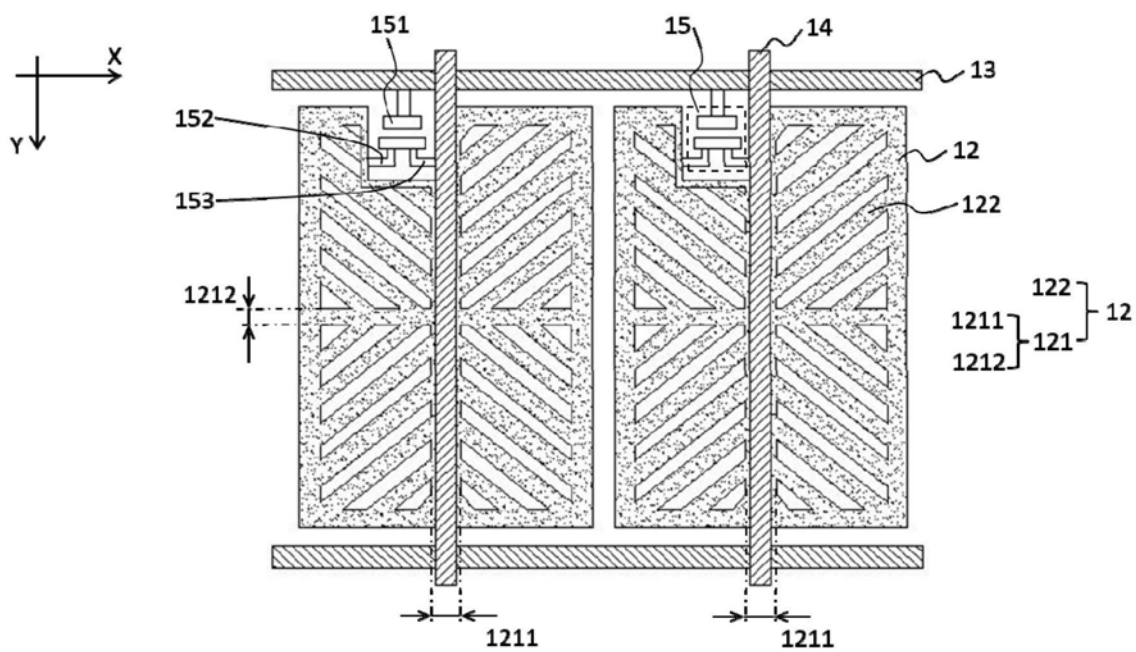


图2

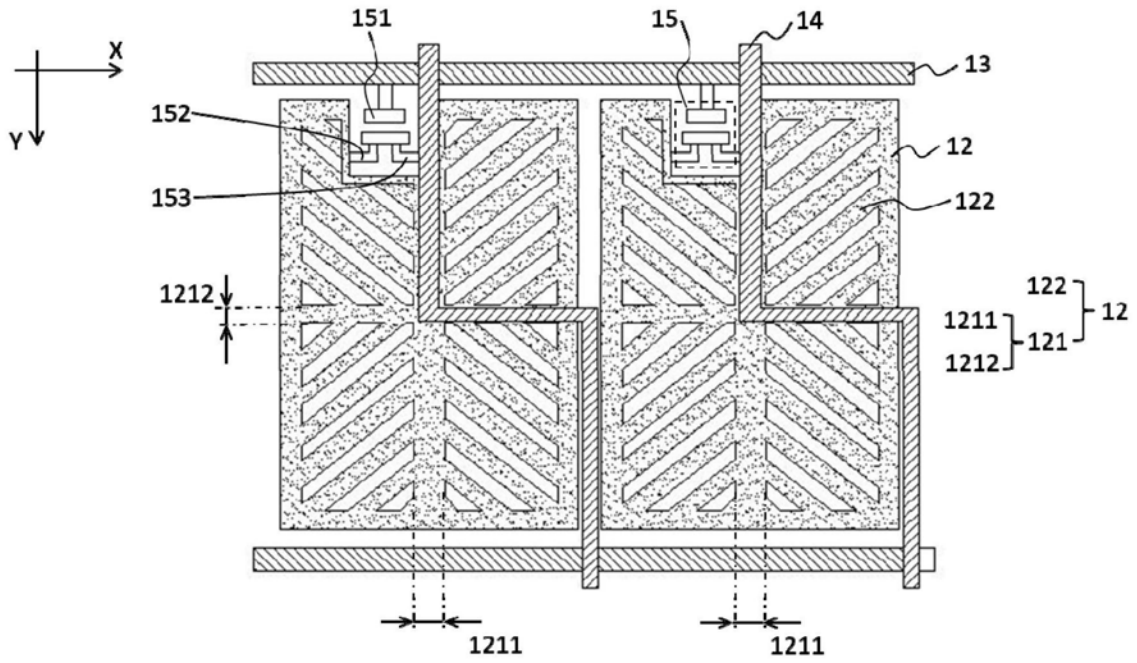


图3

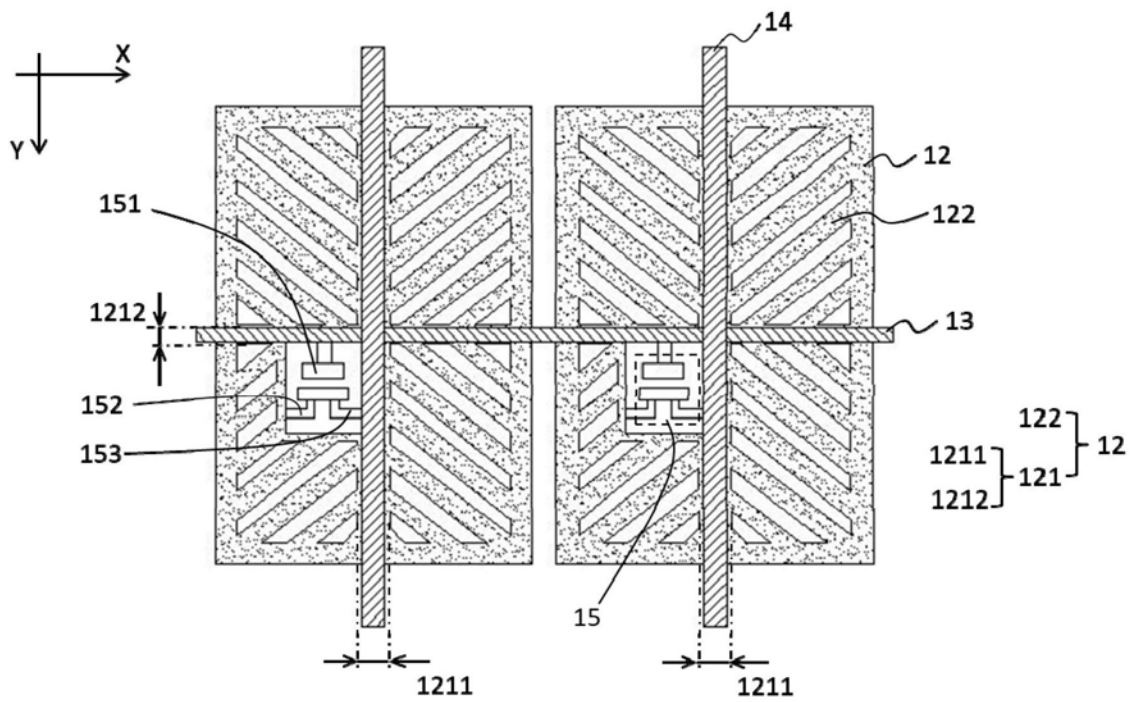


图4

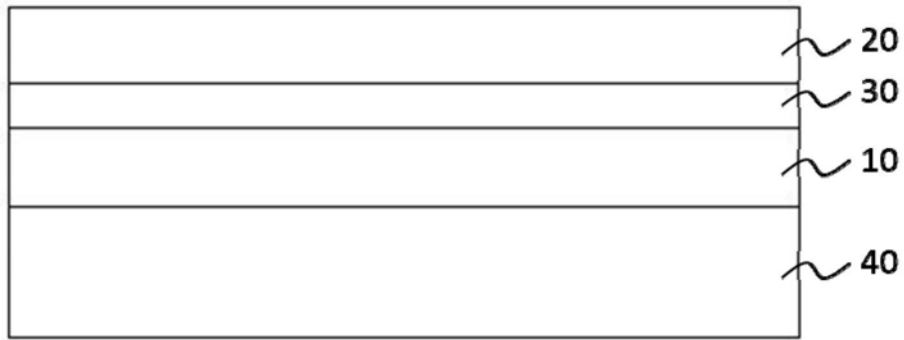


图5

专利名称(译)	阵列基板及液晶显示面板		
公开(公告)号	CN110928089A	公开(公告)日	2020-03-27
申请号	CN201911250946.2	申请日	2019-12-09
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	吕晓文		
发明人	吕晓文		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/1343 G02F1/13439 G02F1/136286		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种阵列基板及液晶显示面板，所述阵列基板包括基板、扫描线、数据线、薄膜晶体管和像素电极，所述像素电极包括主干区和分支区，在所述像素电极区域，所述数据线沿所述主干区设置。本发明通过将不透明的数据线设置于同样是不透明的像素电极的主干区所在的区域，减小了所述阵列基板上的不透明区域，提高了所述阵列基板的开口率，有利于提升液晶显示面板的显示品质。

