



(12)发明专利申请

(10)申请公布号 CN 110095910 A

(43)申请公布日 2019.08.06

(21)申请号 201910330992.7

(22)申请日 2019.04.23

(71)申请人 昆山龙腾光电有限公司

地址 215301 江苏省苏州市昆山市龙腾路1号

(72)发明人 刘茜 陈尧 贾本超 赵忠满

(74)专利代理机构 上海波拓知识产权代理有限公司 31264

代理人 边晓红

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

G02F 1/1333(2006.01)

G06F 3/041(2006.01)

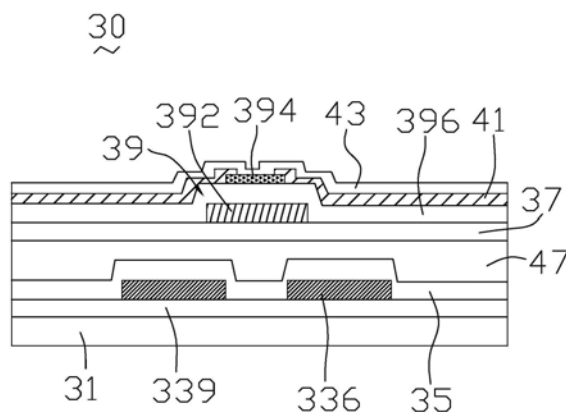
权利要求书1页 说明书4页 附图5页

(54)发明名称

薄膜晶体管阵列基板及触控显示面板

(57)摘要

本发明提供一种薄膜晶体管阵列基板及触控显示面板,该薄膜晶体管阵列基板包括包括开关、公共电极和像素电极,公共电极为相互间隔设置的多个,且每个公共电极为一个触控电极,开关为多个,用于断开或电性导通相邻的公共电极,像素电极与公共电极绝缘间隔设置。该触控显示面板包括该薄膜晶体管阵列基板、彩膜基板和液晶层。本发明提供的薄膜晶体管阵列基板及触控显示面板中,在触控模式下,多个公共电极断开作为触控电极使用,在正常显示模式下,多个公共电极电性导通,作为公共电极使用,由于各公共电极导通,因此其电压趋于一致,避免了显示时棋盘格(Block mura)的产生,提高了显示效果。



1. 一种薄膜晶体管阵列基板,其特征在于,包括开关(39)、公共电极(41)和像素电极(45),该公共电极(41)为相互间隔设置的多个,且每个公共电极(41)为一个触控电极,该开关(39)为多个,用于断开或电性导通相邻的公共电极(41),该像素电极(45)与该公共电极(41)绝缘间隔设置。

2. 如权利要求1所述的薄膜晶体管阵列基板,其特征在于,该多个公共电极(41)呈矩阵排布,位于同一行的相邻公共电极(41)通过该开关(39)断开或电性导通。

3. 如权利要求1所述的薄膜晶体管阵列基板,其特征在于,该多个公共电极(41)呈矩阵排布,位于同一列的相邻公共电极(41)通过该开关(39)断开或电性导通。

4. 如权利要求1所述的薄膜晶体管阵列基板,其特征在于,该多个公共电极(41)呈矩阵排布,位于第n行第m列的该公共电极(41)与位于第n+1行第m+1列的该公共电极(41)通过该开关(39)断开或电性导通。

5. 如权利要求1所述的薄膜晶体管阵列基板,其特征在于,该开关(39)包括第二栅极(392)和第二半导体层(394),相邻的两个公共电极(41)设于该第二半导体层(394)上并与该第二半导体层(394)接触,相邻两个公共电极(41)分为形成第二源极和第二漏极,该第二栅极(392)上设有绝缘层(396),该第二半导体层(394)设于该绝缘层(396)上。

6. 如权利要求1所述的薄膜晶体管阵列基板,其特征在于,该薄膜晶体管阵列基板还包括由扫描线(101)和数据线(102)限定形成多个像素单元(P),该开关(39)位于相邻两个像素单元(P)之间,每个像素单元(P)内设有一个公共电极(41)。

7. 如权利要求6所述的薄膜晶体管阵列基板,其特征在于,该薄膜晶体管阵列基板还包括衬底(31)、薄膜晶体管(33)、第一保护层(35)、第二保护层(37)和第三保护层(43),该薄膜晶体管(33)设于该衬底(31)上,该第一保护层(35)覆盖于该薄膜晶体管(33)上,该第二保护层(37)设于该第一保护层(35)上,该开关(39)设于该第二保护层(37)上,该公共电极(41)设于该开关(39)上,该第三保护层(43)设于该公共电极(41)上,该像素电极(45)设于该第三保护层(43)上。

8. 如权利要求7所述的薄膜晶体管阵列基板,其特征在于,该薄膜晶体管阵列基板(30)还包括平坦层(47),该平坦层(47)设于该第一保护层(35)与该第二保护层(37)之间。

9. 如权利要求5所述的薄膜晶体管阵列基板,其特征在于,该薄膜晶体管阵列基板(30)包括触控模式和正常显示模式,该触控模式和该正常显示模式下,该第二栅极(392)的电压分别为低电平和高电平。

10. 一种触控显示面板,其特征在于,包括如权利要求1至9任一项所述的薄膜晶体管阵列基板(30)、彩膜基板(50)及设于该薄膜晶体管阵列基板(30)与该彩膜基板(50)之间的液晶层(70)。

薄膜晶体管阵列基板及触控显示面板

技术领域

[0001] 本发明涉及触控显示技术领域,特别是涉及一种薄膜晶体管阵列基板及触控显示面板。

背景技术

[0002] 液晶显示面板具有画质好、体积小、重量轻、低驱动电压、低功耗、无辐射和制造成本相对较低的优点,在平板显示领域占主导地位。随着显示技术的不断进步,触控装置已经逐渐遍及人们的生活中。目前,一般采用氧化铟锡(Indium Tin Oxides,ITO)透明导电膜作为触控装置的触控电极。由于近年来液晶显示面板技术的成熟发展,将触控技术结合于液晶显示面板逐渐成为一种趋势。

[0003] 内嵌式(in-cell)的触控显示面板中,将触控电极与液晶显示的公共电极共用,由于多个触控电极为分隔独立的模块,在正常显示画面时,会导致各模块之间的电压出现差异,导致在显示面板上出现棋盘格(Block mura),影响触控显示面板的显示效果。

发明内容

[0004] 本发明的目的在于提供一种薄膜晶体管阵列基板及触控显示面板,其能消除棋盘格,具有良好的显示效果。

[0005] 本发明提供一种薄膜晶体管阵列基板,包括开关、公共电极和像素电极,该公共电极为相互间隔设置的多个,且每个公共电极为一个触控电极,该开关为多个,用于断开或电性导通相邻的公共电极,该像素电极与该公共电极绝缘间隔设置。

[0006] 在其中一实施例中,该多个公共电极呈矩阵排布,位于同一行的相邻公共电极通过该开关断开或电性导通。

[0007] 在其中一实施例中,该多个公共电极呈矩阵排布,位于同一列的相邻公共电极通过该开关断开或电性导通。

[0008] 在其中一实施例中,该多个公共电极呈矩阵排布,位于第n行第m列的该公共电极与位于第n+1行第m+1列的该公共电极通过该开关断开或电性导通。

[0009] 在其中一实施例中,该开关包括第二栅极和第二半导体层,相邻的两个公共电极设于该第二半导体层上并与该第二半导体层接触,相邻两个公共电极分为形成第二源极和第二漏极,该第二栅极上设有绝缘层,该第二半导体层设于该绝缘层上。

[0010] 在其中一实施例中,该薄膜晶体管阵列基板还包括由扫描线和数据线限定形成多个像素单元,该开关位于相邻两个像素单元之间,每个像素单元内设有一个公共电极。

[0011] 在其中一实施例中,该薄膜晶体管阵列基板还包括衬底、薄膜晶体管、第一保护层、第二保护层和第三保护层,该薄膜晶体管设于该衬底上,该第一保护层覆盖于该薄膜晶体管上,该第二保护层设于该第一保护层上,该开关设于该第二保护层上,该公共电极设于该开关上,该第三保护层设于该公共电极上,该像素电极设于该第三保护层上。

[0012] 在其中一实施例中,该薄膜晶体管阵列基板还包括平坦层,该平坦层设于该第一

保护层与该第二保护层之间。

[0013] 在其中一实施例中,该薄膜晶体管阵列基板包括触控模式和正常显示模式,该触控模式和该正常显示模式下,该第二栅极的电压分别为低电平和高电平。

[0014] 本发明还提供一种电子产品,包括上述薄膜晶体管阵列基板、彩膜基板及设于该薄膜晶体管阵列基板与该彩膜基板之间的液晶层。

[0015] 本发明提供的薄膜晶体管阵列基板及触控显示面板中,在触控模式下,多个公共电极断开作为触控电极使用,在正常显示模式下,多个公共电极电性导通,作为公共电极使用,由于各公共电极导通,因此其电压趋于一致,避免了显示时棋盘格(Block mura)的产生,提高了显示效果。

附图说明

[0016] 图1为本发明薄膜晶体管阵列基板的第一实施例的一位置剖面结构示意图。

[0017] 图2为图1所示薄膜晶体管阵列基板的另一位置剖面结构示意图。

[0018] 图3为图1所示薄膜晶体管阵列基板的平面示意图。

[0019] 图4为本发明薄膜晶体管阵列基板的第二实施例的平面示意图。

[0020] 图5为本发明薄膜晶体管阵列基板的第三实施例的平面示意图。

[0021] 图6为本发明触控显示面板的第四实施例的结构示意图。

具体实施方式

[0022] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0023] 第一实施例

[0024] 请参阅图1至图3,本发明一实施例中提供的薄膜晶体管阵列基板30包括衬底31、薄膜晶体管33、第一保护层35、第二保护层37、开关39、公共电极41、第三保护层43和像素电极45。薄膜晶体管33设于衬底31上,第一保护层35覆盖于薄膜晶体管33上,第二保护层37设于第一保护层35上,开关39设于第二保护层37上,公共电极41设于开关39上,第三保护层43设于公共电极41上,像素电极45设于第三保护层43上。公共电极41为相互间隔设置的多个,且每个公共电极41为一个触控电极。开关39为多个,用于断开或电性导通相邻的公共电极41。该薄膜晶体管阵列基板还包括由扫描线101和数据线102限定形成多个像素单元P,每个像素单元P内设有一个薄膜晶体管33和一个像素电极45。如图3所示,具体在本实施例中,多个公共电极41呈矩阵排布,位于同一行的相邻公共电极41通过开关39断开或电性导通。

[0025] 本实施例中,衬底31为透明的玻璃基板或塑料基板。

[0026] 本实施例中,薄膜晶体管33包括第一栅极332、第一半导体层334、第一源极336和第一漏极338,第一栅极332设于衬底31上,第一源极336和第一漏极338设于第一半导体层334上并与第一半导体层334接触,第一源极336和第一漏极338相互间隔设置,其中第一漏极338与像素电极38电性连接,第一栅极332与扫描线101电性连接,第一源极336与数据线102电性连接。薄膜晶体管的第一栅极332上设有钝化层339,第一半导体层334设于该钝化层339上。具体地,第一半导体层334可为非晶硅(a-Si)。

[0027] 本实施例中,开关39包括第二栅极392和第二半导体层394,相邻的两个公共电极

41 设于第二半导体层394上并与第二半导体层394接触,相邻两个公共电极41分为形成第二源极和第二漏极,通过对第二栅极392通电可电性导通相邻的公共电极41。第二栅极392上设有绝缘层396,第二半导体层394设于绝缘层396上。一个第二栅极392、一个第二半导体层394和相邻的两个公共电极41共同形成一个晶体管。具体地,开关39位于相邻两个像素单元P之间,每个像素单元P内设有一个公共电极41。具体地,第二半导体层394可为非晶硅(a-Si)。公共电极41的材料例如为氧化铟锡(ITO, Indium Tin Oxide)。

[0028] 本实施例中,薄膜晶体管阵列基板30还包括平坦层47,平坦层47设于第一保护层35与第二保护层37之间。

[0029] 在本薄膜晶体管阵列基板30中,在触控模式下,给第二栅极392施加低电平,使各公共电极41之间断开,各公共电极41作为触控电极使用。在正常显示模式下,给第二栅极392施加高电平,使各公共电极41之间电性导通,可使各公共电极41的电压趋于一致。

[0030] 通过本发明的薄膜晶体管阵列基板30,在触控模式下,多个公共电极41断开作为触控电极使用,在正常显示模式下,多个公共电极41电性导通,作为公共电极使用,由于各公共电极41导通,因此其电压趋于一致,避免了显示时棋盘格(Block mura)的产生,提高了显示效果。

[0031] 第二实施例

[0032] 如图4所示,第二实施例的薄膜晶体管阵列基板30与第一实施例的薄膜晶体管阵列基板30的结构基本相同,不同在于,在本实施例中,多个公共电极41呈矩阵排布,位于同一列的相邻公共电极41通过开关39断开或电性导通。

[0033] 第三实施例

[0034] 如图5所示,第三实施例的薄膜晶体管阵列基板30与第一实施例的薄膜晶体管阵列基板30的结构基本相同,不同在于,在本实施例中,多个公共电极41呈矩阵排布,位于第n行第m列的公共电极41与位于第n+1行第m+1列的公共电极41通过开关39断开或电性导通,也就是公共电极41与斜对角的公共电极41通过开关39断开或电性导通,其中n为大于或等于1,且小于N的正整数,m为大于或等于1,且小于M的正整数,N和M分别为公共电极41矩阵的行数和列数。

[0035] 第四实施例

[0036] 如图6所示,本发明还提供一种触控显示面板,其包括上述薄膜晶体管阵列基板30、彩膜基板50及设于薄膜晶体管阵列基板30与彩膜基板50之间的液晶层70。

[0037] 本触控显示面板中,其薄膜晶体管阵列基板30中,在触控模式下,多个公共电极41断开作为触控电极使用,在显示模式下,多个公共电极41电性导通,作为公共电极使用,由于各公共电极41导通,因此其电压趋于一致,避免了显示时棋盘格(Block mura)的产生,提高了显示效果。

[0038] 在附图中,为了清晰起见,会夸大层和区域的尺寸和相对尺寸。应当理解的是,当元件例如层、区域或基板被称作“形成在”、“设置在”或“位于”另一元件上时,该元件可以直接设置在所述另一元件上,或者也可以存在中间元件。相反,当元件被称作“直接形成在”或“直接设置在”另一元件上时,不存在中间元件。

[0039] 在本文中,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以

是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以具体情况理解上述术语的具体含义。

[0040] 在本文中,术语“上”、“下”、“前”、“后”、“左”、“右”、“顶”、“底”、“内”、“外”、“竖直”、“水平”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了表达技术方案的清楚及描述方便,因此不能理解为对本发明的限制。

[0041] 在本文中,用于描述元件的序列形容词“第一”、“第二”等仅仅是为了区别属性类似的元件,并不意味着这样描述的元件必须依照给定的顺序,或者时间、空间、等级或其它的限制。

[0042] 在本文中,除非另有说明,“多个”、“若干”的含义是两个或两个以上。

[0043] 以上所述实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0044] 在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,除了包含所列的那些要素,而且还可包含没有明确列出的其他要素。

[0045] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

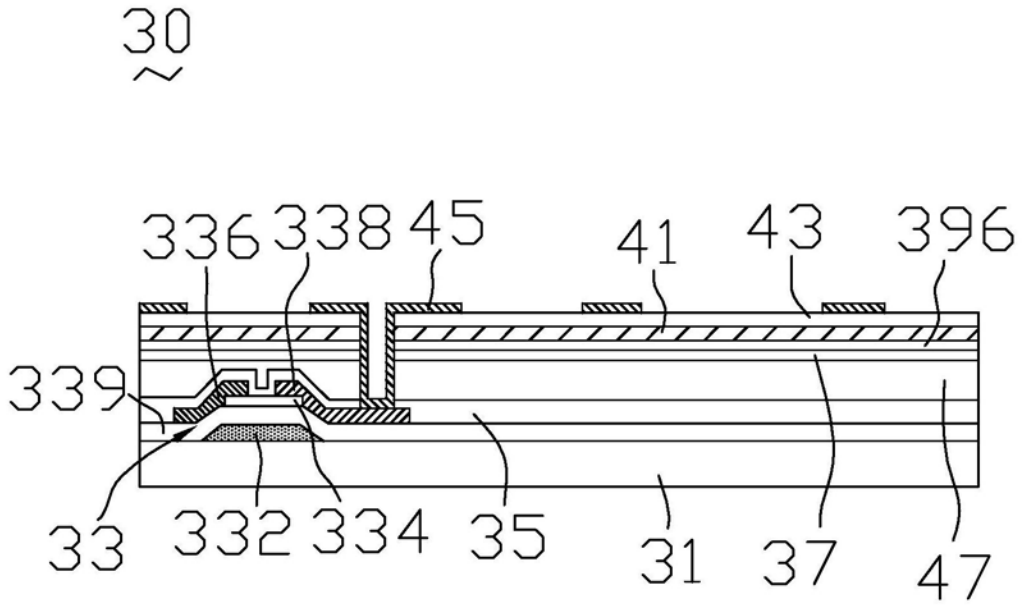


图1

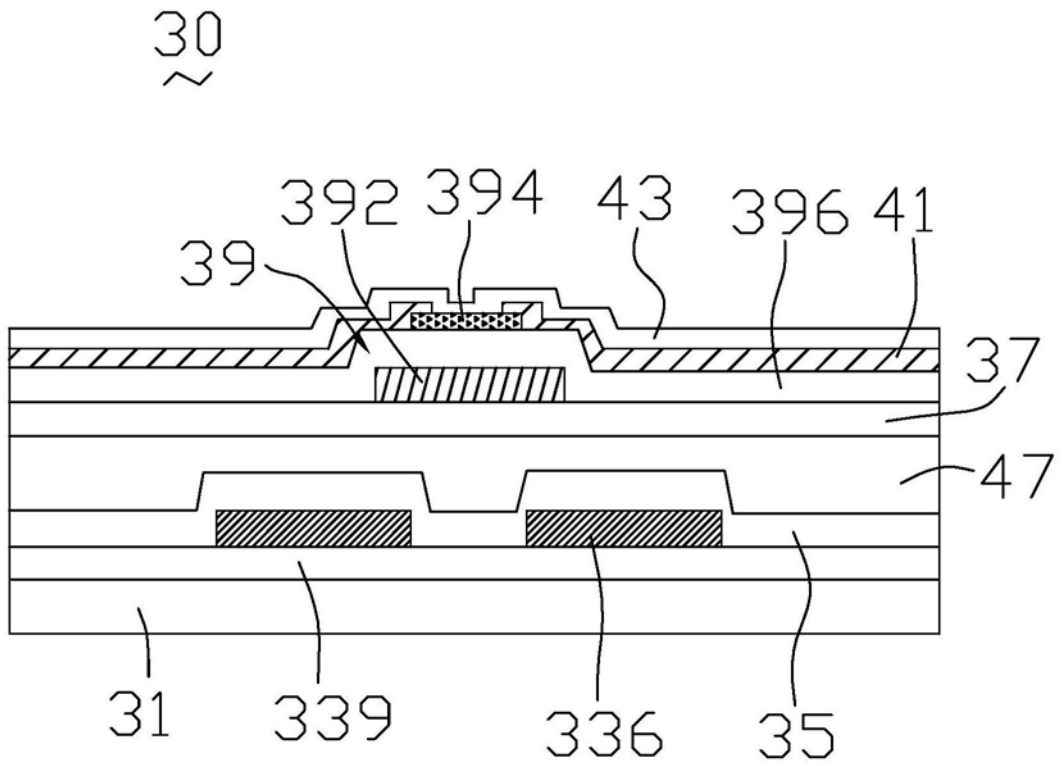


图2

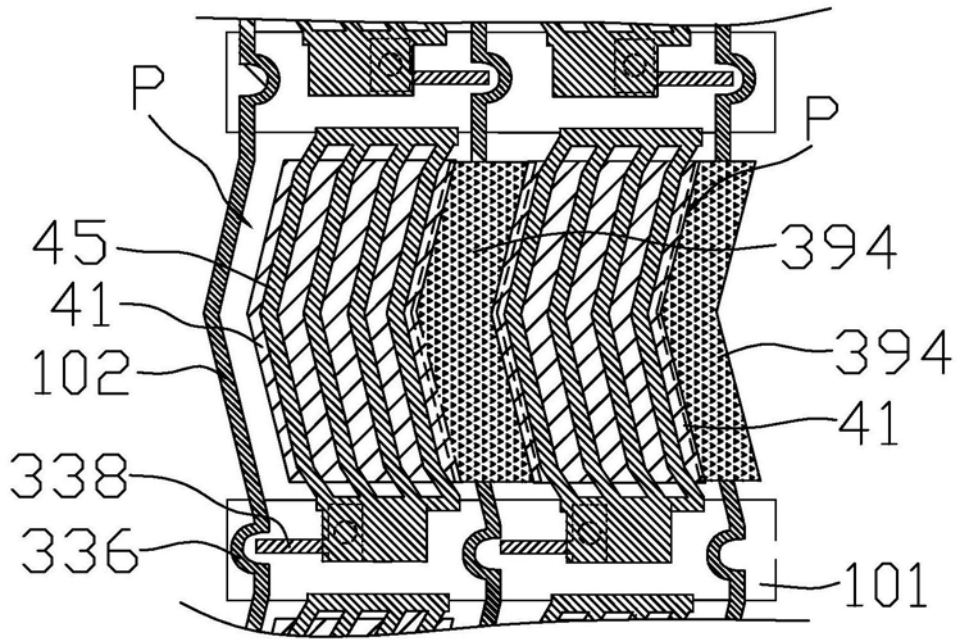


图3

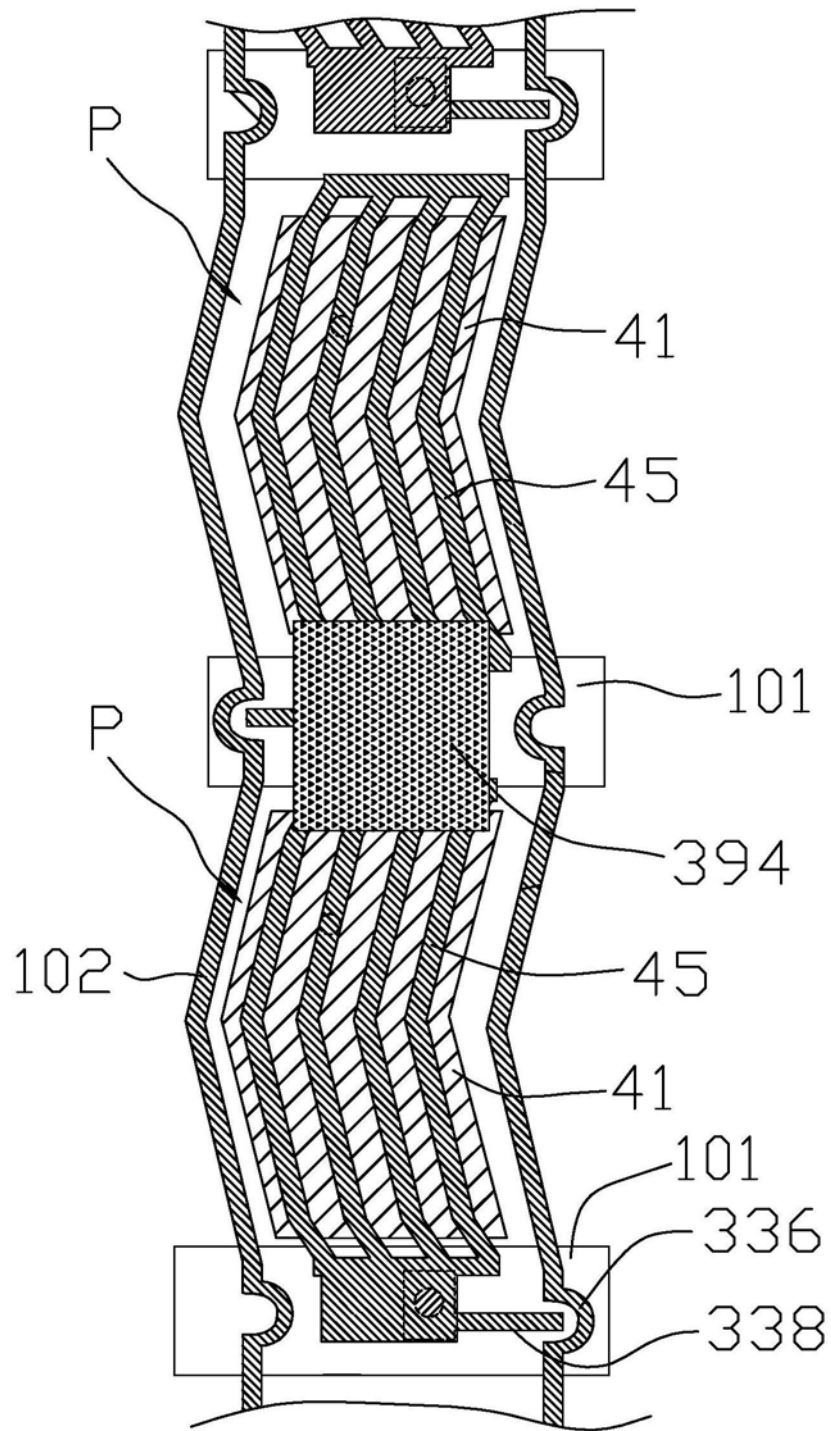


图4

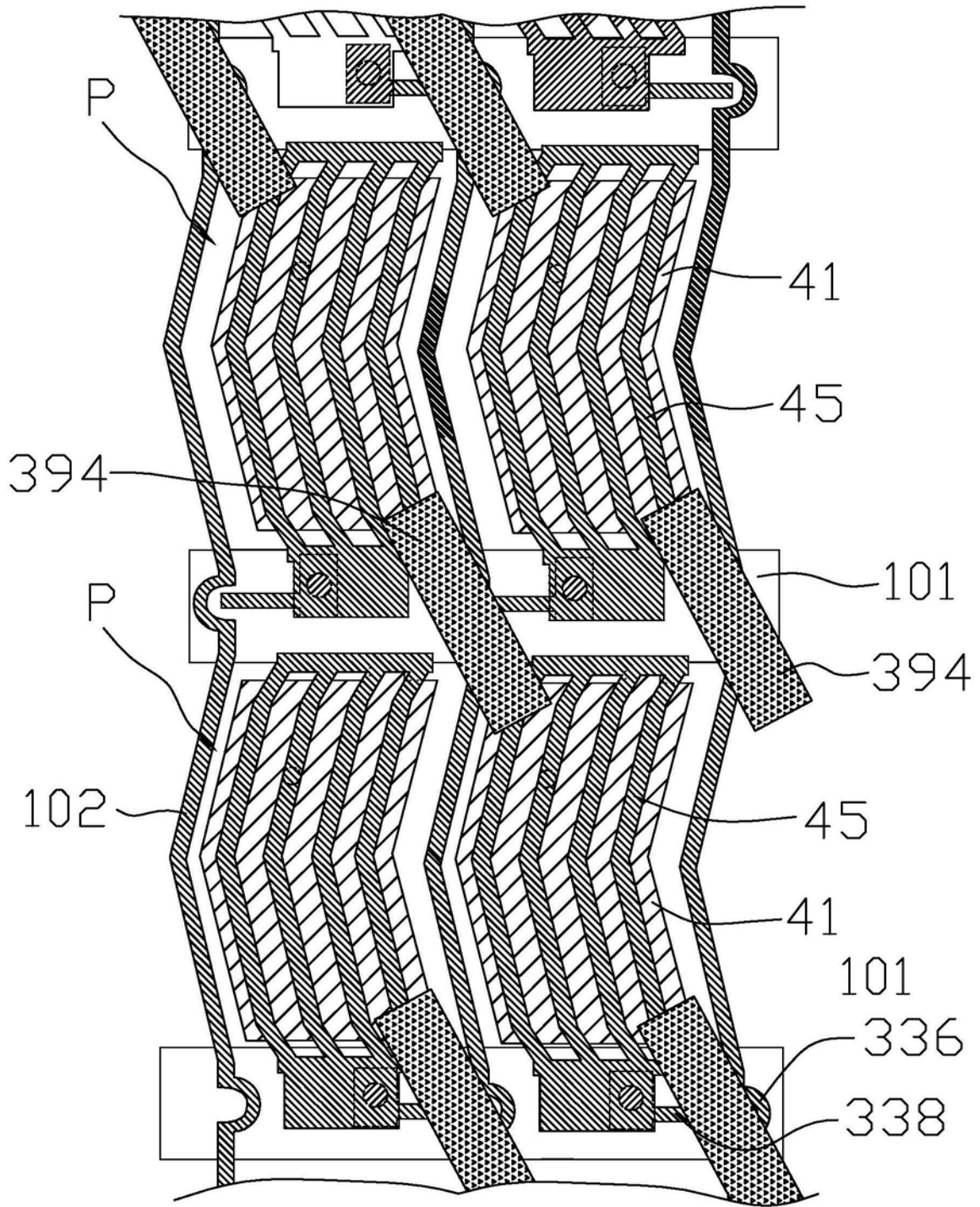


图5

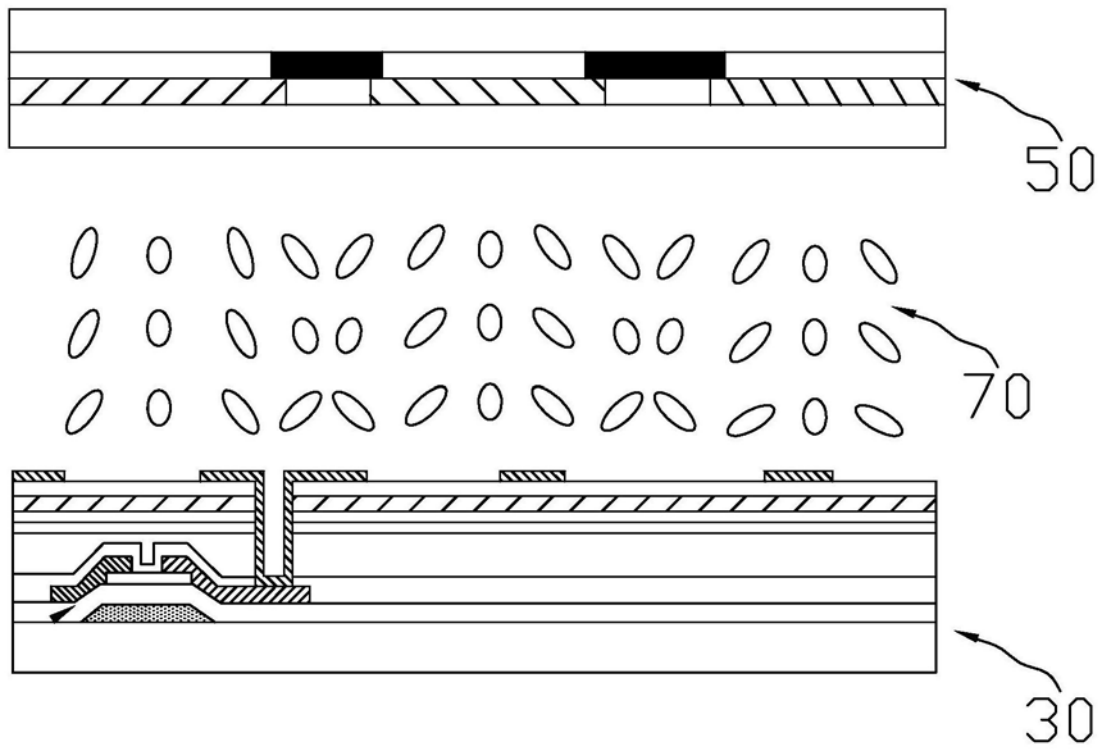


图6

专利名称(译)	薄膜晶体管阵列基板及触控显示面板		
公开(公告)号	CN110095910A	公开(公告)日	2019-08-06
申请号	CN201910330992.7	申请日	2019-04-23
[标]申请(专利权)人(译)	昆山龙腾光电有限公司		
申请(专利权)人(译)	昆山龙腾光电有限公司		
当前申请(专利权)人(译)	昆山龙腾光电有限公司		
[标]发明人	刘茜 陈尧 贾本超 赵忠满		
发明人	刘茜 陈尧 贾本超 赵忠满		
IPC分类号	G02F1/1362 G02F1/1343 G02F1/1333 G06F3/041		
CPC分类号	G02F1/13338 G02F1/134309 G02F1/1362 G06F3/0412		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种薄膜晶体管阵列基板及触控显示面板，该薄膜晶体管阵列基板包括包括开关、公共电极和像素电极，公共电极为相互间隔设置的多个，且每个公共电极为一个触控电极，开关为多个，用于断开或电性导通相邻的公共电极，像素电极与公共电极绝缘间隔设置。该触控显示面板包括该薄膜晶体管阵列基板、彩膜基板和液晶层。本发明提供的薄膜晶体管阵列基板及触控显示面板中，在触控模式下，多个公共电极断开作为触控电极使用，在正常显示模式下，多个公共电极电性导通，作为公共电极使用，由于各公共电极导通，因此其电压趋于一致，避免了显示时棋盘格(Block mura)的产生，提高了显示效果。

