



(12)发明专利申请

(10)申请公布号 CN 106940505 A

(43)申请公布日 2017.07.11

(21)申请号 201710318327.7

(22)申请日 2017.05.08

(71)申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明
大道9-2号

(72)发明人 陈宥烨 何振伟 吴宇 何涛

(74)专利代理机构 深圳翼盛智成知识产权事务
所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

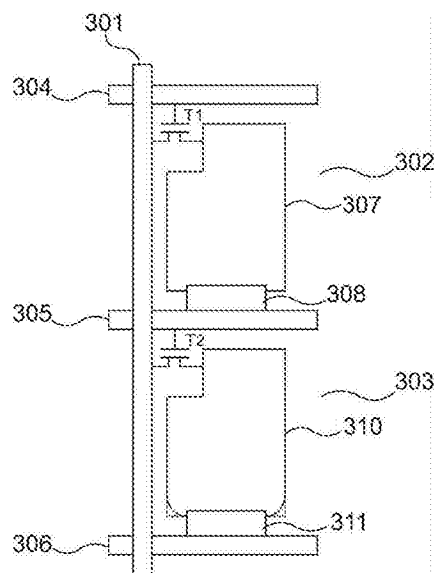
权利要求书2页 说明书4页 附图4页

(54)发明名称

液晶显示面板及液晶显示装置

(57)摘要

本发明提供一种液晶显示面板,其包括高电平扫描驱动的第一子像素单元及低电平扫描驱动的第二子像素单元,第一子像素单元与第二子像素单元交错设置,扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,其中第 $3n+2$ 行扫描线对应的存储电容的电容值,小于其他扫描线对应的存储电容的电容值;有益效果为:相较于现有的液晶显示面板,本发明的液晶显示面板,通过降低异常显示行对应的存储电容值,进而降低电压被拉低的程度,解决了现有的液晶显示面板的子像素中的存储电容受耦合作用,使得相应子像素电压被拉低,进而影响显示效果的技术问题。



1. 一种液晶显示面板,其特征在于,包括数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;

所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,以降低所述扫描线的高低电平转换频率;

每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接;

其中,第 $3n+2$ 行扫描线对应的存储电容的电容值,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的存储电容的电容值。

2. 根据权利要求1所述的液晶显示面板,其特征在于,所述第 $3n+2$ 行扫描线对应的子像素的像素电极的面积,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的像素电极的面积。

3. 根据权利要求2所述的液晶显示面板,其特征在于,所述第 $3n+2$ 行扫描线对应的子像素,其像素电极靠近所述存储电容的一侧,向内收敛形成圆弧边。

4. 根据权利要求1所述的液晶显示面板,其特征在于,所述第 $3n+2$ 行扫描线对应的子像素的像素电极与相应的扫描线之间的距离,大于其他子像素的像素电极与相应的扫描线之间的距离。

5. 根据权利要求1所述的液晶显示面板,其特征在于,每一像素包括纵向分布的第一子像素、第二子像素以及第三子像素,驱动时,按照第一子像素、第二子像素以及第三子像素的顺序逐次进行扫描。

6. 根据权利要求5所述的液晶显示面板,其特征在于,所述第一子像素为蓝色子像素,所述第二子像素为绿色子像素,所述第三子像素为红色子像素。

7. 一种液晶显示装置,其特征在于,包括相对设置的背光模组及液晶显示面板;

所述液晶显示面板包括:数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;

所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,以降低所述扫描线的高低电平转换频率;

每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接;

其中,第 $3n+2$ 行扫描线对应的存储电容的电容值,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的存储电容的电容值。

8. 根据权利要求7所述的液晶显示装置,其特征在于,所述第 $3n+2$ 行扫描线对应的子像素的像素电极的面积,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的像素电极的面积。

9. 根据权利要求8所述的液晶显示装置,其特征在于,所述第 $3n+2$ 行扫描线对应的子像素,其像素电极靠近所述存储电容的一侧,向内收敛形成圆弧边。

10. 根据权利要求7所述的液晶显示装置, 其特征在于, 所述第 $3n+2$ 行扫描线对应的子像素的像素电极与相应的扫描线之间的距离, 大于其他子像素的像素电极与相应的扫描线之间的距离。

液晶显示面板及液晶显示装置

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种液晶显示面板及具有所述液晶显示面板的液晶显示装置。

背景技术

[0002] 现有的液晶显示面板为了降低成本常常采用三维晶体管(Tri-gate)架构,如图1所示,为现有的液晶显示面板,包括阵列排布的多个子像素,所述子像素包括红色子像素R、绿色子像素G以及蓝色子像素B,每一列子像素中蓝色子像素B、绿色子像素G、及红色子像素R依次交替重复排列,该架构驱动时,采用第2行子像素、第1行子像素、第3行子像素、第5行子像素、第4行子像素、第6行子像素、第8行子像素、……、第N-7行子像素、第N-5行子像素、第N-3行子像素、第N-4行子像素、第N-2行子像素、及第N行子像素的顺序依次驱动,采用此驱动方式的液晶显示面板,可以降低扫描线的高低电平转换频率。

[0003] 而为了进一步提升该架构的液晶显示面板的穿透率,通常会采用Cst on gate的像素设计,参阅图2,图2为现有的液晶显示面板的子像素结构示意图。如图2所示,在进行驱动时,首先对第2行子像素进行驱动,此时,与第2行子像素的液晶电容Cst的另一端相连的第3行子像素对应的扫描线Gn关闭,此时第2行子像素内的电荷守恒,随后对第3行子像素驱动时,打开第3行子像素对应的扫描线Gn,由于第2行子像素的存储电容Cst的耦合作用,使得第2行子像素的电压被拉低,进而带来画面闪烁(Flicker)或图像残影(image sticking)的异常显示,而这种现象都重复出现在第2行子像素、第5行子像素、第8行子像素、……、第N-5行子像素以及第N-2行子像素上,从而影响液晶显示面板的显示品质。

[0004] 综上所述,需要提供一种新的液晶显示面板以解决上述技术缺陷。

发明内容

[0005] 本发明提供一种液晶显示面板,通过降低异常显示行对应的存储电容值,进而降低电压被拉低的程度,以解决现有的液晶显示面板的子像素中的存储电容受耦合作用,使得电压被拉低,进而影响显示效果的技术问题。

[0006] 为解决上述问题,本发明提供的技术方案如下:

[0007] 本发明提供一种液晶显示面板,包括数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;

[0008] 所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,以降低所述扫描线的高低电平转换频率;

[0009] 每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接;

[0010] 其中,第 $3n+2$ 行扫描线对应的存储电容的电容值,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的存储电容的电容值。

[0011] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素的像素电极的面积,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的像素电极的面积。

[0012] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素,其像素电极靠近所述存储电容的一侧,向内收敛形成圆弧边。

[0013] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素的像素电极与相应的扫描线之间的距离,大于其他子像素的像素电极与相应的扫描线之间的距离。

[0014] 根据本发明一优选实施例,每一像素包括纵向分布的第一子像素、第二子像素以及第三子像素,驱动时,按照第一子像素、第二子像素、第三子像素的顺序逐次进行扫描。

[0015] 根据本发明一优选实施例,所述第一子像素为蓝色子像素,所述第二子像素为绿色子像素,所述第三子像素为红色子像素。

[0016] 依据本发明的上述目的,提出一种液晶显示装置,包括相对设置的背光模组及液晶显示面板;

[0017] 所述液晶显示面板包括:数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;

[0018] 所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,以降低所述扫描线的高低电平转换频率;

[0019] 每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接;

[0020] 其中,第 $3n+2$ 行扫描线对应的存储电容的电容值,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的存储电容的电容值。

[0021] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素的像素电极的面积,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的像素电极的面积。

[0022] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素,其像素电极靠近所述存储电容的一侧,向内收敛形成圆弧边。

[0023] 根据本发明一优选实施例,所述第 $3n+2$ 行扫描线对应的子像素的像素电极与相应的扫描线之间的距离,大于其他子像素的像素电极与相应的扫描线之间的距离。

[0024] 本发明的有益效果为:相较于现有的液晶显示面板,本发明的液晶显示面板,通过降低异常显示行对应的存储电容值,进而降低电压被拉低的程度,解决了现有的液晶显示面板的子像素中的存储电容受耦合作用,使得相应子像素电压被拉低,进而影响显示效果的技术问题。

附图说明

[0025] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些

实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0026] 图1为现有液晶显示面板结构示意图;

[0027] 图2为现有液晶显示面板子像素结构示意图;

[0028] 图3为本发明液晶显示面板子像素一结构示意图;

[0029] 图4为本发明液晶显示面板子像素又一结构示意图。

具体实施方式

[0030] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0031] 本发明针对现有的液晶显示面板,在特定扫描方式下,由于部分行子像素的存储电容的耦合作用,使得部分行子像素的电压被拉低,进而带来画面闪烁或图像残影的异常显示问题,本发明实施例能够解决该技术缺陷。

[0032] 本发明提供一种液晶显示面板,包括数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数;其中,第 $3n+2$ 行用于指示2、5、8、……、32等行级扫描线,第 $3n+1$ 行用于指示1、4、7、……、31等行级扫描线,第 $3n+3$ 行用于指示3、6、9、……、33等行级扫描线,在驱动时,先扫描第2行子像素,随后按照先扫描1、3、5,然后扫描4、6、8的顺序错位扫描;将子像素分成若干子像素组进行扫描,像素的充放电频率降为之前的三分之一,从而降低所述扫描线的高低电平的转换频率。

[0033] 每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接。

[0034] 在Cst on gate像素结构中,每一个子像素中的存储电容连接下一子像素的扫描线,当采用上述扫描方式时,扫描线的 G_{n+1} 行先于 G_n 关闭,当 G_n 关闭时,连接于 G_n 的存储电容因耦合作用,将 G_{n+1} 的像素电压拉低,这些现象会出现在第 $3n+2$ 行扫描线对应的像素上,正负电压都被拉低,导致这些扫描线对应像素的公共电极的最佳电压值下移,导致出现闪烁和残影的问题,通过降低第 $3n+2$ 行扫描线对应的存储电容的电容值,可使得 G_{n+1} 的像素电压被拉低的程度降低,进而避免上述问题出现。

[0035] 如图3所示,为本实施例提供的一子像素结构示意图,通过减小像素的像素电极面积来降低相应的存储电容的电容值。

[0036] 图中包括由数据线301与扫描线围合成的第一子像素302及第二子像素303,包括有第一扫描线304、第二扫描线305及第三扫描线306,第一薄膜晶体管T1,其栅极连接第一扫描线304,源极连接数据线301,漏极连接第一像素电极307,第一像素电极307与第二扫描线305间连接第一存储电容308;第二薄膜晶体管T2,其栅极连接第二扫描线305,源极连接

数据线301,漏极连接第二像素电极310,第二像素电极310与第三扫描线306间连接第二存储电容311,所述第二子像素303对应于第 $3n+2$ 行扫描线,所述第二子像素303中的像素电极面积小于其他子像素中的像素电极面积。

[0037] 进一步,为了减小像素电极面积,并尽可能地保证开口率的情况下,将第二像素电极310靠近所述第二存储电容311的一侧,向内收敛形成圆弧边,进而减小第二像素电极310的面积,降低存储电容的电容值。

[0038] 如图4所示,为本实施例提供的又一子像素结构示意图,通过增大像素电极与相应的扫描线之间的距离,来降低相应的存储电容的电容值。

[0039] 图中包括由数据线401与扫描线围合成的第一子像素402及第二子像素403,包括有第一扫描线404、第二扫描线405及第三扫描线406,第一薄膜晶体管T1,其栅极连接第一扫描线404,源极连接数据线401,漏极连接第一像素电极407,第一像素电极407与第二扫描线405间连接第一存储电容408;第二薄膜晶体管T2,其栅极连接第二扫描线405,源极连接数据线401,漏极连接第二像素电极410,第二像素电极410与第三扫描线406间连接第二存储电容411,所述第二子像素403对应于第 $3n+2$ 行扫描线,所述第二子像素403中的像素电极远离第三扫描线406设置,进一步,将所述第二像素电极410向远离第三扫描线406的方向偏移一定距离,从而增大像素电极与相应的扫描线之间的距离,降低相应的存储电容的电容值。

[0040] 依据上述发明目的,本发明还提出一种液晶显示装置,包括相对设置的背光模组及液晶显示面板;所述液晶显示面板包括:数据线、扫描线以及由数据线和扫描线交叉构成的像素单元,所述像素单元包括高电平扫描驱动的第一子像素行以及低电平扫描驱动的第二子像素行,所述第一子像素行和所述第二子像素行交错设置;所述扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行, n 为从0开始的递增的整数,以降低所述扫描线的高低电平转换频率;每个子像素均包括一薄膜晶体管、一液晶电容以及一存储电容,所述薄膜晶体管的栅极与相应的扫描线连接,所述薄膜晶体管的源极与相应的数据线连接,所述薄膜晶体管的漏极与所述液晶电容的一端以及所述存储电容的一端连接,所述液晶电容的另一端与所述公共电极连接,所述存储电容的另一端与下一个子像素所对应的扫描线连接;其中,第 $3n+2$ 行扫描线对应的存储电容的电容值,小于第 $3n+1$ 行以及第 $3n+3$ 行扫描线对应的存储电容的电容值。

[0041] 本优选实施例的液晶显示装置的工作原理跟上述优选实施例的液晶显示面板的工作原理一致,具体可参考上述优选实施例的液晶显示面板的工作原理,此处不再做赘述。

[0042] 本发明的有益效果为:相较于现有的液晶显示面板,本发明的液晶显示面板,通过降低异常显示行对应的存储电容值,进而降低电压被拉低的程度,解决了现有的液晶显示面板的子像素中的存储电容受耦合作用,使得相应子像素电压被拉低,进而影响显示效果的技术问题。

[0043] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

1	B	B	B	B	B	B	B	B	B
2	G	G	G	G	G	G	G	G	G
3	R	R	R	R	R	R	R	R	R
4	B	B	B	B	B	B	B	B	B
5	G	G	G	G	G	G	G	G	G
6	R	R	R	R	R	R	R	R	R
7	B	B	B	B	B	B	B	B	B
8	G	G	G	G	G	G	G	G	G
9	R	R	R	R	R	R	R	R	R
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
N-7	G	G	G	G	G	G	G	G	G
N-6	R	R	R	R	R	R	R	R	R
N-5	B	B	B	B	B	B	B	B	B
N-4	G	G	G	G	G	G	G	G	G
N-3	R	R	R	R	R	R	R	R	R
N-2	B	B	B	B	B	B	B	B	B
N-1	G	G	G	G	G	G	G	G	G
N	R	R	R	R	R	R	R	R	R

图1

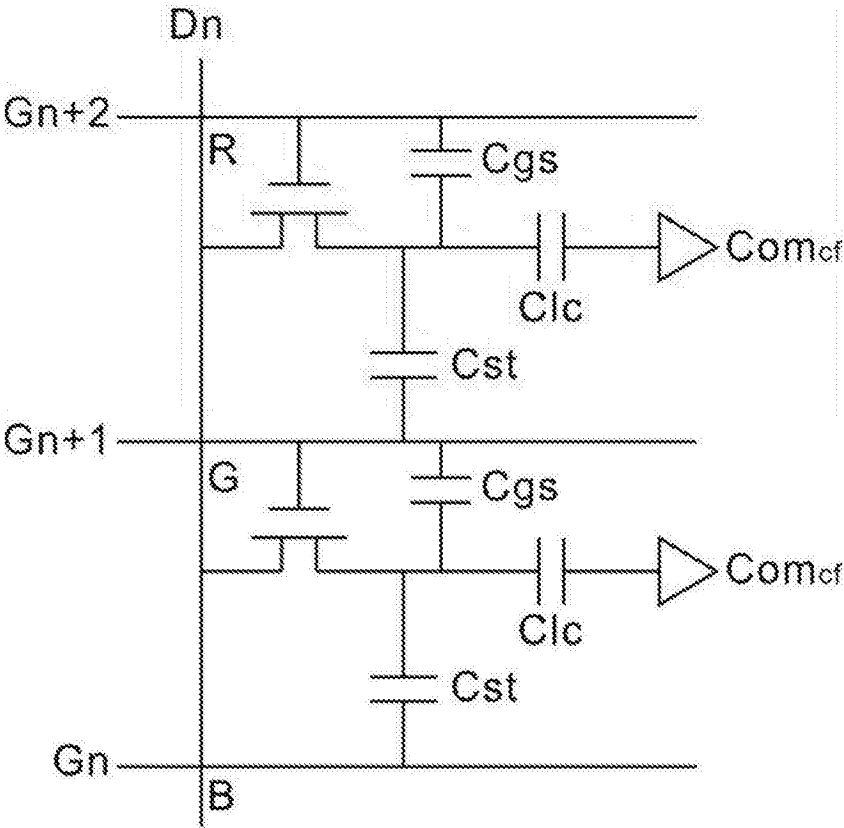


图2

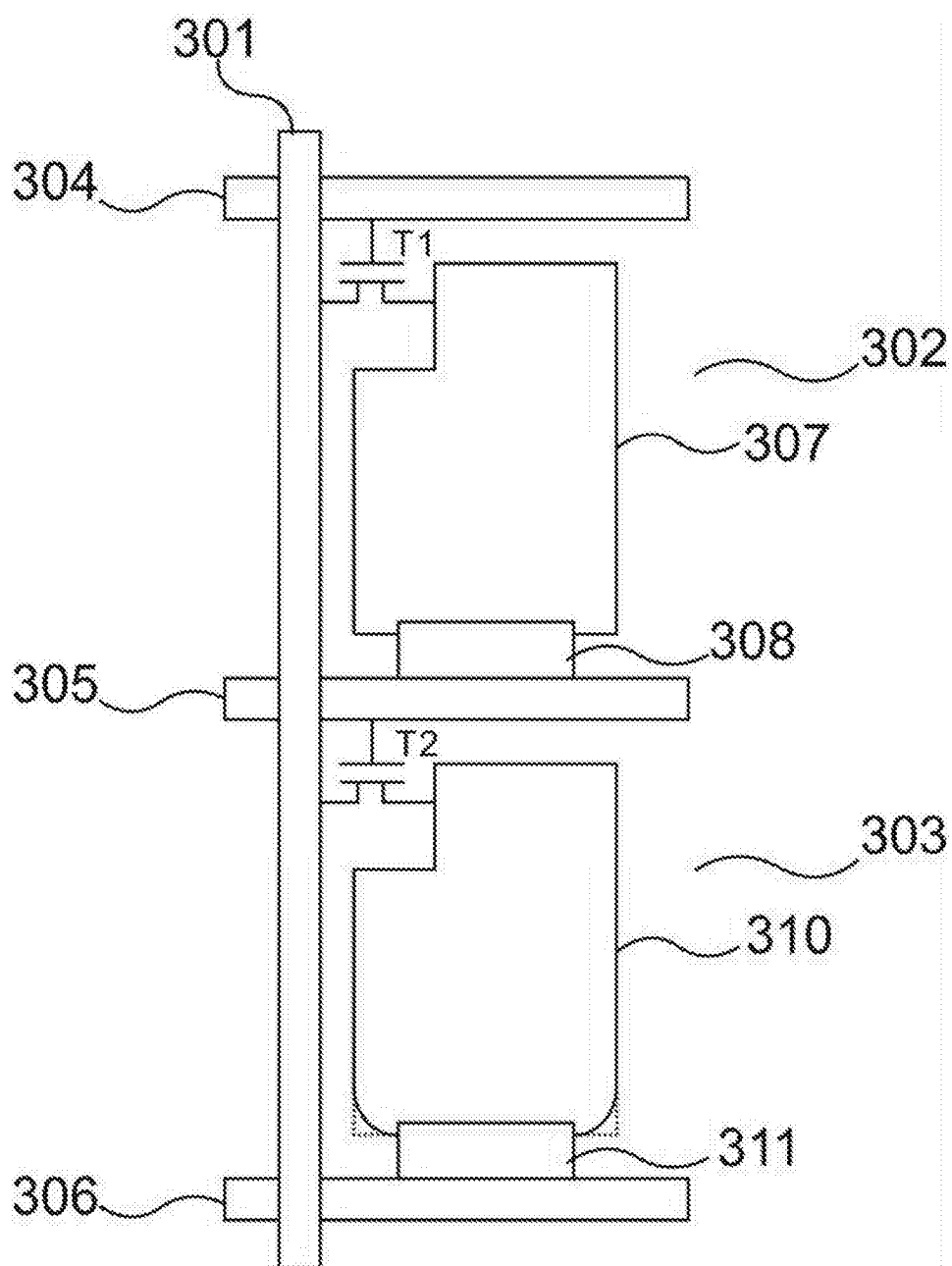


图3

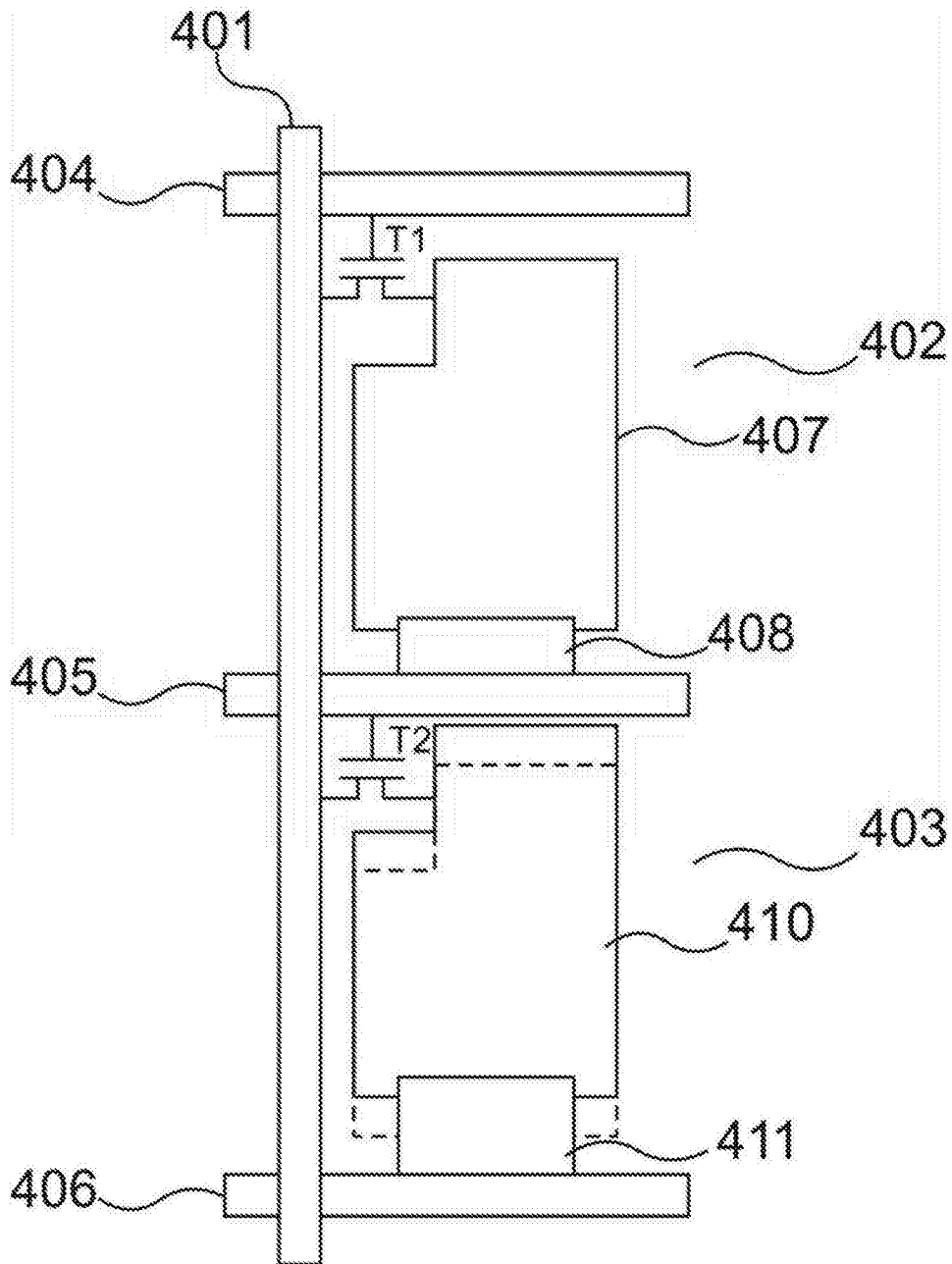


图4

专利名称(译)	液晶显示面板及液晶显示装置		
公开(公告)号	CN106940505A	公开(公告)日	2017-07-11
申请号	CN2017110318327.7	申请日	2017-05-08
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈宥焯 何振伟 吴宇 何涛		
发明人	陈宥焯 何振伟 吴宇 何涛		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136213 G02F1/136286 G02F1/1368		
代理人(译)	黄威		
其他公开文献	CN106940505B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示面板，其包括高电平扫描驱动的第一子像素单元及低电平扫描驱动的第二子像素单元，第一子像素单元与第二子像素单元交错设置，扫描线的扫描顺序为第 $3n+2$ 行、第 $3n+1$ 行以及第 $3n+3$ 行， n 为从0开始的递增的整数，其中第 $3n+2$ 行扫描线对应的存储电容的电容值，小于其他扫描线对应的存储电容的电容值；有益效果为：相较于现有的液晶显示面板，本发明的液晶显示面板，通过降低异常显示行对应的存储电容值，进而降低电压被拉低的程度，解决了现有的液晶显示面板的子像素中的存储电容受耦合作用，使得相应子像素电压被拉低，进而影响显示效果的技术问题。

