



(12)发明专利申请

(10)申请公布号 CN 106094379 A

(43)申请公布日 2016. 11. 09

(21)申请号 201610685270.X

(22)申请日 2016.08.17

(71)申请人 深圳市华星光电技术有限公司
地址 518006 广东省深圳市光明新区塘明大道9-2号

(72)发明人 赵丽

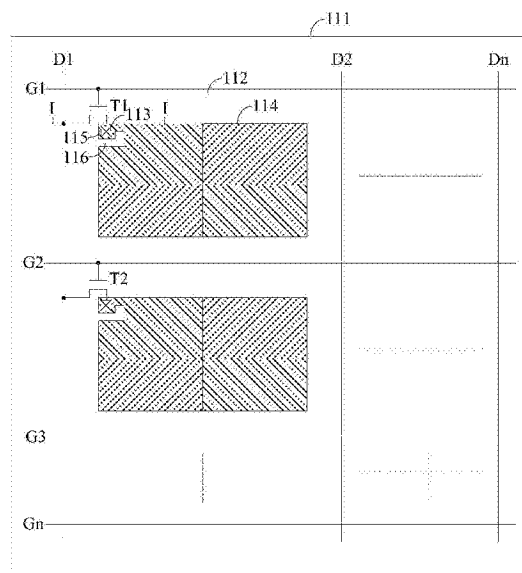
(74)专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280
代理人 钟子敏

(51) Int. Cl.
G02F 1/1362(2006.01)
G02F 1/1343(2006.01)

权利要求书1页 说明书3页 附图3页

(54)发明名称
一种显示面板及其阵列基板

(57)摘要
本发明公开一种显示面板及其阵列基板。该阵列基板包括:多条扫描线,设置在基板上;多条数据线设置在基板上,并且与多条扫描线交替设置,形成多个像素单元,每个像素单元包括像素电极;过孔与像素电极的连接部对应设置;像素电极设置有镂空部,镂空部与连接部相邻设置。通过上述方式,本发明能够避免其他位置的液晶分子乱倒,进而降低按压液晶扩散的不良风险。



1. 一种阵列基板,其特征在于,所述阵列基板包括:
基板;
多条扫描线,设置在所述基板上;
多条数据线,设置在所述基板上,并且与所述多条扫描线交替设置,形成多个像素单元,每个所述像素单元包括像素电极;
过孔,与所述像素电极的连接部对应设置;
其中,所述像素电极设置有镂空部,所述镂空部与所述连接部相邻设置。
2. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板进一步包括多个薄膜晶体管,所述薄膜晶体管的栅极与对应的所述扫描线连接,所述薄膜晶体管的源极与对应的所述数据线连接,所述薄膜晶体管的漏极与对应的所述像素电极连接。
3. 根据权利要求2所述的阵列基板,其特征在于,所述像素电极的连接部通过所述过孔与所述薄膜晶体管的漏极连接。
4. 根据权利要求1所述的阵列基板,其特征在于,所述镂空部的形状为L型。
5. 一种显示面板,其特征在于,所述显示面板包括阵列基板,所述阵列基板包括:
基板;
多条扫描线,设置在所述基板上;
多条数据线,设置在所述基板上,并且与所述多条扫描线交替设置,形成多个像素单元,每个所述像素单元包括像素电极;
过孔,与所述像素电极的连接部对应设置;
其中,所述像素电极设置有镂空部,所述镂空部与所述连接部相邻设置。
6. 根据权利要求5所述的显示面板,其特征在于,所述阵列基板进一步包括多个薄膜晶体管,所述薄膜晶体管的栅极与对应的所述扫描线连接,所述薄膜晶体管的源极与对应的所述数据线连接,所述薄膜晶体管的漏极与对应的所述像素电极连接。
7. 根据权利要求6所述的显示面板,其特征在于,所述像素电极的连接部通过所述过孔与所述薄膜晶体管的漏极连接。
8. 根据权利要求5所述的显示面板,其特征在于,所述显示面板进一步包括彩膜基板和液晶层,所述彩膜基板与所述阵列基板相对设置,所述液晶层设置在所述阵列基板和所述彩膜基板之间。
9. 根据权利要求8所述的显示面板,其特征在于,所述液晶层与所述镂空部对应的液晶分子保持垂直状态。
10. 根据权利要求5所述的显示面板,其特征在于,所述镂空部的形状为L型。

一种显示面板及其阵列基板

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种显示面板及其阵列基板。

背景技术

[0002] 目前,在常规小尺寸、高分辨率液晶显示屏的像素单元设计中,为了提高像素单元的穿透率,通常采取将源极连接开口区的过孔设置在开口去的角落中。由于过孔连接的电极为源极金属层和像素电极层,因此过孔处的地势相对于像素电极的其他位置要高一些,进而电场强。

[0003] 在液晶显示屏正常点亮状态时,过孔处的液晶会受到强电场和高地势的影响向过孔倾倒,引起其他位置的液晶乱倒,会存在按压液晶扩散不良的风险。

发明内容

[0004] 本发明提供一种显示面板及其阵列基板,以解决现有技术存在按压液晶扩散不良的风险的技术问题。

[0005] 为实现上述目的,本发明采用的一个技术方案是:提供一种阵列基板,其包括:

[0006] 基板;

[0007] 多条扫描线,设置在基板上;

[0008] 多条数据线,设置在基板上,并且与多条扫描线交替设置,形成多个像素单元,每个像素单元包括像素电极;

[0009] 过孔,与像素电极的连接部对应设置;

[0010] 其中,像素电极设置有镂空部,镂空部与连接部相邻设置。

[0011] 其中,阵列基板进一步包括多个薄膜晶体管,薄膜晶体管的栅极与对应的扫描线连接,薄膜晶体管的源极与对应的数据线连接,薄膜晶体管的漏极与对应的像素电极连接。

[0012] 其中,像素电极的连接部通过过孔与薄膜晶体管的漏极连接。

[0013] 其中,镂空部的形状为L型。

[0014] 为实现上述目的,本发明采用的另一个技术方案是:提供一种显示面板,其包括阵列基板,该阵列基板包括:

[0015] 基板;

[0016] 多条扫描线,设置在基板上;

[0017] 多条数据线,设置在基板上,并且与多条扫描线交替设置,形成多个像素单元,每个像素单元包括像素电极;

[0018] 过孔,与像素电极的连接部对应设置;

[0019] 其中,像素电极设置有镂空部,镂空部与连接部相邻设置。

[0020] 其中,阵列基板进一步包括多个薄膜晶体管,薄膜晶体管的栅极与对应的扫描线连接,薄膜晶体管的源极与对应的数据线连接,薄膜晶体管的漏极与对应的像素电极连接。

[0021] 其中,像素电极的连接部通过过孔与薄膜晶体管的漏极连接。

[0022] 其中,显示面板进一步包括彩膜基板和液晶层,彩膜基板与阵列基板相对设置,液晶层设置在阵列基板和彩膜基板之间。

[0023] 其中,液晶层与镂空部对应的液晶分子保持垂直状态。

[0024] 其中,镂空部的形状为L型。

[0025] 本发明的有益效果是:区别于现有技术的情况,本发明提供的阵列基板的过孔与像素电极的连接部对应设置,像素电极设置有镂空部,镂空部与连接部相邻设置,由于镂空部处呈现一条暗纹,避免其他位置的液晶分子乱倒,进而降低按压液晶扩散的不良风险。

附图说明

[0026] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,进一步可以根据这些附图获得其他的附图。其中:

[0027] 图1是本发明第一实施例的显示面板的结构示意图;

[0028] 图2是图1中阵列基板的结构示意图;

[0029] 图3是图2中沿I-I的剖视图;

[0030] 图4是图1中显示面板正常点亮时的模拟效果图;

[0031] 图5是本发明第一实施例的阵列基板的结构示意图;

[0032] 图6是本发明第一实施例的液晶显示装置的结构示意图。

具体实施方式

[0033] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性的劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 请参见图1-3所示,图1是本发明第一实施例的显示面板的结构示意图;图2是图1中阵列基板的结构示意图;图3是图2中沿I-I的剖视图。如图1所示,本实施例所揭示的显示面板10包括阵列基板11、彩膜基板12以及液晶层13,其中彩膜基板12与阵列基板11相对设置,液晶层13设置在阵列基板11和彩膜基板12之间。

[0035] 如图2所示,阵列基板11包括基板111、多条扫描线G1,G2……,Gn、多条数据线D1,D2……,Dn、多个像素单元112、多个薄膜晶体管T1,T2……,Tn以及过孔113。其中,多条扫描线G1,G2……,Gn设置在基板111上,多条数据线D1,D2……,Dn设置在基板111上,基板111优选为玻璃基板。在其他实施例中,本领域的普通技术人员可以将基板111设置为其他材料的基板。

[0036] 多条数据线D1,D2……,Dn与多条扫描线G1,G2……,Gn交替设置,形成多个像素单元112。每个像素单元112包括像素电极114,像素电极114优选为ITO(Indium Tin Oxides, 铟锡氧化物半导体透明导电膜)。

[0037] 其中,过孔113与像素电极114的连接部115对应设置,优选地过孔113设置在连接部115的下方。连接部115优选地设置在像素电极114的角落处,在其他实施例中,本领域的

普通技术人员还可以将连接部115设置在像素电极114的其他位置,例如像素电极114的边缘位置。

[0038] 以下以一个像素单元112进行详细说明。

[0039] 薄膜晶体管T1的栅极与对应的扫描线G1连接,薄膜晶体管T1的源极与对应的数据线D1连接,薄膜晶体管T1的漏极与对应的像素电极114连接。其中,像素电极114的连接部115通过过孔113与薄膜晶体管T1的漏极连接。

[0040] 如图3所示,在基板111上设置第一金属层M1,以形成薄膜晶体管T1的栅极;在第一金属层M1上设置第一绝缘层IS1;在第一绝缘层IS1对应于栅极的位置上设置半导体层sd;在第一绝缘层IS1和半导体层sd上设置第二金属层M2,以形成薄膜晶体管T1的源极和漏极;在第二金属层M2上设置第二绝缘层IS2;在第二绝缘层IS2上设置ITO,以形成像素电极114;其中,第二绝缘层IS2进一步设置有过孔113,像素电极114的连接部115通过过孔113与第二金属层M2连接。

[0041] 其中,像素电极114进一步设置有镂空部116,镂空部116与连接部115相邻设置,即镂空部116与过孔113相邻设置。具体而言,将与连接部115相邻的像素电极114进行挖空处理,以形成镂空部116,并且连接部115与像素电极114的其他部分保持电性连接。

[0042] 优选地,镂空部116的形状设置为L型。在其他实施例中,本领域的普通技术人员还可以将镂空部116的形状设置为其他形状,例如镂空部116的形状设置为弧形。

[0043] 在像素单元112正常点亮状态,即显示面板10正常点亮时,即扫描线G1提供扫描信号,薄膜晶体管T1导通,数据线D1提供的数据信号通过薄膜晶体管T1输入至像素电极114;此时,液晶层13与镂空部116对应的液晶分子保持垂直状态,即在显示面板10上形成一条暗纹14,如图4所示。液晶层13与像素电极114除了镂空部116和连接部115外的其他部分(即其他位置)对应的液晶分子均向像素电极114的中心倾倒,因此避免其他位置的液晶分子乱倒,进而降低按压液晶扩散的不良风险。

[0044] 本发明提供第一实施例的阵列基板,如图5所示,本实施例所揭示的阵列基板50与上述实施例所揭示的阵列基板11完全相同,在此不再赘述。

[0045] 本发明提供第一实施例的液晶显示装置,如图6所示,本实施例所揭示的液晶显示装置60包括显示面板61和背光模组62,显示面板61设置在背光模组62的出光方向上,背光模组62用于为显示面板61提供光源,本实施例所揭示的显示面板61优选为上述实施例所揭示的显示面板10,在此不再赘述。

[0046] 本实施例所揭示的液晶显示装置62优选为VA型液晶显示装置。在其他实施例中,本领域的普通技术人员还可以将液晶显示装置62设置为其他显示装置。

[0047] 综上所述,本发明提供的阵列基板的过孔与像素电极的连接部对应设置,像素电极设置有镂空部,镂空部与连接部相邻设置,由于镂空部处呈现一条暗纹,避免其他位置的液晶分子乱倒,进而降低按压液晶扩散的不良风险。

[0048] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

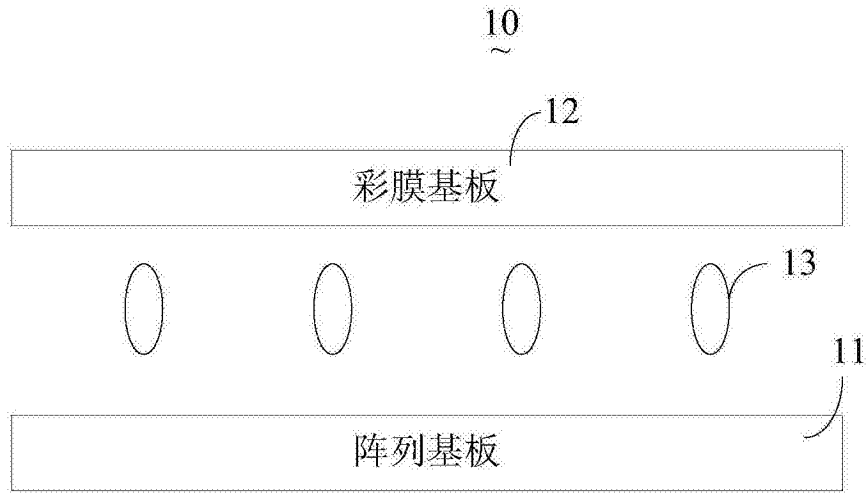


图1

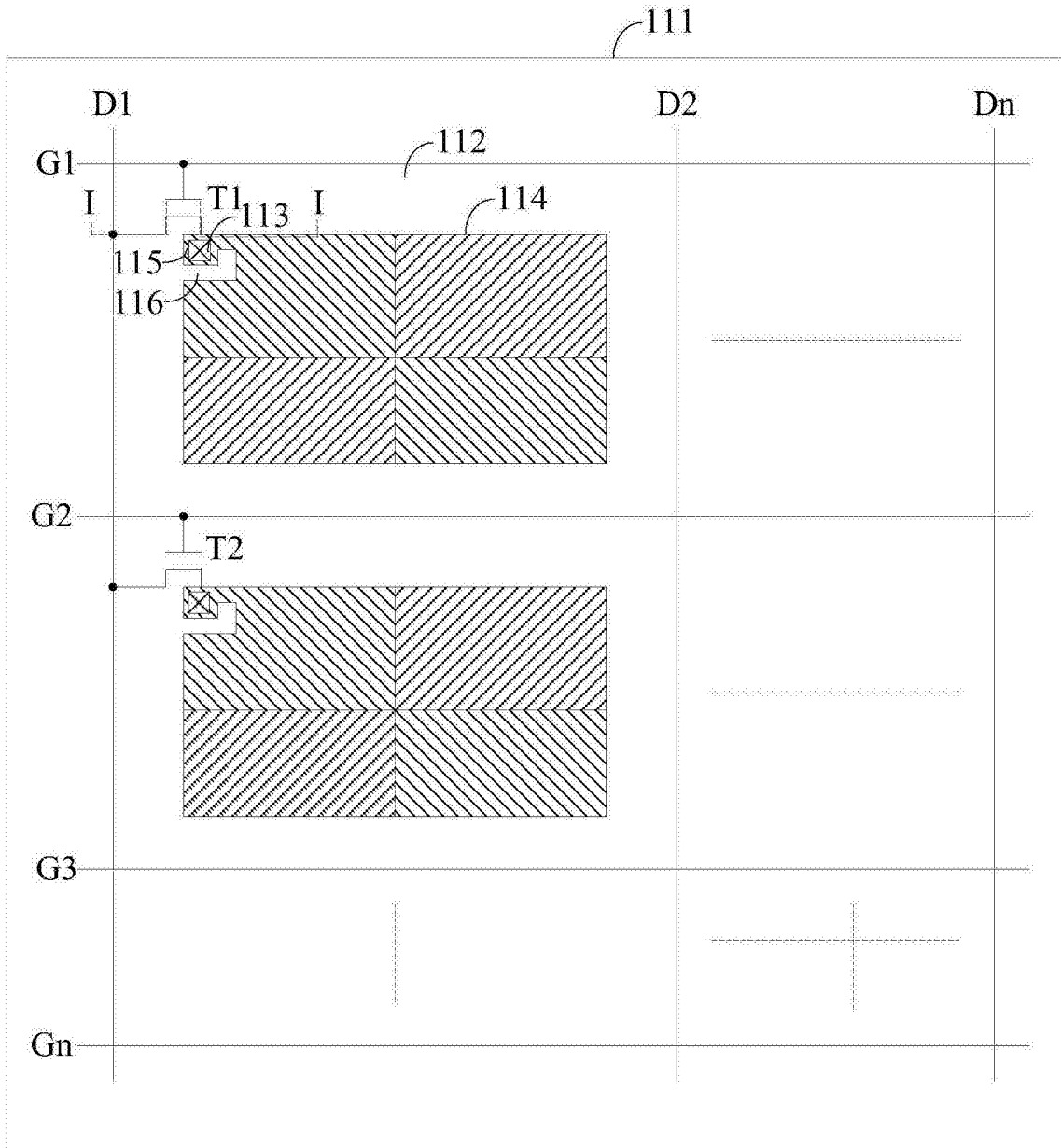


图2

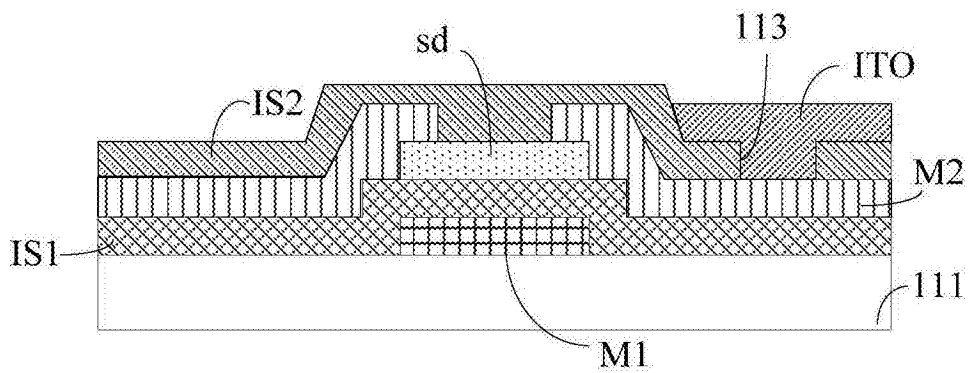


图3

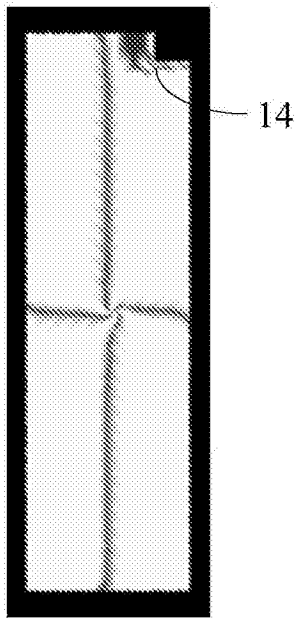


图4

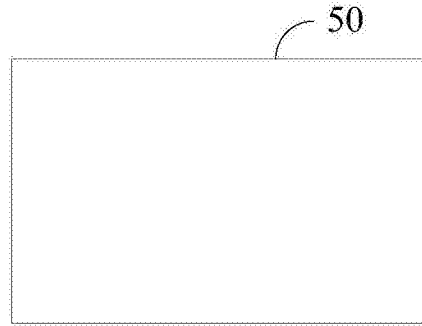


图5

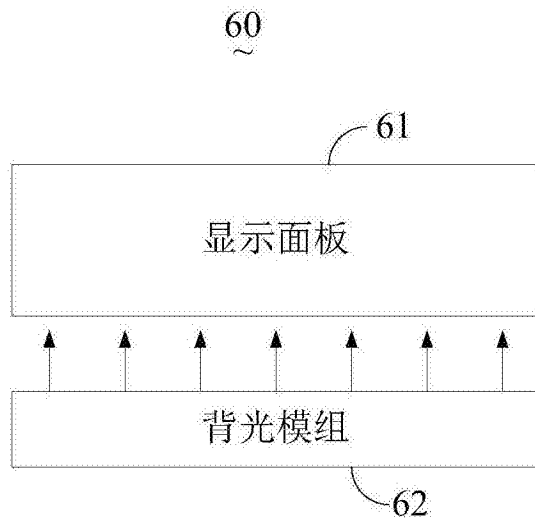


图6

专利名称(译)	一种显示面板及其阵列基板		
公开(公告)号	CN106094379A	公开(公告)日	2016-11-09
申请号	CN201610685270.X	申请日	2016-08-17
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	赵丽		
发明人	赵丽		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/136227 G02F1/134309		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种显示面板及其阵列基板。该阵列基板包括：多条扫描线，设置在基板上；多条数据线设置在基板上，并且与多条扫描线交替设置，形成多个像素单元，每个像素单元包括像素电极；过孔与像素电极的连接部对应设置；像素电极设置有镂空部，镂空部与连接部相邻设置。通过上述方式，本发明能够避免其他位置的液晶分子乱倒，进而降低按压液晶扩散的不良风险。

