



(12) 发明专利申请

(10) 申请公布号 CN 105511177 A

(43) 申请公布日 2016. 04. 20

(21) 申请号 201610073658. 4

(22) 申请日 2016. 02. 02

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72) 发明人 邓银 青海刚

(74) 专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1345(2006. 01)

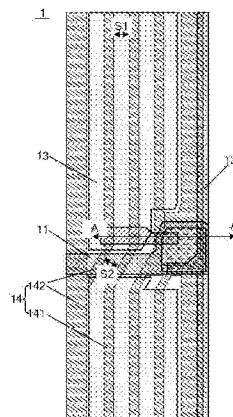
权利要求书2页 说明书5页 附图4页

(54) 发明名称

一种阵列基板和液晶显示装置

(57) 摘要

本发明公开了一种阵列基板和液晶显示装置,涉及显示技术领域,解决了液晶显示装置在显示过程中出现 trace mura 的技术问题。该阵列基板的每个子像素内设置有平板状的像素电极,阵列基板还包括位于多个子像素上方的公共电极,公共电极包括与多个子像素一一对应的多个第一子公共电极和多个第二子公共电极,第二子公共电极连接于任意相邻的两个第一子公共电极之间,各第一子公共电极上均设置有第一狭缝,且在第一狭缝的延伸方向上分布的第二子公共电极上设置有第二狭缝,第二狭缝的延伸方向和第一狭缝的延伸方向之间具有夹角。本发明中的阵列基板应用于 FFS 模式的液晶显示装置中。



1. 一种阵列基板,包括多条栅线和多条数据线,多条所述栅线和多条所述数据线限定出阵列排布的多个子像素,每个所述子像素内设置有平板状的像素电极,所述阵列基板还包括位于多个所述子像素上方的公共电极,其特征在于,所述公共电极包括与多个所述子像素一一对应的多个第一子公共电极和多个第二子公共电极,所述第二子公共电极连接于任意相邻的两个所述第一子公共电极之间,各所述第一子公共电极上均设置有第一狭缝,且在所述第一狭缝的延伸方向上分布的所述第二子公共电极上设置有第二狭缝,所述第二狭缝的延伸方向和所述第一狭缝的延伸方向之间具有夹角。

2. 根据权利要求1所述的阵列基板,其特征在于,所述第一狭缝的延伸方向与所述数据线的延伸方向相同。

3. 根据权利要求1所述的阵列基板,其特征在于,所述第二狭缝和所述第一狭缝相连通,相邻的两个所述第一狭缝之间的间距与相邻的两个所述第二狭缝之间的间距相同。

4. 根据权利要求1所述的阵列基板,其特征在于,在垂直于所述第一狭缝的延伸方向上分布的所述第二子公共电极为条形电极。

5. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括衬底基板、薄膜晶体管的栅极、栅极绝缘层、薄膜晶体管的有源层、薄膜晶体管的源极和漏极、钝化层,所述薄膜晶体管的栅极、所述栅极绝缘层、所述薄膜晶体管的有源层、所述像素电极、所述薄膜晶体管的源极和漏极、所述钝化层以及所述公共电极依次层叠设置于所述衬底基板上,所述薄膜晶体管的源极搭接于所述像素电极上。

6. 根据权利要求5所述的阵列基板,其特征在于,所述公共电极包括与所述薄膜晶体管的有源层一一对应的多个镂空区域。

7. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括衬底基板、薄膜晶体管的栅极、栅极绝缘层、薄膜晶体管的有源层、薄膜晶体管的源极和漏极、层间绝缘层、树脂绝缘层和钝化层,所述薄膜晶体管的栅极、所述栅极绝缘层、所述薄膜晶体管的有源层、所述薄膜晶体管的源极和漏极、所述层间绝缘层、所述树脂绝缘层、所述像素电极、所述钝化层和所述公共电极依次层叠设置于所述衬底基板上,所述阵列基板还包括贯穿所述树脂绝缘层和所述层间绝缘层的第一过孔,所述像素电极通过所述第一过孔与所述薄膜晶体管的源极连接。

8. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括衬底基板、薄膜晶体管的有源层、栅极绝缘层、薄膜晶体管的栅极、层间绝缘层、薄膜晶体管的源极和漏极、树脂绝缘层和钝化层,所述薄膜晶体管的有源层、所述栅极绝缘层、所述薄膜晶体管的栅极、所述层间绝缘层、所述薄膜晶体管的源极和漏极、所述树脂绝缘层、所述像素电极、所述钝化层和所述公共电极依次层叠设置于所述衬底基板上,所述阵列基板还包括贯穿所述栅极绝缘层和所述层间绝缘层的第二过孔,贯穿所述栅极绝缘层和所述层间绝缘层的第三过孔,以及贯穿所述树脂绝缘层的第四过孔,所述薄膜晶体管的源极通过所述第二过孔与所述有源层连接,所述薄膜晶体管的漏极通过所述第三过孔与所述薄膜晶体管的有源层连接,所述像素电极通过所述第四过孔与所述薄膜晶体管的源极连接。

9. 根据权利要求7或8所述的阵列基板,其特征在于,所述公共电极覆盖整个阵列基板。

10. 根据权利要求5、7或8所述的阵列基板,其特征在于,所述薄膜晶体管的有源层为矩形结构,所述薄膜晶体管的源极与所述有源层的一个顶角连接,所述薄膜晶体管的漏极与

所述有源层的未与所述顶角相邻的两个边连接。

11. 一种液晶显示装置, 其特征在于, 包括如权利要求1~10任一项所述的阵列基板、与所述阵列基板相对设置的彩膜基板, 以及位于所述阵列基板和所述彩膜基板之间的液晶分子层。

一种阵列基板和液晶显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板和液晶显示装置。

背景技术

[0002] 液晶显示装置是一种常用的显示器件,其根据显示模式可以划分为TN(Twisted Nematic,扭曲向列型)模式、FFS(Fringe Field Switching,边缘场开关技术型)模式等,其中,FFS模式的液晶显示装置具有广视角和透光效率高的优点,得到越来越广泛的应用。

[0003] 现有的FFS模式的液晶显示装置包括相对设置的阵列基板和彩膜基板,以及位于二者之间的液晶分子层,阵列基板分为多个子像素,每个子像素内设置有平板状的像素电极,阵列基板上还设置有覆盖于多个子像素上的公共电极,公共电极与各子像素的中间区域对应的位置处具有狭缝,像素电极和公共电极之间形成电场。

[0004] 然而,本申请的发明人发现,由于在子像素的中间区域,公共电极和像素电极之间形成的是水平电场,该区域的液晶分子沿长轴垂直于狭缝的延伸方向排列,在子像素的边缘区域,公共电极和像素电极之间形成的是垂直电场,该区域的液晶分子沿长轴平行于狭缝的延伸方向排列,进而使得子像素的中间区域和边缘区域的交界处两侧的液晶分子的偏转状态相差较大,进而使得液晶分子层的回复力(液晶分子层回复初始状态的能力)差,从而使得液晶显示装置在显示过程中容易出现trace mura(上一帧结束后,液晶分子无法及时偏转到此帧需要的偏转状态而造成的影像残留现象)。

发明内容

[0005] 本发明的目的在于提供一种阵列基板和液晶显示装置,用于避免液晶显示装置在显示过程中出现trace mura。

[0006] 为达到上述目的,本发明提供了一种阵列基板,采用如下技术方案:

[0007] 该阵列基板包括多条栅线和多条数据线,多条所述栅线和多条所述数据线限定出阵列排布的多个子像素,每个所述子像素内设置有平板状的像素电极,所述阵列基板还包括位于多个所述子像素上方的公共电极,所述公共电极包括与多个所述子像素一一对应的多个第一子公共电极和多个第二子公共电极,所述第二子公共电极连接于任意相邻的两个所述第一子公共电极之间,各所述第一子公共电极上均设置有第一狭缝,且在所述第一狭缝的延伸方向上分布的所述第二子公共电极上设置有第二狭缝,所述第二狭缝的延伸方向和所述第一狭缝的延伸方向之间具有夹角。

[0008] 本发明提供的阵列基板具有如上所述的结构,由于该阵列基板上的公共电极包括与多个子像素一一对应的多个第一子公共电极,和连接于任意相邻的两个第一子公共电极之间的第二子公共电极,不仅各第一子公共电极上均设置有第一狭缝,在第一狭缝的延伸方向上的第二子公共电极上也设置有第二狭缝,而且第二狭缝的延伸方向和第一狭缝的延伸方向之间具有夹角,从而使得将该阵列基板应用于液晶显示装置中时,第二子公共电极对应的液晶分子的偏转状态,介于第一子公共电极对应的液晶分子的偏转状态和不偏转之

间,从而有效提高了液晶分子层的回复力,进而避免液晶显示装置在显示过程中出现trace mura。

[0009] 此外,本发明还提供一种液晶显示装置,采用如下技术方案:

[0010] 该液晶显示装置包括以上所述的阵列基板、与所述阵列基板相对设置的彩膜基板,以及位于所述阵列基板和所述彩膜基板之间的液晶分子层。

[0011] 由于该液晶显示装置包括如上所述的阵列基板,因此,该液晶显示装置具有和上述阵列基板相同的有益效果,此处不再进行赘述。

附图说明

[0012] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0013] 图1为本发明实施例中的阵列基板的平面图一;

[0014] 图2为本发明实施例中的阵列基板的光学模拟图;

[0015] 图3为本发明实施例中图1沿AA'方向的截面图一;

[0016] 图4为本发明实施例中的阵列基板的平面图二;

[0017] 图5为本发明实施例中图4沿AA'方向的截面图一;

[0018] 图6为本发明实施例中图4沿AA'方向的截面图二。

[0019] 附图标记说明:

[0020] 1—阵列基板; 10—衬底基板; 11—栅线;

[0021] 12—数据线; 13—像素电极; 14—公共电极;

[0022] 141—第一子公共电极; 142—第二子公共电极; 15—栅极绝缘层;

[0023]

[0024] 16—薄膜晶体管; 161—栅极; 162—有源层;

[0025] 163—源极; 164—漏极; 165—欧姆接触层;

[0026] 17—钝化层; 18—层间绝缘层; 19—树脂绝缘层;

[0027] H1—第一过孔; H2—第二过孔; H3—第三过孔;

[0028] H4—第四过孔; S1—第一狭缝; S2—第二狭缝。

具体实施方式

[0029] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0030] 本发明实施例提供了一种阵列基板,如图1所示,该阵列基板1包括多条栅线11和多条数据线12,多条栅线11和多条数据线12限定出阵列排布的多个子像素,每个子像素内设置有平板状的像素电极13,阵列基板1还包括位于多个子像素上方的公共电极14,公共电极14包括与多个子像素一一对应的多个第一子公共电极141和多个第二子公共电极142,第

二子公共电极142连接于任意相邻的两个第一子公共电极141之间,各第一子公共电极141上均设置有第一狭缝S1,且在第一狭缝S1的延伸方向上分布的第二子公共电极142上设置有第二狭缝S2,第二狭缝S2的延伸方向和第一狭缝S1的延伸方向之间具有夹角。该夹角的大小可以根据在第一狭缝S1的延伸方向上的相邻两个子像素之间距离,以及子像素在垂直于第一狭缝S1的延伸方向的方向上的尺寸综合决定,以将该第二子公共电极142上的第二狭缝S2能够贯穿该第二子公共电极142。

[0031] 本发明实施例提供的阵列基板具有如上所述的结构,从而使得将该阵列基板应用于液晶显示装置中时,第二子公共电极142对应的液晶分子的偏转状态,介于第一子公共电极141对应的液晶分子的偏转状态(液晶分子的长轴平行于狭缝的延伸方向)和不偏转(液晶分子的长轴垂直于狭缝的延伸方向)之间,从而有效提高了液晶分子层的回复力,进而避免液晶显示装置在显示过程中出现trace mura。

[0032] 另外,由于第一子公共电极141与子像素一一对应,第二子公共电极142连接于各第一子公共电极141之间,因此,如图2所示,第二子公共电极142上设置的第二狭缝S2不会占据或者尽可能少的占据子像素所在区域,进而使得子像素的边缘也具有较高的光线透过率,因此,将该阵列基板应用于液晶显示装置中时,还可以使与之相对设置的彩膜基板上的黑矩阵的宽度较小,进而有效提高液晶显示装置的开口率。

[0033] 需要说明的是,以上并未对在垂直于第一狭缝S1的延伸方向上分布的第二子公共电极的具体结构进行限定,本领域技术人员可以根据实际需要进行设置。示例性地,本发明实施例中,如图1所示,在垂直于第一狭缝S1的延伸方向上分布的第二子公共电极142为条形电极,即第二子公共电极142上未设置有狭缝,此时,在垂直于第一狭缝S1的延伸方向上分布的第二子公共电极142的宽度较大,有利于使得整个公共电极14的电阻较小,减轻公共电极信号在传输过程中的损失,有利于提高液晶显示装置的显示效果。

[0034] 其中,第一狭缝S1的延伸方向可以与栅线11的延伸方向相同,或者与数据线12的延伸方向相同,或者与以上两方向之间具有夹角。由于通常子像素在栅线11的延伸方向上的尺寸较小,在数据线12的延伸方向上的尺寸较大,且通常栅线11的宽度较大,数据线12的宽度较小,因此,本发明实施例中优选如图1所示,第一狭缝S1的延伸方向与数据线12的延伸方向相同,以使更多的液晶分子能够在第一公共电极141和像素电极13之间形成的水平电场的作用下发生偏转,进而能够进一步提高应用该阵列基板的液晶显示装置的开口率。

[0035] 另外,本发明实施例中优选,如图1所示,第二狭缝S2和第一狭缝S1相连通,相邻的两个第一狭缝S1之间的间距与相邻的两个第二狭缝S2之间的间距相同,以使公共电极14的结构较为简单,且避免公共电极14上存在宽度特别小的区域,有利于使公共电极14具有较小的电阻,减轻公共电极信号在传输过程中的损失,有利于提高液晶显示装置的显示效果。示例性地,第一狭缝S1和第二狭缝S2的宽度可以相同。

[0036] 需要补充的是,本发明实施例中的阵列基板1不仅包括如上所述的像素电极13和公共电极14,阵列基板1还可以包括其他结构,为了便于本领域技术人员理解,下面本发明实施例提供阵列基板的三种具体结构,当然,阵列基板的具体结构不局限于此,本领域技术人员可以根据以下内容进行合理设置,此处不再一一进行赘述,

[0037] 示例性地,如图3所示,阵列基板1还包括衬底基板10、薄膜晶体管16的栅极161、栅极绝缘层15、薄膜晶体管16的有源层162、薄膜晶体管16的源极163和漏极164、钝化层17,以

上各结构与像素电极13和公共电极14的位置关系如下:薄膜晶体管16的栅极161、栅极绝缘层15、薄膜晶体管16的有源层162、像素电极13、薄膜晶体管16的源极163和漏极164、钝化层17以及公共电极14依次层叠设置于衬底基板10上,薄膜晶体管16的源极163搭接于像素电极13上。

[0038] 进一步地,本发明实施例中优选,如图1和图3所示,公共电极14包括与薄膜晶体管16的有源层162一一对应(包括位置和尺寸的相对应)的多个镂空区域,以避免公共电极14与薄膜晶体管16的有源层162形成寄生电容,有利于降低液晶显示装置的功耗,并维持公共电极电压的稳定,使液晶显示装置具有较好的显示效果。

[0039] 示例性地,如图4和图5所示,阵列基板1还包括衬底基板10、薄膜晶体管16的栅极161、栅极绝缘层15、薄膜晶体管16的有源层162、薄膜晶体管16的源极163和漏极164、层间绝缘层18、树脂绝缘层19和钝化层17,以上各结构与像素电极13和公共电极14的位置关系如下:薄膜晶体管16的栅极161、栅极绝缘层15、薄膜晶体管16的有源层162、薄膜晶体管16的源极163和漏极164、层间绝缘层18、树脂绝缘层19、像素电极13、钝化层17和公共电极14依次层叠设置于衬底基板10上。此时,如图5所示,阵列基板1还包括贯穿树脂绝缘层19和层间绝缘层18的第一过孔H1,像素电极13通过第一过孔H1与薄膜晶体管16的源极163连接。

[0040] 由于如图5所示薄膜晶体管16的有源层162与公共电极14之间设置有层间绝缘层18、树脂绝缘层19和钝化层17,薄膜晶体管16的有源层162与公共电极14形成的寄生电容非常小,因此,本发明实施例中优选,如图4所示,公共电极14覆盖整个阵列基板1,以使薄膜晶体管16对应的液晶分子也能发生偏转,进而可以有效提高应用此阵列基板1的液晶显示装置的开口率。

[0041] 示例性地,如图4和图6所示,阵列基板1还包括衬底基板10、薄膜晶体管16的有源层162、栅极绝缘层15、薄膜晶体管16的栅极161、层间绝缘层18、薄膜晶体管16的源极163和漏极164、树脂绝缘层19和钝化层17,以上各结构与像素电极13和公共电极14的位置关系如下:薄膜晶体管16的有源层162、栅极绝缘层15、薄膜晶体管16的栅极161、层间绝缘层18、薄膜晶体管16的源极163和漏极164、树脂绝缘层19、像素电极13、钝化层17和公共电极14依次层叠设置于衬底基板10上。此时,如图5所示,阵列基板1还包括贯穿栅极绝缘层15和层间绝缘层18的第二过孔H2,贯穿栅极绝缘层15和层间绝缘层18的第三过孔H3,以及贯穿树脂绝缘层19的第四过孔H4,薄膜晶体管16的源极163通过第二过孔H2与薄膜晶体管16的有源层162连接,薄膜晶体管16的漏极164通过第三过孔H3与薄膜晶体管16的有源层162连接,像素电极13通过第四过孔H4与薄膜晶体管16的源极163连接。为了防止衬底基板10的金属离子对有源层162造成污染,本发明实施例中优选薄膜晶体管16的有源层162与衬底基板10之间设置有缓冲层。

[0042] 类似地,由于如图6所示薄膜晶体管16的有源层162与公共电极14之间设置有栅极绝缘层15、层间绝缘层18、树脂绝缘层19和钝化层17,薄膜晶体管16的有源层162与公共电极14形成的寄生电容非常小,因此,本发明实施例中优选,如图4所示,公共电极14覆盖整个阵列基板1,以使薄膜晶体管16对应的液晶分子也能发生偏转,进而可以有效提高应用此阵列基板1的液晶显示装置的开口率。

[0043] 本发明实施例中优选,如图1和图4所示,以上三种阵列基板1包括的薄膜晶体管16的有源层162为矩形结构,薄膜晶体管16的源极163与该有源层162的一个顶角连接,薄膜晶

极管16的漏极164与该有源层162的未与该顶角相邻的两个边连接,进而使得该薄膜晶体管16的沟道的宽长比较大,有利于增加薄膜晶体管16的工作电流,进而提高应用该阵列基板1的液晶显示装置的显示效果。本领域技术人员基于以上内容可以想到有源层162的其他具体形状(例如圆形、六边形等)以及源极163和漏极164与有源层162的具体连接方式,此处不再一一进行赘述。

[0044] 可选地,以上三种阵列基板1包括的薄膜晶体管16的有源层162的材质为非晶硅或者低温多晶硅,此时,为了减小薄膜晶体管16的有源层162与源极163和漏极164之间的接触电阻,本发明实施例中优选,如图3、图5和图6所示,有源层162的与源极163和漏极164连接的部分上设置有欧姆接触层165,该欧姆接触层165可以通过对有源层162进行掺杂得到。可选地,以上三种阵列基板1包括的钝化层17的材质为氮化硅或者氧化硅;以上后两种阵列基板1包括的层间绝缘层18的材质为氮化硅或者氧化硅。

[0045] 此外,本发明实施例还提供了一种液晶显示装置,该液晶显示装置包括以上所述的阵列基板1、与阵列基板1相对设置的彩膜基板,以及位于阵列基板1和彩膜基板之间的液晶分子层。可选地,彩膜基板上设置有网格状的黑矩阵和填充于黑矩阵之间的彩色滤色层,其中,该彩色滤色层可以包括红色区域、绿色区域和蓝色区域。

[0046] 该显示装置可以为:液晶面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0047] 由于该液晶显示装置包括如上所述的阵列基板,因此,该液晶显示装置具有和上述阵列基板相同的有益效果,此处不再进行赘述。

[0048] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

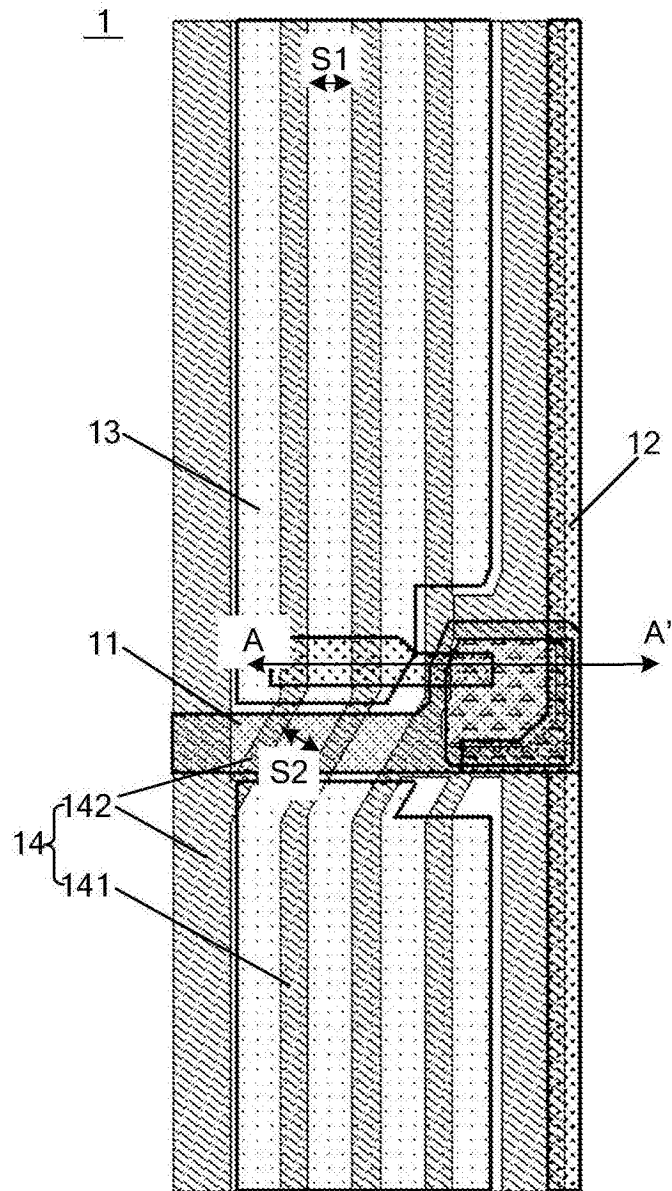


图1

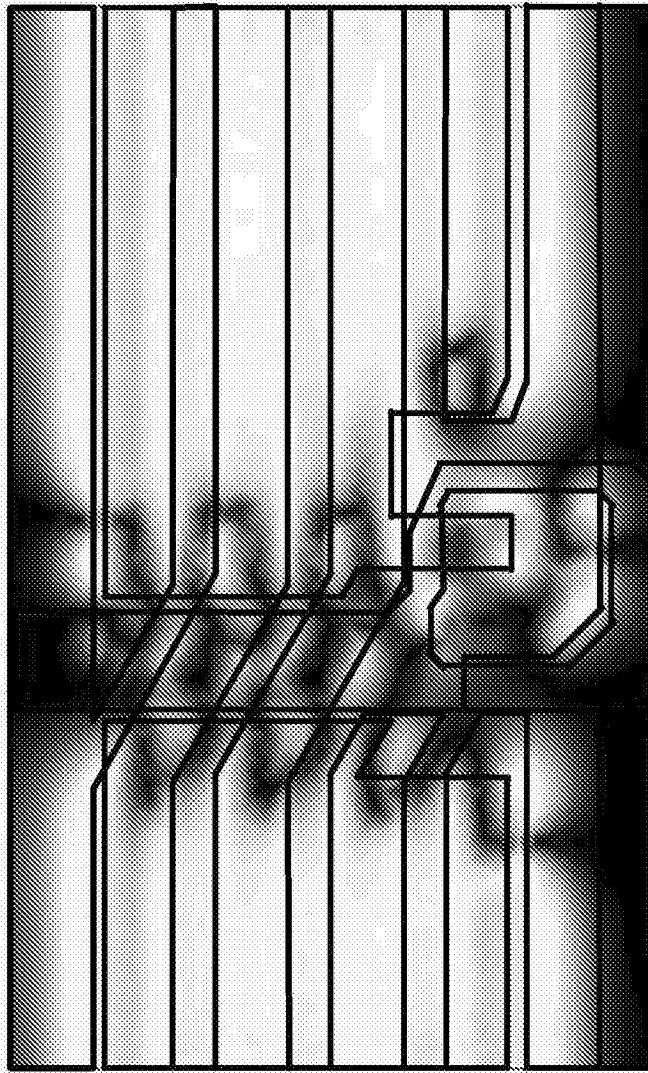


图2

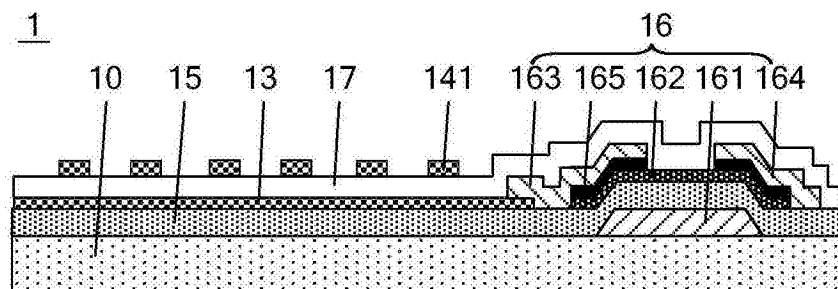


图3

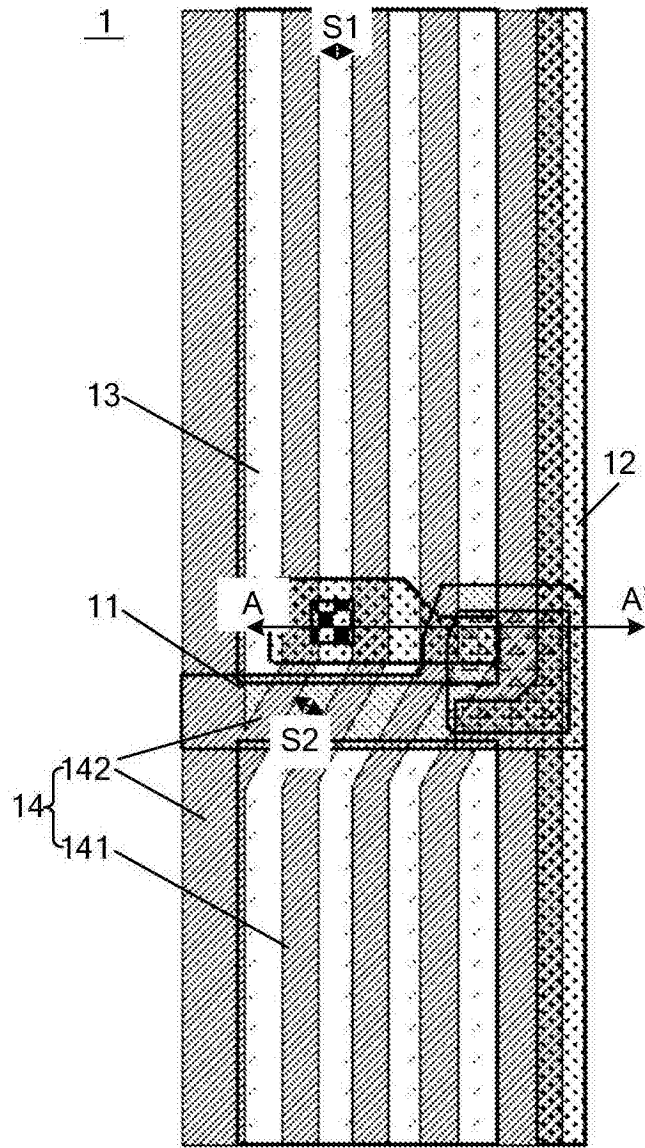


图4

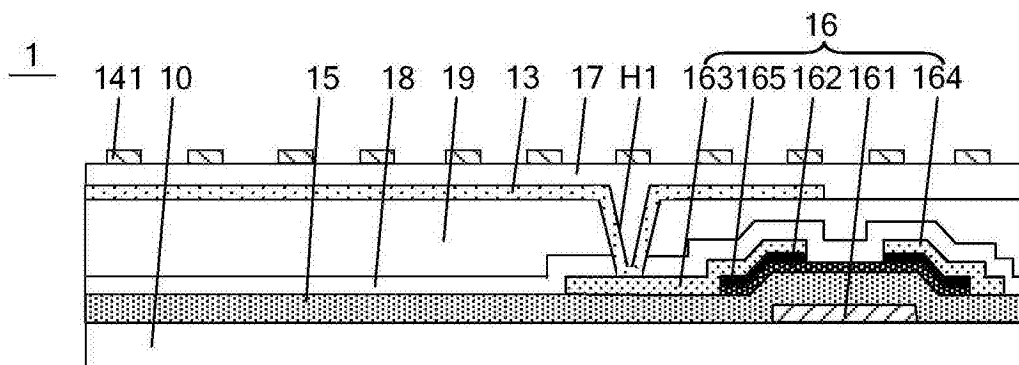


图5

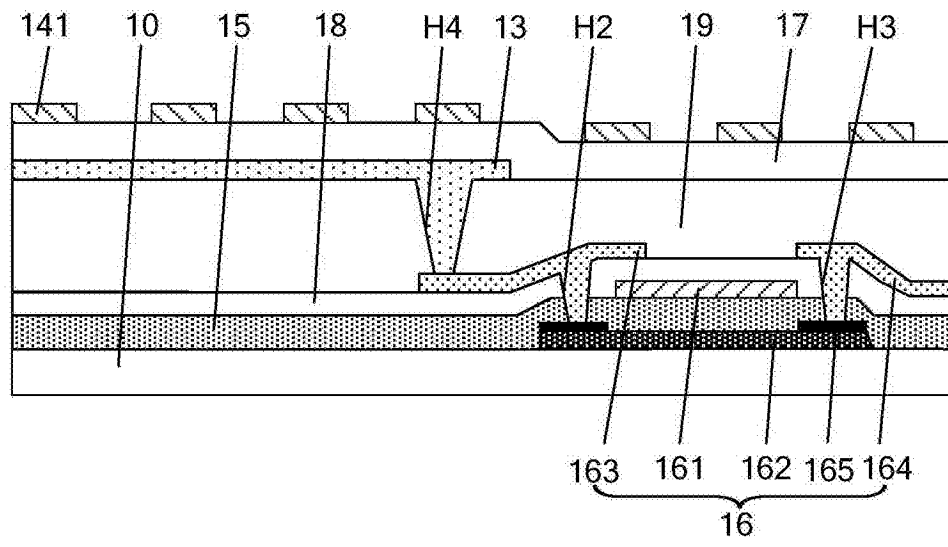
1

图6

专利名称(译)	一种阵列基板和液晶显示装置		
公开(公告)号	CN105511177A	公开(公告)日	2016-04-20
申请号	CN201610073658.4	申请日	2016-02-02
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	邓银 青海刚		
发明人	邓银 青海刚		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1368 G02F1/1345		
CPC分类号	G02F1/133707 G02F1/133345 G02F1/133514 G02F1/134309 G02F1/134363 G02F1/13439 G02F1/136227 G02F1/136286 G02F1/1368 G02F1/137 G02F2001/134345 G02F2001/134372 G02F2201/121 G02F2201/123 G02F1/1345		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板和液晶显示装置，涉及显示技术领域，解决了液晶显示装置在显示过程中出现trace ? mura的技术问题。该阵列基板的每个子像素内设置有平板状的像素电极，阵列基板还包括位于多个子像素上方的公共电极，公共电极包括与多个子像素一一对应的多个第一子公共电极和多个第二子公共电极，第二子公共电极连接于任意相邻的两个第一子公共电极之间，各第一子公共电极上均设置有第一狭缝，且在第一狭缝的延伸方向上分布的第二子公共电极上设置有第二狭缝，第二狭缝的延伸方向和第一狭缝的延伸方向之间具有夹角。本发明中的阵列基板应用于FFS模式的液晶显示装置中。

