



(12)发明专利

(10)授权公告号 CN 104991377 B

(45)授权公告日 2018.01.30

(21)申请号 201510483267.5

(22)申请日 2015.08.03

(65)同一申请的已公布的文献号
申请公布号 CN 104991377 A

(43)申请公布日 2015.10.21

(73)专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王英涛

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 彭久云

(51)Int.Cl.

G02F 1/1335(2006.01)

G02F 1/1362(2006.01)

(56)对比文件

CN 101452160 A,2009.06.10,

CN 101452160 A,2009.06.10,

CN 101354490 A,2009.01.28,

CN 104330915 A,2015.02.04,

US 2008002071 A1,2008.01.03,

CN 101520563 A,2009.09.02,

审查员 巩龙静

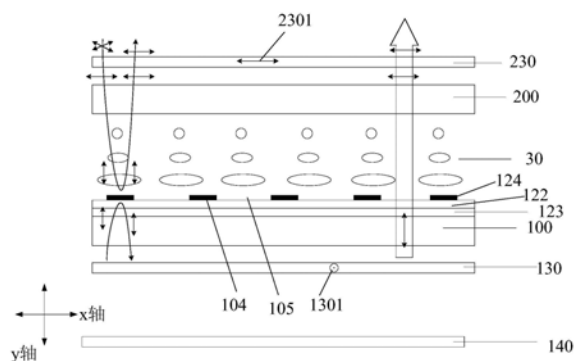
权利要求书2页 说明书11页 附图12页

(54)发明名称

阵列基板、液晶显示面板及显示装置

(57)摘要

一种阵列基板、液晶显示面板及显示装置。该阵列基板包括衬底基板以及设置在所述衬底基板上的多个子像素,其中,各所述子像素所在区域均包括多个透射区域和多个反射区域。其可使得包含本发明实施例提供的阵列基板的显示面板及显示装置具有更均匀的亮度,整体均匀性好。



1. 一种阵列基板,包括衬底基板以及设置在所述衬底基板上的多个子像素,其中,各所述子像素所在区域均包括多个透射区域和多个反射区域;各反射区域内设置有线栅偏光膜,各反射区域内的所述线栅偏光膜包括多条平行设置的金属线,所述多条平行设置的金属线配置来透过偏振方向垂直于所述金属线延伸方向的线偏振光以及反射偏振方向平行于所述金属线延伸方向的线偏振光,每条金属线的高度为100-300nm。

2. 如权利要求1所述的阵列基板,其中,所述透射区域和所述反射区域在第一方向上交替排布。

3. 如权利要求2所述的阵列基板,其中,所述透射区域和所述反射区域在第二方向上交替排布,所述第二方向垂直于所述第一方向。

4. 如权利要求1所述的阵列基板,其中,各所述子像素所在区域内的所述多个透射区域和/或所述多个反射区域均匀分布在所述子像素中。

5. 如权利要求1所述的阵列基板,其中,所述金属线材质包括铝、铬、铜、银、镍、铁、钴中的一种或几种的组合。

6. 如权利要求1所述的阵列基板,还包括多条数据线,其中,所述线栅偏光膜与所述多条数据线同层设置且相互绝缘。

7. 如权利要求1所述的阵列基板,还包括多条栅线,其中,所述线栅偏光膜与所述多条栅线同层设置且相互绝缘。

8. 如权利要求7所述的阵列基板,还包括与所述栅线同层设置且延伸方向相同的公共电极线,其中,在各所述子像素内所述线栅偏光膜与所述公共电极线电性相连。

9. 如权利要求7所述的阵列基板,其中,各子像素内的线栅偏光膜与所述子像素内的像素电极电性相连。

10. 如权利要求1所述的阵列基板,还包括薄膜晶体管,其中,所述线栅偏光膜复用作为所述子像素内的像素电极,所述像素电极与所述薄膜晶体管的漏极电性相连。

11. 如权利要求10所述的阵列基板,其中,所述子像素内的像素电极为狭缝状电极或梳状电极。

12. 如权利要求11所述的阵列基板,还包括公共电极,其中,所述公共电极位于所述像素电极和所述衬底基板之间。

13. 如权利要求1所述的阵列基板,其中,各所述子像素内,所述线栅偏光膜复用作为所述子像素内的公共电极。

14. 如权利要求13所述的阵列基板,其中,所述子像素内的公共电极为狭缝状电极。

15. 如权利要求14所述的阵列基板,还包括像素电极和薄膜晶体管,其中,所述像素电极位于所述公共电极和所述衬底基板之间,所述像素电极与所述薄膜晶体管的漏极电性相连。

16. 如权利要求1所述的阵列基板,其中,所述线栅偏光膜复用作为同层设置的插指结构的像素电极和公共电极。

17. 如权利要求5-16任一项所述的阵列基板,其中,在各所述子像素内,在所述线栅偏光膜上设置有透明金属氧化物导电层。

18. 如权利要求17所述的阵列基板,其中,在各所述子像素内,所述透明金属氧化物导电层与所述线栅偏光膜的图案一致。

19. 一种液晶显示面板, 包括: 相对而置的对置基板和阵列基板, 以及填充在所述阵列基板和对置基板之间的液晶层; 其中,

所述阵列基板为如权利要求1-18任一项所述的阵列基板。

20. 如权利要求19所述的液晶显示面板, 其中, 在所述阵列基板远离所述对置基板的一侧设置的下偏光板, 所述多条平行设置的金属线的延伸方向与所述下偏光板的偏光轴的方向相互平行。

21. 一种显示装置, 包括如权利要求19或20所述的液晶显示面板。

阵列基板、液晶显示面板及显示装置

技术领域

[0001] 本发明的实施例涉及一种阵列基板、液晶显示面板及显示装置。

背景技术

[0002] 随着显示技术的快速发展,人们越来越注重对显示器的应用及创新。当然,人们对显示特性的要求也越来越高。而通常的透射式液晶显示器在日光直射下,图像会发生冲蚀现象。故而人们在不断寻求实现显示器无论在室内还是室外都有较好的对比度的方法。

[0003] 半透半反技术已被列入解决室外对比度下降的一个方案。然而通常实现半透半反主要有两种方式。一种是实现单盒厚的电控双折射(Electrically Controlled Birefringence, ECB)模式,然而这种模式通常需要额外的补偿膜,并且视角不好。另一种是双盒厚半透半反模式,然而这种模式的工艺制程比较复杂,生产成本较高,而且显示特性不是太好。

发明内容

[0004] 本发明至少一实施例提供一种阵列基板、液晶显示面板及显示装置,其可使得包含本发明实施例提供的阵列基板的显示面板及显示装置具有更均匀的亮度,整体均匀性好。

[0005] 本发明至少一实施例提供一种阵列基板,包括衬底基板以及设置在所述衬底基板上的多个子像素,其中,各所述子像素所在区域均包括多个透射区域和多个反射区域。

[0006] 例如,该阵列基板中,所述透射区域和所述反射区域在第一方向上交替排布。

[0007] 例如,该阵列基板中,所述透射区域和所述反射区域在第二方向上交替排布,所述第二方向垂直于所述第一方向。

[0008] 例如,各所述子像素所在区域内的所述多个透射区域和/或所述多个反射区域均匀分布在所述子像素中。

[0009] 例如,该阵列基板中,各所述子像素内均设置有线栅偏光膜,各所述子像素内,所述线栅偏光膜均包括设置在所述多个反射区域内的多组多条平行设置的金属线,每个所述反射区域设置一组所述多条平行设置的金属线,所述线栅偏光膜中的多条平行设置的金属线配置来透过偏振方向垂直于所述金属线延伸方向的线偏振光以及反射偏振方向平行于所述金属线延伸方向的线偏振光。

[0010] 例如,该阵列基板中,所述金属线材质包括铝、铬、铜、银、镍、铁、钴中的一种或几种的组合。

[0011] 例如,该阵列基板还包括多条数据线,其中,所述线栅偏光膜与所述多条数据线同层设置且相互绝缘。

[0012] 例如,该阵列基板还包括多条栅线,其中,所述线栅偏光膜与所述多条栅线同层设置且相互绝缘。

[0013] 例如,该阵列基板还包括与所述栅线同层设置且延伸方向相同的公共电极线,其

中,在各所述子像素内所述线栅偏光膜与所述公共电极电性相连。

[0014] 例如,该阵列基板中,各子像素内的线栅偏光膜与所述子像素内的像素电极电性相连。

[0015] 例如,该阵列基板还包括薄膜晶体管,其中,所述线栅偏光膜复用作为所述子像素内的像素电极,所述像素电极与所述薄膜晶体管的漏极电性相连。

[0016] 例如,该阵列基板中,所述子像素内的像素电极为狭缝状电极。

[0017] 例如,该阵列基板还包括公共电极,所述公共电极位于所述像素电极和所述衬底基板之间。

[0018] 例如,该阵列基板中,各所述子像素内,所述线栅偏光膜复用作为所述子像素内的公共电极。

[0019] 例如,该阵列基板中,所述子像素内的公共电极为狭缝状电极或梳状电极。

[0020] 例如,该阵列基板还包括像素电极和薄膜晶体管,其中,所述像素电极位于所述公共电极和所述衬底基板之间,所述像素电极与所述薄膜晶体管的漏极电性相连。

[0021] 例如,该阵列基板中,所述线栅偏光膜复用作为同层设置的插指结构的像素电极和公共电极。

[0022] 例如,该阵列基板中,在各所述子像素内,在所述线栅偏光膜上设置有透明金属氧化物导电层。

[0023] 例如,该阵列基板中,在各所述子像素内,所述透明金属氧化物导电层与所述线栅偏光膜的图案一致。

[0024] 本发明至少一实施例还提供一种液晶显示面板,包括:相对而置的对置基板和阵列基板,以及填充在所述阵列基板和所述对置基板之间的液晶层;其中,

[0025] 所述阵列基板为本发明任一实施例中所述的阵列基板。

[0026] 例如,该液晶显示面板中,各所述子像素内均设置线栅偏光膜,各所述子像素内,所述线栅偏光膜均包括设置在所述多个所述反射区域内的多组多条平行设置的金属线,每个所述反射区域设置一组所述多条平行设置的金属线,所述线栅偏光膜中的多条平行设置的金属线配置来透过偏振方向垂直于所述金属线延伸方向的线偏振光以及反射偏振方向平行于所述金属线延伸方向的线偏振光,在所述阵列基板远离所述对置基板的一侧设置有下偏光板,所述多条平行设置的金属线的延伸方向与所述下偏光板的偏光轴的方向相互平行。

[0027] 本发明至少一实施例还提供一种显示装置,包括本发明任一实施例中所述的液晶显示面板。

附图说明

[0028] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例的附图作简单地介绍,显而易见地,下面描述中的附图仅仅涉及本发明的一些实施例,而非对本发明的限制。

[0029] 图1a为本发明一实施例提供的一种一个子像素所在区域包括多个透射区域和多个反射区域的阵列基板的水平剖切示意图;

[0030] 图1b为本发明另一实施例提供的一种一个子像素所在区域包括多个透射区域和多个反射区域的阵列基板的水平剖切示意图;

[0031] 图1c为本发明另一实施例提供的一种一个子像素所在区域包括多个透射区域和多个反射区域的阵列基板的水平剖切示意图(透射区域和反射区域在第一方向以及第二方向上均交替排布)；

[0032] 图1d为本发明一实施例提供的一种具有线栅偏光膜的阵列基板的水平剖切示意图；

[0033] 图1e为本发明另一实施例提供的一种具有线栅偏光膜的阵列基板的水平剖切示意图；

[0034] 图2a为本发明一实施例提供的阵列基板中的一个反射区域内的多条平行设置的金属线的示意图；

[0035] 图2b为本发明一实施例提供的阵列基板中的一个反射区域内的多条平行设置的金属线的光线透过及反射情况示意图；

[0036] 图3a为本发明一实施例提供的具有线栅偏光膜的阵列基板示意图；

[0037] 图3b为本发明一实施例提供的阵列基板中线栅偏光膜与栅线同层设置的剖视示意图(图3a中A-A'剖视图)；

[0038] 图4a为本发明一实施例提供的阵列基板中线栅偏光膜复用为像素电极示意图；

[0039] 图4b为本发明一实施例提供的线栅偏光膜复用为像素电极的ADS模式的阵列基板剖视示意图(图4a中A-A'剖视图)；

[0040] 图4c为本发明一实施例提供的一种线栅偏光膜复用为公共电极的ADS模式的阵列基板剖视示意图；

[0041] 图4d为本发明一实施例提供的一种线栅偏光膜复用为像素电极且在其上设置透明金属氧化物导电层的ADS模式的阵列基板剖视示意图；

[0042] 图5为本发明一实施例提供的一种线栅偏光膜与栅线同层设置的ADS模式的阵列基板剖视示意图；

[0043] 图6a为本发明一实施例提供的线栅偏光膜复用为像素电极和公共电极的IPS模式的阵列基板示意图；

[0044] 图6b为本发明一实施例提供的线栅偏光膜复用为像素电极和公共电极的IPS模式的阵列基板的另一示意图；

[0045] 图6c为同层设置的插指结构的像素电极和公共电极示意图；

[0046] 图7为本发明一实施例提供的一种显示面板示意图；

[0047] 图8为本发明一实施例提供的一种ADS模式的显示面板或显示装置中暗态的实现方法示意图；

[0048] 图9为本发明一实施例提供的一种ADS模式的显示面板或显示装置中亮态的实现方法示意图；

[0049] 附图标记：

[0050] 10-阵列基板；20-对置基板；30-液晶层；100-阵列基板的衬底基板；101-数据线；102-栅线；103-子像素；1081-漏极；1082-源极；1083-有源层；1084-栅极；1085-栅极绝缘层；104-反射区域；105-透射区域；106-线栅偏光膜；107-公共电极线；116-金属线；121-第一绝缘层；122-第二绝缘层；123-公共电极；1231-条状电极；1233-端电极；124-像素电极；1241-条状电极；1242-狭缝；1243-端电极；125-过孔；130-下偏光板；140-背光模组；1301-

下偏光板的偏光轴;200-对置基板的衬底基板;230-上偏光板;2301-上偏光板的偏光轴。

具体实施方式

[0051] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例的附图,对本发明实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0052] 出于控制背光功率和户外显示特性的考虑,很多液晶显示屏(Liquid Crystal Display, LCD)都采用了半透半反模式,利用反射区域反射环境光来实现补偿亮度的效果。一般将显示区域分为反射区域和透射区域,其中透射区域利用背光出射的方式实现显示,而反射区域利用反射外界环境光实现显示。这样一来,在户外光线很强的环境下,可以利用反射区域反射光补偿显示效果。

[0053] 在采用线栅偏振片(wire grid polarizer, WGP)作为反射区域的半透半反模式中,一个子像素内只含有一个反射区域和一个透射区域,其显示特性不是很好,例如亮度不均匀。

[0054] 本发明的实施例提供一种阵列基板,如图1所示,包括衬底基板100以及位于衬底基板100上的多个子像素103。如图1所示,衬底基板100上包括交叉而置并且相互绝缘的多条数据线101和多条栅线102,在衬底基板100上由多条数据线101和多条栅线102限定出多个呈阵列排列的子像素103。

[0055] 各子像素103包括多个透射区域105和多个反射区域104(不限于图中分别示出的具体个数)。例如,多个透射区域105互不共边,多个反射区域104互不共边。

[0056] 例如,相对于一个子像素包含一个透射区域和一个反射区域的显示模式来说,本发明实施例中,各子像素所在区域包括多个透射区域和反射区域,从而可使得包含本发明实施例提供的阵列基板的显示面板及显示装置具有更均匀的亮度,整体均匀性好。并且,无论是在室内还是室外,都能获得较好的亮度均匀性。

[0057] 例如,如图1a所示,各子像素103内,透射区域105和反射区域104在第一方向上交替排布。在第一方向上,相邻两个反射区域104之间为透射区域105,相邻两个透射区域105之间为反射区域104。第一方向为平行于纸面的水平方向。本发明实施例中所述的多个例如为大于一个。例如,透射区域105和反射区域104均为条状,例如为矩形区域。但不限于此。

[0058] 例如,透射区域105和反射区域104亦可为矩形区域外的其他形状。例如,反射区域104的形状可包括折线形、锯齿形、圆形等形状。透射区域105的形状可包括折线形、锯齿形、圆形等形状。图1b示出了透射区域105和反射区域104均为折线形。本发明的实施例对透射区域105和反射区域104的形状不做具体限定。

[0059] 例如,如图1c所示,各子像素103内,透射区域105和反射区域104除了在第一方向上交替排布外,透射区域105和反射区域104在第二方向上亦交替排布,第二方向垂直于第一方向。透射区域105和反射区域104在第一方向上和第二方向上均交替排布可使得透射区域105和反射区域104的分布更加均匀。更有利于包含该种类型透射区域和反射区域的阵列基板的显示面板的亮度分布均匀性的提高。

[0060] 例如,如图1d所示,各子像素103内均设置线栅偏光膜106。各子像素103内,线栅偏

光膜106均包括设置在多个反射区域104内的多组多条平行设置的金属线106,每个反射区域104设置一组多条平行设置的金属线,线栅偏光膜106中的每个反射区域104内的多条平行设置的金属线106配置来透过偏振方向垂直于金属线延伸方向的线偏振光以及反射偏振方向平行于金属线延伸方向的线偏振光。多条平行设置的金属线即为线栅偏振片。图1d为透射区域和反射区域均为矩形的情况下,每个反射区域内的多条平行设置的金属线的示意图,图1e为透射区域和反射区域均为折线形的情况下,每个反射区域内的多条平行设置的金属线的示意图。

[0061] 需要说明的是,图1d和图1e均以透射区域和反射区域在第一方向上交替排布为例说明线栅偏光膜中各反射区域内多条平行设置的金属线的情况。例如,透射区域和反射区域在第二方向上交替排布的情况可参照图1c以及透射区域和反射区域在第一方向上交替排布的情况。

[0062] 本发明的实施例中以透射区域和反射区域均为矩形为例进行说明。

[0063] 例如,图1a-图1e中,各子像素所在区域内的多个反射区域和多个反射区域均匀分布在子像素中。但不限于此。多个反射区域和/或多个反射区域亦可不均匀的分布在子像素中。多个反射区域和多个反射区域均匀分布在子像素中的情况下,更有利于包含该阵列基板的显示面板的亮度均匀性的提高。

[0064] 需要说明的是,本发明实施例提供的阵列基板中,包括如上所述的包括多个透射区域和多个反射区域的子像素。例如,阵列基板的所有子像素中均包括多个透射区域和多个反射区域。亦可阵列基板的部分子像素中均包括多个透射区域和多个反射区域。例如,本发明实施例提供的阵列基板中亦可包括其他类型的子像素。例如,其他类型的子像素内不包括如上所述的多个透射区域和多个反射区域。阵列基板中包括其他类型的子像素的情况下,包括多个透射区域和多个反射区域的子像素可均匀分布在衬底基板上,亦可不均匀分布。包括多个透射区域和多个反射区域的子像素均匀分布在衬底基板上的情况下,有利于包含该阵列基板的显示面板亮度均匀性的提高。

[0065] 例如,该阵列基板中,反射区域104中的多条平行设置的金属线106可如图2a所示。每个反射区域104内包括多条平行设置的金属线106。

[0066] 例如,如图2b所示,该线栅偏光膜性质如下:对于自然光照射到线栅偏光膜上,平行于金属线方向的线偏振光几乎全被反射回来,而垂直于金属线方向的线偏振光可以透射过去。

[0067] 例如,该阵列基板的线栅偏光膜中,如图2b所示,每条金属线的宽度W可以为30nm-50nm。

[0068] 例如,该阵列基板的线栅偏光膜中,如图2b所示,相邻两条金属线之间的距离P可以为100-150nm。

[0069] 例如,该阵列基板的线栅偏光膜中,如图2b所示,每条金属线的高度H可以为100-300nm。

[0070] 本发明实施例提供的阵列基板中的线栅偏光膜106中的多条平行设置的金属线可以通过沉积金属薄膜、涂覆光刻胶、曝光显影得到光刻胶图案、刻蚀等工艺形成,例如可以利用激光的干涉曝光法完成曝光显影。即利用特定波长的激光从角度 θ 的两个方向照射光刻胶形成干涉条纹进行曝光,通过改变 θ 可以得到在使用的激光波长范围内有各种间距的

凹凸格子结构。即形成线栅偏光膜的多条平行设置的金属线。当然,还可以通过纳米压印的方式形成线栅偏光膜,在此不作详述。

[0071] 例如,由于在本发明实施例提供的阵列基板中,线栅偏光膜一般采用金属材料制作。例如,金属线为纳米级金属线。例如,金属线材质可以包括铝(Al)、铬(Cr)、铜(Cu)、银(Ag)、镍(Ni)、铁(Fe)或钴(Co)中的一种或几种的组合。例如,线栅偏光膜可以由一层金属薄膜单独制作而成。也可以与阵列基板中通常的金属线(例如栅线、数据线等)同层设置。由一层金属薄膜单独制作的线栅偏光膜可位于像素电极之上或之下,可以与像素电极电连接,也可以不与像素电极电连接。因线栅偏光膜和数据线以及栅线均不会重合。在不同的示例中,可以将线栅偏光膜设置为与数据线或栅线同层设置且相互绝缘,这样可以在通常的阵列基板制作工艺上不增加新的构图工艺而实现线栅偏光膜的制作,可以节省掩模板使用数量以及制作工艺,节省生产成本,提高生产效率。

[0072] 例如,如图3a所示,该阵列基板包括衬底基板100以及位于衬底基板100上的薄膜晶体管108、数据线101、栅线102以及子像素103。子像素103内的线栅偏光膜包括多组多条平行设置的金属线106。图中示出五组多条平行设置的金属线106,但多条平行设置的金属线不限于所示的五组。每组多条平行设置的金属线106构成一个反射区域104,相邻两个反射区域104之间为透射区域105。多条平行设置的金属线106和数据线以及栅线均不重合。

[0073] 例如,图3b示出线栅偏光膜与栅线同层设置的剖视示意图。栅线102与栅极1084同层设置。其可为图3a中A-A'剖视图。该阵列基板中,在衬底基板100上设置栅极1084以及线栅偏光膜106。在栅极1084以及线栅偏光膜106所在的层之上设置栅极绝缘层1085,在栅极绝缘层1085之上设置有源层1083,在有源层1083所在的层之上设置源极1082和漏极1081,漏极1081和源极1082之间具有间隔,并均与有源层1083相连,漏极1081和源极1082分设在有源层1083的两侧,在漏极1081和源极1082所在的层之上设置第一绝缘层121,在第一绝缘层121上设置像素电极124,像素电极通过过孔125与薄膜晶体管108的漏极1081电性相连。

[0074] 在此基础上,本发明实施例提供的阵列基板中的线栅偏光膜中的多条平行设置的金属线除了作为反射区域之外,还可以本身复用为像素电极、公共电极或用于存储电容。下面通过具体几个实例进行说明。

[0075] 实施例一

[0076] 在本实施例中,如图4a所示,在阵列基板中将像素电极和线栅偏光膜进行复用。例如,在各子像素内线栅偏光膜106复用作为像素电极,其与设置在数据线101和栅线102交叉处的薄膜晶体管108的漏极1081电性相连,该漏极1081一般与数据线101同层设置。

[0077] 例如,如图4b所示为ADS模式的阵列基板,在衬底基板100上设置栅极1084,在栅极1084所在的层之上设置栅极绝缘层1085,在栅极绝缘层1085之上设置有源层1083,在有源层1083所在的层之上设置源极1082和漏极1081,漏极1081和源极1082之间具有间隔,并均与有源层1083相连,漏极1081和源极1082分设在有源层1083的两侧,在漏极1081和源极1082所在的层之上设置第一绝缘层121,在第一绝缘层121上设置公共电极123,在公共电极123所在的层之上设置第二绝缘层122,在第二绝缘层122上设置像素电极124,像素电极通过过孔125与薄膜晶体管108的漏极1081电性相连。在各子像素内,线栅偏光膜106复用作为像素电极,各子像素103包括多个透射区域105和多个反射区域104,透射区域105和反射区域104交替排布(在第一方向上交替排布)。相邻两个反射区域104之间为透射区域105。相邻

两个透射区域105之间为反射区域104。

[0078] 例如,如图4a所示,像素电极124为狭缝状电极,包括端电极1243以及与该端电极1243相连的多个条状电极1241,相邻两个条状电极1241之间为狭缝1242。在各子像素内线栅偏光膜复用为狭缝状的像素电极。在各子像素内线栅偏光膜包括多组多条平行设置的金属线116,图4a中示出四组多条平行设置的金属线116,但多条平行设置的金属线116不限于图中所述的四组。每组多条平行设置的金属线116所在区域即为反射区域104。像素电极的狭缝所在的区域即为透射区域105。线栅偏光膜106中多条平行设置的金属线116配置来透过偏振方向垂直于金属线116延伸方向的线偏振光以及反射偏振方向平行于金属线116延伸方向的线偏振光。

[0079] 例如,每个像素电极中一个条状电极的宽度(反射区域的宽度)可以为 $1.5\text{--}4\mu\text{m}$,每个像素电极相邻两个条状电极之间的距离(狭缝的宽度,透射区域的宽度)可以为 $1\text{--}9\mu\text{m}$ 。

[0080] 例如,如图4b所示,公共电极123位于像素电极124和衬底基板100之间,在每个子像素内,公共电极例如可为板状电极。但不限于此。

[0081] 如图4c所示,ADS模式的阵列基板中,也可以公共电极123设置在像素电极124之上,即,像素电极124位于公共电极123和衬底基板100之间。此情况下,可将线栅偏光膜106复用作为子像素103内的公共电极123。

[0082] 若采用易氧化的金属例如Al制作复用为像素电极的线栅偏光膜106时,因铝容易被氧化,因此,为了更好的防止制作出的线栅偏光膜106被氧化,例如,还可以在各子像素内,如图4d所示,在线栅偏光膜106上设置透明金属氧化物导电层126,例如ITO膜层。进一步地,由于在线栅偏光膜106上设置的透明金属氧化物导电层126需要在各子像素断开,因此,不可避免的需要对增加的透明金属氧化物导电层126进行构图,这会增加阵列基板的生产工序。为了避免增加阵列基板的生产工序,例如,可以在各子像素内,将透明金属氧化物导电层126与线栅偏光膜106的图案设置为一致。这样可以通过一次构图工艺,同时形成透明金属氧化物导电层126与线栅偏光膜106的图案,不会增加掩模板的使用数量。

[0083] 例如,像素电极不限于狭缝状的电极,只要其能形成多个透射区域和多个反射区域的像素电极形态均可。

[0084] 例如,线栅偏光膜亦可不复用为像素电极,例如,可以与栅线或者数据线同层设置。例如,如图5所示,栅线与栅极同层设置,由同一层金属薄膜构图形成,则线栅偏光膜与栅线、栅极同层设置。此情况下,各子像素103内,透射区域105和反射区域104除了在第一方向上交替排布外,透射区域105和反射区域104亦在第二方向上亦交替排布,第二方向垂直于第一方向。

[0085] 需要说明的是,图4b、图4c、图4d以及图5是以ADS型阵列基板为例进行说明的。但不限于此。例如,本发明实施例提供的阵列基板也可以为IPS模式、TN模式或VA模式的阵列基板。

[0086] 例如,TN模式或VA模式的阵列基板中,线栅偏光膜亦可复用为像素电极。同样,TN模式或VA模式的阵列基板中,线栅偏光膜也可以与通常的金属线同层设置。例如,可以将线栅偏光膜设置为与数据线或栅线同层设置且相互绝缘。

[0087] 实施例二

[0088] 在本实施例中,如图6a和图6b所示,将IPS模式下的阵列基板中的像素电极和公共

电极与线栅偏光膜进行复用。例如,在IPS模式下的阵列基板结构中,每个子像素内像素电极和公共电极成插指结构同层设置。因此,在各子像素内线栅偏光膜106复用作为插指结构的像素电极和公共电极(例如,像素电极和公共电极呈指状或梳状);复用作为像素电极的线栅偏光膜106与设置在数据线101和栅线102交叉处的薄膜晶体管的漏极1081电性相连,漏极1081可与数据线101同层设置。各子像素103包括多个透射区域105和多个反射区域104,透射区域105和反射区域104交替排布。相邻两个反射区域104之间为透射区域105。相邻两个透射区域105之间为反射区域104。

[0089] 如图6c所示,插指结构的像素电极124包含端电极1243以及与该端电极1243相连的多个条状电极1241(条状电极不限于图中的个数)。插指结构的公共电极端电极1233以及与该端电极1233相连的多个条状电极1231(条状电极不限于图中的个数)。线栅偏光膜106的多组多条平行设置的金属线构成像素电极的条状电极1241和公共电极的条状电极1231。例如,像素电极和公共电极的多个条状电极1241、1231所在区域即为反射区域,相邻的像素电极的条状电极1241和公共电极的条状电极1231之间即为透射区域。

[0090] 例如,在将线栅偏光膜106设置为与数据线101同层设置的情况下,如图6a所示,此时,作为像素电极和公共电极的线栅偏光膜106由于与薄膜晶体管的漏极1081同层制作。因此,线栅偏光膜106作为像素电极124的部分可以直接和漏极1081电性相连,线栅偏光膜106作为公共电极123的部分需要通过过孔与公共电极线107连接,公共电极线107可与栅线102、栅极1084同层设置。在将线栅偏光膜106设置为与栅线102同层设置的情况下,如图6b所示,此时,作为像素电极和公共电极的线栅偏光膜106由于与薄膜晶体管的栅极1084同层制作。因此,线栅偏光膜106作为像素电极124的部分需要通过过孔与漏极1081电性相连,线栅偏光膜106作为公共电极123的部分直接与公共电极线107连接,公共电极线107可与栅线102、栅极1084同层设置。

[0091] 例如,在制作图6a和图6b所示结构的IPS型阵列基板时,将作为像素电极和公共电极的线栅偏光膜106设置为与数据线101或栅线102同时制作,可以省去单独形成在漏极之上的像素电极和公共电极,可以节省掩模板使用数量以及制作工艺。

[0092] 进一步地,在将复用作为像素电极和公共电极的线栅偏光膜106与数据线101同层设置时,线栅偏光膜106之上没有保护容易被氧化。因此,为了更好的防止制作出的线栅偏光膜106被氧化,例如,还可以和实施例一中采用相同的方式增加氧化物导电层,即在各子像素内,在线栅偏光膜106上设置透明金属氧化物导电层,例如ITO膜层。同样,为了避免增加阵列基板的生产工序,例如,还可以在各子像素内,将透明金属氧化物导电层与线栅偏光膜106的图案设置为一致。

[0093] 实施例三

[0094] 在本实施例中,线栅偏光膜可以与像素电极连接,也可以与公共电极线连接作为存储电容的一部分。

[0095] 例如,在各子像素内单独设置有像素电极(线栅偏光膜不复用为像素电极)时,在各子像素内线栅偏光膜106可以与像素电极电性相连,从而构成存储电容的一部分,以增大存储电容,有利于器件提高显示分辨率。或者,在阵列基板中公共电极线与栅线同层设置且延伸方向相同的情况下,可以在各子像素内将线栅偏光膜106与公共电极线电性相连,从而构成存储电容的一部分,以增大存储电容,有利于器件提高显示分辨率。

[0096] 本发明实施例还提供一种液晶显示面板,如图7所示,包括相对而置的阵列基板10和对置基板20,以及填充在阵列基板10和对置基板20之间的液晶层30。

[0097] 例如,该阵列基板10为本发明实施例提供的上述任一阵列基板。

[0098] 例如,对置基板与阵列基板相对设置,对置基板和阵列基板分别为显示面板的上下两个基板,通常在阵列基板上形成薄膜晶体管阵列等显示结构,在对置基板上形成彩色树脂。例如,对置基板为彩膜基板。对置基板上可包括与阵列基板上的子像素对应的滤色单元,还可以包括黑矩阵等。

[0099] 例如,如图7所示,在对置基板20远离阵列基板10的一侧设置有上偏光板230,在阵列基板10远离对置基板20的一侧设置有下偏光板130,各子像素103内均设置线栅偏光膜106,有关线栅偏光膜106可参见之前描述,线栅偏光膜106的多条金属线延伸方向与下偏光板130的偏光轴(透光轴)方向相互平行。

[0100] 此外,在本发明实施例提供的上述液晶显示面板中,如图7所示,一般还会包含设置在阵列基板外侧的背光模组140。例如,该背光模组可包括LED灯组件、反射板和导光板,当然还可能包含其他部件,在此不做限定。

[0101] 本发明的实施例还提供一种显示装置,包括任一上述液晶显示面板。

[0102] 例如,该显示装置可以为:手机、手表、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述液晶显示面板的实施例,重复之处不再赘述。

[0103] 例如,如图7所示,本发明实施例提供的显示面板或显示装置中,上偏光板230和下偏光板130的偏光轴方向相互垂直,例如,上偏光板230的偏光轴方向为x轴方向,下偏光板130的偏光轴方向为y轴方向,其中,y轴即为垂直于纸面的方向,x轴为平行于纸面的水平方向。则线栅偏光膜的多条金属线的延伸方向与下偏光板130的偏光轴方向相互平行,即多条金属线延伸方向为y轴方向。而初始液晶分子排列方向为y轴方向。

[0104] 需要说明的是,图7仅部分示出显示面板或显示装置的结构,其他未涉及之处可参见之前叙述或参见通常设计。

[0105] 以下对本发明实施例中提供的显示面板或显示装置中,亮态和暗态的实现方法予以说明。暗态的实现方法,如图8所示。

[0106] 先对液晶盒不施加电压,那么液晶分子的初始方向沿着y轴方向排列。对于反射区域,当环境光通过上偏光板后,变成x方向的线偏振光,而x方向的线偏振光是可以通过反射区域的,最终到达下偏光板的时候被吸收,没有反射光,从而为暗态。而对于透射区域,与通常技术相同。即当环境光通过上偏光板后,变成x方向的线偏振光,而x方向的线偏振光是可以通过透射区域的(透射区域可以透过自然光),最终到达下偏光板的时候被吸收,没有反射光,从而为暗态。

[0107] 而对于下方来自背光源的光,当光经过下偏光板的时候变成y方向的线偏振光,对于反射区域,y方向的线偏振光是无法通过线栅偏光膜的(线栅偏光膜的多条金属线延伸方向与下偏光板的偏光轴方向相互平行)。而对于透射区域,y方向的线偏振光经过液晶分子后还是y方向,是无法通过偏光轴为x方向的上偏光板的,从而背光源的光也无法通过,呈现暗态。

[0108] 亮态的实现方法,如图9所示。

[0109] 对液晶盒施加电压,液晶分子会沿着x-y面转动,假设最亮态液晶分子相位延迟为 $\lambda/2$ 。

[0110] 对于反射区域,当自然光自上而下经过上偏光板后会变成x方向的线偏振光,而x方向的线偏振光经过液晶分子变成y方向的线偏振光。y方向的线偏振光无法通过反射区域的线栅偏光膜而被反射回去,再次经过液晶分子又变成x方向的线偏振光,可透过上偏光板,呈现亮态。而对于透射区域,y方向的线偏振光是可以通过透射区域,并可通过下偏光板,到达背光源处。

[0111] 而对于透射区域,与通常技术相同。对于下方来自背光源的光,背光源的光经过下偏光板后,变成y方向的线偏振光。即y方向的线偏振光是可以通过透射区域的,并经过液晶分子变成x方向的线偏振光,可通过上偏光板,从而,可以通过液晶盒而呈现亮态。背光源的光到达反射区域时,y方向的线偏振光无法通过反射区域的线栅偏光膜,而被反射回去。

[0112] 透射区域利用背光出射的方式实现显示,而反射区域利用反射外界环境光实现显示。即实现亮态显示。需要说明的是,虽然图8所示为ADS模式且为线栅偏光膜复用为像素电极的情况,但上述亮态和暗态的实现方法不限于该结构,本发明实施例提供的其他模式或其他情况亦可参照上述亮态和暗态的实现方法。

[0113] 本发明的实施例通过各子像素包括多个透射区域和多个反射区域,从而使得包含该种子像素的阵列基板的半透半反显示面板及显示装置的亮度更均匀,整体均匀性好。

[0114] 例如,各反射区域内可通过设置线栅偏光膜的方式实现半透半反显示模式,可以获得单盒厚、无需额外的补偿膜、亮度更均匀,整体均匀性好的半透半反显示面板及显示装置。

[0115] 例如,透射区域和反射区域可交替排布,透射区域105和反射区域104可在第一方向上交替排布。除此之外,透射区域105和反射区域104在第二方向上亦可交替排布,第二方向垂直于第一方向。从而更有利于包含该种类型透射区域和反射区域的阵列基板的显示面板的亮度分布均匀性的提高。

[0116] 并且,可将线栅偏光膜复用为像素电极。或者亦可将线栅偏光膜与栅线或数据线同层设置,可以在通常的阵列基板制作工艺上不增加新的构图工艺而实现线栅偏光膜的制作,可以节省掩模板使用数量以及制作工艺,节省生产成本,提高生产效率。

[0117] 本发明实施例提供的阵列基板、液晶显示面板及显示装置可以实现亮度更均匀,整体均匀性好、宽视角、单盒厚、工艺简单、无需额外的补偿膜的半透半反显示模式。可解决通常的半透半反模式视角不好的问题。

[0118] 本发明的实施例提供的显示面板及显示装置与通常的ECB单盒厚模式以及双盒厚半透半反模式相比,结构更简单,不需要额外的补偿膜,而且可以实现宽视角显示。

[0119] 有以下几点需要说明:

[0120] (1) 除非另作定义,此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。

[0121] (2) 本发明实施附图中,各层薄膜厚度和区域形状不反映阵列基板的真实比例,目的只是示意说明本发明实施例的内容。可以理解,当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以

存在中间元件。

[0122] (3) 本发明实施例及附图中,只涉及到与本发明实施例涉及到的结构,其他结构,可参考通常设计。

[0123] (4) 在不冲突的情况下,本发明的实施例及实施例中的特征可以相互组合。

[0124] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

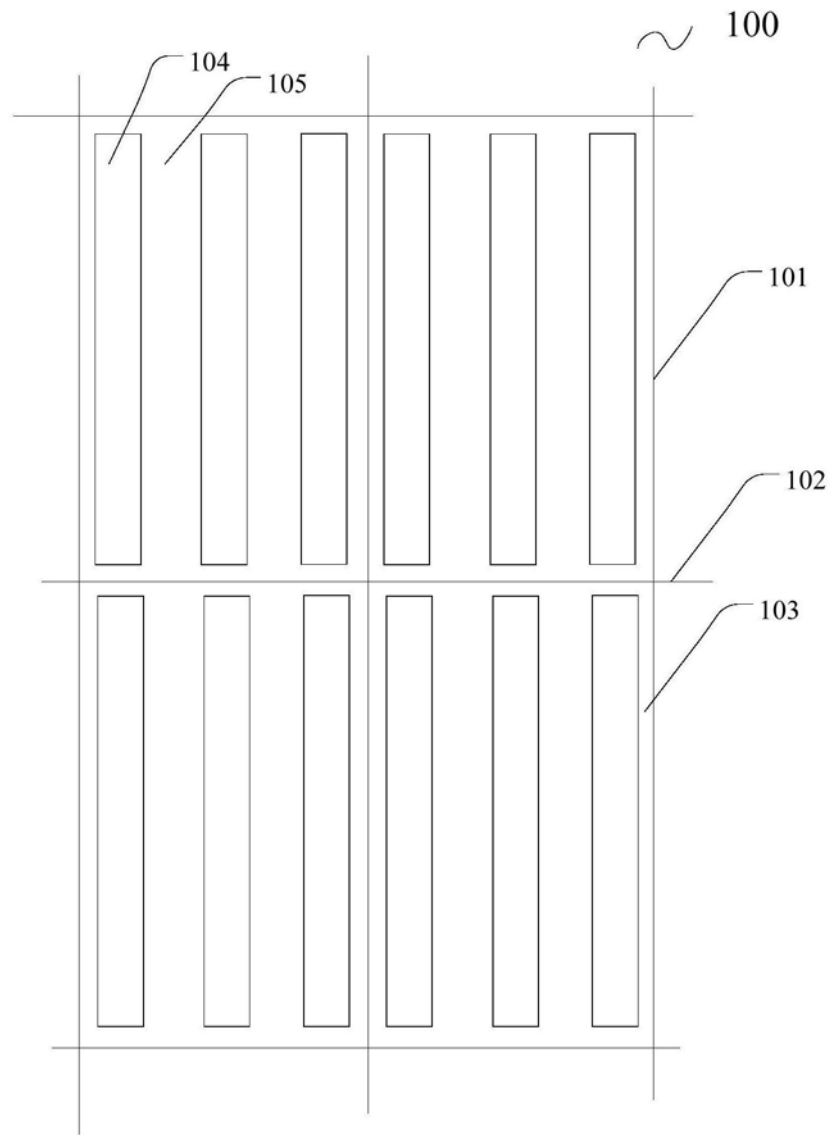


图1a

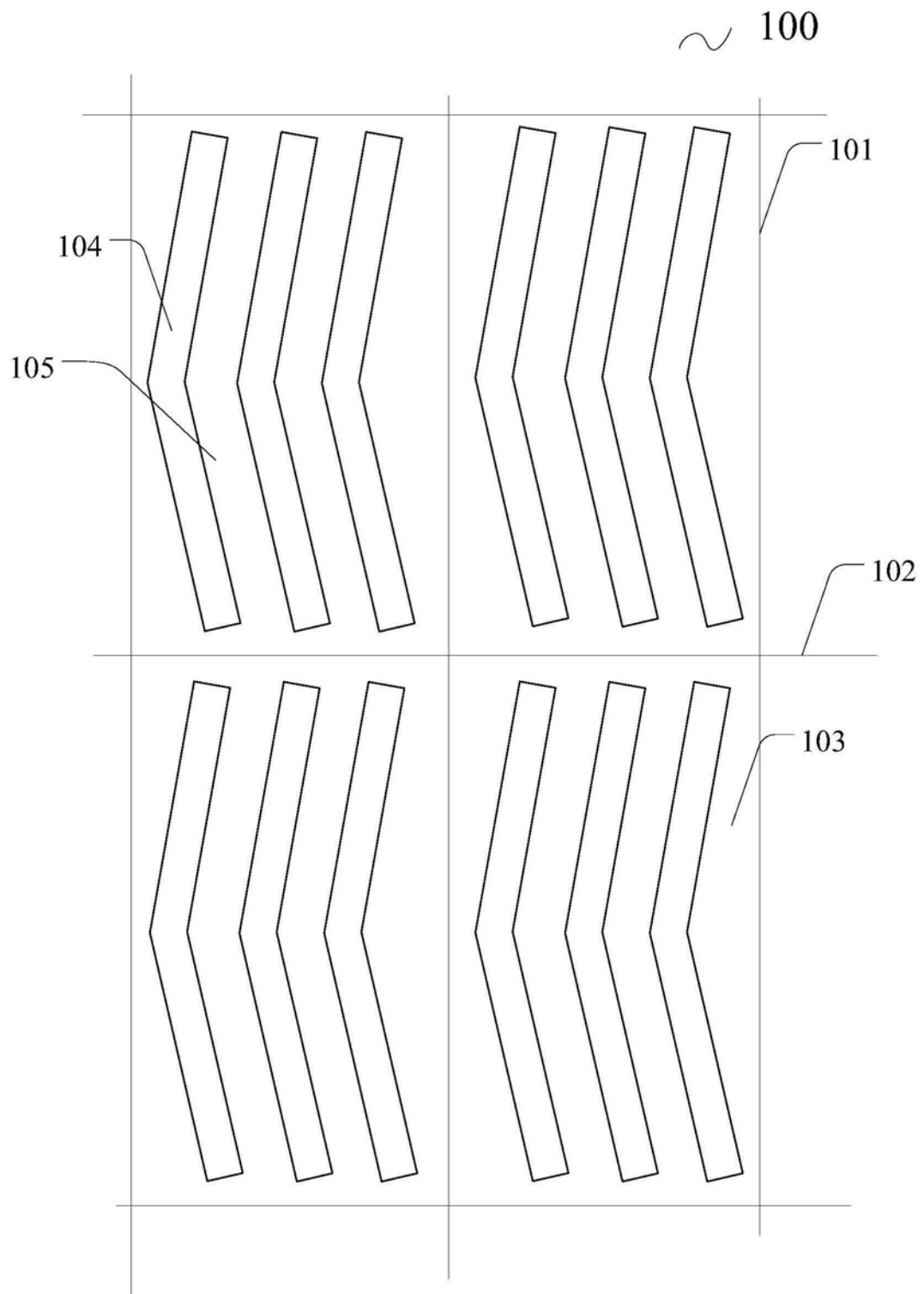


图1b

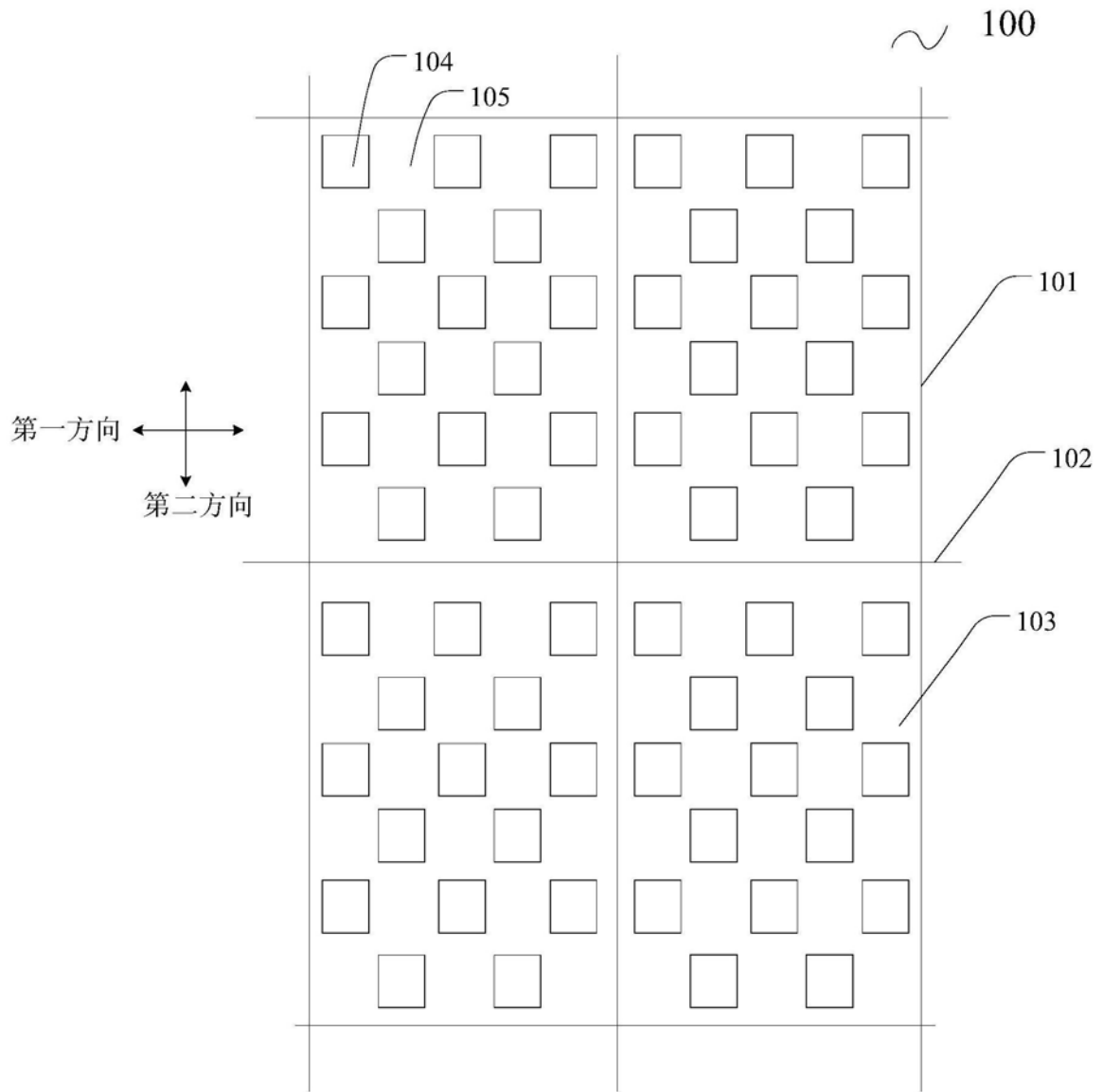


图1c

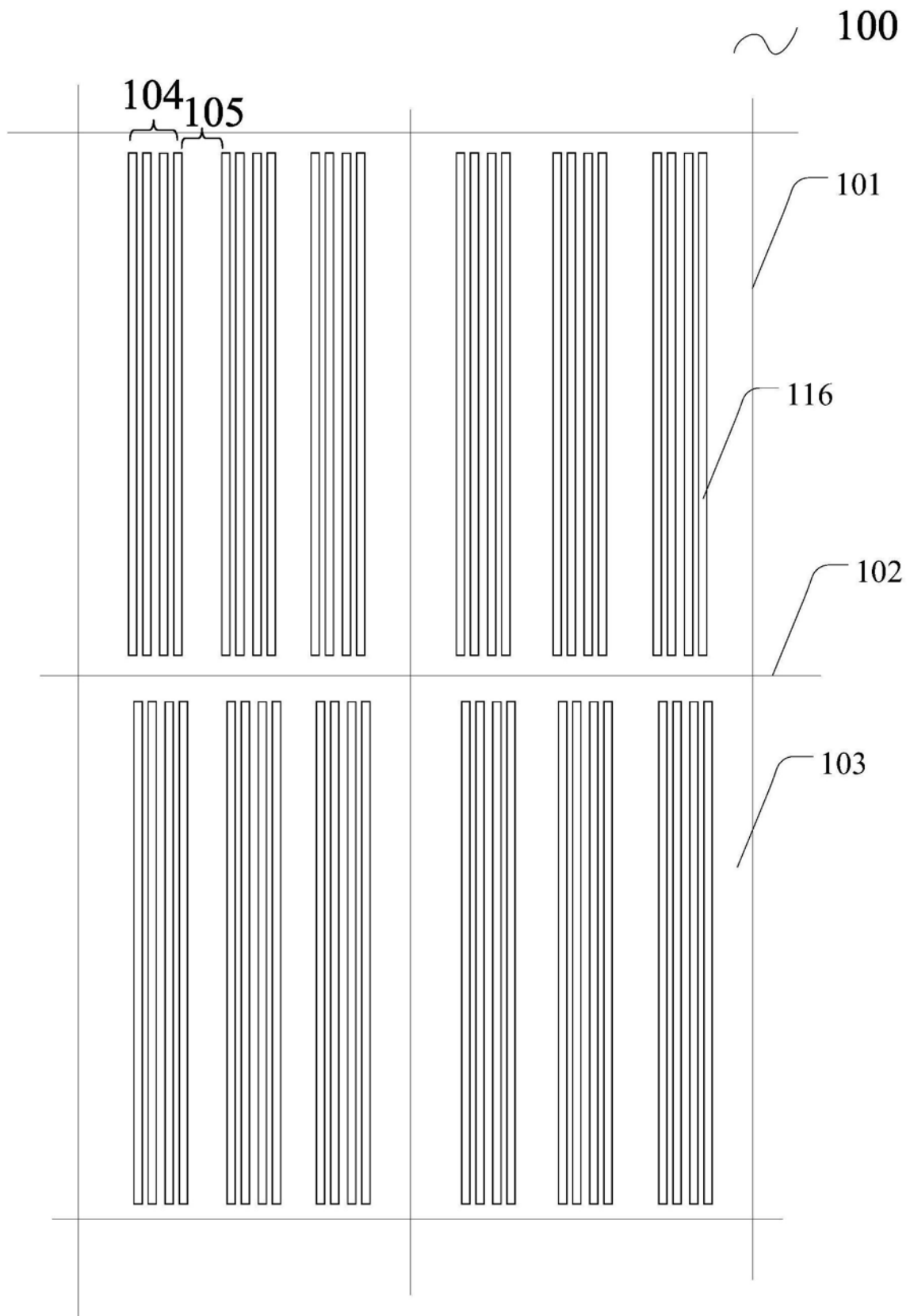


图1d

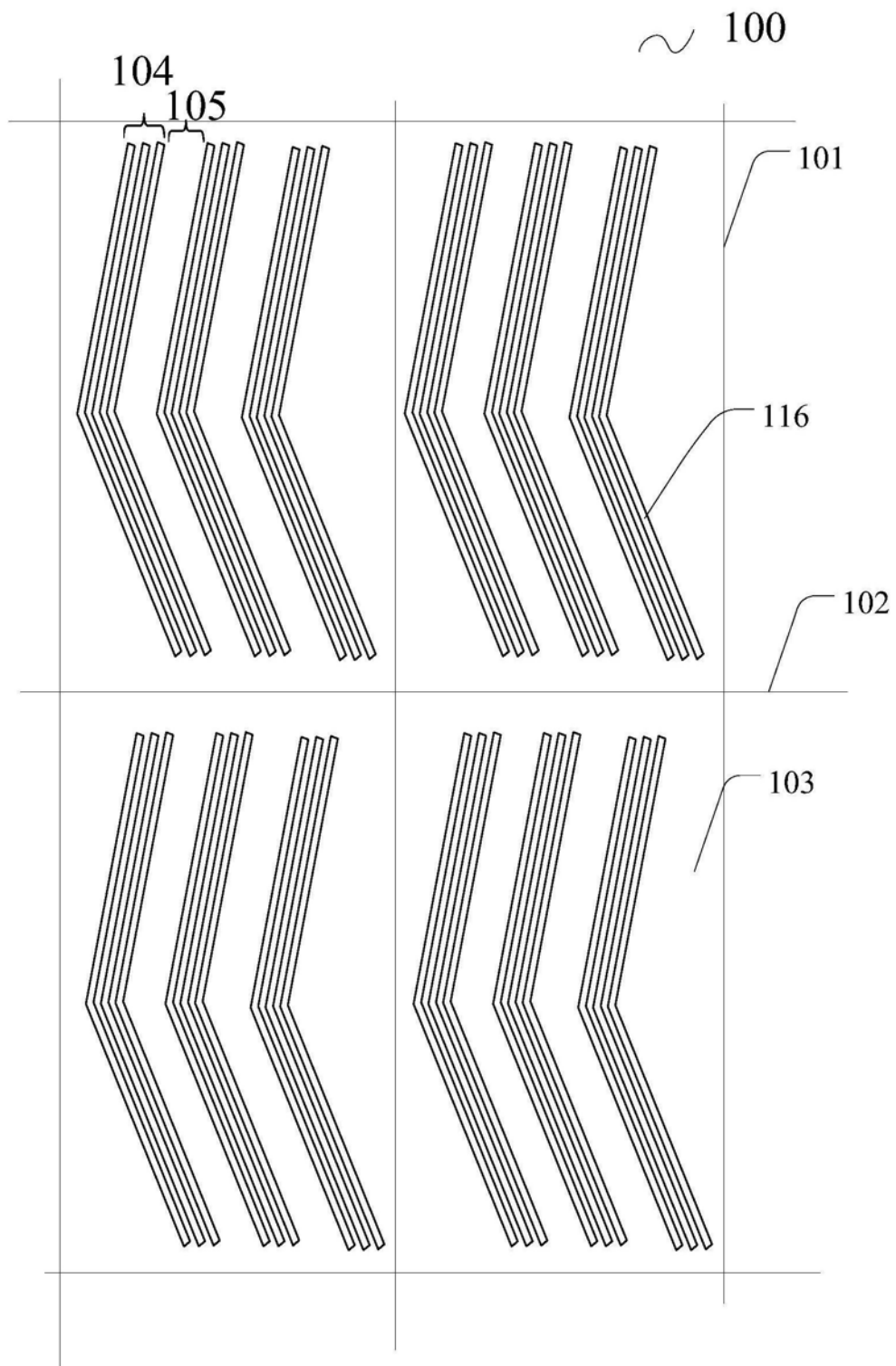


图1e

~ 106

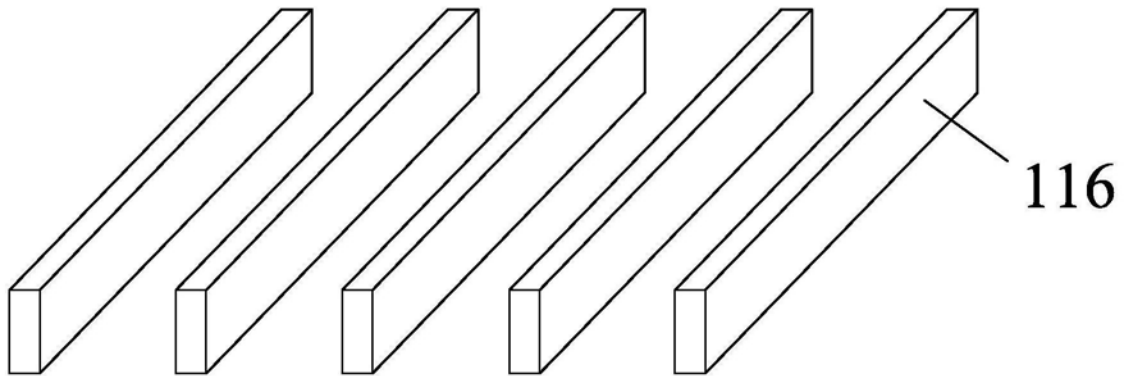


图2a

~ 106

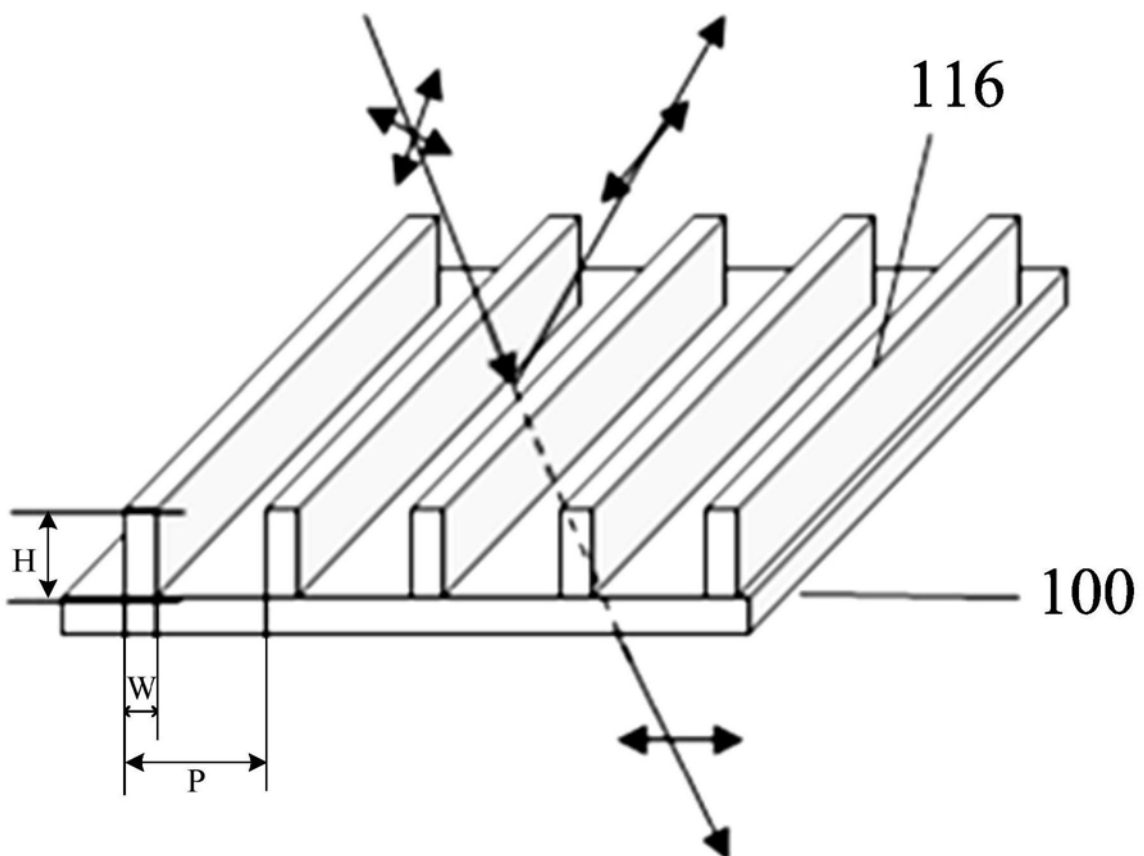
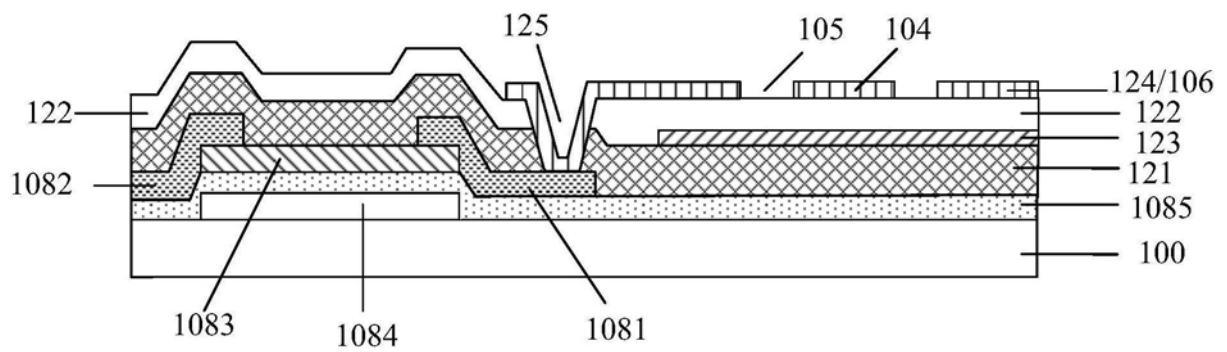
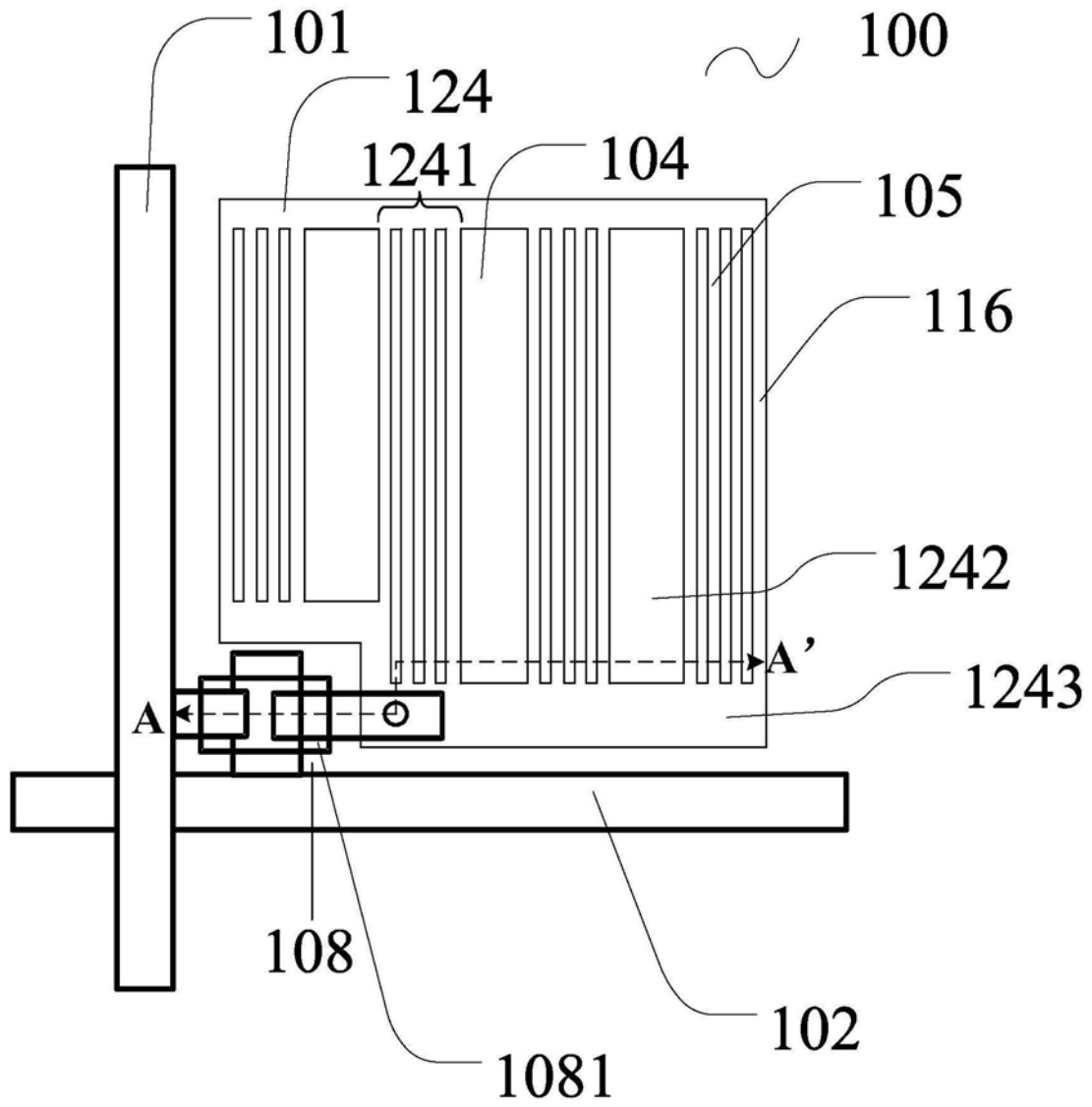


图2b



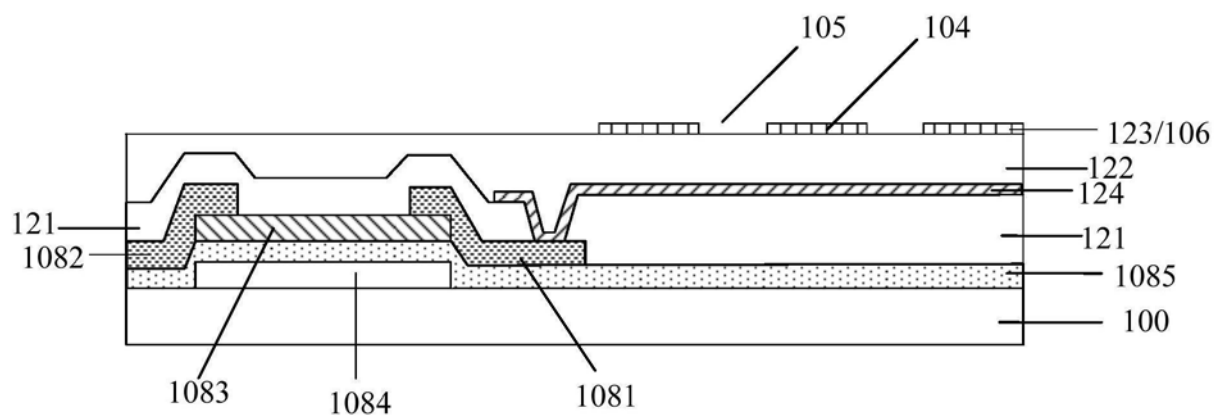


图4c

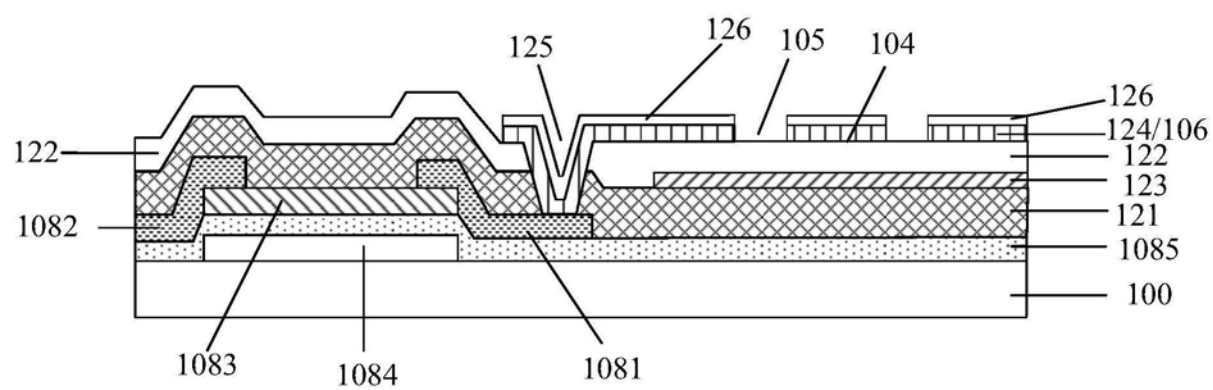


图4d

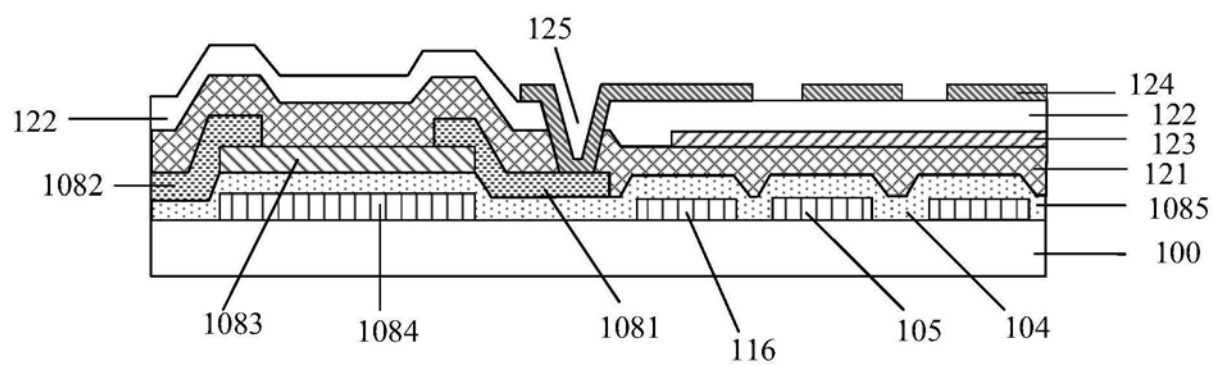


图5

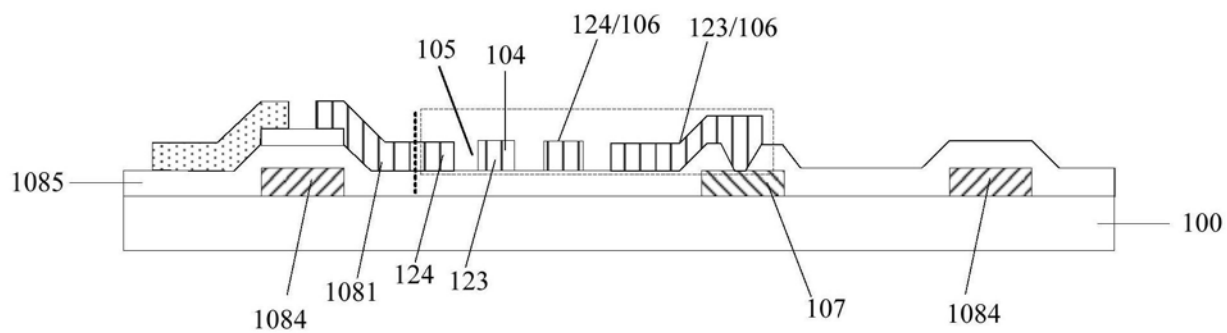


图6a

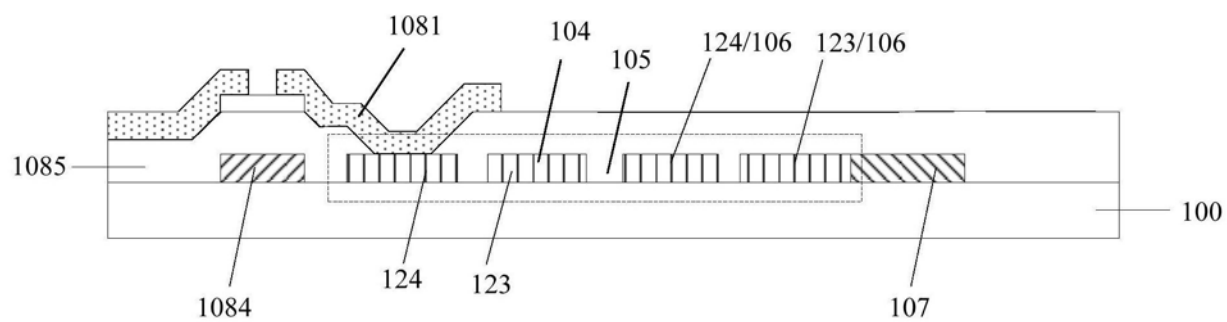


图6b

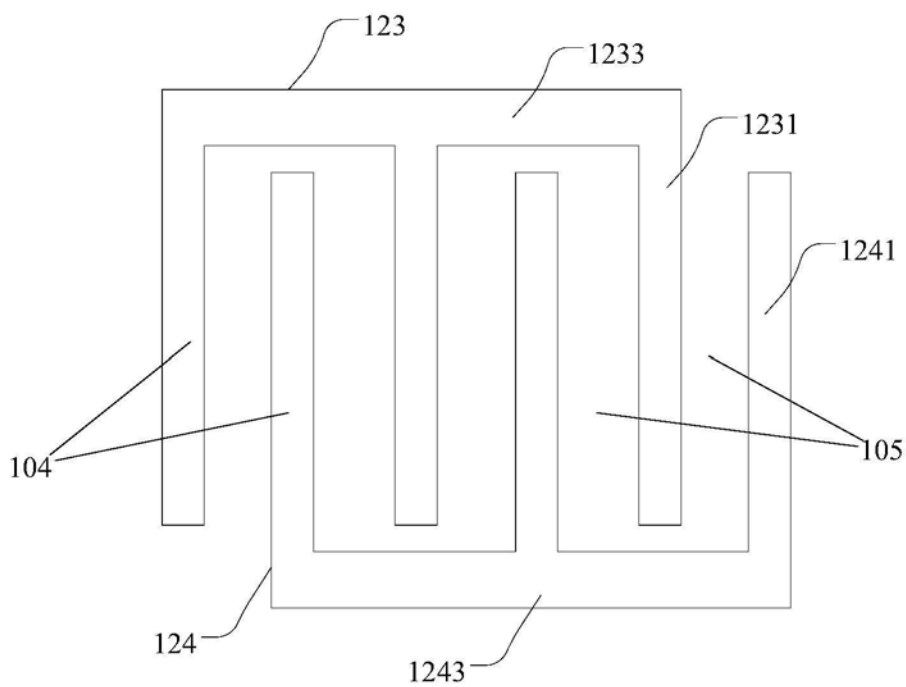


图6c

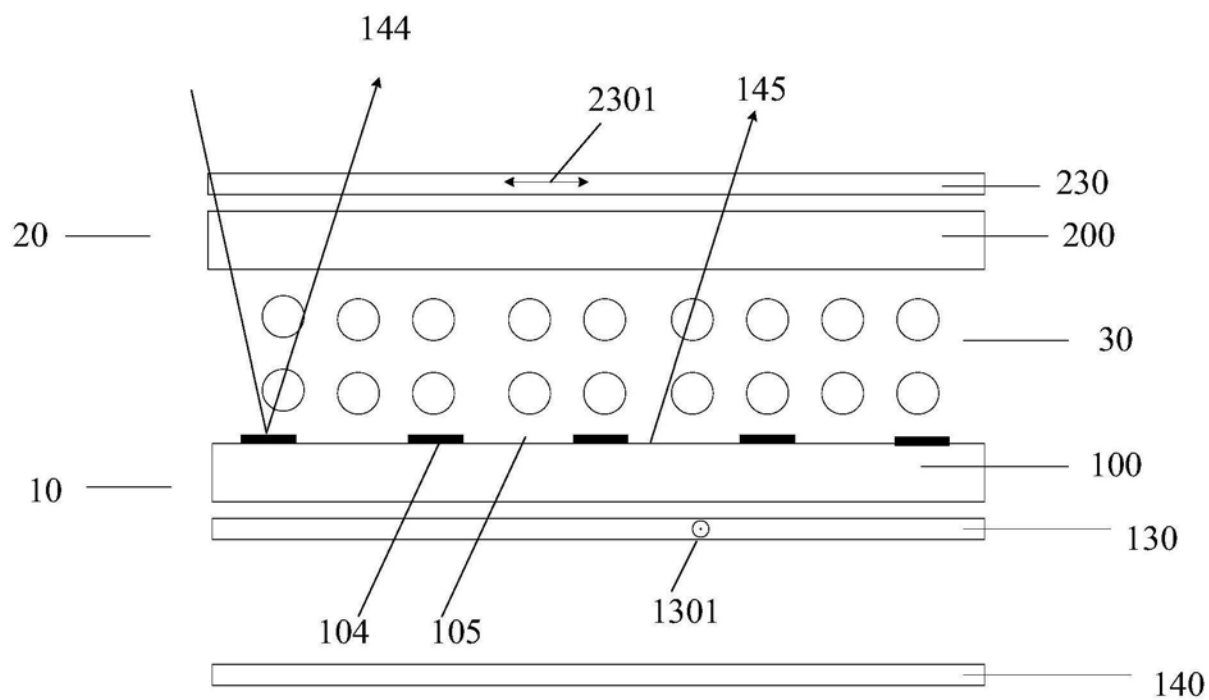


图7

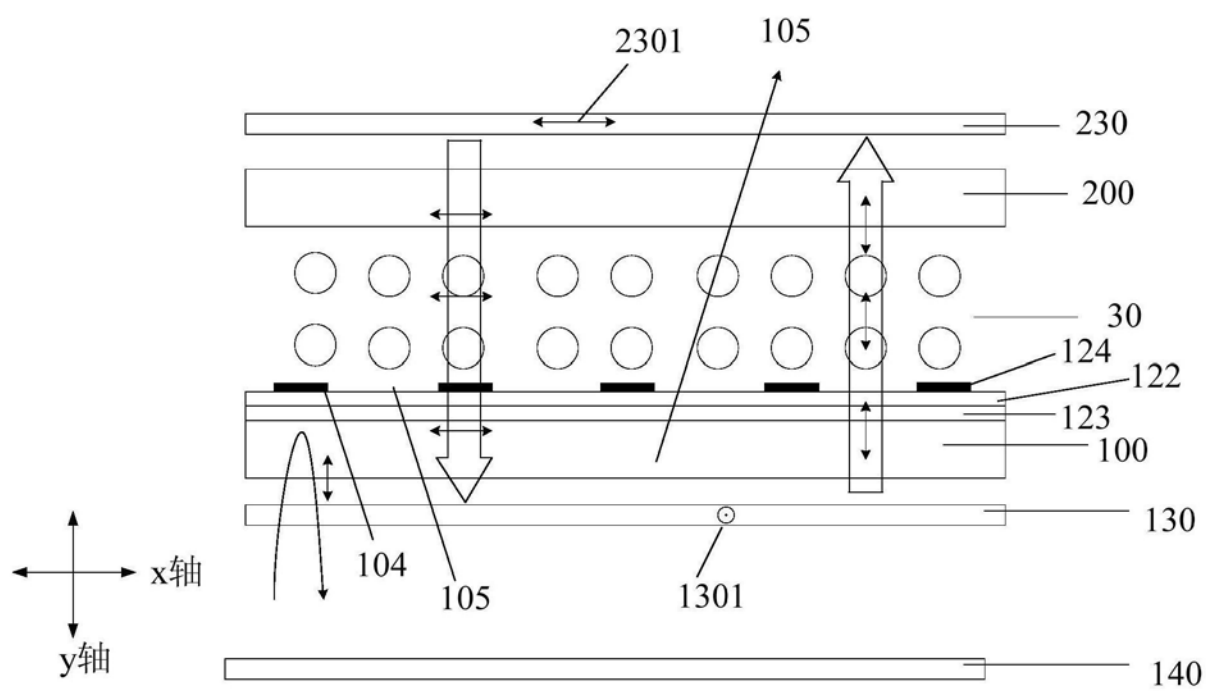


图8

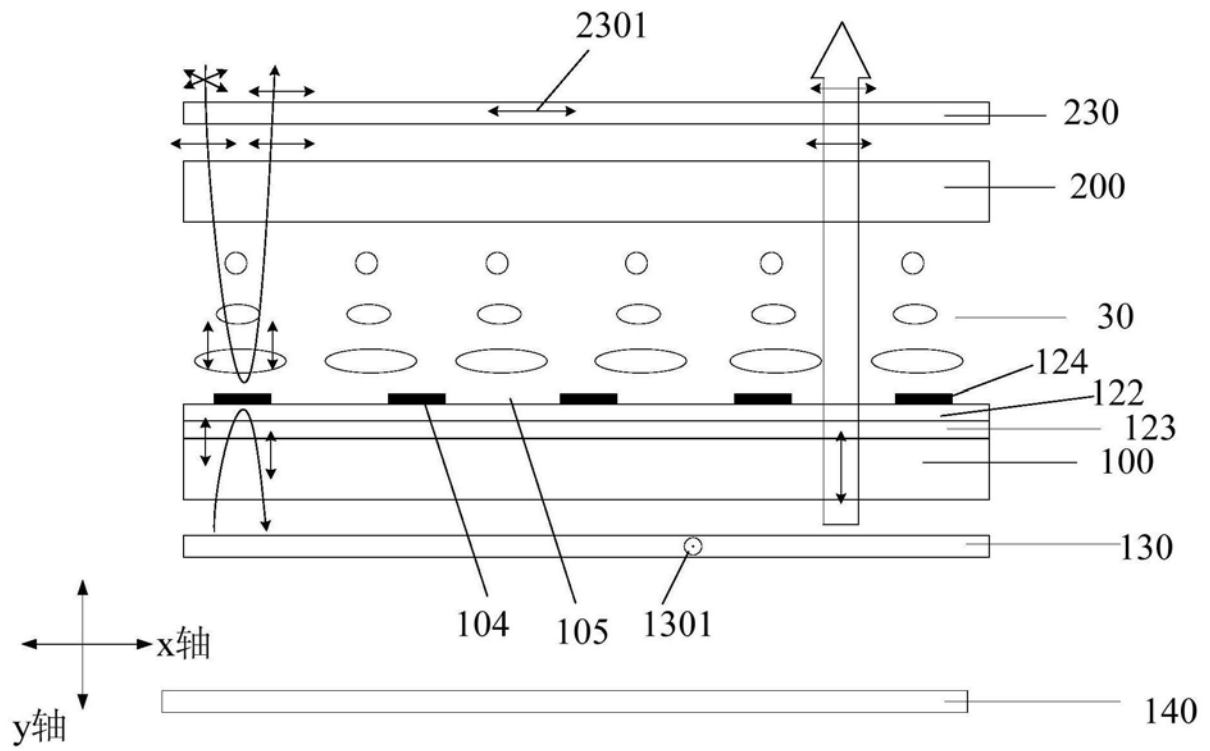


图9

专利名称(译)	阵列基板、液晶显示面板及显示装置		
公开(公告)号	CN104991377B	公开(公告)日	2018-01-30
申请号	CN201510483267.5	申请日	2015-08-03
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王英涛		
发明人	王英涛		
IPC分类号	G02F1/1335 G02F1/1362		
CPC分类号	G02F1/133555 G02F1/133345 G02F1/133536 G02F1/133553 G02F1/134309 G02F1/134363 G02F1/13439 G02F1/136286 G02F1/1368 G02F2001/133548 G02F2001/134345 G02F2001/136295 G02F2201/121 G02F2201/123 G02F2203/09		
其他公开文献	CN104991377A		
外部链接	Espacenet SIPO		

摘要(译)

一种阵列基板、液晶显示面板及显示装置。该阵列基板包括衬底基板以及设置在所述衬底基板上的多个子像素，其中，各所述子像素所在区域均包括多个透射区域和多个反射区域。其可使得包含本发明实施例提供的阵列基板的显示面板及显示装置具有更均匀的亮度，整体均匀性好。

