



(12) 发明专利申请

(10) 申请公布号 CN 104216187 A

(43) 申请公布日 2014. 12. 17

(21) 申请号 201410448784. 4

(22) 申请日 2014. 09. 04

(71) 申请人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办
事处塘家社区观光路汇业科技园综合
楼 1 第一层 B 区

(72) 发明人 黄世帅

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1362(2006. 01)

G09G 3/36(2006. 01)

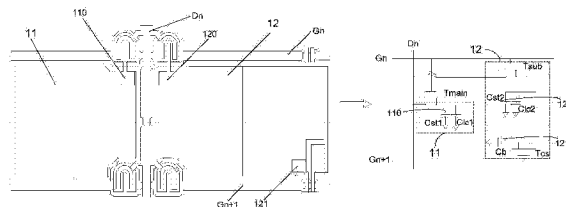
权利要求书2页 说明书5页 附图3页

(54) 发明名称

像素结构、液晶显示面板及其驱动方法

(57) 摘要

本发明提供了一种像素结构、液晶显示面板及其驱动方法。像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其中主像素区包括第一像素电极,从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,利用第一扫描信号控制第一控制开关和第二控制开关导通;利用数据信号为主像素区和从像素区充电以使得第一像素电极和第二像素电极形成第一等电位;利用第二扫描信号控制第三控制开关导通,使得第三像素电极与第二像素电极导通,从而令第二像素电极与第三像素电极形成不同于第一等电位的第二等电位。通过以上方式,本发明解决 Tri-gate 面板的低色偏问题,并且无需额外的分享驱动线,能够提高像素的开口率。



1. 一种像素结构,其特征在于,所述像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其中:

所述主像素区包括第一像素电极,所述第一像素电极通过第一控制开关连接数据信号;

所述从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,所述第二像素电极通过所述第二控制开关连接所述数据信号,所述第一控制开关和所述第二控制开关的控制端均连接第一扫描信号,所述第三像素电极依次通过所述第三控制开关和所述第二控制开关连接所述数据信号,所述第三控制开关的控制端连接第二扫描信号,所述第三像素电极还通过所述第三控制开关连接所述第二像素电极,以在所述第一控制开关、所述第二控制开关以及所述第三控制开关均导通时使得所述第一像素电极和所述第二像素电极的电位不同。

2. 根据权利要求1所述的像素结构,其特征在于,所述像素结构还包括阵列基板,所述主像素区以及所述次像素区设置在所述阵列基板上,所述阵列基板上还包括横向设置的多条扫描线和纵向设置的多条数据线,所述扫描线均与所述数据线相交,其中:

所述多个像素中的第n个像素的主像素区和次像素区均设置在第n条扫描线、第n+1条扫描线、第n条数据线以及第n+1条数据线所围成的区域内。

3. 根据权利要求2所述的像素结构,其特征在于,所述像素结构采用8畴设计,所述主像素区实现所述8畴中的4畴,所述次像素区实现所述8畴中的另外4畴。

4. 根据权利要求2所述的像素结构,其特征在于,所述第n条扫描线分别与第一颜色的像素连接,所述第n+1条扫描线分别与第二颜色的像素连接,第n+3条扫描线分别与第三颜色的像素连接,其中所述第一颜色、所述第二颜色以及所述第三颜色为不同颜色。

5. 根据权利要求1所述的像素结构,其特征在于,所述像素结构还包括与所述阵列基板相对设置的彩膜基板以及夹持在所述阵列基板和所述彩膜基板之间的液晶层,所述彩膜基板上设置有公共电极,所述第三像素电极和所述公共电极之间以所述液晶层为介质形成分压液晶电容,所述分压液晶电容用于在所述第一控制开关、所述第二控制开关以及所述第三控制开关均导通时降低所述第二像素电极的电位以使得所述第一像素电极和所述第二像素电极的电位不同。

6. 根据权利要求1所述的像素结构,其特征在于,所述第一控制开关为第一薄膜晶体管,所述第二控制开关为第二薄膜晶体管,所述第三控制开关为第三薄膜晶体管,所述第一像素电极连接所述第一薄膜晶体管的漏极,所述第一薄膜晶体管的源极连接所述数据信号,所述第一薄膜晶体管的栅极连接所述第一扫描信号,所述第二像素电极连接所述第二薄膜晶体管的漏极,所述第二薄膜晶体管的源极连接所述数据信号,所述第二薄膜晶体管的栅极连接所述第一扫描信号,所述第三像素电极连接所述第三薄膜晶体管的漏极,所述第三薄膜晶体管的源极连接所述第二薄膜晶体管的漏极,所述第三薄膜晶体管的栅极连接所述第二扫描信号。

7. 一种液晶显示面板,其特征在于,所述液晶显示面板包括权利要求1至6任一项所述的像素结构。

8. 一种液晶显示面板的驱动方法,其特征在于,所述液晶显示面板包括像素结构,所述像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其

中所述主像素区包括第一像素电极,所述第一像素电极通过第一控制开关连接数据信号,所述从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,所述第二像素电极通过所述第二控制开关连接所述数据信号,所述第一控制开关和所述第二控制开关的控制端均连接第一扫描信号,所述第三像素电极依次通过所述第三控制开关和所述第二控制开关连接所述数据信号,所述第三控制开关的控制端连接第二扫描信号,所述液晶显示面板的驱动方法包括:

利用所述第一扫描信号控制所述第一控制开关和所述第二控制开关导通;

利用所述数据信号为所述主像素区和所述从像素区充电以使得所述第一像素电极和所述第二像素电极形成第一等电位;

利用所述第二扫描信号控制所述第三控制开关导通,使得所述第三像素电极与所述第二像素电极导通,从而令所述第二像素电极与所述第三像素电极形成不同于所述第一等电位的第二等电位。

9. 根据权利要求8所述的方法,其特征在于,所述像素结构还包括阵列基板,所述主像素区以及所述次像素区设置在所述阵列基板上,所述阵列基板上还包括横向设置的多条扫描线和纵向设置的多条数据线,所述扫描线均与所述数据线相交,其中:

所述多个像素中的第 n 个像素的主像素区和次像素区均设置在第 n 条扫描线、第 $n+1$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内。

10. 根据权利要求8所述的方法,其特征在于,所述第 n 条扫描线分别与第一颜色的像素连接,所述第 $n+1$ 条扫描线分别与第二颜色的像素连接,第 $n+3$ 条扫描线分别与第三颜色的像素连接,其中所述第一颜色、所述第二颜色以及所述第三颜色为不同颜色。

像素结构、液晶显示面板及其驱动方法

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素结构、液晶显示面板及其驱动方法。

背景技术

[0002] 现有的液晶面板技术中,为了降低成本并且不损失分辨率,将原本垂直排布的画素变更为水平排列,即提出了一种 Tri-gate 架构的面板设计方式。如图 1 所示,图 a) 和图 b) 同为 $M \times N$ 的分辨率产品,图 a) 中的画素为垂直排布,图 b) 中的画素为水平排列。图 b) 中的画素在排布后 gate fanout(闸极焊盘延伸线) 的数目由 N 变更为 $3N$, data 的数据变由 $3M$ 更为 M , 即与正常的 panel 相比, gate fanout 的数目变更为原来的 3 倍, source fanout(源极焊盘延伸线) 的数目变更为原来的 $1/3$ 。由于 Gate IC 架构相对简单价钱比较便宜,所以图 b) 中此架构设计的面板整体成本会比正常的面板更低。

[0003] 另外,液晶面板特别是大尺寸的液晶面板在大视角观看会出现色偏的情况,而且观看角度越大,色偏越严重。为了提高视角降低色偏,大尺寸的面板通常会做 Low color shift(低色偏) 的设计,通常是增加画素的 domain(畴), 一个画素一般可以分成 4 个 domain。如果将一个画素分为 Main 区和 Sub 区,就可以增加到 8 个 domain, 可以提高视角,改善色偏情况。图 2 为一种常见的带有低色偏的画素等效电路图。如图 2 所示,将一个画素分为 Main 区和 Sub 区,在一 gate line 条将 Gate 打开时,通过 Main TFT(T_{main}) 和 Sub TFT(T_{sub}) 将电荷分别送至 Pixel 的 main 区和 sub 区。其中 E、D 被抽象成 main pixel(主像素区) 和 sub pixel(次像素区) 的主像素电容 C_{lc} 与次像素电容 C_{st} 。当该 gate line 关闭且 shareline 打开时, sharing TFT(T_{cs}) 打开,将 Sub Pixel 中的部分电荷释放到分享电容 C_b 中。这样 Sub pixel 和 Main pixel 就会呈现出电位差,达到降低色偏的目的。

发明内容

[0004] 本发明主要解决的技术问题是提供一种像素结构、液晶显示面板及其驱动方法,能够解决 Tri-gate 面板的低色偏问题,并且无需额外的分享驱动线,能够提高像素的开口率。

[0005] 本发明为解决技术问题而采用的一个技术方案是:提供一种像素结构,像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其中:主像素区包括第一像素电极,第一像素电极通过第一控制开关连接数据信号;从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三控制开关的控制端连接第二扫描信号,第三像素电极还通过第三控制开关连接第二像素电极,以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同。

[0006] 其中,像素结构还包括阵列基板,主像素区以及次像素区设置在阵列基板上,阵列

基板上还包括横向设置的多条扫描线和纵向设置的多条数据线,扫描线均与数据线相交,其中:多个像素中的第 n 个像素的主像素区和次像素区均设置在第 n 条扫描线、第 $n+1$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内。

[0007] 其中,像素结构采用 8 畴设计,主像素区实现 8 畴中的 4 畴,次像素区实现 8 畴中的另外 4 畴。

[0008] 其中,第 n 条扫描线分别与第一颜色的像素连接,第 $n+1$ 条扫描线分别与第二颜色的像素连接,第 $n+3$ 条扫描线分别与第三颜色的像素连接,其中第一颜色、第二颜色以及第三颜色为不同颜色。

[0009] 其中,像素结构还包括与阵列基板相对设置的彩膜基板以及夹持在阵列基板和彩膜基板之间的液晶层,彩膜基板上设置有公共电极,第三像素电极和公共电极之间以液晶层为介质形成分压液晶电容,分压液晶电容用于在第一控制开关、第二控制开关以及第三控制开关均导通时降低第二像素电极的电位以使得第一像素电极和第二像素电极的电位不同。

[0010] 其中,第一控制开关为第一薄膜晶体管,第二控制开关为第二薄膜晶体管,第三控制开关为第三薄膜晶体管,第一像素电极连接第一薄膜晶体管的漏极,第一薄膜晶体管的源极连接数据信号,第一薄膜晶体管的栅极连接第一扫描信号,第二像素电极连接第二薄膜晶体管的漏极,第二薄膜晶体管的源极连接数据信号,第二薄膜晶体管的栅极连接第一扫描信号,第三像素电极连接第三薄膜晶体管的漏极,第三薄膜晶体管的源极连接第二薄膜晶体管的漏极,第三薄膜晶体管的栅极连接第二扫描信号。

[0011] 本发明为解决技术问题而采用的一个技术方案是:提供一种液晶显示面板,液晶显示面板包括上述像素结构。

[0012] 本发明为解决技术问题而采用的一个技术方案是:提供一种液晶显示面板的驱动方法,液晶显示面板包括像素结构,像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其中主像素区包括第一像素电极,第一像素电极通过第一控制开关连接数据信号,从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三控制开关的控制端连接第二扫描信号,液晶显示面板的驱动方法包括:利用第一扫描信号控制第一控制开关和第二控制开关导通;利用数据信号为主像素区和从像素区充电以使得第一像素电极和第二像素电极形成第一等电位;利用第二扫描信号控制第三控制开关导通,使得第三像素电极与第二像素电极导通,从而令第二像素电极与第三像素电极形成不同于第一等电位的第二等电位。

[0013] 其中,像素结构还包括阵列基板,主像素区以及次像素区设置在阵列基板上,阵列基板上还包括横向设置的多条扫描线和纵向设置的多条数据线,扫描线均与数据线相交,其中:多个像素中的第 n 个像素的主像素区和次像素区均设置在第 n 条扫描线、第 $n+1$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内。

[0014] 其中,第 n 条扫描线分别与第一颜色的像素连接,第 $n+1$ 条扫描线分别与第二颜色的像素连接,第 $n+3$ 条扫描线分别与第三颜色的像素连接,其中第一颜色、第二颜色以及第三颜色为不同颜色。

[0015] 本发明的有益效果是：区别于现有技术的情况，每一像素包括相邻设置的主像素区以及从像素区，主像素区包括第一像素电极，第一像素电极通过第一控制开关连接数据信号；从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关，第二像素电极通过第二控制开关连接数据信号，第一控制开关和第二控制开关的控制端均连接第一扫描信号，第三像素电极依次通过第三控制开关和第二控制开关连接数据信号，第三控制开关的控制端连接第二扫描信号，第三像素电极还通过第三控制开关连接第二像素电极，以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同，能够解决 Tri-gate 面板的低色偏问题，并且无需额外的分享驱动线，能够提高像素的开口率。

附图说明

- [0016] 图 1 是现有技术中的画素分布示意图；
[0017] 图 2 是现有技术中的像素结构示意图；
[0018] 图 3 是本发明的像素结构示意图；
[0019] 图 4 是本发明的像素的分布示意图；
[0020] 图 5 是本发明的单个像素的结构示意图；
[0021] 图 6 是本发明的液晶显示面板的驱动方法的流程示意图。

具体实施方式

[0022] 首先请参见图 3-图 5，本发明的像素结构包括矩阵排列的多个像素，从图 3 中左图可以看出，像素结构采用 8 畴设计，主像素区 11 实现 8 畴中的 4 畴，次像素区 12 实现 8 畴中的另外 4 畴。每一像素包括相邻设置的主像素区 11 以及次像素区 12，其中：主像素区 11 包括第一像素电极 110 和第一控制开关 Tmain，第一像素电极 110 连接液晶电容 Clc1 和存储电容 Cst1，并通过第一控制开关 Tmain 连接数据信号 Dn；次像素区 12 包括第二像素电极 120、第三像素电极 121、第二控制开关 Tsub 以及第三控制开关 Tcs，第二像素电极 120 连接液晶电容 Clc2 和存储电容 Cst2，并通过第二控制开关 Tsub 连接数据信号 Dn，第一控制开关 Tmain 和第二控制开关 Tsub 的控制端均连接第一扫描信号 Gn，第三像素电极 121 连接分压液晶电容 Cb，第三像素电极 121 依次通过第三控制开关 Tcs 和第二控制开关 Tsub 连接数据信号 Dn，第三控制开关 Tcs 的控制端连接第二扫描信号 Gn+1，第三像素电极 121 还通过第三控制开关 Tcs 连接第二像素电极 120，以在第一控制开关 Tmain、第二控制开关 Tsub 以及第三控制开关 Tcs 均导通时使得第一像素电极 110 和第二像素电极 120 的电位不同。

[0023] 在本发明实施例中，第二扫描信号 Gn+1 打开时，控制开关 Tmain2 和控制开关 Tsub2 会将电荷分别送至第二扫描信号 Gn+1 上的像素的主像素区 21 和次像素区 22，但是同时会使 Gn 对应的第三控制开关 Tcs 打开，给次像素区 12 放电，以使第一像素电极 110 和第二像素电极 120 的电位不同。如此，第 n 个像素的第三像素电极 121 采用第 n+1 条扫描线 Gn+1 进行驱动，无需增加额外的分享驱动线以驱动第三像素电极 121，能够减少像素驱动线的数目，解决 Tri-gate 面板的低色偏问题，并提高像素的开口率。

[0024] 其中，像素结构还包括阵列基板 1、与阵列基板 1 相对设置的彩膜基板 2 以及夹持在阵列基板 1 和彩膜基板 2 之间的液晶层 3，像素电极 4 设置在阵列基板 1 上，像素电极 4 包

括多个像素,每个像素包括主像素区以及次像素区,设置在阵列基板 1 上,阵列基板 1 上还包括横向设置的多条扫描线和纵向设置的多条数据线(图未示),扫描线均与数据线相交,其中:多个像素中的第 n 个像素的主像素区 11 和次像素区 12 均设置在第 n 条扫描线 G_n 、第 $n+1$ 条扫描线 G_{n+1} 、第 n 条数据线 D_n 以及第 $n+1$ 条数据线 D_{n+1} 所围成的区域内。第 n 条扫描线分别与第一颜色的像素 P1 连接,用于驱动第一颜色的像素 P1 的第一像素电极和第二像素电极。第 $n+1$ 条扫描线分别与第二颜色的像素 P2 连接,用于驱动第二颜色的像素 P2 的第一像素电极和第二像素电极,同时还驱动第一颜色的像素 P1 的第三像素电极。第 $n+3$ 条扫描线分别与第三颜色的像素 P3 连接,用于驱动第三颜色的像素 P3 的第一像素电极和第二像素电极,同时还驱动第二颜色的像素 P2 的第三像素电极。其中第一颜色、第二颜色以及第三颜色为不同颜色。优选地,可以第一颜色为红色,第二颜色为绿色,第三颜色为蓝色。彩膜基板 2 上设置有公共电极 5,第三像素电极 121 和公共电极 5 之间以液晶层为介质形成分压液晶电容 C_b ,分压液晶电容 C_b 用于在第一控制开关 T_{main} 、第二控制开关 T_{sub} 以及第三控制开关 T_{cs} 均导通时降低第二像素电极 120 的电位以使得第一像素电极 110 和第二像素电极 120 的电位不同。

[0025] 在本发明实施例中,第一控制开关 T_{main} 为第一薄膜晶体管,第二控制开关 T_{sub} 为第二薄膜晶体管,第三控制开关 T_{cs} 为第三薄膜晶体管,第一像素电极 110 连接第一薄膜晶体管的漏极,第一薄膜晶体管的源极连接数据信号 D_n ,第一薄膜晶体管的栅极连接第一扫描信号 G_n ,第二像素电极 120 连接第二薄膜晶体管的漏极,第二薄膜晶体管的源极连接数据信号 D_n ,第二薄膜晶体管的栅极连接第一扫描信号 G_n ,第三像素电极 121 连接第三薄膜晶体管的漏极,第三薄膜晶体管的源极连接第二薄膜晶体管的漏极,第三薄膜晶体管的栅极连接第二扫描信号 G_{n+1} 。

[0026] 本发明实施例还提供一种液晶显示面板,液晶显示面板包括上述像素结构。

[0027] 如图 6 所示,本发明实施例还提供一种液晶显示面板的驱动方法。液晶显示面板包括像素结构,像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,其中主像素区包括第一像素电极,第一像素电极通过第一控制开关连接数据信号,从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三控制开关的控制端连接第二扫描信号,液晶显示面板的驱动方法包括:

[0028] S10:利用第一扫描信号控制第一控制开关和第二控制开关导通。

[0029] S11:利用数据信号为主像素区和从像素区充电以使得第一像素电极和第二像素电极形成第一等电位。

[0030] S12:利用第二扫描信号控制第三控制开关导通,使得第三像素电极与第二像素电极导通,从而令第二像素电极与第三像素电极形成不同于第一等电位的第二等电位。

[0031] 在 S12 中,第二扫描信号控制第三控制开关导通,使第二像素电极与第三像素电极形成不同于第一等电位的第二等电位时,第二扫描信号还控制下一像素中的第一控制开关和第二控制开关导通,以将电荷分别送至第二扫描信号上的像素的主像素区和次像素区,即第二扫描信号即为下一像素的第一扫描信号。如此,前一像素的第三像素电极采用用于驱动下一像素的第一像素电极和第二像素电极的第二扫描信号进行驱动,无需增加额外

的分享驱动线以驱动第三像素电极,能够减少像素驱动线的数目,解决 Tri-gate 面板的低色偏问题,并提高像素的开口率。

[0032] 在本发明实施例中,像素结构还包括阵列基板,主像素区以及次像素区设置在阵列基板上,阵列基板上还包括横向设置的多条扫描线和纵向设置的多条数据线,扫描线均与数据线相交,其中:多个像素中的第 n 个像素的主像素区和次像素区均设置在第 n 条扫描线、第 $n+1$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内。第 n 条扫描线分别与第一颜色的像素连接,用于驱动第一颜色的像素的第一像素电极和第二像素电极。第 $n+1$ 条扫描线分别与第二颜色的像素连接,用于驱动第二颜色的像素的第一像素电极和第二像素电极,同时还驱动第一颜色的像素的第三像素电极。第 $n+3$ 条扫描线分别与第三颜色的像素连接,用于驱动第三颜色的像素的第一像素电极和第二像素电极,同时还驱动第二颜色的像素的第三像素电极。其中第一颜色、第二颜色以及第三颜色为不同颜色。优选地,可以第一颜色为红色,第二颜色为绿色,第三颜色为蓝色。

[0033] 综上所述,本发明的像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的主像素区以及从像素区,主像素区包括第一像素电极,第一像素电极通过第一控制开关连接数据信号;从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三控制开关的控制端连接第二扫描信号,第三像素电极还通过第三控制开关连接第二像素电极,以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同,能够解决 Tri-gate 面板的低色偏问题,并且无需分享驱动线,能够提高像素的开口率。

[0034] 以上所述仅为本发明的实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

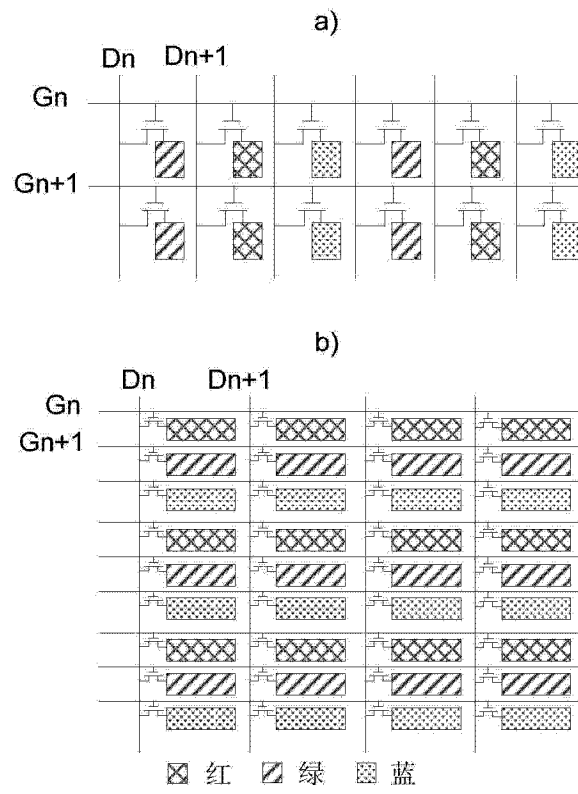


图 1

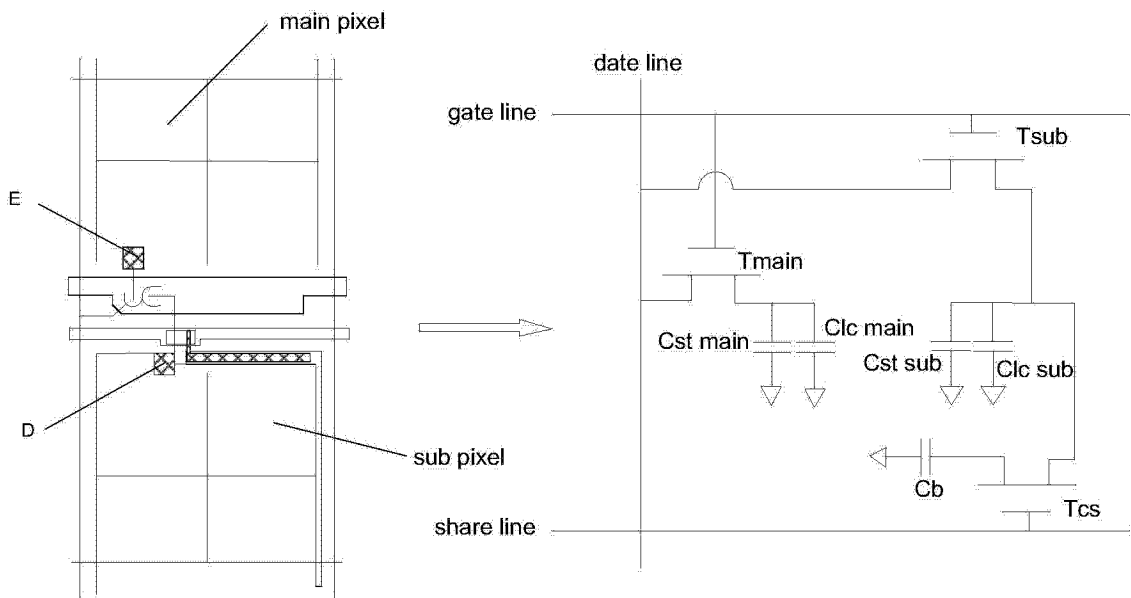


图 2

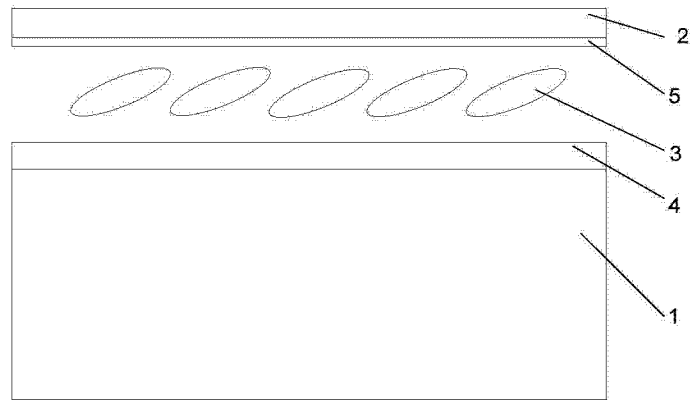


图 3

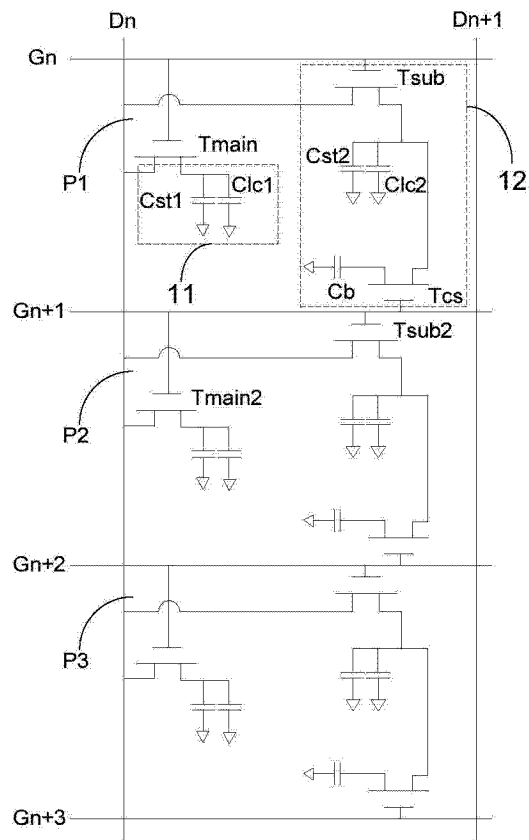


图 4

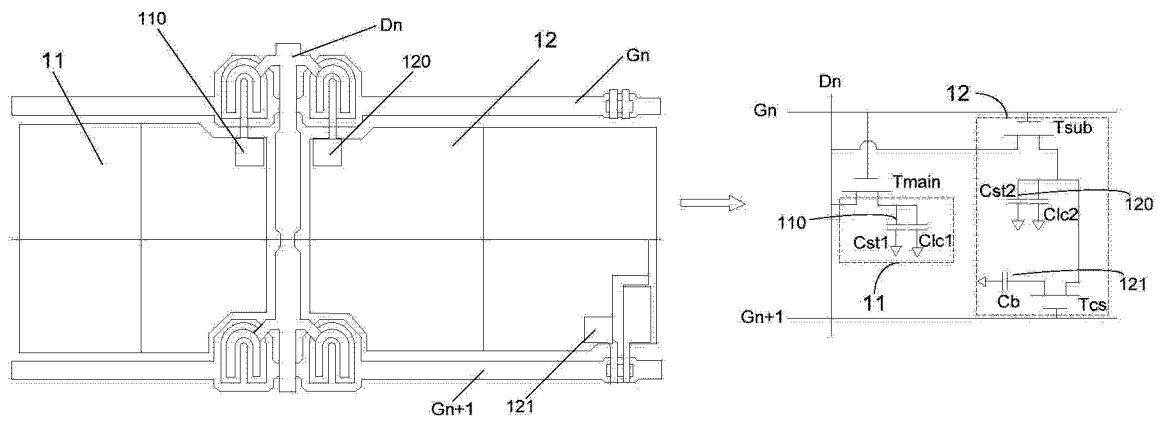


图 5

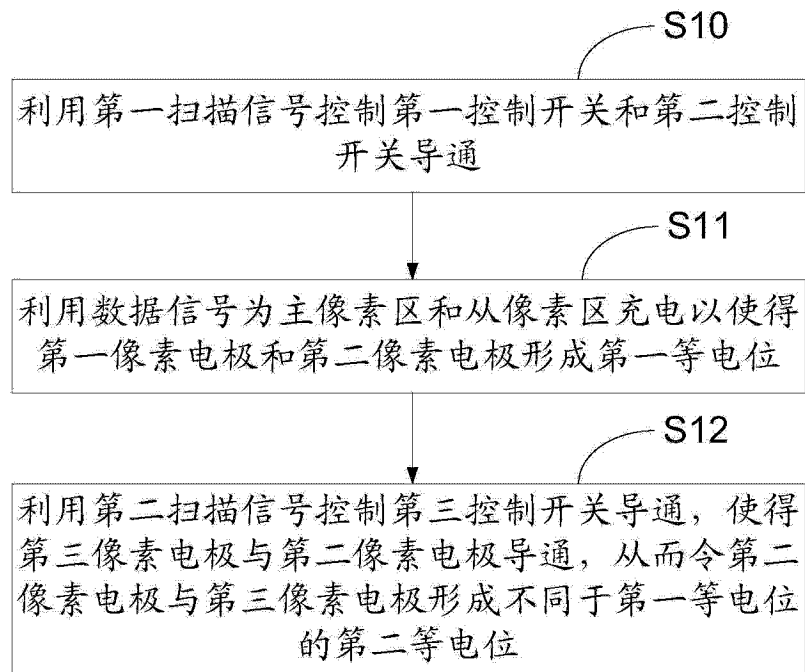


图 6

专利名称(译)	像素结构、液晶显示面板及其驱动方法		
公开(公告)号	CN104216187A	公开(公告)日	2014-12-17
申请号	CN201410448784.4	申请日	2014-09-04
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	黄世帅		
发明人	黄世帅		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G09G3/3648 G02F1/136 G09G3/32		
其他公开文献	CN104216187B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素结构、液晶显示面板及其驱动方法。像素结构包括矩阵排列的多个像素，每一像素包括相邻设置的主像素区以及从像素区，其中主像素区包括第一像素电极，从像素区包括第二像素电极、第三像素电极、第二控制开关以及第三控制开关，利用第一扫描信号控制第一控制开关和第二控制开关导通；利用数据信号为主像素区和从像素区充电以使得第一像素电极和第二像素电极形成第一等电位；利用第二扫描信号控制第三控制开关导通，使得第三像素电极与第二像素电极导通，从而令第二像素电极与第三像素电极形成不同于第一等电位的第二等电位。通过以上方式，本发明解决Tri-gate面板的低色偏问题，并且无需额外的分享驱动线，能够提高像素的开口率。

