



(12) 发明专利

(10) 授权公告号 CN 103400563 B

(45) 授权公告日 2015. 04. 15

(21) 申请号 201310356777. 7

(22) 申请日 2013. 08. 15

(73) 专利权人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办事处塘家社区观光路汇业科技园综合楼 1 第一层 B 区

(72) 发明人 董成才

(74) 专利代理机构 深圳市威世博知识产权代理事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G09G 3/36(2006. 01)

G02F 1/133(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

(56) 对比文件

CN 101149551 A, 2008. 03. 26, 说明书第 5 页第 8-9 段, 第 6 页最后 1 段及附图 5(a) ~ 5(d), 7(a) ~ 7(c).

US 2009/0009674 A1, 2009. 01. 08, 全文.

CN 103048838 A, 2013. 04. 17, 全文.

CN 102983132 A, 2013. 03. 20, 全文.

CN 101446725 A, 2009. 06. 03, 全文.

审查员 陈香

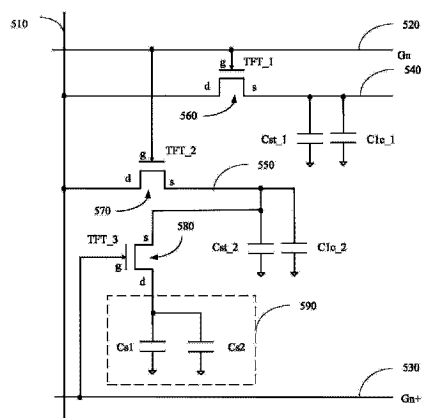
权利要求书 3 页 说明书 7 页 附图 3 页

(54) 发明名称

阵列基板及液晶显示装置

(57) 摘要

本申请公开了一种阵列基板,其包括像素单元、公共电极、数据线、与数据线相交且互相平行的第一扫描线和第二扫描线;像素单元包括第一像素电极、第二像素电极、第一开关、第二开关、第三开关和控制电路;第一扫描线与第一开关和第二开关的控制端连接,以提供扫描信号;数据线与第一开关和第二开关的输入端连接;第一像素电极与第一开关的输出端连接;第二像素电极与第二开关的输出端连接;第三开关的控制端与第二扫描线连接,以提供扫描信号;第三开关的第一端与第二像素电极连接,第三开关的第二端与控制电路连接。本发明还提供一种液晶显示装置。本发明通过增加一个控制电路,以改善液晶显示装置的大视角色偏,消除残影提高显示质量。



1. 一种阵列基板, 所述阵列基板包括像素单元、公共电极走线、数据线、以及与所述数据线相交且互相平行的第一扫描线 and 第二扫描线, 其特征在于,

所述像素单元包括第一像素电极、第二像素电极、第一开关、第二开关和第三开关, 所述像素单元还包括控制电路; 所述第一开关与所述第二开关均包括控制端、输入端和输出端, 所述第一扫描线与所述第一开关和第二开关的控制端连接, 以对所述第一开关和第二开关提供扫描信号, 所述数据线与所述第一开关和第二开关的输入端连接, 所述第一像素电极与所述第一开关的输出端连接, 所述第二像素电极与所述第二开关的输出端连接, 所述第三开关包括控制端、第一端和第二端, 所述第二扫描线与所述第三开关的控制端连接, 以对所述第三开关提供扫描信号, 所述第二像素电极与第三开关的第一端连接, 所述控制电路与所述第三开关的第二端连接;

其中, 在正极性反转和负极性反转时, 所述控制电路在所述第三开关导通时作用于所述第二像素电极, 以改变所述第二像素电极的电压, 且所述控制电路在正极性反转时的有效电容的电容值和和在负极性反转时的有效电容的电容值相等, 以使得在正极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值, 和在负极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值相等。

2. 根据权利要求 1 所述的阵列基板, 其特征在于,

所述控制电路包括第一电容和第二电容, 所述第一电容与第二电容的结构相同, 均依次包括第一金属层、绝缘层、半导体层以及第二金属层, 所述第一电容的第二金属层和所述第二电容的第一金属层与所述第三开关的第二端连接, 所述第一电容的第一金属层和所述第二电容的第二金属层与所述公共电极走线连接;

在正极性反转时, 在所述第二扫描线输入扫描信号以控制所述第三开关导通时, 所述第二像素电极的电压通过所述第一电容和所述第二电容减小, 在负极性反转时, 在所述第二扫描线输入扫描信号以控制所述第三开关导通时, 所述第二像素电极的电压通过所述第一电容和所述第二电容增加, 所述第一电容在正极性反转时的电容值大于在负极性反转时的电容值, 所述第二电容在正极性反转时的电容值小于在负极性反转时的电容值, 以使得在正极性反转时所述第一电容的电容值与第二电容的电容值之和与在负极性反转时所述第一电容和第二电容的电容值之和相等, 进而使得所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等。

3. 根据权利要求 1 所述的阵列基板, 其特征在于,

所述第一开关、第二开关以及第三开关均为薄膜晶体管, 分别为第一薄膜晶体管、第二薄膜晶体管以及第三薄膜晶体管, 所述第一开关的控制端、输入端和输出端分别对应为所述第一薄膜晶体管的栅极、源极和漏极, 所述第二开关的控制端、输入端和输出端分别对应为所述第二薄膜晶体管的栅极、源极和漏极, 所述第三开关的控制端、第一端和第二端分别对应为所述第三薄膜晶体管的栅极、源极和漏极。

4. 根据权利要求 1 所述的阵列基板, 其特征在于,

所述第一开关、第二开关以及第三开关分别为第一达林顿管或三极管、第二达林顿管或三极管以及第三达林顿管或三极管, 所述第一开关的控制端、输入端和输出端分别对应为所述第一达林顿管或三极管的基极、集电极和发射极, 所述第二开关的控制端、输入端和

输出端分别对应为所述第二达林顿管或三极管的基极、集电极和发射极,所述第三开关的控制端、第一端和第二端分别对应为第三达林顿管或三极管的基极、集电极和发射极。

5. 根据权利要求 1 所述的阵列基板,其特征在于,

一个所述像素单元所对应的所述第二扫描线与相邻下一个像素单元所对应的第一扫描线为同一条扫描线。

6. 一种液晶显示装置,所述液晶显示装置包括相对设置的第一基板、第二基板,以及夹持在所述第一基板和第二基板之间的液晶层;其中,所述第二基板包括:像素单元、公共电极走线、数据线、以及与所述数据线相交且互相平行的第一扫描线和第二扫描线,其特征在于,

所述像素单元包括第一像素电极、第二像素电极、第一开关、第二开关和第三开关,所述像素单元还包括控制电路;所述第一开关与所述第二开关均包括控制端、输入端和输出端,所述第一扫描线与所述第一开关和第二开关的控制端连接,以对所述第一开关和第二开关提供扫描信号,所述数据线与所述第一开关和第二开关的输入端连接,所述第一像素电极与所述第一开关的输出端连接,所述第二像素电极与所述第二开关的输出端连接,所述第三开关包括控制端、第一端和第二端,所述第二扫描线与所述第三开关的控制端连接,以对所述第三开关提供扫描信号,所述第二像素电极与第三开关的第一端连接,所述控制电路与所述第三开关的第二端连接;

其中,在正极性反转和负极性反转时,所述控制电路在所述第三开关导通时作用于所述第二像素电极,以改变所述第二像素电极的电压,且所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等,以使得在正极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值,和在负极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值相等。

7. 根据权利要求 6 所述的液晶显示装置,其特征在于,

所述控制电路包括第一电容和第二电容,所述第一电容与第二电容的结构相同,均依次包括第一金属层、绝缘层、半导体层以及第二金属层,所述第一电容的第二金属层和所述第二电容的第一金属层与所述第三开关的第二端连接,所述第一电容的第一金属层和所述第二电容的第二金属层与所述公共电极走线连接;

在正极性反转时,在所述第二扫描线输入扫描信号以控制所述第三开关导通时,所述第二像素电极的电压通过所述第一电容和所述第二电容减小,在负极性反转时,在所述第二扫描线输入扫描信号以控制所述第三开关导通时,所述第二像素电极的电压通过所述第一电容和所述第二电容增加,所述第一电容在正极性反转时的电容值大于在负极性反转时的电容值,所述第二电容在正极性反转时的电容值小于在负极性反转时的电容值,以使得在正极性反转时所述第一电容的电容值与第二电容的电容值之和与在负极性反转时所述第一电容和第二电容的电容值之和相等,进而使得所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等。

8. 根据权利要求 6 所述的液晶显示装置,其特征在于,

所述第一开关、第二开关以及第三开关均为薄膜晶体管,分别为第一薄膜晶体管、第二薄膜晶体管以及第三薄膜晶体管,所述第一开关的控制端、输入端和输出端分别对应为所

述第一薄膜晶体管的栅极、源极和漏极,所述第二开关的控制端、输入端和输出端分别对应为所述第二薄膜晶体管的栅极、源极和漏极,所述第三开关的控制端、第一端和第二端分别对应为所述第三薄膜晶体管的栅极、源极和漏极。

9. 根据权利要求 6 所述的液晶显示装置,其特征在于,

所述第一开关、第二开关以及第三开关分别为第一达林顿管或三极管、第二达林顿管或三极管以及第三达林顿管或三极管,所述第一开关的控制端、输入端和输出端分别对应为所述第一达林顿管或三极管的基极、集电极和发射极,所述第二开关的控制端、输入端和输出端分别对应为所述第二达林顿管或三极管的基极、集电极和发射极,所述第三开关的控制端、第一端和第二端分别对应为第三达林顿管或三极管的基极、集电极和发射极。

10. 根据权利要求 6 所述的液晶显示装置,其特征在于,

一个所述像素单元所对应的所述第二扫描线与相邻下一个像素单元所对应的第一扫描线为同一条扫描线。

阵列基板及液晶显示装置

技术领域

[0001] 本申请涉及显示设备技术领域,特别是涉及一种阵列基板及液晶显示装置。

背景技术

[0002] TFT-LCD 包括阵列基板,阵列基板上矩阵设置有多个分别对应 R、G、B 的像素区域,还设置有控制像素区域的扫描线、数据线、TFT 以及存储电容和液晶电容等。

[0003] 在目前的 TFT-LCD 中,特别是采用垂直取向(VA)液晶模式的大尺寸 LCD 中,普遍存在大视角色偏(Color Shift)的问题。

[0004] 为改善此问题,目前的普遍做法是将一个像素区域分成主分区 A 和子分区 B 两个分区,两个分区的交界处不透光,在同一视频讯号(灰阶)下,使两区电压不同,呈现不同的 γ (伽马)曲线。两区合成的 γ 曲线在大视角下与正视角差异减小,明显改善大视角色偏的问题。

[0005] 图 1 是现有技术 TFT-LCD 的阵列基板中电荷共享 OS (Charging Sharing, CS) 电路的示意图。请参阅图 1,每个像素区域包括数据线 110、第一扫描线 120、第二扫描线 130、第一像素电极 140、第二像素电极 150、第一薄膜晶体管 TFT_A、第二薄膜晶体管 TFT_B、第三薄膜晶体管 TFT_C。数据线 110 与第一薄膜晶体管 TFT_A 和第二薄膜晶体管 TFT_B 的源极连接,第一像素电极 140 与第一薄膜晶体管 TFT_A 的漏极连接,第二像素电极 150 与第二薄膜晶体管 TFT_B 的漏极连接;第二扫描线 130 与第三薄膜晶体管 TFT_C 的栅极连接以提供扫描信号,第三薄膜晶体管 TFT_C 的漏极与第二像素电极 150 连接,第三薄膜晶体管 TFT_C 的源极通过电容 Cs1 与公共电极连接。

[0006] TFT-LCD 的驱动为逐步行扫描驱动,扫描至第 n 行时,第一扫描线 120 上的信号 Vgn 为高电位(第二扫描线 130 上的信号 Vgn+1 为低电位),第一薄膜晶体管 TFT_A 和第二薄膜晶体管 TFT_B 打开(第三薄膜晶体管 TFT_C 关闭),数据线 110 开始对与第一像素电极 140 相连的第一存储电容 Cst_A 和第一液晶电容 Clc_A、以及与第二像素电极 150 相连的第二存储电容 Cst_B 和第二液晶电容 Clc_B 充电,第一像素电极 140 的像素电压(VA)和第二像素电极 150 的像素电压(VB)均被充至数据线 110 上的电压 Vd。当扫描至第 n+1 行时,第一扫描线 120 上的信号 Vgn 切换为低电位,第二扫描线 130 上的信号 Vgn+1 切换为高电位,第一薄膜晶体管 TFT_A 和第二薄膜晶体管 TFT_B 关闭,第三薄膜晶体管 TFT_C 打开,第二像素电极 150 的像素电压(VB)开始通过第一电容 Cs1 向公共电极漏电,从而使第二像素电极 150 的像素电压(VB)发生变化,进而使第一像素电极 140 的像素电压(VA)和第二像素电极 150 的像素电压(VB)不同,达到低色偏(Low Color Shift)效果。设 VA 和 VB 分别为 A 区和 B 区的像素电压,则其比值 $VB/VA = (Cst_B + Clc_B) / (Cst_B + Clc_B + 2Cs1)$ 是设计时一个极为关键的参数,其中,电容 Cs1 的作用极为关键,其值决定了 VB/VA 值的大小。

[0007] 图 2 是图 1 中电容 Cs1 常用的一种结构示意图。请参阅图 2,电容 Cs1 依次包括第一金属层 M1、绝缘层 SiNx、半导体层 AS (a-si) 和第二金属层 M2。其中,第一金属层 M1 和第二金属层 M2 对应为阵列基板的栅极金属层和源极金属层,即在阵列基板上溅射栅极金

属层以形成薄膜晶体管的金属栅极时,在该栅极金属层上蚀刻形成第一金属层 M1,在阵列基板上溅射源极金属层以形成薄膜晶体管的金属源极时,在该源极金属层上蚀刻形成第二金属层 M2;绝缘层 SiNx 对应为阵列基板上的栅极绝缘层;半导体层 AS 对应为阵列基板上的 TFT 半导体层,即在阵列基板上形成 TFT 的半导体层时,通过光刻等工艺形成 TFT 所需的半导体层时,也通过光刻等工艺形成电容的半导体层 AS。在实际阵列基板中,M2 一般与像素电极电压相连,M1 一般与公共电极走线相连。

[0008] 图 3 是电容 Cs1 的 C-V (电容-电压) 曲线示意图。请参阅图 3,电容 Cs1 的 C-V 曲线图的特点是正半周的电容值大于负半周的电容值,其中,当像素电极的电压(如 VB、VA) 大于公共电极电压(Vcom) 为正半周,像素电极的电压小于公共电极电压(Vcom) 则为负半周。对每个像素区域而言,正半周和负半周交替是驱动 TFT-LCD 时的一个基本要求。理想情况,最好是正负半周的 VB/VA 保持一致,但是实际一般会出现 Cs1 (正半周)>Cs1 (负半周) 或反过来的情况,则导致 VB/VA 值正半周较负半周小。

[0009] 因此,CS08 这种低色偏电路在实际应用中存在的 VB/VA 值正负半周不对称的问题,除了影响低色偏效果,还可能会带来诸如残影(Image Sticking) 等影响面板显示品质的问题。

发明内容

[0010] 本申请主要解决的技术问题是提供一种阵列基板及液晶显示装置,能够补偿正负半周两个分区的电压比值不等的问题,进而改善液晶显示装置的大视角色偏,消除残影提高显示质量。

[0011] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种阵列基板,所述阵列基板包括像素单元、公共电极走线、数据线、以及与所述数据线相交且互相平行的第一扫描线 and 第二扫描线;所述像素单元包括第一像素电极、第二像素电极、第一开关、第二开关和第三开关,所述像素单元还包括控制电路;所述第一开关与所述第二开关均包括控制端、输入端和输出端,所述第一扫描线与所述第一开关和第二开关的控制端连接,以对所述第一开关和第二开关提供扫描信号,所述数据线与所述第一开关和第二开关的输入端连接,所述第一像素电极与所述第一开关的输出端连接,所述第二像素电极与所述第二开关的输出端连接,所述第三开关包括控制端、第一端和第二端,所述第二扫描线与所述第三开关的控制端连接,以对所述第三开关提供扫描信号,所述第二像素电极与第三开关的第一端连接,所述控制电路与所述第三开关的第二端连接;其中,在正极性反转和负极性反转时,所述控制电路在所述第三开关导通时作用于所述第二像素电极,以改变所述第二像素电极的电压,且所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等,以使得在正极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值,和在负极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值相等。

[0012] 其中,所述控制电路包括第一电容和第二电容,所述第一电容与第二电容的结构相同,均依次包括第一金属层、绝缘层、半导体层以及第二金属层,所述第一电容的第二金属层和所述第二电容的第一金属层与所述第三开关的第二端连接,所述第一电容的第一金

属层和所述第二电容的第二金属层与所述公共电极走线连接；在正极性反转时，在所述第二扫描线输入扫描信号以控制所述第三开关导通时，所述第二像素电极的电压通过所述第一电容和所述第二电容减小，在负极性反转时，在所述第二扫描线输入扫描信号以控制所述第三开关导通时，所述第二像素电极的电压通过所述第一电容和所述第二电容增加，所述第一电容在正极性反转时的电容值大于在负极性反转时的电容值，所述第二电容在正极性反转时的电容值小于在负极性反转时的电容值，以使得在正极性反转时所述第一电容的电容值与第二电容的电容值之和与在负极性反转时所述第一电容和第二电容的电容值之和相等，进而使得所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等。

[0013] 其中，所述第一开关、第二开关以及第三开关均为薄膜晶体管，分别为第一薄膜晶体管、第二薄膜晶体管以及第三薄膜晶体管，所述第一开关的控制端、输入端和输出端分别对应为所述第一薄膜晶体管的栅极、源极和漏极，所述第二开关的控制端、输入端和输出端分别对应为所述第二薄膜晶体管的栅极、源极和漏极，所述第三开关的控制端、第一端和第二端分别对应为所述第三薄膜晶体管的栅极、源极和漏极。

[0014] 其中，所述第一开关、第二开关以及第三开关分别为第一达林顿管或三极管、第二达林顿管或三极管以及第三达林顿管或三极管，所述第一开关的控制端、输入端和输出端分别对应为所述第一达林顿管或三极管的基极、集电极和发射极，所述第二开关的控制端、输入端和输出端分别对应为所述第二达林顿管或三极管的基极、集电极和发射极，所述第三开关的控制端、第一端和第二端分别对应为第三达林顿管或三极管的基极、集电极和发射极。

[0015] 其中，一个所述像素单元所对应的所述第二扫描线与相邻下一个像素单元所对应的第一扫描线为同一条扫描线。

[0016] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种液晶显示装置，所述液晶显示装置包括相对设置的第一基板、第二基板，以及夹持在所述第一基板和第二基板之间的液晶层；其特征在于，所述第二基板包括：像素单元、公共电极走线、数据线、以及与所述数据线相交且互相平行的第一扫描线和第二扫描线；所述像素单元包括第一像素电极、第二像素电极、第一开关、第二开关和第三开关，所述像素单元还包括控制电路；所述第一开关与所述第二开关均包括控制端、输入端和输出端，所述第一扫描线与所述第一开关和第二开关的控制端连接，以对所述第一开关和第二开关提供扫描信号，所述数据线与所述第一开关和第二开关的输入端连接，所述第一像素电极与所述第一开关的输出端连接，所述第二像素电极与所述第二开关的输出端连接，所述第三开关包括控制端、第一端和第二端，所述第二扫描线与所述第三开关的控制端连接，以对所述第三开关提供扫描信号，所述第二像素电极与第三开关的第一端连接，所述控制电路与所述第三开关的第二端连接；其中，在正极性反转和负极性反转时，所述控制电路在所述第三开关导通时作用于所述第二像素电极，以改变所述第二像素电极的电压，且所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等，以使得在正极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值，和在负极性反转时所述第二像素电极和公共电极走线之间的电压差与所述第一像素电极和公共电极走线之间的电压差的比值相等。

[0017] 其中,所述控制电路包括第一电容和第二电容,所述第一电容与第二电容的结构相同,均依次包括第一金属层、绝缘层、半导体层以及第二金属层,所述第一电容的第二金属层和所述第二电容的第一金属层与所述第三开关的第二端连接,所述第一电容的第一金属层和所述第二电容的第二金属层与所述公共电极走线连接;在正极性反转时,在所述第二扫描线输入扫描信号以控制所述第三开关导通时,所述第二像素电极的电压通过所述第一电容和所述第二电容减小,在负极性反转时,在所述第二扫描线输入扫描信号以控制所述第三开关导通时,所述第二像素电极的电压通过所述第一电容和所述第二电容增加,所述第一电容在正极性反转时的电容值大于在负极性反转时的电容值,所述第二电容在正极性反转时的电容值小于在负极性反转时的电容值,以使得在正极性反转时所述第一电容的电容值与第二电容的电容值之和与在负极性反转时所述第一电容和第二电容的电容值之和相等,进而使得所述控制电路在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等。

[0018] 其中,所述第一开关、第二开关以及第三开关均为薄膜晶体管,分别为第一薄膜晶体管、第二薄膜晶体管以及第三薄膜晶体管,所述第一开关的控制端、输入端和输出端分别对应为所述第一薄膜晶体管的栅极、源极和漏极,所述第二开关的控制端、输入端和输出端分别对应为所述第二薄膜晶体管的栅极、源极和漏极,所述第三开关的控制端、第一端和第二端分别对应为所述第三薄膜晶体管的栅极、源极和漏极。

[0019] 其中,所述第一开关、第二开关以及第三开关分别为第一达林顿管或三极管、第二达林顿管或三极管以及第三达林顿管或三极管,所述第一开关的控制端、输入端和输出端分别对应为所述第一达林顿管或三极管的基极、集电极和发射极,所述第二开关的控制端、输入端和输出端分别对应为所述第二达林顿管或三极管的基极、集电极和发射极,所述第三开关的控制端、第一端和第二端分别对应为第三达林顿管或三极管的基极、集电极和发射极。

[0020] 其中,一个所述像素单元所对应的所述第二扫描线与相邻下一个像素单元所对应的第一扫描线为同一条扫描线。

[0021] 本发明的有益效果是:区别于现有技术的情况,本发明通过增加一个控制电路,使第二像素电极的电压与第一像素电极的电压的比值恒定,从而改善液晶显示装置的大视角色偏,消除残影提高显示质量。

附图说明

[0022] 图 1 是现有技术 TFT-LCD 的阵列基板中电荷共享电路的电路示意图;

[0023] 图 2 是图 1 中电容 Cs1 常用的一种结构示意图;

[0024] 图 3 是图 1 中电容 Cs1 的 C-V (电容 - 电压) 曲线示意图;

[0025] 图 4 是本发明液晶显示装置一实施方式的结构示意图;

[0026] 图 5 是图 4 中像素单元的像素等效电路图;

[0027] 图 6 是图 5 中控制电路的结构示意图。

具体实施方式

[0028] 下面结合附图和实施例对本发明进行详细说明。

[0029] 本发明旨在提供一种阵列基板,以及一种由该阵列基板构成的液晶显示装置,其包括多个像素单元。

[0030] 请参阅图 4,图 4 是本发明液晶显示装置一实施方式的结构示意图。液晶显示装置 40 包括相对设置的第一基板 410、第二基板 420、夹持在第一基板和第二基板之间的液晶层(图未示),其中,第一基板 410 为 CF (Color Filter,彩色滤光片) 基板,公共电极 430 设置于 CF 基板 410,第二基板 420 为 TFT (Thin Film Transistor,薄膜晶体管) 阵列基板。

[0031] 图 5 是图 4 中像素单元的像素等效电路图。请参阅图 4 和图 5,以一个像素单元为例,在本实施例中,液晶显示装置 40 的 TFT 阵列基板 420 包括:像素单元 421、公共电极走线 440、数据线 510、与数据线 510 相交且互相平行的第一扫描线 520 和第二扫描线 530。

[0032] 像素单元 421 包括第一像素电极 540、第二像素电极 550、第一开关 560、第二开关 570、第三开关 580 和控制电路 590;其中,第一开关 560 与第二开关 570 均包括控制端、输入端和输出端。

[0033] 第一扫描线 520 与第一开关 560 和第二开关 570 的控制端连接,以对第一开关 560 和第二开关 570 提供扫描信号;数据线 510 与第一开关 560 和第二开关 570 的输入端连接;第一像素电极 540 与第一开关 560 的输出端连接,且第一像素电极 540 还与并联连接的第一存储电容 C_{st_1} 和第一液晶电容 C_{lc_1} 连接,第二像素电极 550 与第二开关 570 的输出端连接,且第二像素电极 550 还与并联连接的第二存储电容 C_{st_2} 和第二液晶电容 C_{lc_2} 连接。其中,第一液晶电容 C_{lc_1} 为第一像素电极 540 和第一基板 410 的公共电极 430 之间夹有液晶分子而构成的等效电容,第二液晶电容 C_{lc_2} 为第二像素电极 550 和第一基板 410 的公共电极 430 之间夹有液晶分子而构成的等效电容;第一存储电容 C_{st_1} 由第一像素电极 540 和设置于第二基板 420 上的公共电极走线 440 构成,第二存储电容 C_{st_2} 由第二像素电极 550 和设置于第二基板 420 上的公共电极走线 440 构成。

[0034] 第三开关 580 包括控制端、第一端和第二端,第三开关 580 的控制端与第二扫描线 530 连接,以对第三开关 580 提供扫描信号,第三开关 580 的第一端与第二像素电极 550 连接,第三开关的第二端与控制电路 590 连接。

[0035] 请一并参阅图 6,图 6 图 5 中控制电路的结构示意图。控制电路 590 包括第一电容 C_{s1} 和第二电容 C_{s2} ,第一电容 C_{s1} 与第二电容 C_{s2} 的结构相同,均依次包括第一金属层 M1、绝缘层 $SiNx$ 、半导体层 AS 以及第二金属层 M2,第一电容 C_{s1} 的第二金属层 M2 和第二电容 C_{s2} 的第一金属层 M1 与第三开关 580 的第二端连接,第一电容 C_{s1} 的第一金属层 M1 和第二电容 C_{s2} 的第二金属层 M2 与第二基板 420 上的公共电极走线 440 连接。其中,第一金属层 M1 和第二金属层 M2 对应为阵列基板的栅极金属层和源极金属层,即在阵列基板上溅射栅极金属层以形成薄膜晶体管的金属栅极时,在该栅极金属层上蚀刻形成第一金属层 M1,在阵列基板上溅射源极金属层以形成薄膜晶体管的金属源极时,在该源极金属层上蚀刻形成第二金属层 M2;绝缘层 $SiNx$ 对应为阵列基板上的栅极绝缘层;半导体层 AS 对应为阵列基板上的 TFT 半导体层,即在阵列基板上形成 TFT 的半导体层时,通过光刻等工艺形成 TFT 所需的半导体层时,也通过光刻等工艺形成电容的半导体层 AS。

[0036] 在正极性反转和负极性反转时,控制电路 590 在第三开关 580 导通时作用于第二像素电极 550,以改变第二像素电极 550 的电压,且控制电路 590 在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等,以使得在正极性反转时第二像素

电极 550 和公共电极走线 440 之间的电压差与第一像素电极 540 和公共电极走线 440 之间的电压差的比值,和在负极性反转时第二像素电极 550 和公共电极走线 440 之间的电压差与第一像素电极 540 和公共电极走线 440 之间的电压差的比值相等。

[0037] 请继续参阅图 5,以第一开关 560、第二开关 570、第三开关 580 均为薄膜晶体管为例进行说明。第一开关 560、第二开关 570、第三开关 580 分别为第一薄膜晶体管、第二薄膜晶体管以及第三薄膜晶体管,第一开关 560 的控制端、输入端和输出端分别对应为第一薄膜晶体管的栅极、源极和漏极,第二开关 570 的控制端、输入端和输出端分别对应为第二薄膜晶体管的栅极、源极和漏极,第三开关 580 的控制端、第一端和第二端分别对应为第三薄膜晶体管的栅极、漏极和源极。

[0038] TFT-LCD 的驱动为逐步扫描驱动,扫描至第 n 行时,第一扫描线 520 (即第一扫描线 G_n) 上的信号 V_{gn} 为高电平,此时第二扫描线 530 (即第二扫描线 G_{n+1}) 上的信号 V_{gn+1} 为低电平,第一薄膜晶体管 560、第二薄膜晶体管 570 被打开,而第三薄膜晶体管 580 关闭,数据线 510 开始对并联连接的第一存储电容 C_{st_1} 和第一液晶电容 C_{lc_1} 、以及并联连接的第二存储电容 C_{st_2} 和第二液晶电容 C_{lc_2} 充电,从而使得第一像素电极 540 和第二像素电极 550 获得相同的电压。当扫描到 $n+1$ 行时,第二扫描线 530 上的信号 V_{gn+1} 为高电平,第一扫描线 520 上的信号 V_{gn} 切换为低电平,此时,第一薄膜晶体管 560、第二薄膜晶体管 570 被关闭,第三薄膜晶体管 580 打开,由于第二像素电极 550 与公共电极走线 440 之间存在压差,第二像素电极 550 通过第一电容 C_{s1} 和第二电容 C_{s2} 向公共电极走线 440 放电,从而改变第二像素电极 550 的电压。

[0039] 在第三薄膜晶体管 580 导通的情况下,在正极性反转时,即当第二像素电极 550 的电压大于公共电极走线 440 之间的电压时,第一电容 C_{s1} 处于正半周,第二电容 C_{s2} 处于负半周,第一电容 C_{s1} 的电容值大于第二电容 C_{s2} 电容值,第二像素电极 550 的电压通过第一电容 C_{s1} 和第二电容 C_{s2} 减小;在负极性反转时,即当第二像素电极 550 的电压小于公共电极走线 440 之间的电压时,第一电容 C_{s1} 处于负半周,第二电容 C_{s2} 处于正半周,第一电容 C_{s1} 的电容值小于第二电容 C_{s2} 电容值,第二像素电极 550 的电压通过第一电容 C_{s1} 和第二电容 C_{s2} 增加;由于第一电容 C_{s1} 和第二电容 C_{s2} 的结构和容值都相同,因此能够使得在正极性反转和负极性反转时,第一电容 C_{s1} 和第二电容 C_{s2} 的电容值之和保持恒定,即控制电路 590 在正极性反转时的有效电容的电容值和在负极性反转时的有效电容的电容值相等,进而使在正极性反转时第二像素电极 550 和公共电极走线 440 之间的电压差与第一像素电极 540 和公共电极走线 440 之间的电压差的比值,和在负极性反转时第二像素电极 550 和公共电极走线 440 之间的电压差与第一像素电极 540 和公共电极走线 440 之间的电压差的比值相等。

[0040] 当扫描到第 $n+2$ 行时,第二扫描线 530 上的信号 V_{gn+1} 为低电平,第三薄膜晶体管 580 被关闭,第二像素电极 550 通过第一电容 C_{s1} 和第二电容 C_{s2} 向公共电极走线 440 停止放电,第二像素电极 550 上的电压保持到下一帧显示。此时,像素单元 421 所对应的第二扫描线 530 与相邻下一个像素单元所对应的第一扫描线为同一条扫描线。

[0041] 值得注意的是,在本发明中,第二基板 420 上的公共电极走线 440 和第一基板 410 上的公共电极 430 也可以不直接相连,而是通过两个不同的电压源提供电压,但严格保证两个电压源的电压大小相等。其中,向公共电极 430 和公共电极走线 440 提供的电压值优

选为大于等于 5V 小于等于 7V ;向第一扫描线 520 和第二扫描线 530 提供的电压优选为大于等于 20V 小于等于 30V。

[0042] 在本实施例中,第一开关 560、第二开关 570、第三开关 580 均为薄膜晶体管,同样地,第一开关 560、第二开关 570、第三开关 580 也可以为三极管、达林顿管或其它的晶体管代替以形成其它实施例,第一开关 560 的控制端、输入端和输出端分别对应为第一达林顿管或三极管的基极、集电极和发射极,第二开关 570 的控制端、输入端和输出端分别对应为第二达林顿管或三极管的基极、集电极和发射极,第三开关 580 的控制端、第一端和第二端分别对应为第三达林顿管或三极管的基极、集电极和发射极。

[0043] 另外,在本实施例中,控制电路 590 为第一电容 Cs1 和第二电容 Cs2,控制电路 590 也可以为两个或多个与第一电容 Cs1 和第二电容 Cs2 组成结构、连接方式、容值相同的电容以保证当第三开关导通时在正极性发转和负极性反控制电路 590 的有效电容的电容值相等,从而形成其他形式的实施例,本发明不作具体限定。

[0044] 请继续参阅图 5,图 5 是阵列基板的像素单元一实施方式的像素等效电路图。像素单元包括第一像素电极 540、第二像素电极 550、第一开关 560、第二开关 570、第三开关 580 和控制电路 590 ;其中,第一开关 560 与第二开关 570 均包括控制端、输入端和输出端。具体实现过程如上述实施例所述,此处不赘述。

[0045] 上述方案,通过增加一个控制电路,使第二像素电极的电压与第一像素电极的电压的比值恒定,以改善液晶显示装置的大视角色偏,消除残影提高显示质量。

[0046] 以上所述仅为本发明的实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

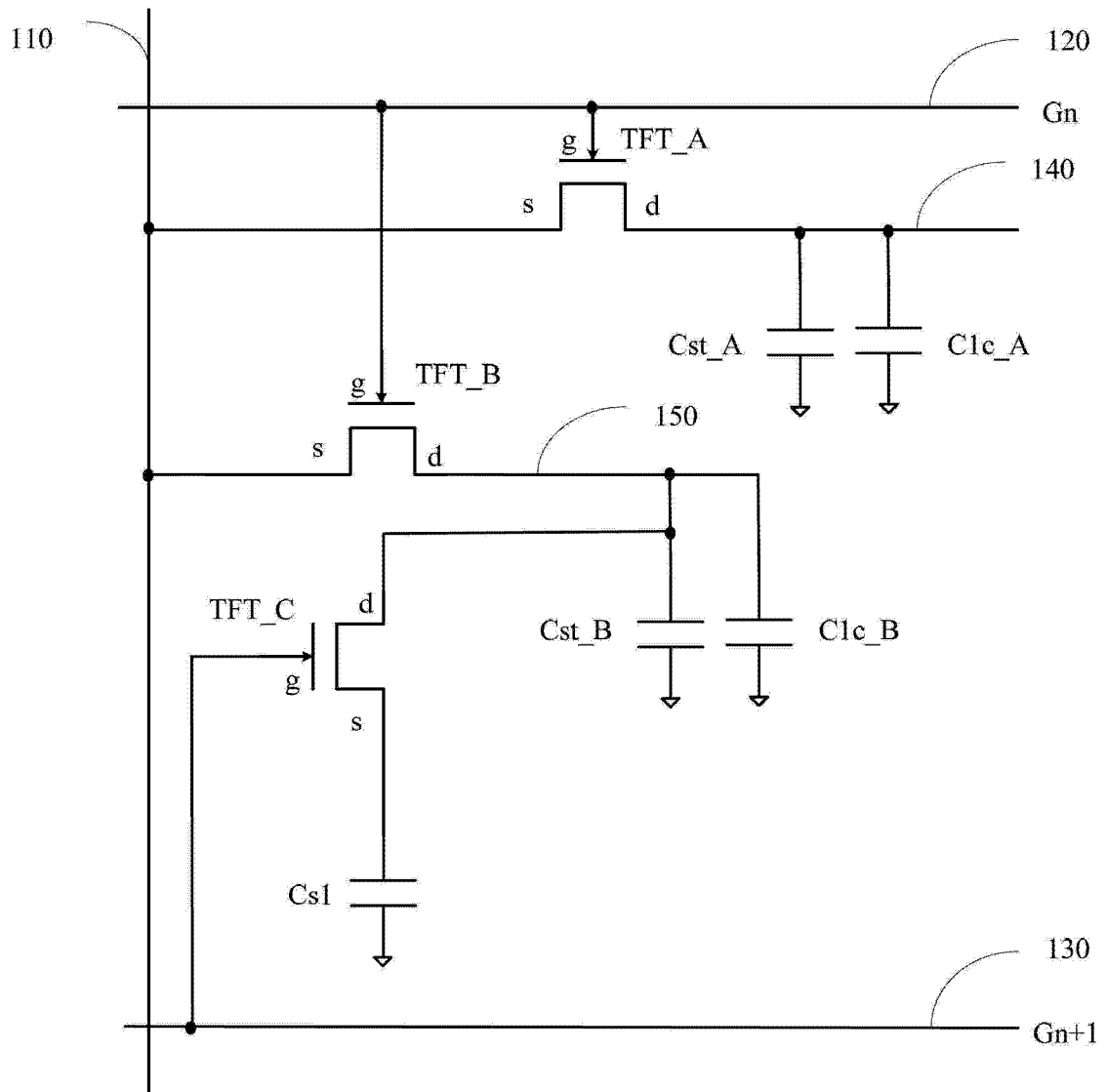


图 1

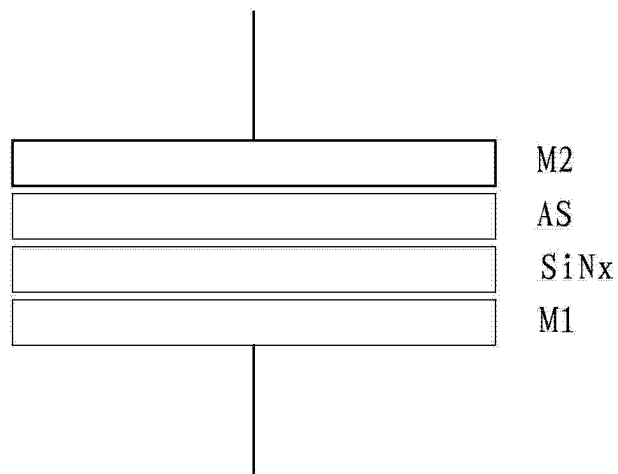


图 2

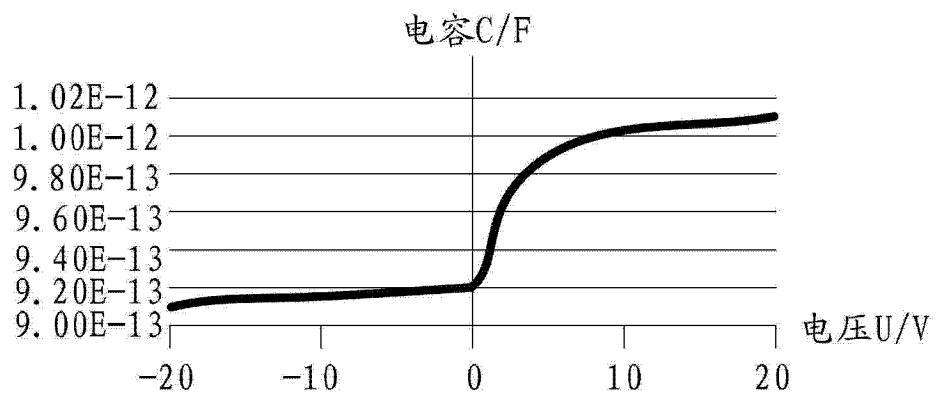


图 3

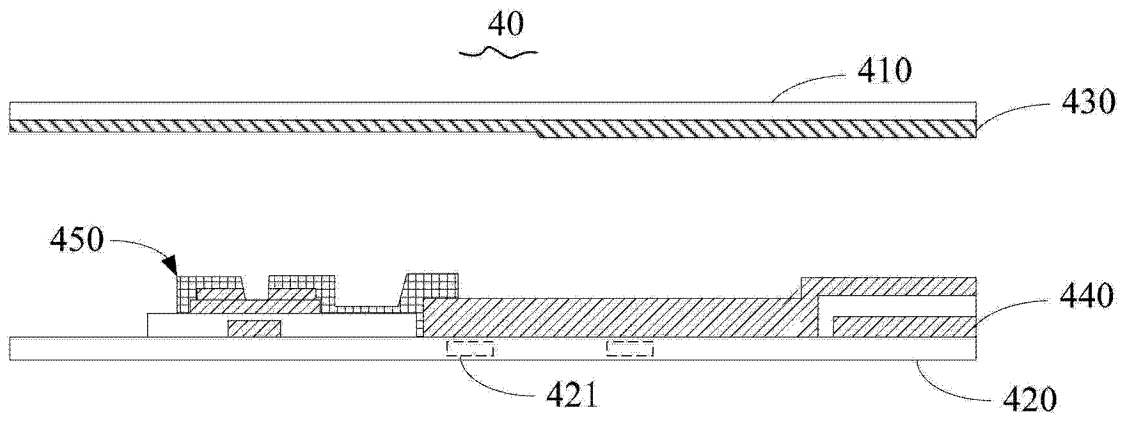


图 4

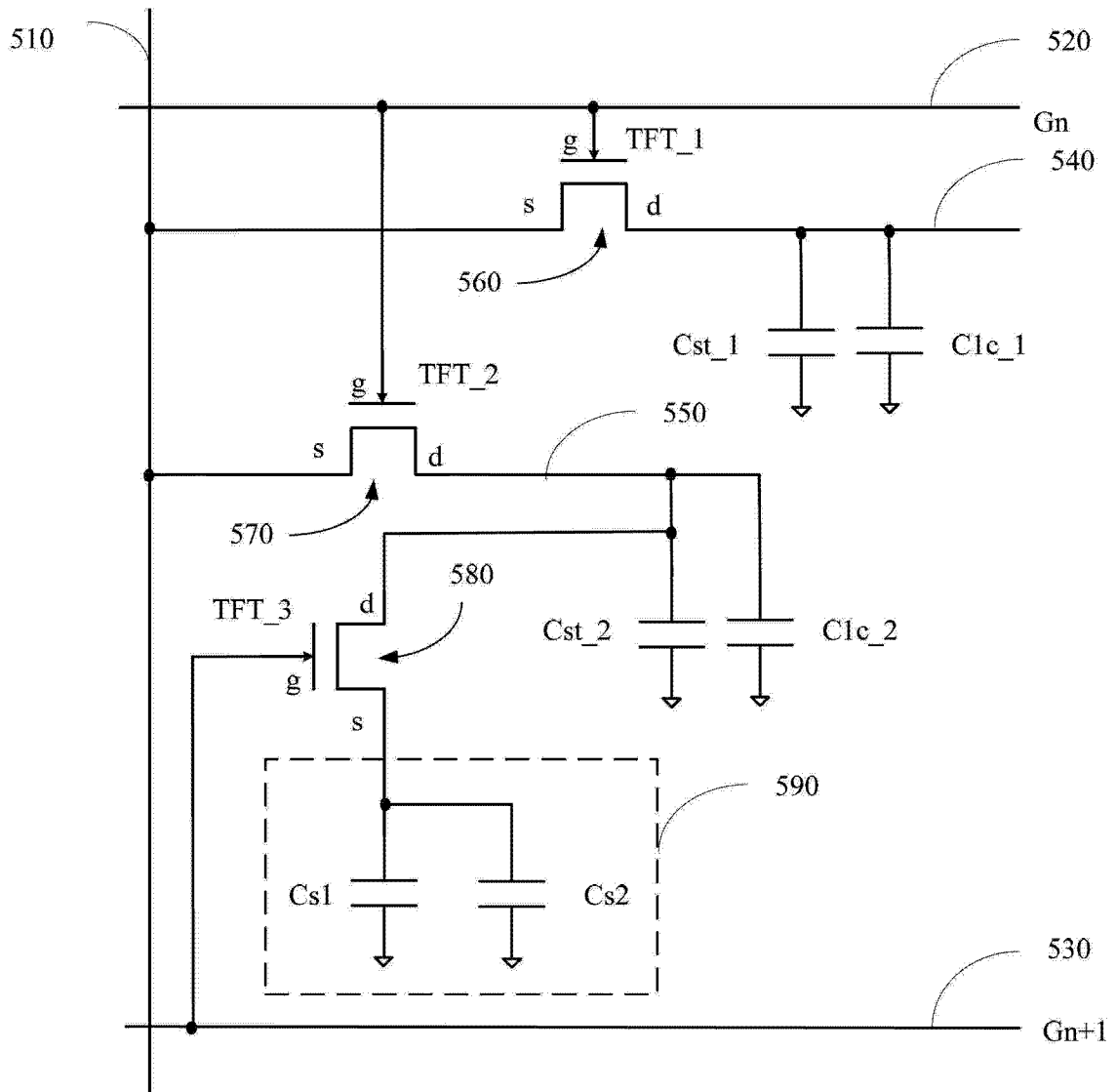


图 5

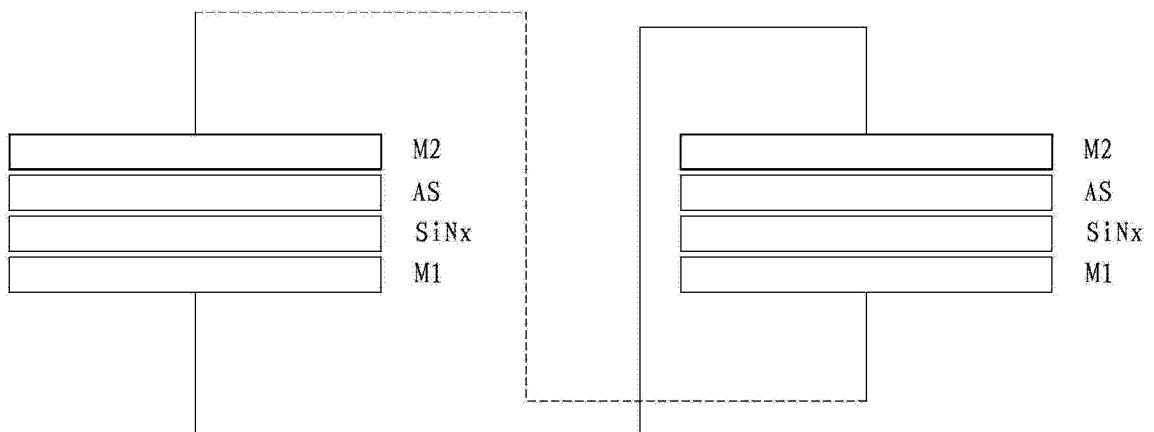


图 6

专利名称(译)	阵列基板及液晶显示装置		
公开(公告)号	CN103400563B	公开(公告)日	2015-04-15
申请号	CN201310356777.7	申请日	2013-08-15
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	董成才		
发明人	董成才		
IPC分类号	G09G3/36 G02F1/133 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/1362 G02F1/133 G02F1/1368 G09G3/36 G02F1/136213 G02F1/13624 G09G3/3607 G09G3/3614 G09G3/3659 G09G3/3677 G09G2320/0257 G02F1/13306 H01L27/124		
审查员(译)	陈香		
其他公开文献	CN103400563A		
外部链接	Espacenet SIPO		

摘要(译)

本申请公开了一种阵列基板，其包括像素单元、公共电极、数据线、与数据线相交且互相平行的第一扫描线和第二扫描线；像素单元包括第一像素电极、第二像素电极、第一开关、第二开关、第三开关和控制电路；第一扫描线与第一开关和第二开关的控制端连接，以提供扫描信号；数据线是第一开关和第二开关的输入端连接；第一像素电极与第一开关的输出端连接；第二像素电极与第二开关的输出端连接；第三开关的控制端与第二扫描线连接，以提供扫描信号；第三开关的第一端与第二像素电极连接，第三开关的第二端与控制电路连接。本发明还提供一种液晶显示装置。本发明通过增加一个控制电路，以改善液晶显示装置的大视角色偏，消除残影提高显示质量。

