



(12) 发明专利申请

(10) 申请公布号 CN 103353698 A

(43) 申请公布日 2013. 10. 16

(21) 申请号 201310307383. 2

(22) 申请日 2013. 07. 19

(71) 申请人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办
事处塘家社区观光路汇业科技园综合
楼 1 第一层 B 区

(72) 发明人 姚晓慧 许哲豪 党娟宁

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

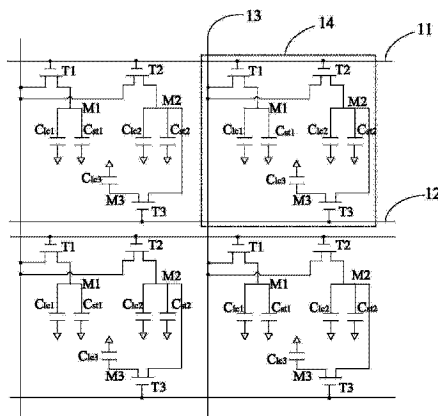
权利要求书3页 说明书7页 附图6页

(54) 发明名称

一种阵列基板及液晶显示面板

(57) 摘要

本发明公开了一种阵列基板及液晶显示面板,所述阵列基板中,每个像素单元包括第一像素电极、第二像素电极以及第三像素电极,其中,第三像素电极通过一第三开关与第二像素电极连接,在 2D 显示模式下使第三开关导通以使得第二像素电极和第三像素电极电性连接,以使得三个像素电极均处于显示对应 2D 画面的图像的状态,并使得第二像素电极的电压通过第三像素电极的电压改变;在 3D 显示模式下,使第二像素电极和第三像素电极不连通,以使得第三像素电极处于显示对应黑画面的图像的状态。通过上述方式,本发明能够提高 2D 显示模式下的开口率和减小大视角下的色彩失真,同时能够降低 3D 显示模式下的双眼信号串扰。



1. 一种阵列基板,其特征在于,包括多条第一扫描线、多条第二扫描线、多条数据线以及多个像素单元,每个所述像素单元对应一条第一扫描线、一条第二扫描线以及一条数据线;

每个所述像素单元包括第一像素电极、第二像素电极、第三像素电极、第一开关、第二开关以及第三开关,所述第一像素电极通过所述第一开关与对应本像素单元的第一扫描线和数据线连接,所述第二像素电极通过所述第二开关与对应本像素单元的第一扫描线和数据线连接,所述第三像素电极通过所述第三开关与所述第二像素电极和对应本像素单元的第二扫描线连接;

在 2D 显示模式下,所述第一扫描线输入扫描信号以控制所述第一开关和第二开关导通,所述第一像素电极和第二像素电极接收来自所述数据线的信号以处于显示对应 2D 画面的图像的状态,随后所述第二扫描线输入扫描信号以控制所述第三开关导通,以使得所述第二像素电极和所述第三像素电极电性连接,所述第三像素电极接收来自所述第二像素电极的信号以处于显示对应 2D 画面的图像的状态,使得所述第二像素电极的电压通过所述第三像素电极改变,所述第三开关在其导通的时间内控制所述第二像素电极和第三像素电极之间的电压差不为零;

在 3D 显示模式下,所述第一扫描线输入扫描信号以控制所述第一开关和第二开关导通,所述第一像素电极和第二像素电极接收来自所述数据线的信号以处于显示对应 3D 画面的图像的状态,所述第二扫描线控制所述第三开关断开,以使得所述第三像素电极处于显示对应黑画面的图像的状态。

2. 根据权利要求 1 所述的阵列基板,其特征在于,

多个所述像素单元分行排列,多条所述第一扫描线和第二扫描线也分行排列,在 2D 显示模式下,在对一行所述像素单元所对应的第一扫描线进行扫描的同时,对与所述一行像素单元相邻且最近被扫描的上一行像素单元所对应的第二扫描线进行扫描。

3. 根据权利要求 2 所述的阵列基板,其特征在于,

所述阵列基板还包括位于阵列基板外围区域的开关单元和短路线;

所述开关单元包括多个受控开关,所述受控开关包括控制端、输入端以及输出端,每个所述受控开关的输入端连接一行所述像素单元所对应的第一扫描线,输出端连接与所述一行像素单元相邻的上一行像素单元所对应的第二扫描线,所有所述受控开关的控制端与所述短路线连接;

在 2D 显示模式下,所述短路线输入控制信号以控制所有所述受控开关导通,在一行所述像素单元所对应的第一扫描线输入扫描信号时,所述扫描信号通过所述受控开关同时输入至与所述受控开关的输出端连接的第二扫描线中,以控制相应的第三开关导通,在 3D 显示模式下,所述短路线输入控制信号以控制所有所述受控开关断开,以控制所有所述第三开关断开。

4. 根据权利要求 1 所述的阵列基板,其特征在于,

所述第三像素电极所在区域的面积小于所述第一像素电极和第二像素电极所在区域的面积。

5. 根据权利要求 1 所述的阵列基板,其特征在于,

所述第三开关为薄膜晶体管,所述薄膜晶体管的宽长比小于设定值,以使得在其导通

的时间内控制所述第二像素电极和第三像素电极之间的电压差不为零。

6. 一种液晶显示面板,其特征在於,包括阵列基板、彩色滤光基板以及位於所述阵列基板之间的液晶层;

所述阵列基板包括多条第一扫描线、多条第二扫描线、多条数据线以及多个像素单元,每个所述像素单元对应一条第一扫描线、一条第二扫描线以及一条数据线;

每个所述像素单元包括第一像素电极、第二像素电极、第三像素电极、第一开关、第二开关以及第三开关,所述第一像素电极通过所述第一开关与对应本像素单元的第一扫描线和数据线连接,所述第二像素电极通过所述第二开关与对应本像素单元的第一扫描线和数据线连接,所述第三像素电极通过所述第三开关与所述第二像素电极和对应本像素单元的第二扫描线连接;

在 2D 显示模式下,所述第一扫描线输入扫描信号以控制所述第一开关和第二开关导通,所述第一像素电极和第二像素电极接收来自所述数据线的信号以处于显示对应 2D 画面的图像的状态,随后所述第二扫描线输入扫描信号以控制所述第三开关导通,以使得所述第二像素电极和所述第三像素电极电性连接,所述第三像素电极接收来自所述第二像素电极的信号以处于显示对应 2D 画面的图像的状态,使得所述第二像素电极的电压通过所述第三像素电极改变,所述第三开关在其导通的时间内控制所述第二像素电极和第三像素电极之间的电压差不为零;

在 3D 显示模式下,所述第一扫描线输入扫描信号以控制所述第一开关和第二开关导通,所述第一像素电极和第二像素电极接收来自所述数据线的信号以处于显示对应 3D 画面的图像的状态,所述第二扫描线控制所述第三开关断开,以使得所述第三像素电极处于显示对应黑画面的图像的状态。

7. 根据权利要求 6 所述的显示面板,其特征在於,

多个所述像素单元分行排列,多条所述第一扫描线和第二扫描线也分行排列,在 2D 显示模式下,在对一行所述像素单元所对应的第一扫描线进行扫描的同时,对与所述一行像素单元相邻且最近被扫描的上一行像素单元所对应的第二扫描线进行扫描。

8. 根据权利要求 7 所述的显示面板,其特征在於,

所述阵列基板还包括位於阵列基板外围区域的开关单元和短路线;

所述开关单元包括多个受控开关,所述受控开关包括控制端、输入端以及输出端,每个所述受控开关的输入端连接一行所述像素单元所对应的第一扫描线,输出端连接与所述一行像素单元相邻的上一行像素单元所对应的第二扫描线,所有所述受控开关的控制端与所述短路线连接;

在 2D 显示模式下,所述短路线输入控制信号以控制所有所述受控开关导通,在一行所述像素单元所对应的第一扫描线输入扫描信号时,所述扫描信号通过所述受控开关同时输入至与所述受控开关的输出端连接的第二扫描线中,以控制相应的第三开关导通,在 3D 显示模式下,所述短路线输入控制信号以控制所有所述受控开关断开,以控制所有所述第三开关断开。

9. 根据权利要求 6 所述的显示面板,其特征在於,

所述第三像素电极所在区域的面积小于所述第一像素电极和第二像素电极所在区域的面积。

10. 根据权利要求 6 所述的显示面板,其特征在于,

所述第三开关为薄膜晶体管,所述薄膜晶体管的宽长比小于设定值,以使得在其导通的时间内控制所述第二像素电极和第三像素电极之间的电压差不为零。

一种阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及显示技术领域，特别是涉及一种阵列基板及液晶显示面板。

背景技术

[0002] 液晶显示器相较于传统显示器相比具有无闪烁画面、色彩饱和以及体积小等优点，其主要是利用液晶分子的物理结构和光学特性实现显示。然而，在不同的视角下，液晶分子的排列指向并不相同，使得液晶分子的有效折射率也不相同，由此会引起透射光强的变化，具体表现为斜视角下透光能力降低，斜视角方向和正视角方向所表现的颜色不一致，发生色差，因此在大视角下会观察到颜色失真。

[0003] 此外，随着液晶显示技术的发展，大部分液晶显示器已兼容 2D 和 3D 显示功能。在 3D FPR (Film-type Patterned Retarder, 偏光式) 立体显示技术中，相邻两行像素分别对应观看者的左眼和右眼，以分别产生对应左眼的左眼图像和对应右眼的右眼图像，观看者的左右眼分别接收到相应的左眼图像和右眼图像后，通过大脑对左右眼图像进行合成以使得观看者感受到立体显示效果。而左眼图像和右眼图像容易发生串扰，会导致观看者看到重叠的影像，影响了观看效果。为了避免双眼图像信号发生串扰，通常在相邻两像素之间增加额外的遮光区域 BM (Black Matrix, 黑色矩阵) 遮蔽的方式来阻挡发生串扰的信号，以降低双眼信号串扰。然而，采用此种方式会导致 2D 显示模式下的开口率大大降低，降低了 2D 显示模式下的显示亮度。

发明内容

[0004] 本发明主要解决的技术问题是提供一种阵列基板及液晶显示面板，能够提高 2D 显示模式下的开口率和减小大视角下的色彩失真，同时能够降低 3D 显示模式下的双眼信号串扰。

[0005] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种阵列基板，包括多条第一扫描线、多条第二扫描线、多条数据线以及多个像素单元，每个像素单元对应一条第一扫描线、一条第二扫描线以及一条数据线；每个像素单元包括第一像素电极、第二像素电极、第三像素电极、第一开关、第二开关以及第三开关，第一像素电极通过第一开关与对应本像素单元的第一扫描线和数据线连接，第二像素电极通过第二开关与对应本像素单元的第一扫描线和数据线连接，第三像素电极通过第三开关与第二像素电极和对应本像素单元的第二扫描线连接；在 2D 显示模式下，第一扫描线输入扫描信号以控制第一开关和第二开关导通，第一像素电极和第二像素电极接收来自数据线的的数据信号以处于显示对应 2D 画面的图像的状态，随后第二扫描线输入扫描信号以控制第三开关导通，以使得第二像素电极和第三像素电极电性连接，第三像素电极接收来自第二像素电极的数据信号以处于显示对应 2D 画面的图像的状态，使得第二像素电极的电压通过第三像素电极改变，第三开关在其导通的时间内控制第二像素电极和第三像素电极之间的电压差不为零；在 3D 显示模式下，第一扫描线输入扫描信号以控制第一开关和第二开关导通，第一像素电极和第二像素

电极接收来自数据线的的数据信号以处于显示对应 3D 画面的图像的状态,第二扫描线控制第三开关断开,以使得第三像素电极处于显示对应黑画面的图像的状态。

[0006] 其中,多个像素单元分行排列,多条第一扫描线和第二扫描线也分行排列,在 2D 显示模式下,在对一行像素单元所对应的第一扫描线进行扫描的同时,对与一行像素单元相邻且最近被扫描的上一行像素单元所对应的第二扫描线进行扫描。

[0007] 其中,阵列基板还包括位于阵列基板外围区域的开关单元和短路线;开关单元包括多个受控开关,受控开关包括控制端、输入端以及输出端,每个受控开关的输入端连接一行像素单元所对应的第一扫描线,输出端连接与一行像素单元相邻的上一行像素单元所对应的第二扫描线,所有受控开关的控制端与短路线连接;在 2D 显示模式下,短路线输入控制信号以控制所有受控开关导通,在一行像素单元所对应的第一扫描线输入扫描信号时,扫描信号通过受控开关同时输入至与受控开关的输出端连接的第二扫描线中,以控制相应的第三开关导通,在 3D 显示模式下,短路线输入控制信号以控制所有受控开关断开,以控制所有第三开关断开。

[0008] 其中,第三像素电极所在区域的面积小于第一像素电极和第二像素电极所在区域的面积。

[0009] 其中,第三开关为薄膜晶体管,薄膜晶体管的宽长比小于设定值,以使得在其导通的时间内控制第二像素电极和第三像素电极之间的电压差不为零。

[0010] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示面板,包括阵列基板、彩色滤光基板以及位于阵列基板之间的液晶层;阵列基板包括多条第一扫描线、多条第二扫描线、多条数据线以及多个像素单元,每个像素单元对应一条第一扫描线、一条第二扫描线以及一条数据线;每个像素单元包括第一像素电极、第二像素电极、第三像素电极、第一开关、第二开关以及第三开关,第一像素电极通过第一开关与对应本像素单元的第一扫描线和数据线连接,第二像素电极通过第二开关与对应本像素单元的第一扫描线和数据线连接,第三像素电极通过第三开关与第二像素电极和对应本像素单元的第二扫描线连接;在 2D 显示模式下,第一扫描线输入扫描信号以控制第一开关和第二开关导通,第一像素电极和第二像素电极接收来自数据线的的数据信号以处于显示对应 2D 画面的图像的状态,随后第二扫描线输入扫描信号以控制第三开关导通,以使得第二像素电极和第三像素电极电性连接,第三像素电极接收来自第二像素电极的数据信号以处于显示对应 2D 画面的图像的状态,使得第二像素电极的电压通过第三像素电极改变,第三开关在其导通的时间内控制第二像素电极和第三像素电极之间的电压差不为零;在 3D 显示模式下,第一扫描线输入扫描信号以控制第一开关和第二开关导通,第一像素电极和第二像素电极接收来自数据线的的数据信号以处于显示对应 3D 画面的图像的状态,第二扫描线控制第三开关断开,以使得第三像素电极处于显示对应黑画面的图像的状态。

[0011] 其中,多个像素单元分行排列,多条第一扫描线和第二扫描线也分行排列,在 2D 显示模式下,在对一行像素单元所对应的第一扫描线进行扫描的同时,对与一行像素单元相邻且最近被扫描的上一行像素单元所对应的第二扫描线进行扫描。

[0012] 其中,阵列基板还包括位于阵列基板外围区域的开关单元和短路线;开关单元包括多个受控开关,受控开关包括控制端、输入端以及输出端,每个受控开关的输入端连接一行像素单元所对应的第一扫描线,输出端连接与一行像素单元相邻的上一行像素单元所对

应的第二扫描线,所有受控开关的控制端与短路线连接;在 2D 显示模式下,短路线输入控制信号以控制所有受控开关导通,在一行像素单元所对应的第一扫描线输入扫描信号时,扫描信号通过受控开关同时输入至与受控开关的输出端连接的第二扫描线中,以控制相应的第三开关导通,在 3D 显示模式下,短路线输入控制信号以控制所有受控开关断开,以控制所有第三开关断开。

[0013] 其中,第三像素电极所在区域的面积小于第一像素电极和第二像素电极所在区域的面积。

[0014] 其中,第三开关为薄膜晶体管,薄膜晶体管的宽长比小于设定值,以使得在其导通的时间内控制第二像素电极和第三像素电极之间的电压差不为零。

[0015] 本发明的有益效果是:区别于现有技术的情况,本发明的阵列基板中,每个像素单元包括第一像素电极、第二像素电极以及第三像素电极,在 2D 显示模式下第一像素电极和第二像素电极接收来自数据线的数据信号以处于显示对应 2D 画面的图像的状态,第三像素电极通过第三开关与第二像素电极连接,之后使第三开关导通以使得第二像素电极和第三像素电极电性连接,第三像素电极接收来自第二像素电极的数据信号以处于显示对应 2D 画面的图像的状态,由此使得在 2D 显示模式下第一至第三像素电极均处于显示对应 2D 画面的图像的状态,能够提高开口率,此外第二像素电极的电压通过第三像素电极而改变,使得第二像素电极和第一像素电极之间的电压不相同,进而使得两者之间的电压差不为零,并且通过第三开关的控制作用使得第二像素电极和第三像素电极之间的电压差不为零,从而使得三个像素电极的电压均不相同,由此能够减小大视角下的颜色差异,减小色彩失真。在 3D 显示模式下,使第二像素电极和第三像素电极不连通,从而使得第三像素电极无法接收第二像素电极的数据信号,即第三像素电极没有数据信号,即第三像素电极没有数据信号,进而使得第三像素电极处于显示对应黑画面的图像的状态,由此能够降低双眼信号串扰。

附图说明

[0016] 图 1 是本发明阵列基板一实施方式的结构示意图;

[0017] 图 2 是图 1 中一个像素单元的结构示意图;

[0018] 图 3 是图 1 中像素单元的结构等效电路图;

[0019] 图 4 是图 1 中像素单元的第三像素电极在 3D 显示模式下的显示效果示意图;

[0020] 图 5 是本发明阵列基板的另一实施方式中,像素单元的结构等效电路图;

[0021] 图 6 是本发明液晶显示面板一实施方式的结构示意图。

具体实施方式

[0022] 在液晶显示技术中,为了改善大视角下的颜色失真,在像素设计中,通常将一个像素分为具有不同液晶指向的多个像素区域,通过控制每个像素区域的电压不相同,以使得两个像素区中的液晶分子排列不相同,进而改善大视角下的颜色失真,以达到 LCS (Low Color Shift,低色偏)的效果,即获得大视角下颜色差异较小的效果。

[0023] 下面将结合实施方式和附图对本发明进行详细说明。

[0024] 参阅图 1,本发明阵列基板的一实施方式中,阵列基板包括多条第一扫描线 11、多

条第二扫描线 12、多条数据线 13 以及多个像素单元 14。多个像素单元 14 呈阵列排列,每个像素单元 14 与一条第一扫描线 11、一条第二扫描线 12 以及一条数据线 13 连接。

[0025] 其中,结合图 2 和图 3,每个像素单元 14 包括第一像素电极 M1、第二像素电极 M2、第三像素电极 M3,以及分别作用于第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 的第一开关 T1、第二开关 T2 和第三开关 T3。第一开关 T1 的控制端和第二开关 T2 的控制端与第一扫描线 11 电性连接,第一开关 T1 的输入端和第二开关 T2 的输入端与数据线 13 电性连接,第一开关 T1 的输出端与第一像素电极 M1 电性连接,第二开关 T2 的输出端与第二像素电极 M2 电性连接。第三开关 T3 的控制端与第二扫描线 12 电性连接,第三开关 T3 的输入端与第二像素电极 M2 电性连接,第三开关 T3 的输出端与第三像素电极 M3 电性连接。

[0026] 本实施方式的第一开关 T1、第二开关 T2 以及第三开关 T3 均为薄膜晶体管,其中,三个开关 T1、T2、T3 的控制端对应为薄膜晶体管的栅极,输入端对应为薄膜晶体管的源极,输出端对应为薄膜晶体管的漏极。当然,在其他实施方式中,三个开关也可以是三极管、达林顿管等开关元件。

[0027] 通过本实施方式的阵列基板,能够降低 2D 显示模式下大视角观察到的颜色差异,提高开口率,同时能够降低 3D 显示模式下的双眼信号串扰。

[0028] 具体地,在 2D 显示模式下,本实施方式采用逐行扫描的方式对第一扫描线 11 和第二扫描线 12 进行扫描。首先第一扫描线 11 输入高电平的扫描信号以控制第一开关 T1 和第二开关 T2 导通,数据线 13 输入数据信号,第一像素电极 M1 和第二像素电极 M2 分别通过第一开关 T1 和第二开关 T2 接收来自数据线 13 的数据信号而具有相同的电压,第一像素电极 M1 和第二像素电极 M2 处于显示对应 2D 画面的图像的状态。随后第一扫描线 11 停止输入高电平的扫描信号以使得第一开关 T1 和第二开关 T2 断开,第二扫描线 12 输入高电平的扫描信号以控制第三开关 T3 导通,此时第二像素电极 M2 和第三像素电极 M3 通过第三开关 T3 电性连接,存储在第二像素电极 M2 上的数据信号通过第三开关 T3 输入至第三像素电极 M3,第三像素电极 M3 接收来自第二像素电极 M2 的数据信号后处于显示对应 2D 画面的图像的状态。因此,在 2D 显示模式下,三个像素电极 M1、M2、M3 均处于显示对应 2D 画面的图像的状态,由此能够提高 2D 显示模式的开口率。并且,第三开关 T3 导通时第二像素电极 M2 的电压通过第三像素电极 M3 改变,即第二像素电极 M2 的电压通过与液晶电容 C1c3 (由第三像素电极 M3 和另一基板的公共电极之间夹有液晶分子而造成的等效电容)之间的电荷分享而改变。具体为,在正极性(数据信号大于公共电压)反转时,第二像素电极 M2 的部分电荷转移至第三像素电极 M3 中,使得第二像素电极 M2 的电压降低,第三像素电极 M3 的电压升高,从而使得第二像素电极 M2 的电压与第一像素电极 M1 的电压不再相同,即两者之间存在不为零的电压差;在负极性(数据信号小于公共电压)反转时,由于第三像素电极 M3 保留着前一时帧的正极性电压,因此在第三开关 T3 导通时第三像素电极 M3 的部分电荷转移至第二像素电极 M2 中,使得第二像素电极 M2 的电压增加,从而使得第二像素电极 M2 的电压与第一像素电极 M1 的电压不再相同。此外,第三开关 T3 在其导通的时间内控制第二像素电极 M2 和第三像素电极 M3 之间的电压差不为零,使得在第三开关 T3 导通的时间内不会使得第二像素电极 M2 和第三像素电极 M3 达到放电平衡状态,由此,第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 之间的电压均不相同,能够减小 2D 显示模式下大视角的颜色差异,达到低色偏效果。

[0029] 进一步地,本实施方式的第三开关 T3 为薄膜晶体管,可通过控制第三开关 T3 的宽长比来控制第三开关 T3 在其导通内控制第二像素电极 M2 和第三像素电极 M3 之间的电压差不为零,即通过控制第三开关 T3 的宽长比来控制第三开关 T3 在导通时的电流通过能力。第三开关 T3 的宽长比越大,第三开关 T3 在导通时的电流通过能力越大,第二像素电极 M2 和第三像素电极 M3 之间的电荷转移速度也越快,而第三开关 T3 的宽长比越小,第三开关 T3 在导通时的电流通过能力越小,第二像素电极 M2 和第三像素电极 M3 之间的电荷转移速度也越慢。为了保证在第三开关 T3 导通的时间内使得第二像素电极 M2 的电压和第三像素电极 M3 的电压不相同,可控制第二像素电极 M2 和第三像素电极 M3 之间的电荷转移速度较慢,进一步可通过使得第三开关 T3 的宽长比小于设定值,例如该设定值为 0.3,以使得在第三开关 T3 导通的时间内第二像素电极 M2 和第三像素电极 M3 之间的电压差不为零。在其他实施方式中,也可以通过控制第三开关 T3 的栅极电压的大小(即第二扫描线 12 所输入的扫描信号的大小)来控制第三开关 T3 在导通时的电流通过能力,此处不进行限制。

[0030] 在完成一行像素单元 14 所对应的第一扫描线 11 和第二扫描线 12 的扫描后,对下一行像素单元对应的第一扫描线 11 和第二扫描线 12 进行扫描。

[0031] 结合图 4,在 3D 显示模式下,首先利用黑画面信号关闭第三像素电极 M3,即数据线 13 对第一像素电极 M1 和第二像素电极 M2 输入显示对应黑画面的数据信号,控制第三开关 T3 导通使得第三像素电极 M3 处于显示对应黑画面的图像的状态,以关闭第三像素电极 M3。之后,第一扫描线 11 输入高电平的扫描信号以控制第一开关 T1 和第二开关 T2 导通,数据线 13 分别通过第一开关 T1 和第二开关 T3 对第一像素电极 M1 和第二像素电极 M2 输入数据信号,以使得第一像素电极 M1 和第二像素电极 M2 处于显示对应 3D 画面的图像的状态。在 3D 显示模式下,关闭第二扫描线 12,即不对第二扫描线 12 输入扫描信号,以控制第三开关 T3 处于断开的状态,从而使得第三像素电极 M3 保持处于显示对应黑画面的图像的状态。

[0032] 本实施方式中,第一像素电极 M1、第二像素电极 M2 以及第三像素电极 M3 沿列方向依次排列,相邻两行像素单元 14 分别显示对应 3D 画面的左眼图像和右眼图像。在 3D 显示模式下,如图 4 所示,通过第三开关 T3 的断开作用使得第三像素电极 M3 处于显示对应黑画面的图像的状态,该处于显示对应黑画面的图像的状态的第三像素电极 M3 为遮光区域(等效于黑矩阵,Black Matrix,BM),从而使得相邻两行像素单元 14 中,显示左眼图像的像素电极(一行像素单元中的第二像素电极和第三像素电极)和显示右眼图像的像素电极(另一行像素单元中的第二像素电极和第三像素电极)之间存在一遮光区域,通过该遮光区域阻挡左眼图像和右眼图像的串扰信号,从而能够降低 3D 显示模式下的双眼信号串扰。此外,第三像素电极 M3 主要用于在 3D 显示模式下形成遮光区域以降低 3D 信号串扰,因此第三像素电极 M3 所在区域的面积均小于第一像素电极 M1 和第二像素电极 M2 所在区域的面积,当然也可根据实际的遮光需要设计第三像素电极 M3 所占的面积,以尽可能减少 3D 双眼信号串扰现象。

[0033] 当然,在备选实施方式中,三个像素电极也可以沿行方向排列,此时相邻两列像素单元分别显示对应 3D 画面的左眼图像和右眼图像。通过显示对应黑画面的图像的第三像素电极,能够减少 3D 显示模式下的双眼信号串扰。此外,在 3D 显示模式时,也可以利用插黑的方式使第三像素电极处于显示黑画面的状态,并且在第一扫描线的消隐时间(Blanking time)进行插黑。进一步而言,在一个扫描帧里使第一像素电极和第二像素电极处于显示

对应 3D 画面的图像的状态,而第三像素电极仍然处于显示对应黑画面的图像的状态,而在下一个扫描时帧里使第一像素电极、第二像素电极、以及第三像素电极均处于显示对应黑画面的图像的状态,之后第一像素电极和第二像素电极又恢复到处于显示 3D 画面的图像的状态,而第三像素电极仍然保持处于显示对应 3D 画面的图像的状态,即第一像素电极和第二像素电极交替处于显示 3D 画面的图像的状态和处于显示对应黑画面的图像的状态,而第三像素电极一直保持着显示对应 3D 画面的图像的状态。通过上述插黑方式,能够防止第二像素电极由于漏电而出现漏光。

[0034] 上述实施方式中,在 2D 显示模式下采用逐行扫描的方式对第一、第二扫描线进行扫描,参阅图 5,本发明阵列基板另一实施方式中,也可以同时扫描对应不同行像素单元的第一扫描线 and 第二扫描线。多个像素单元 44 分行排列,且多条第一扫描线(图中仅示出 3 条,包括第一扫描线 41_1、41_2、41_3)和多条第二扫描线(图中仅示出 3 条,包括第二扫描线 42_1、42_2、42_3)也分行排列,一行像素单元对应一条第一扫描线和一条第二扫描线。

[0035] 在 2D 显示模式下,以相邻的第一行像素单元 A1 和第二行像素单元 A2 为例进行说明,在对第二行像素单元 A2 所对应的第一扫描线 41_2 扫描的同时,对与第二行像素单元 A2 相邻且上一行最近被扫描的第一行像素单元 A1 所对应的第二扫描线 42_1 进行扫描。

[0036] 具体地,本实施方式的阵列基板还包括位于阵列基板外围区域的开关单元 45 和一条短路线 46。开关单元 45 包括多个受控开关(图中仅示出 4 个,其中包括受控开关 T4_1、T4_2)。受控开关包括控制端、输入端和输出端。以第一行像素单元 A1 和第二行像素单元 A2 之间的受控开关 T4_1 进行说明,受控开关 T4_1 的输入端连接第二行像素单元 A2 对应的第一扫描线 41_2,受控开关 T4_1 的输出端连接第一行像素单元 A1 对应的第二扫描线 42_1,所有受控开关的控制端均与短路线 46 连接。其中,受控开关为薄膜晶体管,受控开关的控制端对应为薄膜晶体管的栅极,受控开关的输入端对应为薄膜晶体管的源极,受控开关的输出端对应为薄膜晶体管的漏极。

[0037] 在 2D 显示模式下,短路线输入高电平的控制信号以控制开关单元 45 中的所有受控开关导通,然后逐行扫描第一扫描线 41。首先第一行像素单元 A1 对应的第一扫描线 41_1 输入扫描信号以控制第一行像素单元 A1 中的第一开关 T1 和第二开关 T2 导通,数据线 43 输入数据信号,以使得第一行像素单元 A1 中的第一像素电极 M1 和第二像素电极 M2 处于显示对应 2D 画面的图像的状态。之后,第二行像素单元 A2 所对应的第一扫描线 41_2 输入扫描信号以控制第二行像素单元 A2 中的第一开关 T1 和第二开关 T2 导通,与此同时,由于受控开关 T4_1 为导通状态,第一扫描线 41_2 所输入的扫描信号通过受控开关 T4_1 输入至第一行像素单元 A1 所对应的第二扫描线 42_1 中,以控制第一行像素单元 A1 中的第三开关 T3 导通,从而使得第一行像素单元 A1 中的第二像素电极 M2 和第三像素电极 M3 电性连接,由此使得第一行像素单元 A1 中的第三像素电极 M3 处于显示对应 2D 画面的图像的状态,能够提高 2D 显示模式下的开口率,并且第一行像素单元 A1 中的第二像素电极 M2 的电压通过第三像素电极 M3 发生改变,使得第一行像素单元 A1 中的三个像素电极 M1、M2、M3 的电压均不相同,由此能够达到低色偏的效果,具体的原理可参考上述实施方式,此处不进行一一赘述。在完成第二行像素单元 A2 所对应的第一扫描线 41_2 的扫描后,对下一行像素单元 A3 所对应的第一扫描线 41_3 进行扫描,与此同时,通过受控开关 T4_2 使得第二行像素单元 A2 所对应的第二扫描线 42_2 也同时进行扫描,并以此类推剩余的扫描线的扫描方式。

[0038] 在 3D 显示模式下,短路线 46 输入控制信号以控制开关单元 45 中的所有受控开关处于断开状态,对第一扫描线 41_1 输入扫描信号以控制第一行像素单元 A1 中的第一开关 T1 和第二开关 T2 导通,数据线 43 输入数据信号,以使得第一行像素单元 A1 中的第一像素电极 M1 和第二像素电极 M2 处于显示对应 3D 画面的图像的状态。之后,对第二行像素单元 A2 对应的第一扫描线 41_2 输入扫描信号以控制第二行像素单元 A2 中的第一开关 T1 和第二开关 T2 导通,而由于受控开关 T4_1 处于断开状态,因此第一扫描线 41_2 输入的扫描信号不会进入第一行像素单元 A1 中的第三开关 T3,以使得第三开关 T3 处于断开状态,从而使得第一行像素单元 A1 中的第三像素电极 M3 处于显示对应黑画面的图像的状态,通过该处于显示黑画面的图像的状态的第三像素电极 M3 能够降低 3D 显示模式下的双眼信号串扰。完成第二行像素单元 A2 对应的第一扫描线 41_2 的扫描后,对下一行像素单元 A3 对应的第一扫描线 41_3 进行扫描,并以此类推,而在 3D 显示模式下受控开关 T4 始终为断开状态。

[0039] 本实施方式的开关单元 45 和短路线 46,仅需一个扫描驱动芯片对短路线施加控制信号以控制开关单元 45 中的受控开关的导通或关闭,从而相应控制第三开关 T3 导通或断开,不仅能够实现 2D 显示模式下的低色偏和较高开口率,以及 3D 显示模式下的低串扰,同时能够减少扫描驱动芯片的数量,降低成本。并且,在同一扫描时帧里同时对两条扫描线(如第一行像素单元 A1 对应的第二扫描线 42_1 和第二行像素单元 A2 对应的第一扫描线 41_2)进行扫描,从而相应延长了每一条扫描线的扫描时间,有助于进行高更新频率的操作。

[0040] 此外,在其他实施方式中,多个像素单元也可以分列排列,而多条第一扫描线和第二扫描线也分列排列,在对一列像素单元所对应的第一扫描线进行扫描的同时,也可以对与该列像素单元相邻且最近被扫描的前一列像素单元所对应的第二扫描线进行扫描,具体的可参考上述实施方式进行,此处不进行一一赘述。当然,在其他实施方式中,也可以不采用上述的开关单元 45 和短路线 46 实现对应不同行像素单元的第一扫描线和第二扫描线的同时扫描,而是使各条扫描线(包括第一扫描线和第二扫描线)相互独立,每条扫描线连接一个扫描驱动芯片以单独控制一条扫描线的扫描,由此在对一行像素单元对应的第一扫描线输入扫描信号时,同时也对上一行像素单元对应的第二扫描线输入扫描信号,采用这种方式同样能够实现同时对两条扫描线进行扫描。

[0041] 参阅图 6,本发明液晶显示面板的一实施方式中,液晶显示面板包括阵列基板 601、彩色滤光基板 602 以及位于阵列基板 601 和彩色滤光基板 602 之间的液晶层 603。其中,阵列基板为上述各实施方式中的阵列基板。

[0042] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

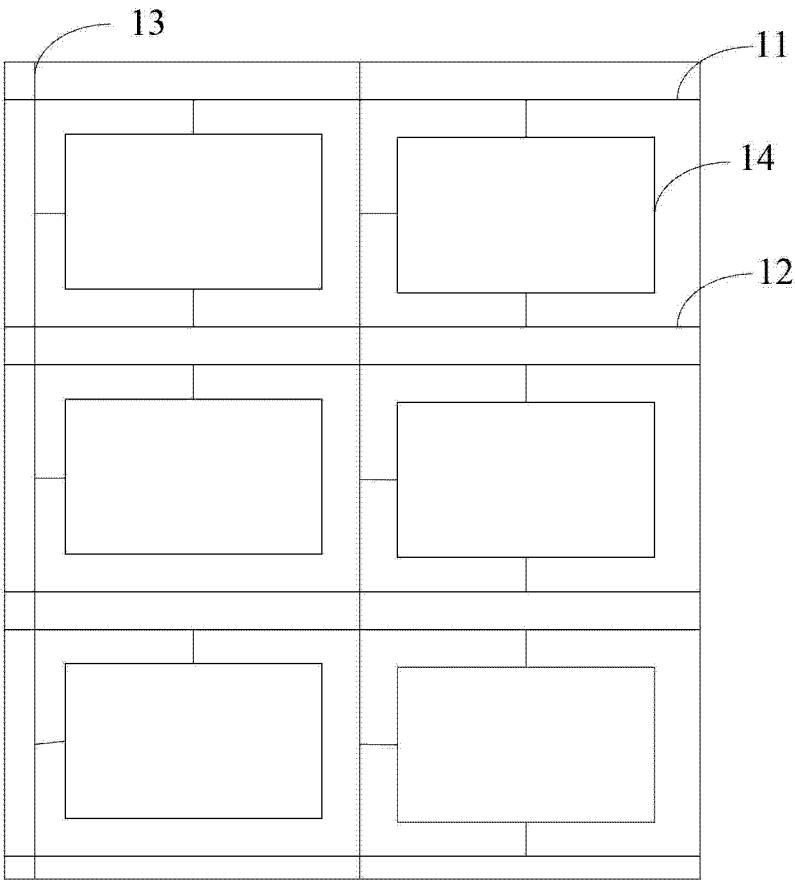


图 1

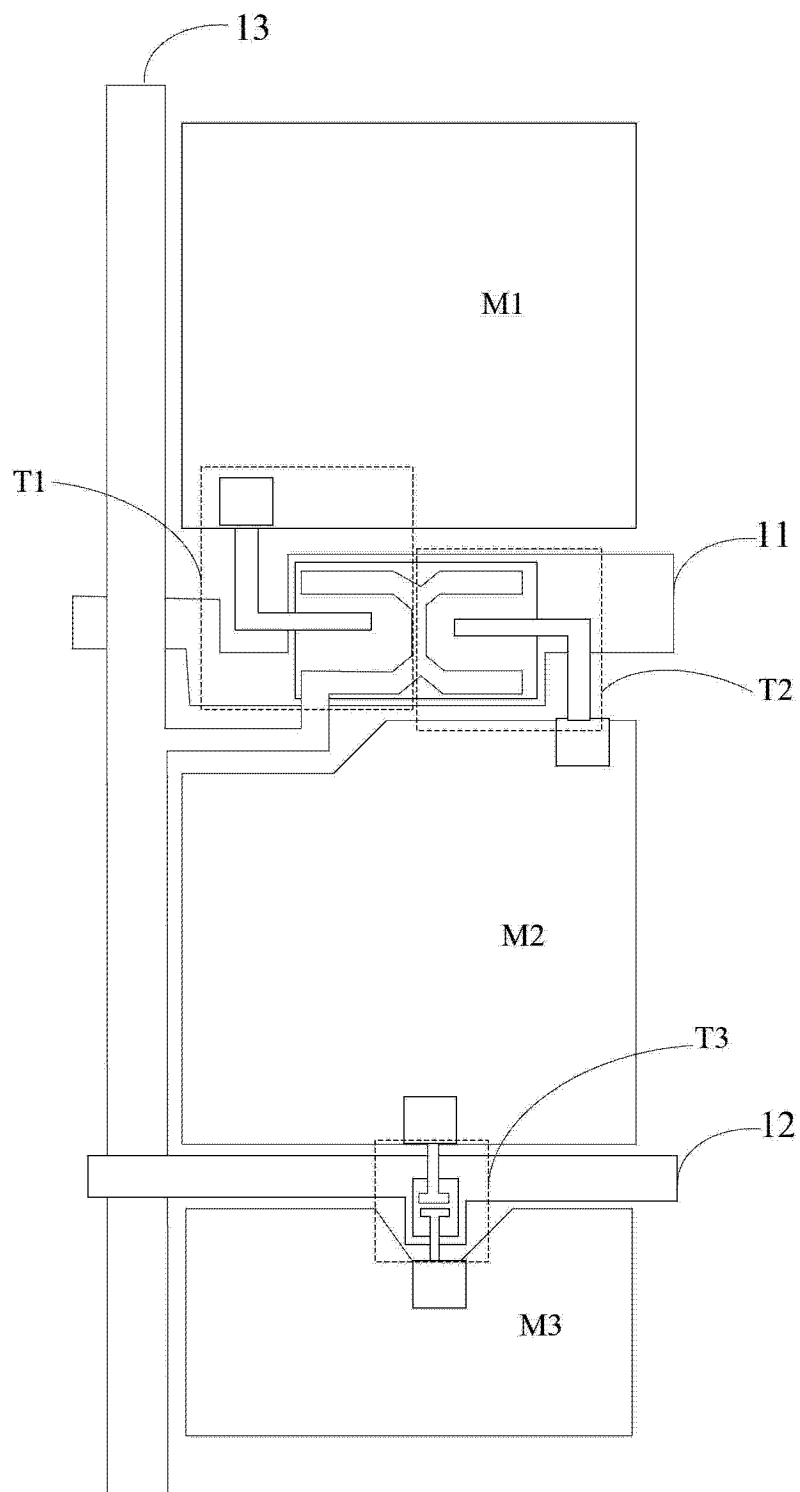


图 2

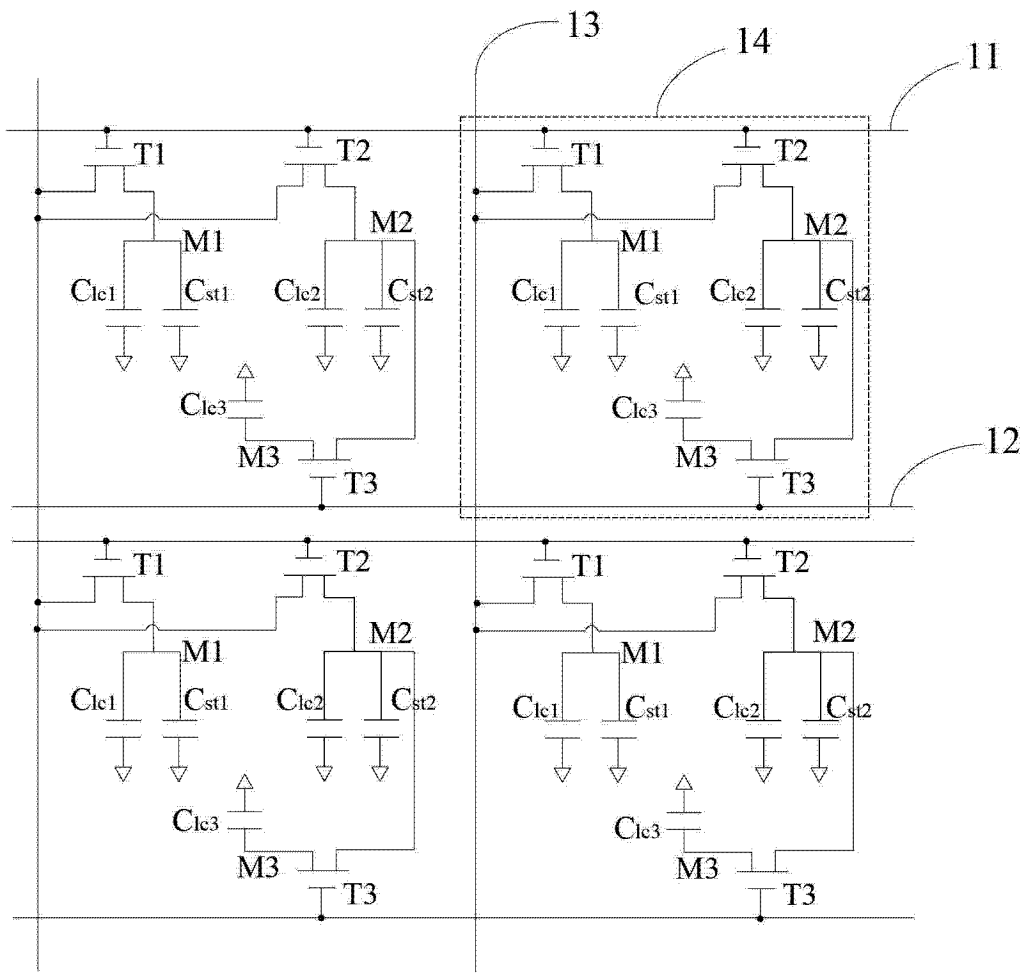


图 3

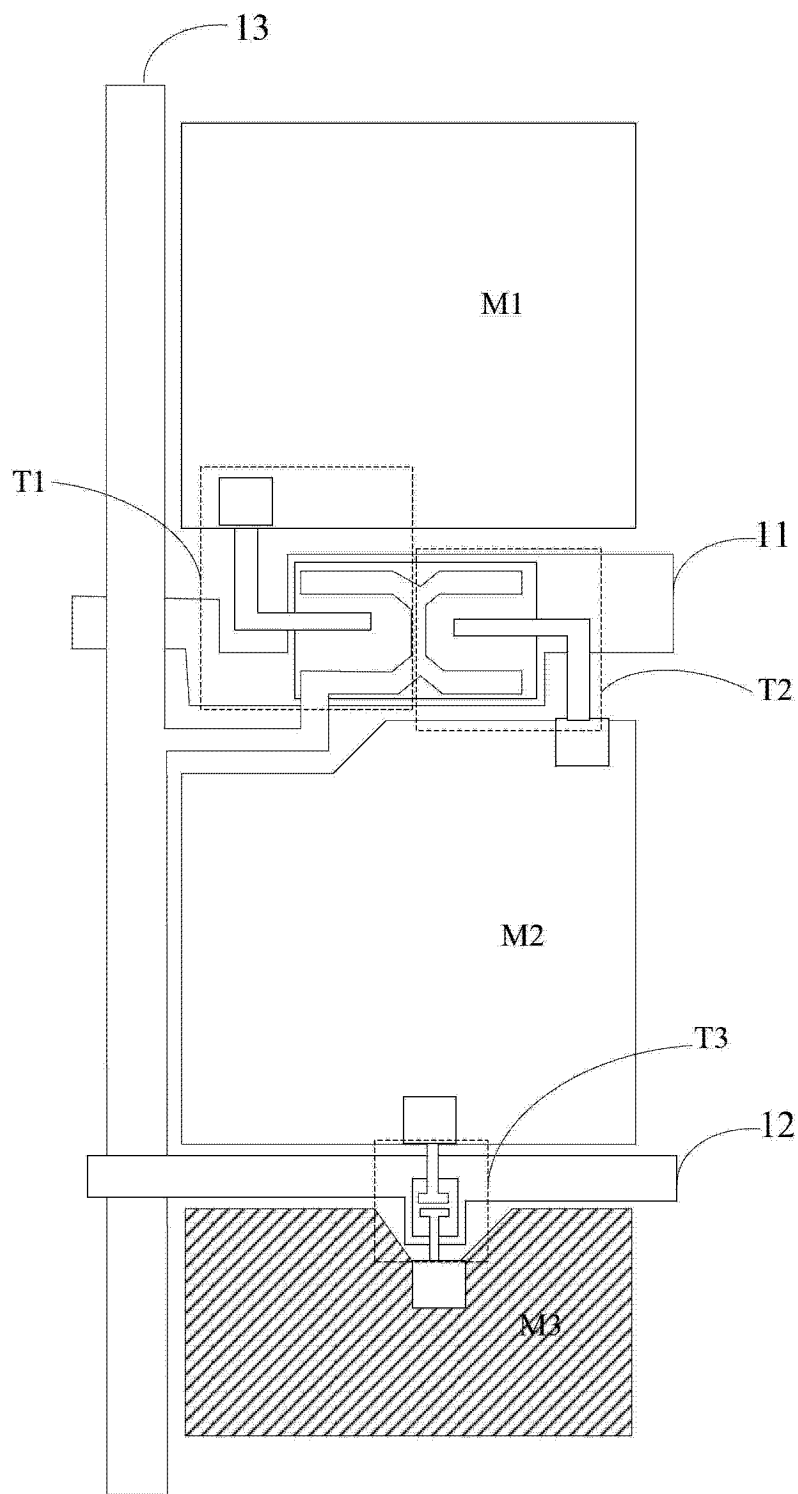


图 4

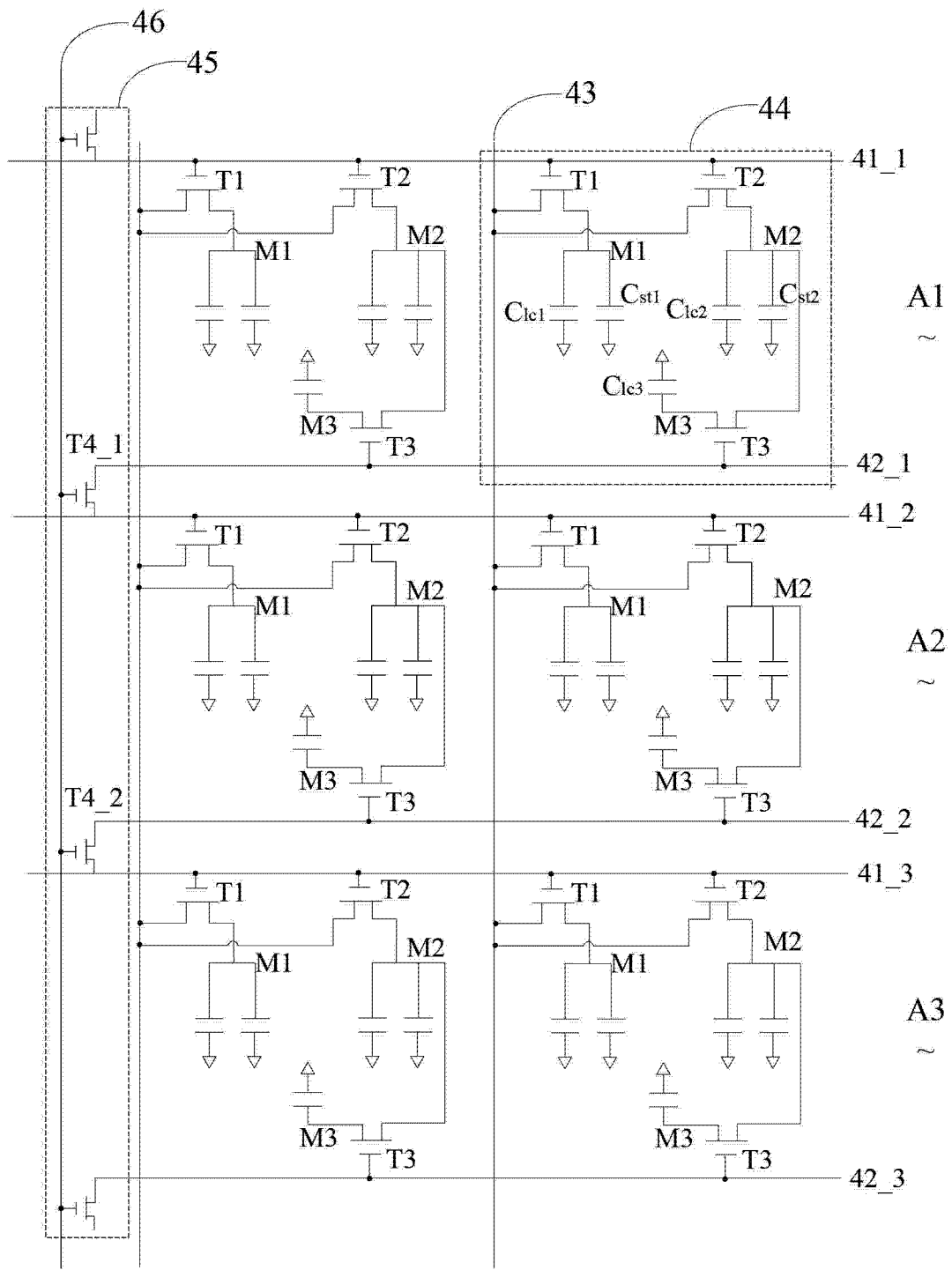


图 5

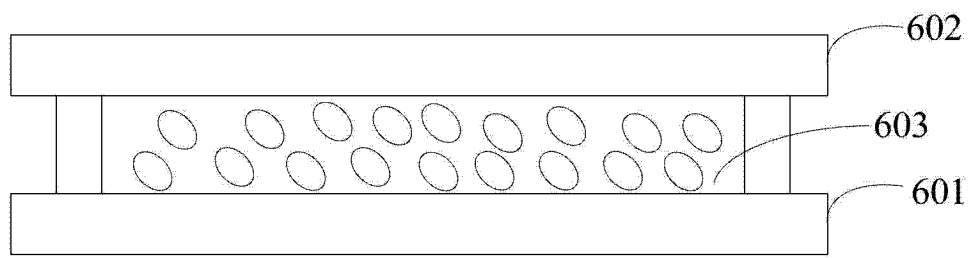


图 6

专利名称(译)	一种阵列基板及液晶显示面板		
公开(公告)号	CN103353698A	公开(公告)日	2013-10-16
申请号	CN201310307383.2	申请日	2013-07-19
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	姚晓慧 许哲豪 党娟宁		
发明人	姚晓慧 许哲豪 党娟宁		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G09G3/003 G02F1/13624 G02F2001/134345 G09G3/3648 G09G2320/0209 H04N13/356		
其他公开文献	CN103353698B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板及液晶显示面板，所述阵列基板中，每个像素单元包括第一像素电极、第二像素电极以及第三像素电极，其中，第三像素电极通过一第三开关与第二像素电极连接，在2D显示模式下使第三开关导通以使得第二像素电极和第三像素电极电性连接，以使得三个像素电极均处于显示对应2D画面的图像的状态，并使得第二像素电极的电压通过第三像素电极的电压改变；在3D显示模式下，使第二像素电极和第三像素电极不连通，以使得第三像素电极处于显示对应黑画面的图像的状态。通过上述方式，本发明能够提高2D显示模式下的开口率和减小大视角下的色彩失真，同时能够降低3D显示模式下的双眼信号串扰。

