



(12) 发明专利

(10) 授权公告号 CN 103353697 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201310306890. 4

US 2007200991 A1, 2007. 08. 30, 全文.

(22) 申请日 2013. 07. 19

WO 2012132630 A1, 2012. 10. 04, 全文.

(73) 专利权人 深圳市华星光电技术有限公司

审查员 秦琦冰

地址 518000 广东省深圳市光明新区公明办事处塘家社区观光路汇业科技园综合楼 1 第一层 B 区

(72) 发明人 姚晓慧 陈政鸿

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

(56) 对比文件

CN 101364017 A, 2009. 02. 11, 全文.

CN 102081269 A, 2011. 06. 01, 全文.

CN 1908791 A, 2007. 02. 07, 全文.

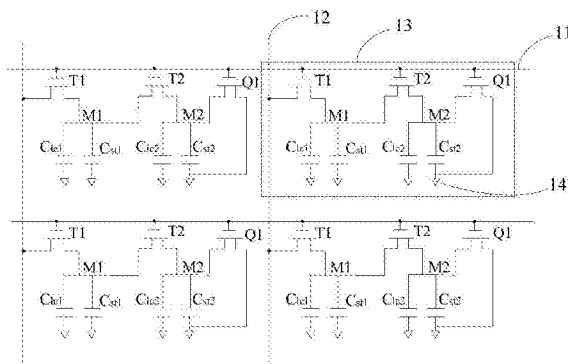
权利要求书2页 说明书6页 附图5页

(54) 发明名称

一种阵列基板及液晶显示面板

(57) 摘要

本发明公开了一种阵列基板及液晶显示面板,所述阵列基板中,每个像素单元包括至少两个像素电极和至少两个开关电路,其中,第一像素电极通过第一开关电路与对应本像素单元的扫描线和数据线连接,而第二像素电极通过第二开关电路与对应本像素单元的扫描线连接,并至少通过第二开关电路与第一开关电路连接,以实现最终第二像素电极与对应本像素单元的数据线连接。通过上述方式,本发明能够改善大视角下的颜色失真,提高显示品质。



1. 一种阵列基板,包括多条扫描线、多条数据线、多个像素单元以及用于输入公共电压的公共电极,每个所述像素单元对应一条扫描线和一条数据线;

每个所述像素单元包括至少两个像素电极和至少两个开关电路,所述至少两个像素电极包括第一像素电极和第二像素电极,所述至少两个开关电路包括作用于第一像素电极的第一开关电路和作用于第二像素电极的第二开关电路,所述第一像素电极通过所述第一开关电路与对应本像素单元的所述扫描线和数据线连接,所述第二像素电极通过所述第二开关电路与对应本像素单元的所述扫描线连接,并至少通过所述第二开关电路与所述第一开关电路连接,以实现所述第二像素电极与对应本像素单元的所述数据线连接,其特征在于,

每个所述像素单元还包括一受控开关,所述受控开关包括控制端、第一端和第二端,所述受控开关的控制端与对应本像素单元的所述扫描线连接,所述受控开关的第一端与所述第二像素电极连接,所述受控开关的第二端与所述公共电极连接;

其中,在对应本像素单元的所述扫描线输入扫描信号以控制所述第一开关电路、第二开关电路和受控开关导通时,所述第一像素电极通过所述第一开关电路接收来自对应本像素单元的所述数据线的的数据信号,所述第二像素电极至少依次通过所述第一开关电路和第二开关电路接收来自对应本像素单元的所述数据线的的数据信号,在所述第一开关电路和第二开关电路的作用下使得所述第一像素电极和第二像素电极之间存在不为零的电压差,所述受控开关在其导通的时间内使所述第二像素电极的电压改变,以使得所述第二像素电极和公共电极之间的电压差减小且不为零。

2. 根据权利要求 1 所述的阵列基板,其特征在于,

所述第一开关电路在导通时的电流通过能力与所述第二开关电路在导通时的电流通过能力不相同,以获得所述第一像素电极和第二像素电极之间不同的电压差。

3. 根据权利要求 2 所述阵列基板,其特征在于,

所述第一开关电路为第一薄膜晶体管,所述第二开关电路为第二薄膜晶体管,所述第一薄膜晶体管的宽长比与所述第二薄膜晶体管的宽长比不相同,以使得所述第一开关电路在导通时的电流通过能力与所述第二开关电路在导通时的电流通过能力不相同。

4. 根据权利要求 1 所述的阵列基板,其特征在于,

每个所述像素单元还包括第三像素电极和第三开关电路,所述第三像素电极通过所述第三开关电路与对应本像素单元的所述扫描线连接,并通过所述第三开关电路与所述第一开关电路连接,以实现所述第三像素电极与对应本像素单元的所述数据线连接;

所述第二像素电极依次通过所述第二开关电路和第三开关电路与所述第一开关电路连接,以实现所述第二像素电极与对应本像素单元的所述数据线连接。

5. 根据权利要求 1 所述的阵列基板,其特征在于,

所述受控开关为放电薄膜晶体管,所述受控开关的控制端对应为放电薄膜晶体管的栅极,所述受控开关的第一端对应为放电薄膜晶体管的源极,所述受控开关的第二端对应为放电薄膜晶体管的漏极,所述放电薄膜晶体管的宽长比小于设定值,以使得在其导通的时间内使所述第二像素电极和公共电极之间的电压差减小且不为零。

6. 一种液晶显示面板,包括阵列基板、彩色滤光基板以及位于所述阵列基板和彩色滤光基板之间的液晶层;

所述阵列基板包括多条扫描线、多条数据线、多个像素单元以及用于输入公共电压的公共电极，每个所述像素单元对应一条扫描线和一条数据线；

每个所述像素单元包括至少两个像素电极和至少两个开关电路，所述至少两个像素电极包括第一像素电极和第二像素电极，所述至少两个开关电路包括作用于第一像素电极的第一开关电路和作用于第二像素电极的第二开关电路，所述第一像素电极通过所述第一开关电路与对应本像素单元的所述扫描线和数据线连接，所述第二像素电极通过所述第二开关电路与对应本像素单元的所述扫描线连接，并至少通过所述第二开关电路与所述第一开关电路连接，以最终实现所述第二像素电极与对应本像素单元的所述数据线连接，其特征在于，

每个所述像素单元还包括一受控开关，所述受控开关包括控制端、第一端和第二端，所述受控开关的控制端与对应本像素单元的所述扫描线连接，所述受控开关的第一端与所述第二像素电极连接，所述受控开关的第二端与所述公共电极连接；

其中，在对应本像素单元的所述扫描线输入扫描信号以控制所述第一开关电路、第二开关电路和受控开关导通时，所述第一像素电极通过所述第一开关电路接收来自对应本像素单元的所述数据线的的数据信号，所述第二像素电极至少依次通过所述第一开关电路和第二开关电路接收来自对应本像素单元的所述数据线的的数据信号，在所述第一开关电路和第二开关电路的作用下使得所述第一像素电极和第二像素电极之间存在不为零的电压差，所述受控开关在其导通的时间内使所述第二像素电极的电压改变，以使得所述第二像素电极和公共电极之间的电压差异减小且不为零。

7. 根据权利要求 6 所述的液晶显示面板，其特征在于，

所述第一开关电路在导通时的电流通过能力与所述第二开关电路在导通时的电流通过能力不相同，以获得所述第一像素电极和第二像素电极之间不同的电压差。

8. 根据权利要求 7 所述的液晶显示面板，其特征在于，

所述第一开关电路为第一薄膜晶体管，所述第二开关电路为第二薄膜晶体管，所述第一薄膜晶体管的宽长比与所述第二薄膜晶体管的宽长比不相同，以使得所述第一开关电路在导通时的电流通过能力与所述第二开关电路在导通时的电流通过能力不相同。

9. 根据权利要求 6 所述的液晶显示面板，其特征在于，

每个所述像素单元还包括第三像素电极和第三开关电路，所述第三像素电极通过所述第三开关电路与对应本像素单元的所述扫描线连接，并通过所述第三开关电路与所述第一开关电路连接，以最终实现所述第三像素电极与对应本像素单元的所述数据线连接；

所述第二像素电极依次通过所述第二开关电路和第三开关电路与所述第一开关电路连接，以最终实现所述第二像素电极与对应本像素单元的所述数据线连接。

10. 根据权利要求 6 所述的液晶显示面板，其特征在于，

所述受控开关为放电薄膜晶体管，所述受控开关的控制端对应为放电薄膜晶体管的栅极，所述受控开关的第一端对应为放电薄膜晶体管的源极，所述受控开关的第二端对应为放电薄膜晶体管的漏极，所述放电薄膜晶体管的宽长比小于设定值，以使得在其导通的时间内使所述第二像素电极和公共电极之间的电压差减小且不为零。

一种阵列基板及液晶显示面板

技术领域

[0001] 本发明涉及液晶显示技术领域,特别是涉及一种阵列基板及液晶显示面板。

背景技术

[0002] VA (Vertical Alignment,垂直对齐)型液晶显示面板具有响应速度快、对比度高等优点,是目前液晶显示面板的主流发展方向。

[0003] 然而,在不同的视角下,液晶分子的排列指向并不相同,使得液晶分子的有效折射率也不相同,由此会引起透射光强的变化,具体表现为斜视角下透光能力降低,斜视角方向和正视角方向所表现的颜色不一致,发生色差,因此在大视角下会观察到颜色失真。

发明内容

[0004] 本发明主要解决的技术问题是提供一种阵列基板及液晶显示面板,能够改善大视角下观察到的颜色差异,提高显示效果。

[0005] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种阵列基板,包括多条扫描线、多条数据线、多个像素单元以及用于输入公共电压的公共电极,每个像素单元对应一条扫描线和一条数据线;每个像素单元包括至少两个像素电极和至少两个开关电路,至少两个像素电极包括第一像素电极和第二像素电极,至少两个开关包括作用于第一像素电极的第一开关电路和作用于第二像素电极的第二开关电路,每个像素单元还包括一受控开关,受控开关包括控制端、第一端和第二端,第一像素电极通过第一开关电路与对应本像素单元的扫描线和数据线连接,第二像素电极通过第二开关电路与对应本像素单元的扫描线连接,并至少通过第二开关电路与第一开关电路连接,以实现第二像素电极与对应本像素单元的数据线连接,受控开关的控制端与对应本像素单元的扫描线连接,受控开关的第一端与第二像素电极连接,受控开关的第二端与公共电极连接;其中,在对应本像素单元的扫描线输入扫描信号以控制第一开关电路、第二开关电路和受控开关导通时,第一像素电极通过第一开关电路接收来自对应本像素单元的数据线的数据信号,第二像素电极至少依次通过第一开关电路和第二开关电路接收来自对应本像素单元的数据线的数据信号,在第一开关电路和第二开关电路的作用下使得第一像素电极和第二像素电极之间存在不为零的电压差,受控开关在其导通的时间内使第二像素电极的电压改变,以使得第二像素电极和公共电极之间的电压差减小且不为零。

[0006] 其中,第一开关电路在导通时的电流通过能力与第二开关电路在导通时的电流通过能力不相同,以获得第一像素电极和第二像素电极之间不同的电压差。

[0007] 其中,第一开关电路为第一薄膜晶体管,第二开关电路为第二薄膜晶体管,第一薄膜晶体管的宽长比与第二薄膜晶体管的宽长比不相同,以使得第一开关电路在导通时的电流通过能力与第二开关电路在导通时的电流通过能力不相同。

[0008] 其中,每个像素单元还包括第三像素电极和第三开关电路,第三像素电极通过第三开关电路与对应本像素单元的扫描线连接,并通过第三开关电路与第一开关电路连接,

以最终实现第三像素电极与对应本像素单元的数据线连接；第二像素电极依次通过第二开关电路和第三开关电路与第一开关电路连接，以最终实现第二像素电极与对应本像素单元的数据线连接。

[0009] 其中，受控开关为放电薄膜晶体管，受控开关的控制端对应为放电薄膜晶体管的栅极，受控开关的第一端对应为放电薄膜晶体管的源极，受控开关的第二端对应为放电薄膜晶体管的漏极，放电薄膜晶体管的宽长比小于设定值，以使得在其导通的时间内使第二像素电极和公共电极之间的电压差减小且不为零。

[0010] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种液晶显示面板，包括阵列基板、彩色滤光基板以及位于阵列基板和彩色滤光基板之间的液晶层；阵列基板包括多条扫描线、多条数据线、多个像素单元以及用于输入公共电压的公共电极，每个像素单元对应一条扫描线和一条数据线；每个像素单元包括至少两个像素电极和至少两个开关电路，至少两个像素电极包括第一像素电极和第二像素电极，至少两个开关包括作用于第一像素电极的第一开关电路和作用于第二像素电极的第二开关电路，每个像素单元还包括一受控开关，受控开关包括控制端、第一端和第二端，第一像素电极通过第一开关电路与对应本像素单元的扫描线和数据线连接，第二像素电极通过第二开关电路与对应本像素单元的扫描线连接，并至少通过第二开关电路与第一开关电路连接，以最终实现第二像素电极与对应本像素单元的数据线连接，受控开关的控制端与对应本像素单元的扫描线连接，受控开关的第一端与第二像素电极连接，受控开关的第二端与公共电极连接；其中，在对应本像素单元的扫描线输入扫描信号以控制第一开关电路、第二开关电路和受控开关导通时，第一像素电极通过第一开关电路接收来自对应本像素单元的数据线的数据信号，第二像素电极至少依次通过第一开关电路和第二开关电路接收来自对应本像素单元的数据线的数据信号，在第一开关电路和第二开关电路的作用下使得第一像素电极和第二像素电极之间存在不为零的电压差，受控开关在其导通的时间内使第二像素电极的电压改变，以使得第二像素电极和公共电极之间的电压差异减小且不为零。

[0011] 其中，第一开关电路在导通时的电流通过能力与第二开关电路在导通时的电流通过能力不相同，以获得第一像素电极和第二像素电极之间不同的电压差。

[0012] 其中，第一开关电路为第一薄膜晶体管，第二开关电路为第二薄膜晶体管，第一薄膜晶体管的宽长比与第二薄膜晶体管的宽长比不相同，以使得第一开关电路在导通时的电流通过能力与第二开关电路在导通时的电流通过能力不相同。

[0013] 其中，每个像素单元还包括第三像素电极和第三开关电路，第三像素电极通过第三开关电路与对应本像素单元的扫描线连接，并通过第三开关电路与第一开关电路连接，以最终实现第三像素电极与对应本像素单元的数据线连接；第二像素电极依次通过第二开关电路和第三开关电路与第一开关电路连接，以最终实现第二像素电极与对应本像素单元的数据线连接。

[0014] 其中，受控开关为放电薄膜晶体管，受控开关的控制端对应为放电薄膜晶体管的栅极，受控开关的第一端对应为放电薄膜晶体管的源极，受控开关的第二端对应为放电薄膜晶体管的漏极，放电薄膜晶体管的宽长比小于设定值，以使得在其导通的时间内使第二像素电极和公共电极之间的电压差减小且不为零。

[0015] 本发明的有益效果是：区别于现有技术的情况，本发明的阵列基板中，每个像素单

元包括至少两个像素电极和至少两个开关电路,其中,第一像素电极通过第一开关电路与对应本像素单元的扫描线和数据线连接,而第二像素电极通过第二开关电路与对应本像素单元的扫描线连接,并至少通过第二开关电路与第一开关电路连接,以实现最终第二像素电极与对应本像素单元的数据线连接,在第一开关电路和第二开关电路的作用下使得第一像素电极和第二像素电极之间存在不为零的电压的电压差,从而能够改善大视角下的颜色失真,提高显示品质。

附图说明

- [0016] 图 1 是本发明阵列基板一实施方式的结构示意图;
- [0017] 图 2 是图 1 中阵列基板的像素单元的结构等效电路;
- [0018] 图 3 是图 2 中像素单元的开关电路和受控开关在导通时的等效电路图;
- [0019] 图 4 是本发明阵列基板另一实施方式的结构示意图;
- [0020] 图 5 是图 4 中阵列基板的像素单元的结构等效电路;
- [0021] 图 6 是图 5 中像素单元的开关电路和受控开关在导通时的等效电路图;
- [0022] 图 7 是本发明液晶显示面板一实施方式的结构示意图。

具体实施方式

[0023] 在液晶显示技术中,为了改善大视角下的颜色失真,在像素设计中,通常将一个像素分为具有不同液晶指向的多个像素区域,通过控制每个像素区域的电压不相同,以使得两个像素区中的液晶分子排列不相同,进而改善大视角下的颜色失真,以达到 LCS (Low Color Shift,低色偏)的效果,即获得大视角下颜色差异较小的效果。

[0024] 下面将结合附图和实施方式对本发明进行详细说明。

[0025] 参阅图 1 和图 2,本发明阵列基板的一实施方式中,阵列基板包括多条扫描线 11、多条数据线 12、多个像素单元 13 以及用于输入公共电压的公共电极 14。

[0026] 其中,每个像素单元 13 包括两个像素电极以及两个开关电路,两个像素电极分别为第一像素电极 M1 和第二像素电极 M2,两个开关电路均使用薄膜晶体管实现,分别是作用于第一像素电极 M1 的第一薄膜晶体管 T1 和作用于第二像素电极 M2 的第二薄膜晶体管 T2。第一薄膜晶体管 T1 和第二薄膜晶体管 T2 均包括控制端、输入端以及输出端,第一薄膜晶体管 T1 的栅极和第二薄膜晶体管 T2 的栅极均与对应本像素单元 13 的扫描线 11 电性连接,第一薄膜晶体管 T1 的源极与对应本像素单元 13 的数据线 12 电性连接,第一薄膜晶体管 T1 的漏极与第一像素电极 M1 电性连接。第二薄膜晶体管 T2 的源极与第一薄膜晶体管 T1 的漏极电性连接,第二薄膜晶体管 T2 的漏极与第二像素电极 M2 电性连接,从而使得第二像素电极 M2 通过第二薄膜晶体管 T2 与第一薄膜晶体管 T1 连接,以实现最终第二像素电极 M2 与对应本像素单元 13 的数据线 12 连接。

[0027] 每个像素单元 13 还包括一受控开关 Q1,受控开关 Q1 包括控制端、第一端以及第二端。其中,受控开关 Q1 的控制端与对应本像素单元 13 的扫描线 11 电性连接,受控开关 Q1 的第一端与第二像素电极 M2 电性连接,受控开关 Q1 的第二端与公共电极 14 电性连接。其中,本实施方式的受控开关 Q1 为放电薄膜晶体管,受控开关 Q1 的控制端对应为放电薄膜晶体管的栅极,受控开关 Q1 的第一端对应为放电薄膜晶体管的源极,受控开关 Q1 的第二端对

应为放电薄膜晶体管的漏极。

[0028] 在其他实施方式中,第一开关电路、第二开关电路和受控开关也可以是三极管、达林顿管等开关器件,此处不进行限定。

[0029] 在驱动像素单元 13 工作时,公共电极 14 输入公共电压,扫描线 11 输入扫描信号以控制第一薄膜晶体管 T1、第二薄膜晶体管 T2 以及受控开关 Q1 导通,数据线 12 输入数据信号,该数据信号通过第一薄膜晶体管 T1 输入至第一像素电极 M1 中,并依次通过第一薄膜晶体管 T1 和第二薄膜晶体管 T2 输入至第二像素电极 M2 中,从而第一像素电极 M1 通过第一薄膜晶体管 T1 接收来自数据线 13 的数据信号,第二像素电极 M2 依次通过第一薄膜晶体管 T1 和第二薄膜晶体管 T2 接收来自数据线 13 的数据信号。在第一薄膜晶体管 T1 和第二薄膜晶体管 T2 的作用下,使得第一像素电极 M1 的电压和和第二像素电极 M2 的电压存在一定的差异。具体地,参阅图 3,薄膜晶体管在导通时,薄膜晶体管相当于一个具有一定阻值的电阻,该阻值的大小与薄膜晶体管的宽长比相关,薄膜晶体管的宽长比越大,在其导通时的等效电阻值越小,薄膜晶体管的宽长比越小,在其导通时的等效电阻值越大。假设第一薄膜晶体管 T1 在导通时等效为电阻 R_a ,第二薄膜晶体管 T2 在导通时等效为电阻 R_b ,受控开关 Q1 在导通时等效为电阻 R_c ,在扫描线 11 输入扫描信号时,此时电阻 R_a 、电阻 R_b 和电阻 R_c 串联,数据线 12 输入的数据信号通过电阻 R_a 输入至第一像素电极 M1 中,并依次通过电阻 R_a 和电阻 R_b 输入至第二像素电极 M2 中。假设数据线 12 输入的电压为 V_s ,根据电阻串联分压的原理,第一像素电极 M1 的电压为:

$$[0030] \quad V_1 = V_s * (R_b + R_c) / (R_a + R_b + R_c) \cdots \cdots \cdots (1)$$

[0031] 第二像素电极 M2 的电压为:

$$[0032] \quad V_2 = V_s * R_c / (R_a + R_b + R_c) \cdots \cdots \cdots (2)$$

[0033] 由此可知,第二像素电极 M2 的电压小于第一像素电极 M1 的电压,从而使得第一像素电极 M1 和第二像素电极 M2 之间存在一定的电压差异,两者之间的电压差不为零,由此能够改善大视角颜色失真,提高显示品质。

[0034] 本实施方式中,第一薄膜晶体管 T1 和第二薄膜晶体管 T2 为相同类型的薄膜晶体管,即两者的宽长比相同,从而第一薄膜晶体管 T1 和第二薄膜晶体管 T2 在导通时对应等效的电阻 R_a 和电阻 R_b 的阻值相同,从而使得第一薄膜晶体管 T1 和第二薄膜晶体管 T2 在导通时的电流通过能力也相同,而根据电阻串联分压的原理,虽然两者的等效电阻阻值相同,但同样能够使得第一像素电极 M1 和第二像素电极 M2 具有不同的电压,以达到改善大视角下颜色失真的效果。

[0035] 此外,受控开关 Q1 在其导通的时间内使第二像素电极 M2 的电压改变,以使得第二像素电极 M2 和公共电极 14 之间的电压差减小且不为零。具体地,在正极性(数据信号大于公共电压)反转时,扫描线 11 输入扫描信号以控制受控开关 Q1 导通时,第二像素电极 M2 的部分电荷转移至公共电极 14 中,使得第二像素电极 M2 的电压减小,第二像素电极 M2 的电压与第一像素电极 M1 的电压进一步不相同,且使得第二像素电极 M2 和公共电极 14 之间的电压差也减小,从而能够进一步改善大视角下颜色失真,进一步提高显示质量。在负极性(数据信号小于公共电压)反转时,第二像素电极 M2 通过公共电极 14 充电,使得第二像素电极 M2 的电压增加,并且在受控开关 Q1 的控制作用下使得第二像素电极 M2 增加的电压与第二像素电极 M2 和第一像素电极 M1 相差的电压不相同,从而使得第一像素电极 M1 和第二像

素电极 M2 之间仍然存在一定的电压差异,且在第二像素电极 M2 的电压增加的情况下也使得第二像素电极 M2 和公共电极 14 之间的电压差减小,由此能够进一步改善大视角下颜色失真。此外,受控开关 Q1 在其导通的时间内控制第二像素电极 M2 和公共电极 14 之间的电压差不为零,以保证第二像素电极 M2 能处于正常显示状态。因此,无论是正极性反转还是负极性反转,在受控开关 Q1 导通时,第二像素电极 M2 的电压改变,使得第二像素电极 M2 和公共电极 14 之间的电压差减小且不为零。本实施方式的受控开关 Q1 为薄膜晶体管,使受控开关 Q1 的宽长比小于设定值,使得受控开关 Q1 在导通时的电流通过能力较小,进而使得第二像素电极 M2 和公共电极 14 之间的电荷转移速度较慢,从而在受控开关 Q1 导通的时间内控制第二像素电极 M2 和公共电极 14 之间不会达到电荷平衡状态,两者仍然存在一定的电压差异,并且通过控制第二像素电极 M2 和公共电极 14 之间的电荷转移速度以使得第一像素电极 M1 和第二像素电极 M2 的电压不相同(负反转极性的情况)。

[0036] 在备选实施方式中,第一薄膜晶体管和第二薄膜晶体管的宽长比也可以不相同,从而使得第一薄膜晶体管和第二薄膜晶体管在导通时的电流通过能力不相同,进而获得第一像素电极和第二像素电极之间不同的电压差。例如可以使第一薄膜晶体管的宽长比大于第二薄膜晶体管的宽长比,进而使得第一像素电极和第二像素电极之间的电压差增大,以获得更好的改善颜色失真的效果。当然,第一薄膜晶体管的宽长比也可以小于第二薄膜晶体管的宽长比,可根据实际需要进行选择,此处不进行限定。

[0037] 因此,通过改变第一薄膜晶体管和第二薄膜晶体管的宽长比,从而改变第一薄膜晶体管和第二薄膜晶体管在导通时的等效电阻阻值,进而能够获得第一像素电极和第二像素电极之间的电压差,以获得不同的低色偏的效果。

[0038] 在备选实施方式中,也可以不通过改变薄膜晶体管的宽长比的方式来改变第一像素电极和第二像素电极之间的电压差。第一开关电路可以只使用第一薄膜晶体管实现,第二开关电路可以通过第二薄膜晶体管和分压电阻实现,以使得第一开关电路和第二开关电路在导通时的电流通过能力不相同,进而获得第一像素电极和第二像素电极之间不同的电压差。具体为,第一像素电极通过第一薄膜晶体管与对应本像素单元的数据线连接,而第二像素电极依次通过第二薄膜晶体管和分压电阻与第一薄膜晶体管连接,以最终实现第二像素电极与对应本像素单元的数据线连接,第一薄膜晶体管和第二薄膜晶体管的宽长比可以相同,而通过调整分压电阻的大小以调整第二开关电路的电流通过能力,使得第一开关电路和第二开关电路在导通时的电流通过能力不相同,从而获得第一像素电极和第二像素电极之间不同的电压差,以得到不同的低色偏效果。当然,在其他实施方式中,为了给第一像素电极和第二像素电极分配不同的电压,第一开关电路也可以包括一个或多个分压电阻,第二开关电路也可以包括多个分压电阻,以实现第一像素电极和第二像素电极不同的电压。

[0039] 参阅图 4 和图 5,本发明阵列基板的另一实施方式中,每个像素单元 23 还包括第三像素电极 M3 和第三开关电路,其中,第三开关电路为第三薄膜晶体管 T3。第三像素电极 M3 通过第三薄膜晶体管 T3 与对应本像素单元 23 的扫描线 21,且第三像素电极 M3 通过第三薄膜晶体管 T3 与第一薄膜晶体管 T1 连接,以最终实现第三像素电极 M3 与对应本像素单元的数据线 22 连接。而第二像素电极 M2 依次通过第二薄膜晶体管 T1 和第三薄膜晶体管 T2 与第一薄膜晶体管 T1 连接,以最终实现第二像素电极与对应本像素单元 23 的数据线 22

连接。具体地,三个薄膜晶体管 T1、T2、T3 的栅极均与对应本像素单元 23 的扫描线 21 连接,第一薄膜晶体管 T1 的源极与对应本像素单元 23 的数据线 22 连接,第一薄膜晶体管 T1 的漏极与第一像素电极 M1 连接,第三薄膜晶体管 T3 的源极与第一薄膜晶体管 T1 的漏极连接,第三薄膜晶体管 T3 的漏极与第三像素电极 M3 连接,第二薄膜晶体管 T2 的源极与第三薄膜晶体管 T3 的漏极连接,第二薄膜晶体管 T2 的漏极与第二像素电极 M2 连接。

[0040] 在扫描线 21 输入扫描信号以控制三个薄膜晶体管 T1、T2、T3 和受控开关 Q1 导通时,数据线 22 输入数据信号,第一像素电极 M1 通过第一薄膜晶体管接收数据信号,第三像素电极 M3 依次通过第一薄膜晶体管 T1 和第三薄膜晶体管 T3 接收数据信号,第二像素电极 M2 依次通过第一薄膜晶体管 T1、第三薄膜晶体管 T3 和第二薄膜晶体管 T2 接收数据信号。参阅图 6,假设三个薄膜晶体管 T1、T2、T3 和受控开关 Q1 在导通时等效的电阻分别为 R_a 、 R_b 、 R_d 、 R_c ,数据线 23 输入的电压为 V_s ,则第一像素电极 M1 的电压为:

$$[0041] \quad V_1 = V_s * (R_d + R_b + R_c) / (R_a + R_b + R_d + R_c) \cdots \cdots (3)$$

[0042] 第三像素电极 M3 的电压为:

$$[0043] \quad V_3 = V_s * (R_b + R_c) / (R_a + R_b + R_d + R_c) \cdots \cdots (4)$$

[0044] 第二像素电极 M2 的电压为:

$$[0045] \quad V_2 = V_s * R_c / (R_a + R_b + R_c) \cdots \cdots (5)$$

[0046] 由此可知,第三像素电极 M3 的电压小于第一像素电极 M1 的电压,第二像素电极 M2 的电压小于第三像素电极 M3 的电压,从而使得三个像素电极 M1、M2、M3 之间存在一定的电压差,由此能够改善大视角下的颜色失真。而通过调整三个薄膜晶体管 T1、T2、T3 的宽长比,以调整三个薄膜晶体管 T1、T2、T3 在导通时等效的电阻阻值,从而能够调整三个像素电极 M1、M2、M3 上的电压,以获得三者之间不同的电压差,进而得到不同的低色偏效果。

[0047] 在其他实施方式中,每个像素单元还可以包括四个像素电极或五个像素电极等,所增加的像素电极可参考上述实施方式进行,此处不进行赘述。

[0048] 参阅图 7,本发明液晶显示面板的一实施方式中,液晶显示面板包括阵列基板 701、彩色滤光基板 702 以及位于阵列基板 701 和彩色滤光基板 702 之间的液晶层 703。其中,阵列基板为上述各实施方式中的阵列基板。

[0049] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

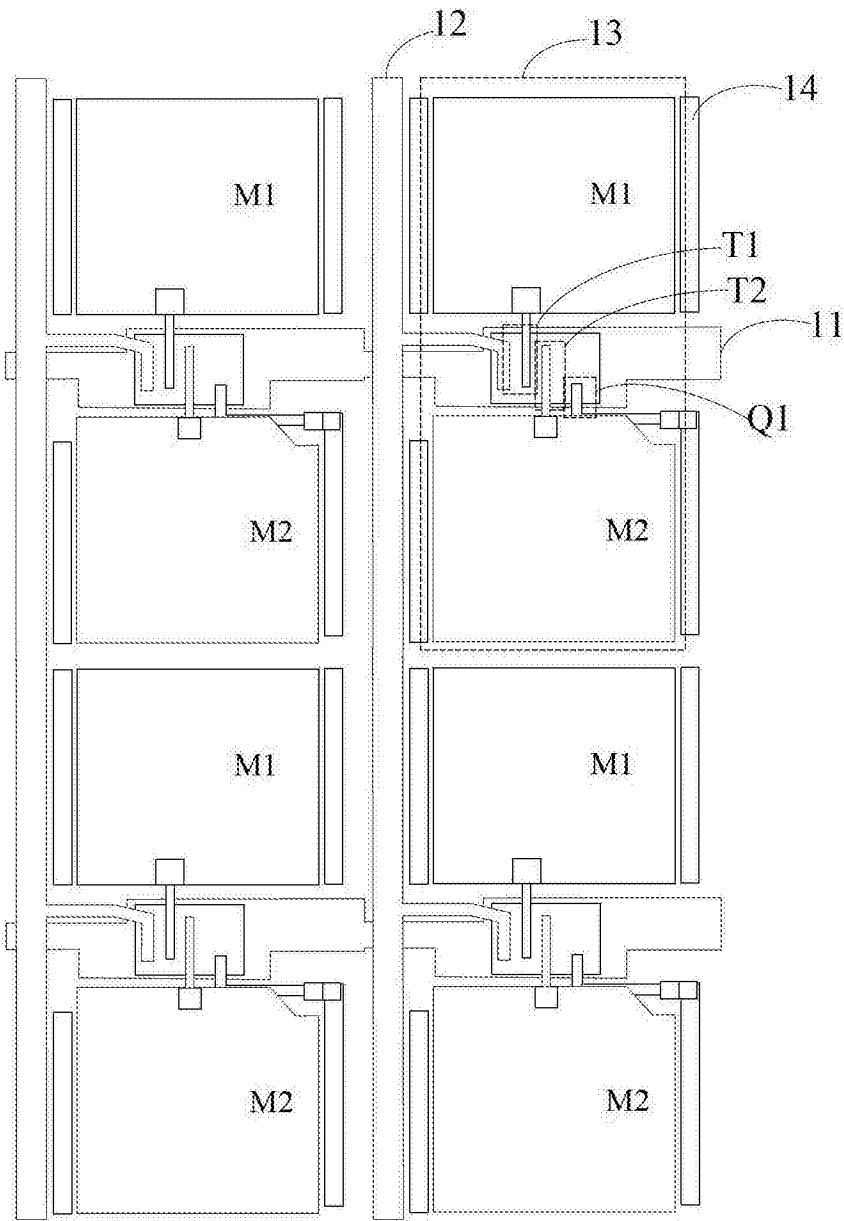


图 1

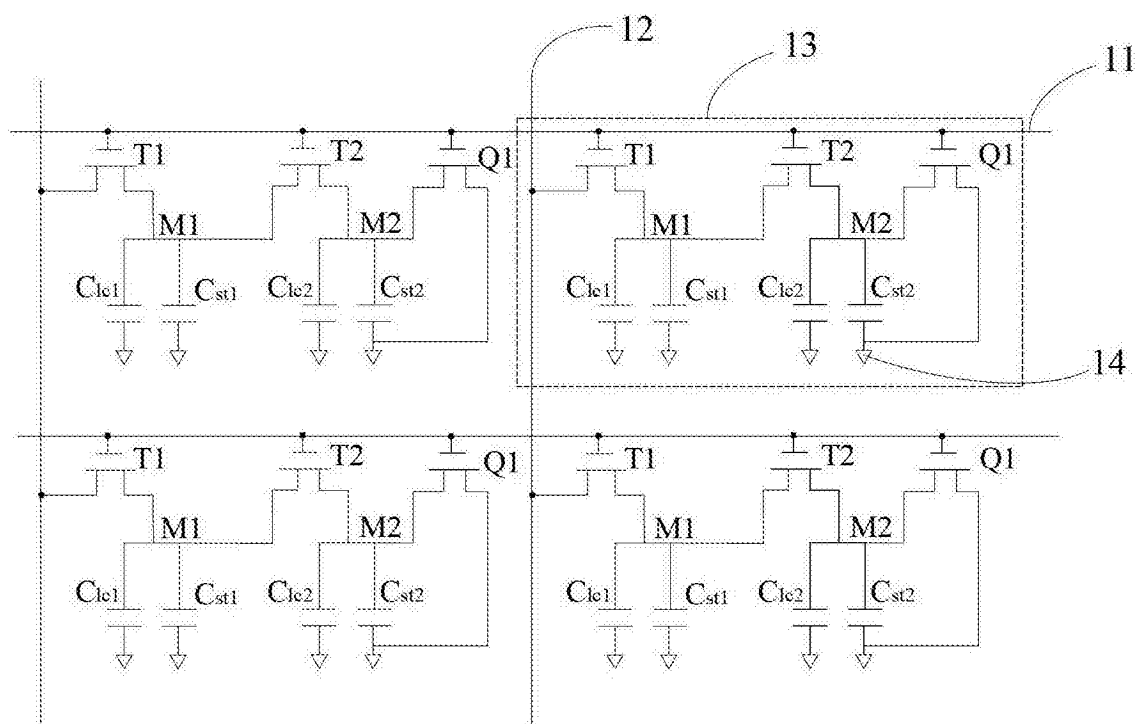


图 2

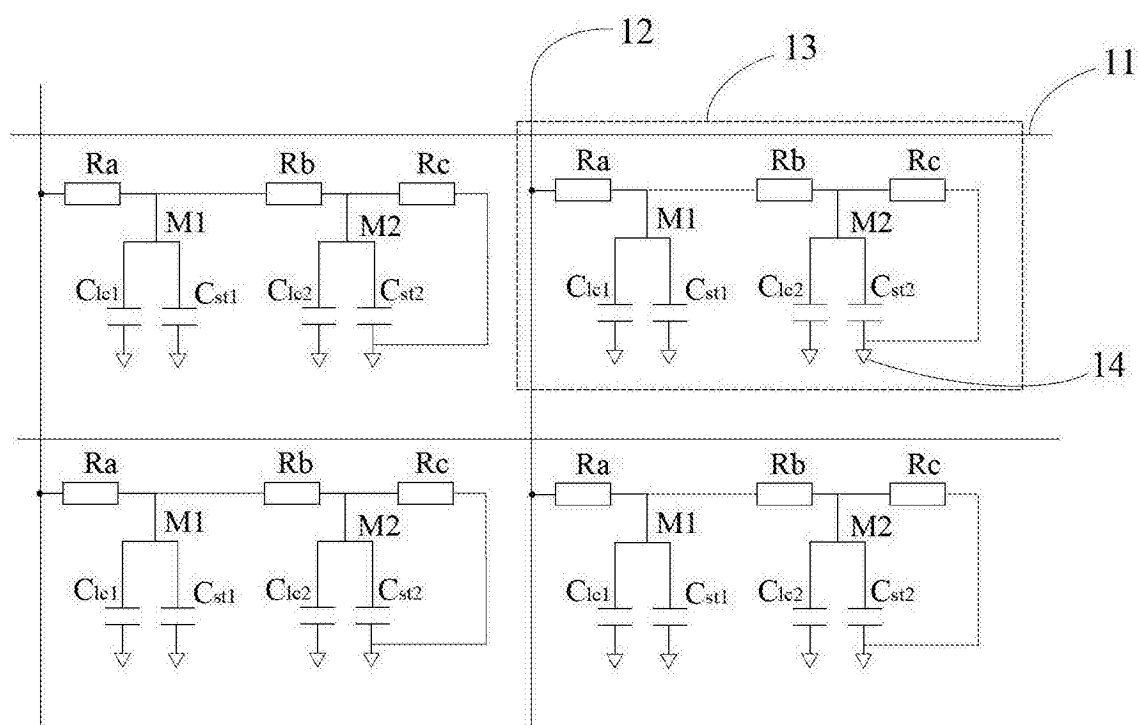


图 3

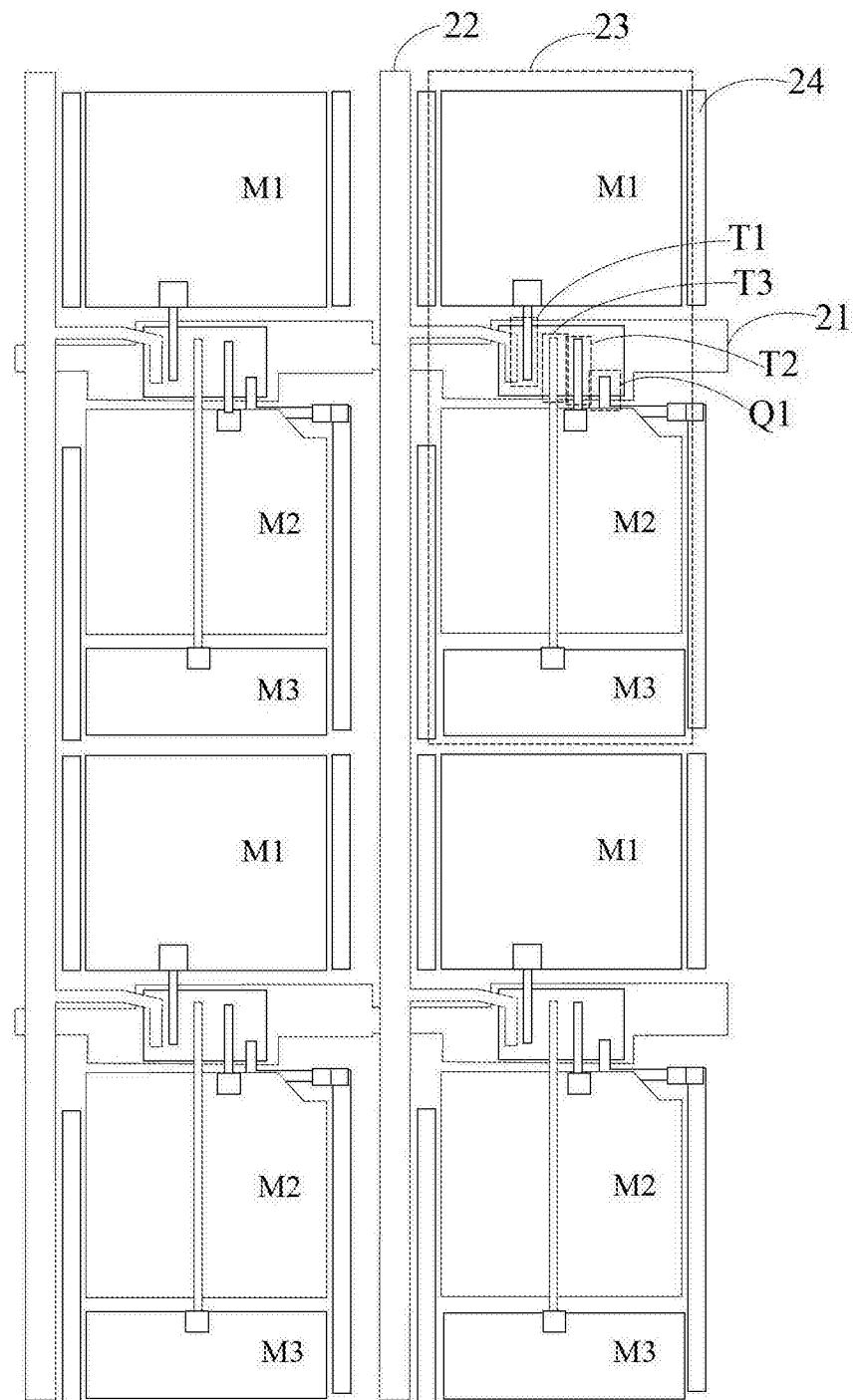


图 4

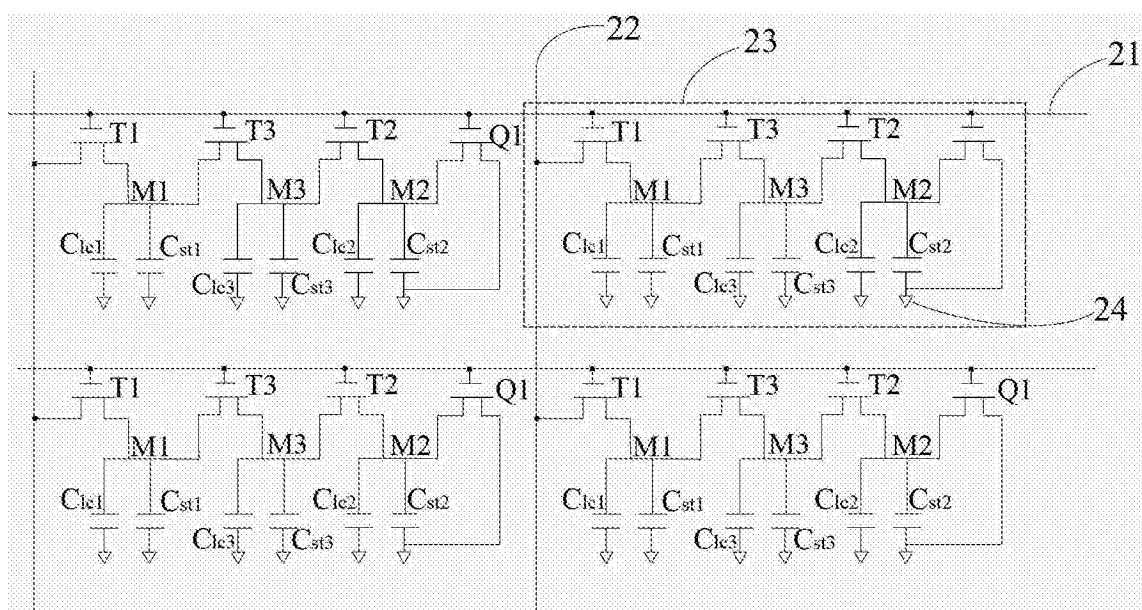


图 5

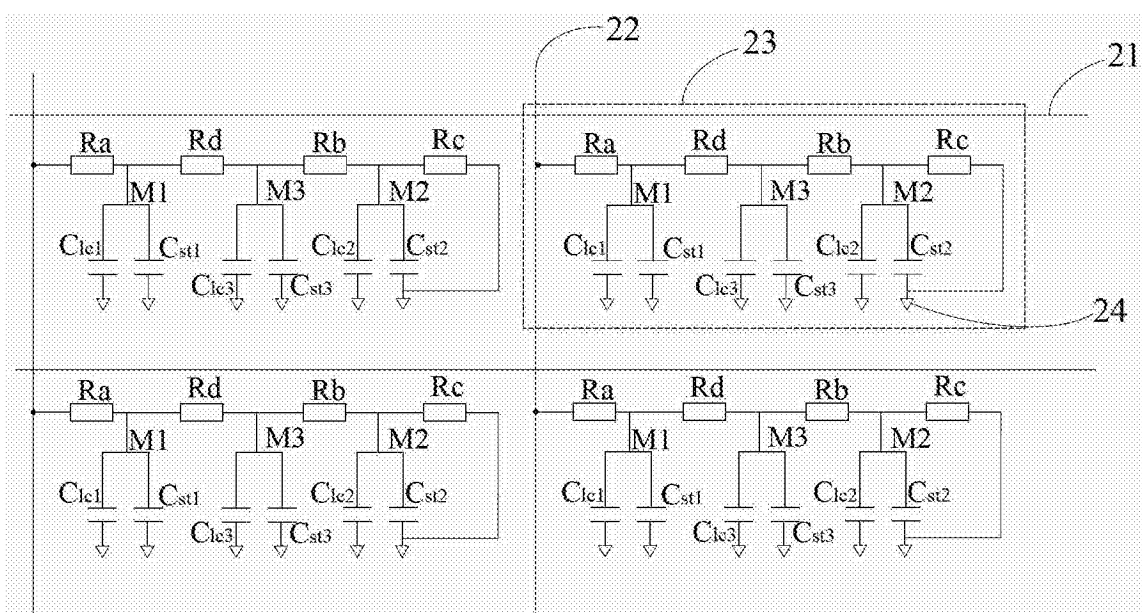


图 6

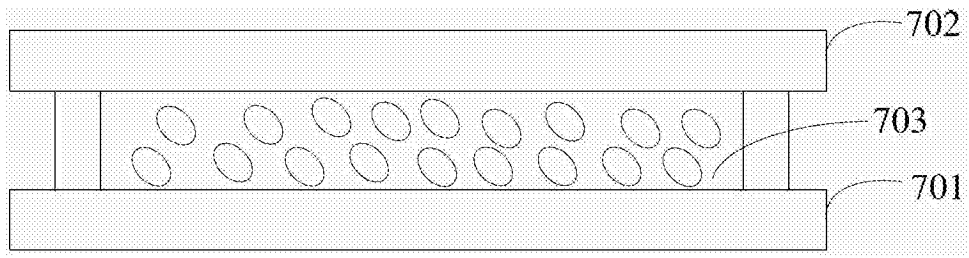


图 7

专利名称(译)	一种阵列基板及液晶显示面板		
公开(公告)号	CN103353697B	公开(公告)日	2015-11-25
申请号	CN201310306890.4	申请日	2013-07-19
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	姚晓慧 陈政鸿		
发明人	姚晓慧 陈政鸿		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G09G3/3648 G02F1/13624 G02F2001/134345 G09G2300/0814 G09G2300/0842 G09G3/3607 G09G2300/0443 G09G2300/0447 G09G2320/0242 G09G2320/028 G02F1/1343 G02F1/136286 G02F1/1368 G09G3/3659 G09G3/3696 G09G2300/0819 G09G2320/0233		
其他公开文献	CN103353697A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板及液晶显示面板，所述阵列基板中，每个像素单元包括至少两个像素电极和至少两个开关电路，其中，第一像素电极通过第一开关电路与对应本像素单元的扫描线和数据线连接，而第二像素电极通过第二开关电路与对应本像素单元的扫描线连接，并至少通过第二开关电路与第一开关电路连接，以最终实现第二像素电极与对应本像素单元的数据线连接。通过上述方式，本发明能够改善大视角下的颜色失真，提高显示品质。

