



(12)发明专利

(10)授权公告号 CN 103293798 B

(45)授权公告日 2017.08.25

(21)申请号 201210244083.X

G09G 3/36(2006.01)

(22)申请日 2012.07.13

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 103293798 A

CN 101154004 A, 2008.04.02, 说明书第11页第2行-第27页第13行、附图1, 6, 7-10.

(43)申请公布日 2013.09.11

CN 101154004 A, 2008.04.02, 说明书第11页第2行-第27页第13行、附图1, 6, 7-10.

(73)专利权人 上海天马微电子有限公司

CN 101097696 A, 2008.01.02, 说明书第4页第11段-第5页第5段、附图5, 6.

地址 201201 上海市浦东新区汇庆路889号

(72)发明人 张成凤 杨金金 李元

JP 2010107739 A, 2010.05.13, 全文.

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

CN 1115535 A, 1996.01.24, 全文.

代理人 骆苏华

审查员 钟宇

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/133(2006.01)

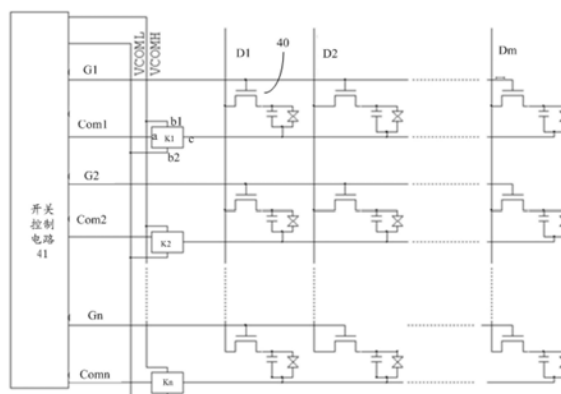
权利要求书2页 说明书8页 附图5页

(54)发明名称

阵列基板、液晶显示器及其控制方法

(57)摘要

本发明公开了一种阵列基板、液晶显示器及其控制方法,该阵列基板包括:多条扫描线、多条数据线、多个像素单元、多条公共线,一条公共线伴随一行像素单元设置;公共电压提供线路;多个双路选择开关元件,每个双路选择开关元件的输出端均连接一组公共线,两个输入端分别连接公共电压的高电平提供线路和公共电压低电平提供线路,以选择性的为所述公共线输入高电平或低电平。该控制方法包括:在为某一扫描线提供扫描信号之前,为与其对应的公共线供电,且在一帧画面的显示时间内,保持该公共线的电位不变;在进行下一帧扫描过程中,为各公共线施加的电位反转。本发明实施例避免了公共电压Vcom延迟和显示过程中Vcom漂移的问题,改善了图像的显示效果。



1. 一种阵列基板,其特征在于,包括:

沿第一方向相互平行的多条扫描线;

沿第二方向相互平行的多条数据线,所述第一方向与所述第二方向相交;

多个像素单元,设置于所述扫描线与数据线的交会处;

多条公共线,一条公共线伴随一行像素单元设置,且二者电性相连;

公共电压提供线路,包括公共电压的高电平提供线路和公共电压低电平提供线路;

包括一个控制端、两个输入端和一个输出端的多个双路选择开关元件,每个双路选择开关元件的输出端均连接一组公共线,所述双路选择开关的两个输入端分别连接公共电压的高电平提供线路和公共电压低电平提供线路,通过由控制端输入的控制信号选择性的为所述公共线输入高电平或低电平,所述一组公共线内包括的公共线的数量小于该阵列基板包括的公共线的数量;

所述公共电压提供线路为两组,分别为第一公共电压提供线路和第二公共电压提供线路,每组线路均包括公共电压的高电平提供线路和公共电压低电平提供线路,其中,所述第一公共电压提供线路通过所述双路选择开关元件与所述公共线的一端相连,所述第二公共电压提供线路通过所述双路选择开关元件与所述公共线的另一端相连;

同一公共线两端的两个双路选择开关元件的控制端接收同一控制信号;

所述一组公共线内包含的公共线的数量为2条,且连接同一个双路选择开关元件的2条公共线彼此相邻或彼此相间;

所述阵列基板具有n条扫描线和n条公共线,在一帧画面的显示过程中,第n条公共线的起始供电时刻为第n-4条扫描线的起始供电时刻~第n-1条扫描线的起始供电时刻的其中之一。

2. 根据权利要求1所述的阵列基板,其特征在于,所述控制信号为时钟信号。

3. 一种液晶显示器,其特征在于,包括:

如权利要求1所述的阵列基板、与该阵列基板相对设置的彩膜基板以及位于二者之间的液晶层;

与所述多条扫描线相连的栅极驱动电路,通过所述多条扫描线送出多个扫描信号;

与所述多条数据线相连的源极驱动电路,通过所述多条数据线送出多个图像数据;

控制电路,分别与所述栅极驱动电路和源极驱动电路耦接,并控制二者的正常工作;

与所述多个双路选择开关元件的控制端相连的开关控制电路,控制所述双路选择开关元件的连接线路,并通过输出控制信号选择性的为所述公共线输入高电平或低电平。

4. 根据权利要求3所述的液晶显示器,其特征在于,所述开关控制电路与所述栅极驱动电路、或源极驱动电路、或控制电路集成。

5. 根据权利要求3所述的液晶显示器,其特征在于,所述像素单元包括:

晶体管,其栅极与所述扫描线相连,源极与所述数据线相连;

像素元件,其一端与所述晶体管的漏极相连,另一端与所述公共线相连;

存储电容,跨接在所述像素元件的两端。

6. 根据权利要求3所述的液晶显示器,其特征在于,所述像素单元包括:

第一晶体管,其栅极与所述扫描线相连,源极与所述数据线相连;

第二晶体管,其栅极与第一晶体管的栅极耦接,其源极与第一晶体管的漏极耦接;

像素元件,其一端与所述第二晶体管的漏极相连,另一端与所述公共线相连;
存储电容,跨接在所述像素元件的两端。

7.根据权利要求5或6所述的液晶显示器,其特征在于,所述晶体管为非晶硅薄膜晶体管、或低温多晶硅薄膜晶体管、或高温多晶硅薄膜晶体管。

8.一种液晶显示器控制方法,应用于如权利要求3所述的液晶显示器,其特征在于,包括:

在为某一扫描线提供扫描信号之前,为与其对应的公共线供电,以在该扫描线提供扫描信号时,该扫描线连接的各个像素单元均具有一公共电位,并且,在一帧画面的显示时间内,保持该公共线的电位不变;

在进行下一帧扫描过程中,为各公共线施加的电位反转;

为所述公共线供电的具体方式为:在同一时刻,通过位于一条公共线两端的两个双路选择开关元件,将该公共线的两端分别与第一公共电压提供线路和第二公共电压提供线路的同一电位提供线路相连,由第一公共电压提供线路和第二公共电压提供线路同时为该公共线供电。

阵列基板、液晶显示器及其控制方法

技术领域

[0001] 本发明属于液晶显示领域,尤其涉及一种阵列基板、液晶显示器及其控制方法。

背景技术

[0002] 液晶显示器(Liquid crystal display,LCD)是目前被广泛应用的一种平面显示器。现有技术中应用较广泛的液晶显示器为薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display,简称TFT-LCD),其中TFT包括非晶硅薄膜晶体管(a-Si TFT)和多晶硅薄膜晶体管(Ploy-Si TFT),多晶硅薄膜晶体管又分为低温多晶硅薄膜晶体管(Low Temperature Poly-silicon,简称LTPS)和高温多晶硅薄膜晶体管(High Temperature Poly-silicon,简称HTPS),其中现有技术中一般所称的TFT-LCD是指a-Si TFT-LCD,其内部结构电路图如图1所示,其结构如下:

[0003] 在该TFT-LCD的阵列基板上设置有多条相互平行的扫描线S1-Sm和与多条相互平行的数据线D1-Dn,扫描线与数据线交叉设置,在二者的交会处设置有像素单元110,从而形成像素单元阵列。像素单元110包括晶体管112,其栅极与相应的扫描线相连,源极与相应的数据线相连,漏极通过像素元件114耦接公共电压Vcom,在像素元件114的两端,通常还会跨接存储电容116,以稳定横跨在像素源极114两端的电压。

[0004] 当TFT-LCD要输出图像时,需先为扫描线输送一扫描信号,从而开启与该扫描线相连的晶体管,之后由数据线依次为各像素单元110输入一数据信号,该数据信号从晶体管112的源极导通至漏极,开始为存储电容114充电,同时,在像素元件114的另一端输入公共电压Vcom,由于Vcom与晶体管漏极的电压不同,在像素元件114的两端形成电压差,从而点亮该像素元件114。

[0005] 在TFT-LCD的阵列基板上,公共电压是连接整块基板的,在驱动一个像素单元时,需要同时为整块基板施加公共电压,即公共电压Vcom需要驱动的负载为整个阵列基板上的所有像素单元,从而产生公共电压Vcom驱动能力不足的问题。

[0006] 为了解决该问题,现有技术中提供的解决方案如图2所示,为每行像素单元设置一条公共线,通过公共线为像素单元提供公共电压,该公共线通过一晶体管21与相应的扫描线相连,其中晶体管21的栅极与相应的扫描线相连,漏极与该公共线相连,并且,阵列基板上的所有晶体管21的源极均与一公共电压提供端相连。

[0007] 在显示图像的过程中,通过扫描信号同时打开一行像素单元内的晶体管和与相应公共线相连的晶体管21,从而逐行的为像素单元提供公共电压,减小了公共电压的负载,提高了Vcom的驱动能力。

[0008] 但是,采用这种设计,会因RC延迟造成远离公共电压信号输入端的像素充电时间过短影响显示质量;且由于公共电极线仅在该行扫描线打开时通电,故在其它时间处于悬浮状态,任何扰动都会对其产生影响从而降低显示质量。

发明内容

[0009] 有鉴于此,本发明的目的在于提供一种阵列基板、液晶显示器及其控制方法,解决了现有技术中公共电压Vcom延迟和显示过程中Vcom漂移的问题,改善了图像的显示效果。

[0010] 为实现上述目的,本发明实施例提供了以下技术方案:

[0011] 一种阵列基板,包括:沿第一方向相互平行的多条扫描线;沿第二方向相互平行的多条数据线,所述第一方向与所述第二方向相交;多个像素单元,设置于所述扫描线与数据线的交会处;多条公共线,一条公共线伴随一行像素单元设置,且二者电性相连;公共电压提供线路,包括公共电压的高电平提供线路和公共电压低电平提供线路;包括一个控制端、两个输入端和一个输出端的多个双路选择开关元件,每个双路选择开关元件的输出端均连接一组公共线,所述双路选择开关的两个输入端分别连接公共电压的高电平提供线路和公共电压低电平提供线路,通过由控制端输入的控制信号选择性的为所述公共线输入高电平或低电平,所述一组公共线内包括的公共线的数量小于该阵列基板包括的公共线的数量。

[0012] 优选的,所述公共电压提供线路为两组,分别为第一公共电压提供线路和第二公共电压提供线路,每组线路均包括公共电压的高电平提供线路和公共电压低电平提供线路,其中,所述第一公共电压提供线路通过所述双路选择开关元件与所述公共线的一端相连,所述第二公共电压提供线路通过所述双路选择开关元件与所述公共线的另一端相连。

[0013] 优选的,所述控制信号为时钟信号。

[0014] 优选的,所述一组公共线内仅包括一条公共线。

[0015] 本发明实施例还公开了一种液晶显示器,包括:以上所述的阵列基板、与该阵列基板相对设置的彩膜基板以及位于二者之间的液晶层;与所述多条扫描线相连的栅极驱动电路,通过所述多条扫描线送出多个扫描信号;与所述多条数据线相连的源极驱动电路,通过所述多条数据线送出多个图像数据;控制电路,分别与所述栅极驱动电路和源极驱动电路耦接,并控制二者的正常工作;与所述多个双路选择开关元件的控制端相连的开关控制电路,控制所述双路选择开关元件的连接线路,并通过输出控制信号选择性的为所述公共线输入高电平或低电平。

[0016] 优选的,所述开关控制电路所述栅极驱动电路、或源极驱动电路、或控制电路集成。

[0017] 优选的,所述像素单元包括:晶体管,其栅极与所述扫描线相连,源极与所述数据线相连;像素元件,其一端与所述晶体管的漏极相连,另一端与所述公共线相连;存储电容,跨接在所述像素元件的两端。

[0018] 优选的,所述像素单元包括:第一晶体管,其栅极与所述扫描线相连,源极与所述数据线相连;第二晶体管,其栅极与第一晶体管的栅极耦接,其源极与第一晶体管的漏极耦接;像素元件,其一端与所述第二晶体管的漏极相连,另一端与所述公共线相连;存储电容,跨接在所述像素元件的两端。

[0019] 优选的,所述晶体管为非晶硅薄膜晶体管、或低温多晶硅薄膜晶体管、或高温多晶硅薄膜晶体管。

[0020] 本发明实施例还公开了一种液晶显示器控制方法,应用于以上所述的液晶显示器,该方法包括:在为某一扫描线提供扫描信号之前,为与其对应的公共线供电,以在该扫描线提供扫描信号时,该扫描线连接的各个像素单元均具有一公共电位,并且,在一帧画面的显示时间内,保持该公共线的电位不变;在进行下一帧扫描过程中,为各公共线施加的

电位反转。

[0021] 优选的,所述液晶显示器的阵列基板具有n条扫描线和n条公共线,在一帧画面的显示过程中,第n条公共线的起始供电时刻为第n-4条扫描线的起始供电时刻~第n-1条扫描线的起始供电时刻。

[0022] 优选的,第n条公共线与第n-1条扫描线同时供电。

[0023] 优选的,在一帧画面的显示时间内,相邻两条公共线的电位相反。

[0024] 优选的,为所述公共线供电的具体方式为:在同一时刻,通过位于一条公共线两端的两个双路选择开关元件,将该公共线的两端分别与第一公共电压提供线路和第二公共电压提供线路的同一电位提供线路相连,由第一公共电压提供线路和第二公共电压提供线路同时为该公共线供电。

[0025] 与现有技术相比,本发明实施例提供的方案具有以下优点:

[0026] 本发明实施例所提供阵列基板和液晶显示器为该液晶显示器的控制过程提供了结构基础,通过双路选择开关元件,可以单独控制各公共线的电位,从而在显示过程中,可提前为与扫描线对应的公共线供电,使得在为该扫描线提供扫描信号时,该扫描线连接的各个像素单元均已经具有一公共电位,从而使该行像素元件可在其各自对应的晶体管开启后,立即在像素元件两端形成电位差,从而避免了因公共电位延迟导致的显示效果差。

[0027] 并且,在一帧画面的显示时间内,由于各行公共线的电位均保持不变,即在整个显示过程中,各公共线均不会悬空,从而避免了各行公共线间的串扰,保证了显示过程中公共电压的稳定。同时由于在显示过程中,公共线的电位会伴随画面的刷新频率发生反转,从而避免了液晶长时间处于同一电位控制时导致的液晶老化的问题,进一步保证了显示器的正常显示。

附图说明

[0028] 图1是现有技术中液晶显示器的等效电路结构图;

[0029] 图2是另一现有技术中液晶显示器的等效电路结构图;

[0030] 图3是另一现有技术中一个像素单元的等效电路结构图;

[0031] 图4是本发明实施例公开的液晶显示器的等效电路结构图;

[0032] 图5是本发明另一实施例公开的液晶显示器的等效电路结构图;

[0033] 图6是本发明实施例公开的液晶显示器中一个像素单元的等效电路结构图;

[0034] 图7是本发明另一实施例公开的液晶显示器中一个像素单元的等效电路结构图;

[0035] 图8和图9为本发明实施例公开的液晶显示器控制方法中相邻两帧显示过程中公共线的供电方式示意图。

具体实施方式

[0036] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0037] 正如背景技术所述,现有技术中液晶显示器的显示效果较差,发明人研究发现,其

主要原因在于,现有技术中的Vcom在驱动一行像素单元的过程中存在延迟和电压漂移的问题,下面结合图2和图3进一步分析,图3为图2中一个像素单元内部的电路图。

[0038] 在向第Gm-1条扫描线输入扫描信号后,晶体管301和214同开启,经数据线D1向晶体管301的源极输入数据信号,晶体管301开启后,经过短暂的信号传输即可在像素元件303的一端输入第一电位,晶体管214开启后,由Vcom提供端向晶体管214的源极输入公共电压,之后经传输线路将公共电压传输到像素元件303的另一端,从而在像素元件303的两端形成电压差。在整个信号传输过程中,虽然数据信号和公共电压均需经过一晶体管,但公共电压经过晶体管214需将公共电压传输到如图2中所示的整行公共线,而晶体管301仅需将数据信号传输到其所在像素单元内部,即晶体管214所带动的负载明显比晶体管301大很多,因此公共线上的信号传输速度必然比像素单元内部的传输速度慢,从而导致公共线上的信号出现延迟,导致了像素单元303显示出现延迟。

[0039] 另一方面,由于晶体管214的开启和关闭也是由扫描信号控制的,即某一行是的扫描信号关断后,相应的公共线便会处于悬空的状态,很容易受到外界干扰,如电容耦合,或在为其它行的扫描线和公共线施加电压时,很容易影响处于悬空状态的公共线,从而影响显示效果。

[0040] 基于此,本发明实施例公开了一种阵列基板,该阵列基板包括:沿第一方向相互平行的多条扫描线;沿第二方向相互平行的多条数据线,所述第一方向与所述第二方向相交,一般情况下第一方向与第二方向基本垂直;多个像素单元,设置于所述扫描线与数据线的交会处;多条公共线,一条公共线伴随一行像素单元设置,且二者电性相连,即每条公共线分别与各自对应的像素单元行电性相连;公共电压提供线路,包括公共电压的高电平提供线路和公共电压低电平提供线路;包括一个控制端、两个输入端和一个输出端的多个双路选择开关元件,每个双路选择开关元件的输出端均连接一组公共线,所述双路选择开关的两个输入端分别连接公共电压的高电平提供线路和公共电压低电平提供线路,通过由控制端输入的控制信号选择性的为所述公共线输入高电平或低电平,所述一组公共线内包括的公共线的数量小于该阵列基板包括的公共线的数量。

[0041] 以该阵列基板为基础,本发明实施例还公开了具有上述阵列基板的液晶显示器,该显示器还包括:与该阵列基板相对设置的彩膜基板以及位于二者之间的液晶层;与所述多条扫描线相连的栅极驱动电路,通过所述多条扫描线送出多个扫描信号;与所述多条数据线相连的源极驱动电路,通过所述多条数据线送出多个图像数据;控制电路,分别与所述栅极驱动电路和源极驱动电路耦接,并控制二者的正常工作;与所述多个双路选择开关元件的控制端相连的开关控制电路,控制所述双路选择开关元件的连接线路,并通过输出控制信号选择性的为所述公共线输入高电平或低电平。

[0042] 以上述结构为基础,本发明实施例还公开了对上述液晶显示器的控制方法,该方法包括,在为某一扫描线提供扫描信号之前,为与其对应的公共线供电,以在该扫描线提供扫描信号时,该扫描线连接的各个像素单元均具有一公共电位,并且,在一帧画面的显示时间内,保持该公共线的电位不变;在进行下一帧扫描过程中,为各公共线施加的电位反转。

[0043] 本发明实施例通过在为扫描线提供扫描信号之前,提前为与该扫描线对应的公共线供电,使得在为该扫描线提供扫描信号时,该扫描线连接的各个像素单元均已经具有一

公共电位,从而使该行像素元件可在其各自对应的晶体管开启后,立即在像素元件两端形成电位差,从而避免了因公共电位延迟导致的显示效果差。

[0044] 并且,在一帧画面的显示时间内,由于各行公共线的电位均保持不变,即在整个显示过程中,各公共线均不会悬空,从而避免了各行公共线间的串扰,保证了显示过程中公共电压的稳定。同时由于在显示过程中,公共线的电位会伴随画面的刷新频率发生反转,从而避免了液晶长时间处于同一电位控制时导致的液晶老化的问题,进一步保证了显示器的正常显示。

[0045] 以上是本申请的核心思想,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0046] 本发明实施例公开的阵列基板的电路结构图如图4所示,本实施例中仅以单栅极驱动的阵列基板为例说明本发明实施例中的阵列基板的电路结构。该阵列基板包括:

[0047] 沿第一方向相互平行的多条扫描线G1-Gn,沿第二方向相互平行的多条数据线D1-Dm,所述第一方向与所述第二方向基本垂直;设置于所述扫描线与数据线的交会处的多个像素单元40;伴随像素单元设置的多条公共线Com1-Comn,其中,一条公共线伴随一行像素单元设置,对于单栅极驱动的阵列基板来说,即一条公共线伴随一条扫描线设置;公共电压提供线路,包括公共电压的高电平提供线路VcomH和公共电压低电平提供线路VcomL,VcomH和VcomL为整个基板的公共线提供公共电压;

[0048] 多个双路选择开关元件K1-Kn,每个双路选择开关元件均具有一个控制端a、两个输入端,分别为第一输入端b1和第二输入端b2、以及一个输出端c,每个双路选择开关元件的输出端c均连接一组公共线,两个输入端b1和b2分别连接公共电压的高电平提供线路VcomH和公共电压低电平提供线路VcomL,通过由控制端a输入的控制信号选择性的为所述公共线输入高电平或低电平,本实施例中所述控制信号优选为一时钟信号,控制公共线在不同时刻接入不同的线路。

[0049] 需要说明的是,与同一个双路选择开关元件相连的一组公共线内至少包括一条公共线,但所述一组公共线内包括的公共线的数量小于该阵列基板包括的公共线的数量,具体的,当一组公共线内仅包括一条公共线时,其电路连接方式如图4所示,当一组公共线内包括至少两条公共线时,即至少有两条公共线连接同一个双路选择开关元件,此时,连接同一个双路选择开关元件的公共线可以为多个彼此相邻的公共线,也可以为彼此相间的公共线,或者同时包括彼此相邻的公共线和彼此相间的公共线。

[0050] 以同一个双路选择开关元件连接两条公共线和双路选择开关元件K1为例,若K1连接彼此相邻的公共线,则其连接的两条公共线可为Com1和Com2,若K1连接彼此相间的公共线,则其连接的两条公共线可为Com1和Com3。

[0051] 本实施例中优选为一组公共线内包括的公共线彼此相间,更优选为,一组公共线内包括的公共线的数量不大于4,更优选的,一组公共线内仅包括一条公共线,在以下实施例的描述中,仅以一个双路选择开关元件连接一条公共线为例进行说明。

[0052] 当一个双路选择开关元件连接一条公共线时,以双路选择开关元件K1为例,其第一输入端b1连接VcomH,其第二输入端b2连接VcomL,其输出端连接Com1,其控制端a连接以

开关控制电路41,该开关控制电路41可发出所述时钟信号。该开关控制电路可与栅极驱动电路集成,也可与源极驱动电路集成,或者与整个阵列基板的控制电路集成,所述控制电路一般制作在一控制芯片上,图4中仅以该开关控制电路41与栅极驱动电路集成的方式为例进行说明。

[0053] 如图5所示,在本发明其它实施例中,为了进一步提高公共电压的驱动能力,在一行像素的两端分别设置公共电压提供线路,即所述公共电压提供线路为两组,分别为第一公共电压提供线路51和第二公共电压提供线路52,每组线路均包括公共电压的高电平提供线路VcomH和公共电压低电平提供线路VcomL,其中,所述第一公共电压提供线路51通过所述双路选择开关元件与所述公共线的一端相连,所述第二公共电压提供线路52通过所述双路选择开关元件与所述公共线的另一端相连。

[0054] 换句话说,每组公共线上均设置有两个双路选择开关元件,这两个双路选择开关元件分别设置在该公共线的两端,每个双路选择开关元件的输入端分别连接一组公共电压提供线路。在为公共线施加公共电压时,由该组公共线两端的两组公共电压提供线路同时为一组公共线施加公共电压,进一步提高了公共电压驱动负载的能力。其中,一组公共线中至少包括一条公共线,图4和图5中仅以一组公共线包括一条公共线为例进行说明。

[0055] 需要说明的是,位于公共线两端的两组公共电压提供线路在同一时刻,为同一公共线施加的电压是相同的,也就是说,为一条公共线两端的两个双路选择开关元件施加的控制信号必须是相同的,优选的,可由同一开关控制电路控制公共线两端的双路选择开关元件。

[0056] 基于以上实施例公开的阵列基板,本发明另一实施例公开了一种液晶显示器,该液晶显示器包括:

[0057] 以上实施例所述的阵列基板、与该阵列基板相对设置的彩膜基板以及位于二者之间的液晶层;与所述多条扫描线相连的栅极驱动电路,通过所述多条扫描线送出多个扫描信号,从而控制相应像素单元中晶体管的开启和关断;与所述多条数据线相连的源极驱动电路,通过所述多条数据线送出多个图像数据;控制电路,分别与所述栅极驱动电路和源极驱动电路耦接,并控制二者的正常工作;与所述多个双路选择开关元件的控制端相连的开关控制电路,控制所述双路选择开关元件的连接线路,并通过输出控制信号选择性的为所述公共线输入高电平或低电平。

[0058] 如以上实施例所述,开关控制电路可与栅极驱动电路集成在一个芯片中,也可与源极驱动电路集成在同一个芯片中,或与控制电路集成在同一芯片中,本实施例中优选为将所述开关控制电路与所述栅极驱动电路集成。

[0059] 本实施例中的液晶显示器优选为单栅极控制的显示器,如图6所示,以由G1和D1交会形成的像素单元为例,该像素单元包括:晶体管601,其栅极与扫描线G1相连,源极与数据线D1相连;像素元件602,其一端与所述晶体管601的漏极相连,另一端与公共线Com1相连;存储电容603,跨接在所述像素元件602的两端。

[0060] 在其它实施例中,所述液晶显示器还可为双栅极控制的显示器,如图7所示,以由G1和D1交会形成的像素单元为例,该像素单元包括:第一晶体管701,其栅极与扫描线G1相连,源极与数据线D1相连;第二晶体管702,其栅极与第一晶体管701的栅极耦接,即二者的栅极与同一扫描线G1相连,第二晶体管702的源极与第一晶体管701的漏极耦接;像素元件

703,其一端与所述第二晶体管702的漏极相连,另一端与公共线Com1相连;存储电容704,跨接在所述像素元件703的两端。

[0061] 其中,无论是单栅极控制的显示器,还是双栅极控制的显示器,所述像素单元中包括的晶体管,即图6晶体管601,图7中的第一晶体管701、第二晶体管702,可以为非晶硅薄膜晶体管a-Si TFT、或低温多晶硅薄膜晶体管LTPS、或高温多晶硅薄膜晶体管HTPS。

[0062] 以上所述的像素元件包括像素区域的像素电极以及位于相应的像素电极控制区域的液晶分子。本实施例中的液晶显示器优选为将公共线制作在阵列基板上的平面电场模式液晶显示器,从驱动方式上来说,包括IPS、FFS、AFPS驱动方式的显示器。

[0063] 本实施例中的存储电容的形成方式有两种,一种是由像素电极与本行的公共线交叠形成,一种是由像素电极同时与上一行扫描线和本行的公共线交叠形成。

[0064] 基于以上结构基础,本发明另一实施例公开了一种液晶显示器控制方法,应用于以上实施例所述的液晶显示器,该方法包括:

[0065] 步骤1:在为某一扫描线提供扫描信号之前,为与其对应的公共线供电,使得在为该扫描线提供扫描信号时,该扫描线连接的各个像素单元均具有一公共电位,并且,在一帧画面的显示时间内,保持该公共线的电位不变;

[0066] 换句话说,即提前为与将要开启的像素单元相连的公共线充电,以保证像素单元中的晶体管打开时,公共电压已经加载到像素元件的一端了,从而使该行像素元件可在其各自对应的晶体管开启后,立即在像素元件两端形成电位差,从而避免了公共电压的延迟。

[0067] 同时,由于在一帧画面的显示时间内,各行公共线的电位均保持不变,即在整个显示过程中,各公共线均不会悬空的状态,换句话说,在一帧画面的显示过程中,各公共线的电位稳定,不会出现中途改变电位的情况,从而避免了各行公共线间的串扰,保证了显示过程中公共电压的稳定。

[0068] 步骤2:在进行下一帧扫描过程中,为各公共线施加的电位反转。

[0069] 由于在显示过程中,公共线的电位会伴随画面的刷新频率发生反转,从而避免了液晶长时间处于同一电位控制时导致的液晶老化的问题,进一步保证了显示器的正常显示。

[0070] 理论上,为了避免公共电压延迟的情况,只需在各行像素单元中的晶体管开启前,在像素元件的一端施加公共电压即可,换句话说,可以提前为整个阵列基板上的所有公共线充电,而且各公共线的电位可以完全相同,但是本实施例中为了避免公共电压提供端的负载过大,导致公共线充电的时间过长,优选同一时刻只为一部分公共线充电,更优选的,同时为1-4条公共线充电,更优选的,一个双路选择开关元件仅与一条公共线相连,即同一时刻仅为1条公共线充电,如图4和图5中所示。

[0071] 并且,为避免公共线的充电时刻与扫描线的充电时刻不同步,即在一条扫描线充电过程中,开始为公共线充电,可能引起线路之间的串扰,因此,本实施例中优选公共线的充电起始时刻与为扫描线提供扫描信号的起始时刻相同,即同时开始为公共线和扫描线供电,此时该公共线并非伴随该扫描线的公共线。

[0072] 举例来说,在扫描线和公共线数量相同的情况下,即液晶显示器的阵列基板具有n条扫描线和n条公共线,本实施例中优选为在一帧画面的显示过程中,第n条公共线的起始供电时刻为第n-4条扫描线的起始供电时刻~第n-1条扫描线的起始供电时刻,更优选为,第

n条公共线与第n-1条扫描线同时供电,如图8和图9所示,双路选择开关元件K2接收的控制信号与扫描线G1接收的扫描信号同步,K3接收的控制信号与扫描线G2接收的扫描信号同步,以此类推,从而使Com2的充电时刻和与G1相连的像素单元的充电时刻相同,Com3的充电时刻和与G2相连的像素单元的充电时刻相同,并以此类推。

[0073] 理论上,在一帧画面的显示过程中,为阵列基板上的所有公共线充电的电位可以相同,在下一帧扫描过程中,在将各公共线的电位反转即可,本实施例中为了进一步减小公共电压提供端的负载,优选为一部分公共线提供高电位,为另一部分公共线提供低电位,更优选的,如图8所示,本实施例中在一帧画面的显示时间内,相邻两条公共线的电位相反,在下一帧的扫描过程中,为各公共线施加与上一帧相反的电位,如图9所示。

[0074] 本发明另一实施例中公开了另一种液晶显示器控制方法,应用于具有两组公共电压提供线路的液晶显示器,在该实施例中,为所述公共线供电的具体方式为:在同一时刻,通过位于一条公共线两端的两个双路选择开关元件,将该公共线的两端分别与第一公共电压提供线路和第二公共电压提供线路的同一电位提供线路相连,由第一公共电压提供线路和第二公共电压提供线路同时为该公共线供电,从而进一步提高了公共电压提供端驱动公共线的能力,进一步缩短了公共线的驱动时间。

[0075] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

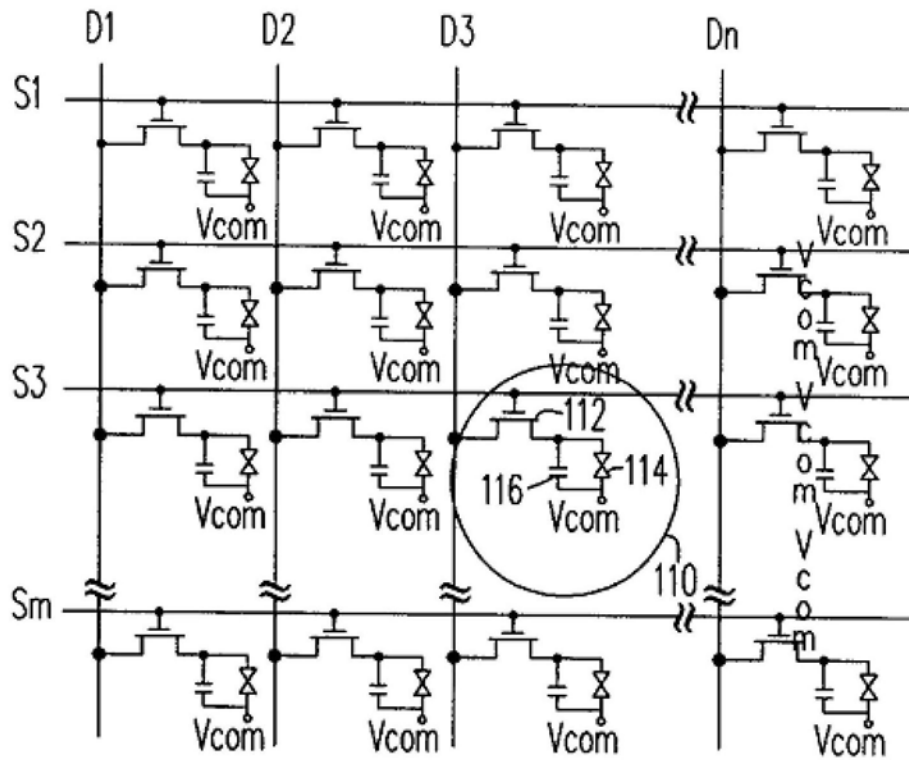


图1

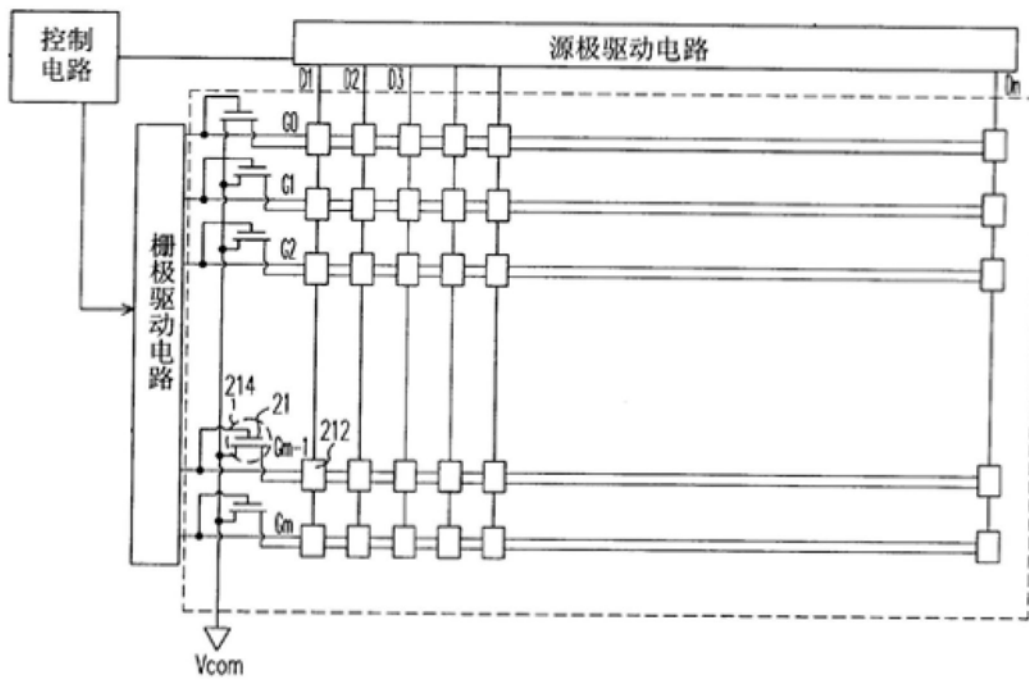


图2

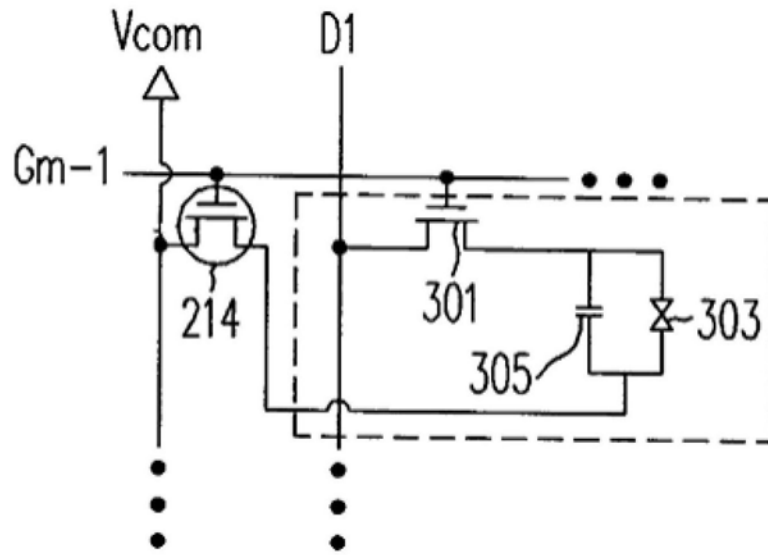


图3

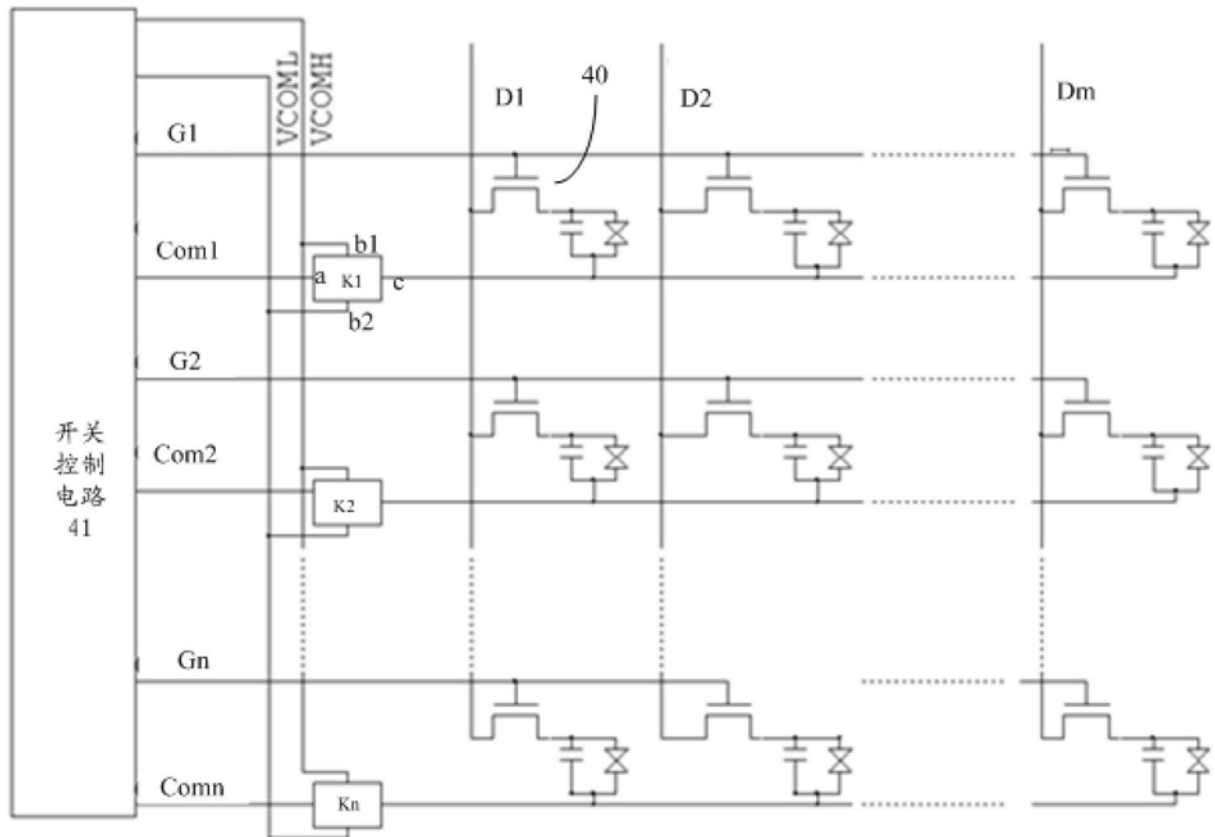


图4

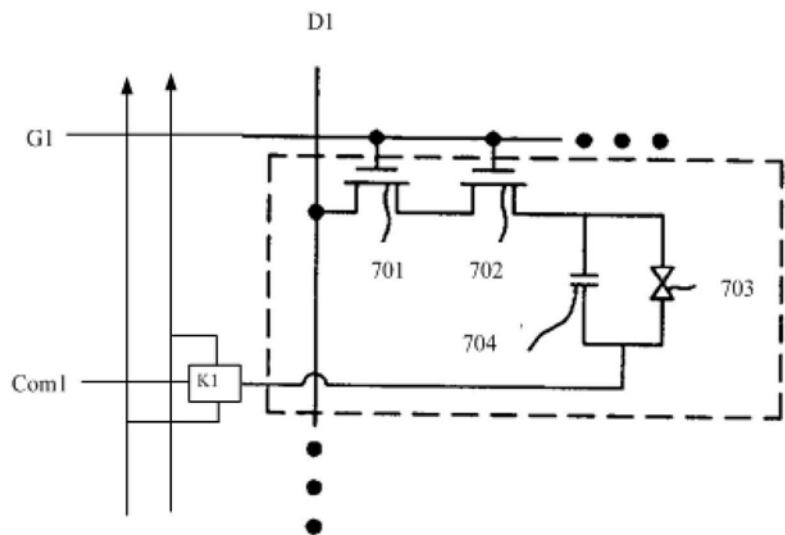


图7

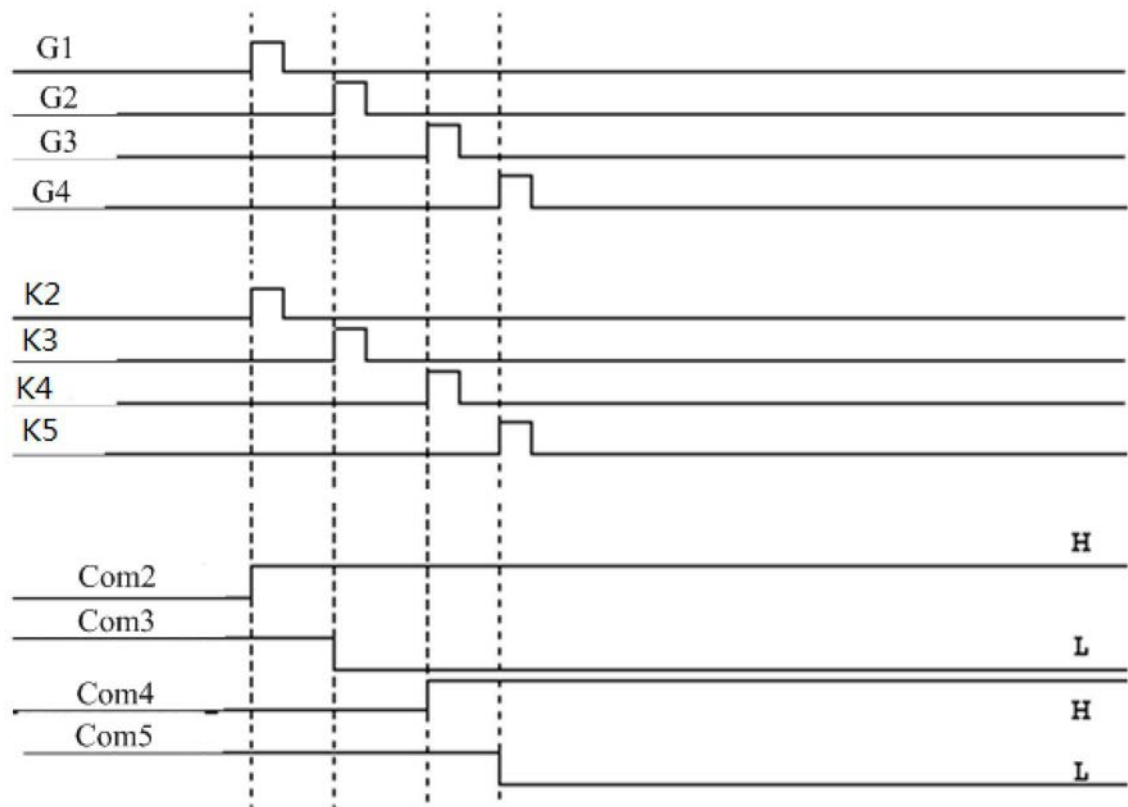


图8

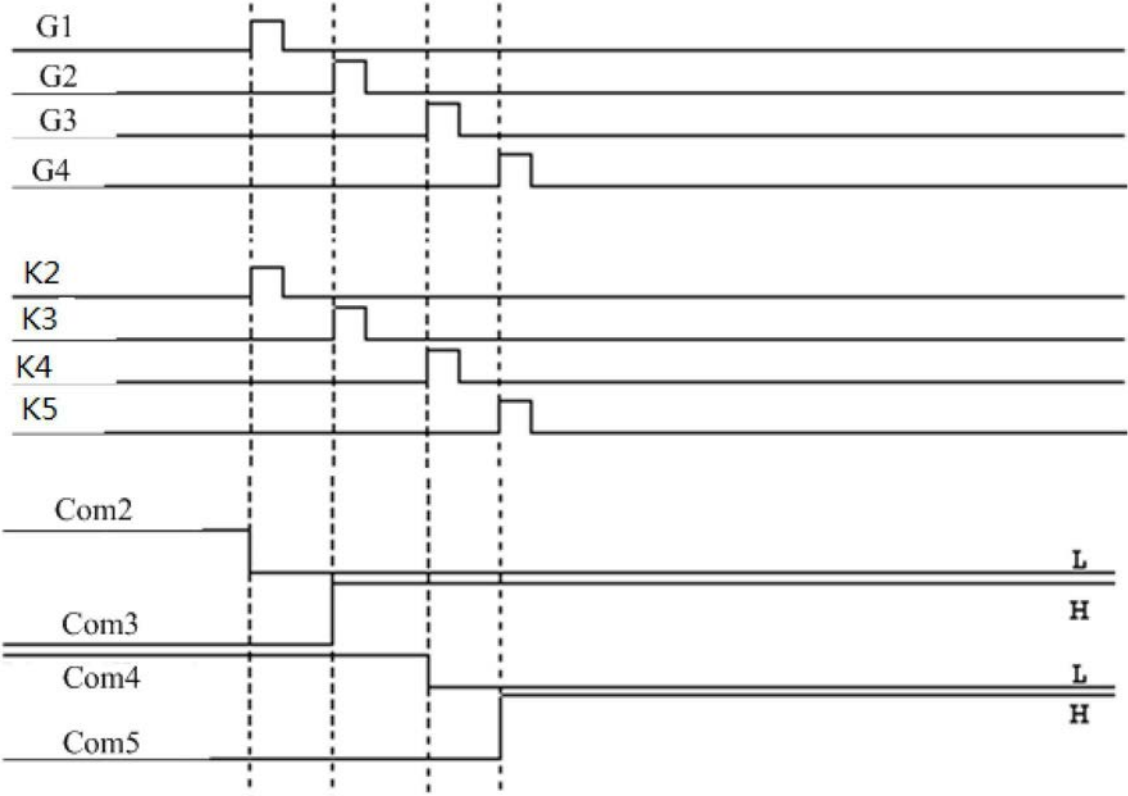


图9

专利名称(译)	阵列基板、液晶显示器及其控制方法		
公开(公告)号	CN103293798B	公开(公告)日	2017-08-25
申请号	CN201210244083.X	申请日	2012-07-13
[标]申请(专利权)人(译)	上海天马微电子有限公司		
申请(专利权)人(译)	上海天马微电子有限公司		
当前申请(专利权)人(译)	上海天马微电子有限公司		
[标]发明人	张成凤 杨金金 李元		
发明人	张成凤 杨金金 李元		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/133 G09G3/36		
CPC分类号	G02F1/134363 G09G3/3648 G09G3/3655 G09G2300/0876 G09G2310/0218 G09G2310/08		
审查员(译)	钟宇		
其他公开文献	CN103293798A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、液晶显示器及其控制方法，该阵列基板包括：多条扫描线、多条数据线、多个像素单元、多条公共线，一条公共线伴随一行像素单元设置；公共电压提供线路；多个双路选择开关元件，每个双路选择开关元件的输出端均连接一组公共线，两个输入端分别连接公共电压的高电平提供线路和公共电压低电平提供线路，以选择性的为所述公共线输入高电平或低电平。该控制方法包括：在为某一扫描线提供扫描信号之前，为与其对应的公共线供电，且在一帧画面的显示时间内，保持该公共线的电位不变；在进行下一帧扫描过程中，为各公共线施加的电位反转。本发明实施例避免了公共电压Vcom延迟和显示过程中Vcom漂移的问题，改善了图像的显示效果。

