



(12) 发明专利申请

(10) 申请公布号 CN 103278977 A

(43) 申请公布日 2013. 09. 04

(21) 申请号 201310213991. 7

(22) 申请日 2013. 05. 31

(71) 申请人 深圳市华星光电技术有限公司

地址 518000 广东省深圳市光明新区公明办
事处塘家社区观光路汇业科技园综合
楼 1 第一层 B 区

(72) 发明人 姚晓慧 许哲豪

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/133(2006. 01)

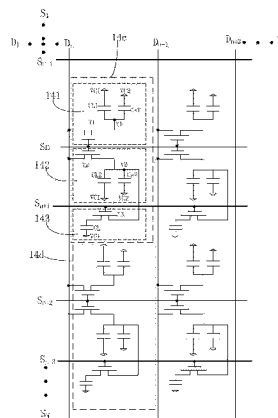
权利要求书2页 说明书5页 附图3页

(54) 发明名称

液晶显示面板及其像素结构和驱动方法

(57) 摘要

本发明公开了一种像素结构,其包括多个像素,每一像素包括相邻设置的第一、第二以及第三像素区。第一像素区包括第一像素电极和第一控制开关,第二像素区包括第二像素电极和第二控制开关,第三像素区包括第三像素电极和第三控制开关。第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三像素电极还通过第三控制开关连接第二像素电极以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同。本发明还公开了一种具有上述像素结构的液晶显示面板及该液晶显示面板的驱动方法。通过上述方式,本发明能够在不降低像素结构开口率的情况下实现低色偏的效果,从而避免大视角颜色失真。



1. 一种像素结构,其特征在于,所述像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的第一像素区、第二像素区以及第三像素区,其中:

所述第一像素区包括第一像素电极和第一控制开关,所述第一像素电极通过所述第一控制开关连接数据信号;

所述第二像素区包括第二像素电极和第二控制开关,所述第二像素电极通过所述第二控制开关连接所述数据信号,所述第一控制开关和所述第二控制开关的控制端均连接第一扫描信号;

所述第三像素区包括第三像素电极和第三控制开关,所述第三像素电极依次通过所述第三控制开关和所述第二控制开关连接所述数据信号,所述第三控制开关的控制端连接第二扫描信号,所述第三像素电极还通过所述第三控制开关连接所述第二像素电极以在所述第一控制开关、所述第二控制开关以及所述第三控制开关均导通时使得所述第一像素电极和所述第二像素电极的电位不同。

2. 根据权利要求1所述的像素结构,其特征在于,所述像素结构包括相对设置的阵列基板、彩膜基板以及夹持在所述阵列基板和所述彩膜基板之间的液晶层,其中,所述第一像素区、所述第二像素区以及所述第三像素区设置在所述阵列基板上,所述彩膜基板上设置有公共电极,所述第三像素电极和所述公共电极之间以所述液晶层为介质形成分压液晶电容,所述分压液晶电容用于在所述第一控制开关、所述第二控制开关、以及所述第三控制开关均导通时降低所述第二像素电极的电位以使得所述第一像素电极和所述第二像素电极的电位不同。

3. 根据权利要求2所述的像素结构,其特征在于,所述阵列基板上还包括依次设置在所述第一像素电极和所述第二像素电极的下方的绝缘层和存储电容电极,其中:

所述第一像素电极和所述公共电极之间以所述液晶层为介质形成第一液晶电容,所述第一像素电极和所述存储电容电极之间以所述绝缘层为介质形成第一存储电容;

所述第二像素电极和所述公共电极之间以所述液晶层为介质形成第二液晶电容,所述第二像素电极和所述存储电容电极之间以所述绝缘层为介质形成第二存储电容,所述公共电极连接第一公共电压,所述存储电容连接第二公共电压。

4. 根据权利要求1所述的像素结构,其特征在于,所述第一控制开关为第一薄膜晶体管,所述第二控制开关为第二薄膜晶体管,所述第三控制开关为第三薄膜晶体管,所述第一像素电极连接所述第一薄膜晶体管的漏极,所述第一薄膜晶体管的源极连接所述数据信号,所述第一薄膜晶体管的栅极连接所述第一扫描信号,所述第二像素电极连接所述第二薄膜晶体管的漏极,所述第二薄膜晶体管的源极连接所述数据信号,所述第二薄膜晶体管的栅极连接所述第一扫描信号,所述第三像素电极连接所述第三薄膜晶体管的漏极,所述第三薄膜晶体管的源极连接所述第二薄膜晶体管的漏极,所述第三薄膜晶体管的栅极连接所述第二扫描信号。

5. 根据权利要求2所述的像素结构,其特征在于,所述阵列基板上进一步包括横向设置的多条扫描线和纵向设置的多条数据线,所述扫描线均与所述数据线相交,其中:

第n个像素的第一像素区设置在第n-1条扫描线、第n条扫描线、第n条数据线以及第n+1条数据线所围成的区域内;

所述第n个像素的第二像素区设置在所述第n条扫描线、第n+1条扫描线、所述第n条

数据线以及所述第 $n+1$ 条数据线所围成的区域内；

所述第 n 个像素的第三像素区设置在所述第 $n+1$ 条扫描线、第 $n+2$ 条扫描线、所述第 n 条数据线以及所述第 $n+1$ 条数据线所围成的区域内；

所述第 n 条数据线用于提供所述第 n 个像素的数据信号，所述第 n 条扫描线用于提供所述第 n 个像素的第一扫描信号，所述第 $n+1$ 条扫描线提供所述第 n 个像素的第二扫描信号。

6. 根据权利要求 5 所述的像素结构，其特征在于，第 n 个像素的第二扫描信号与第 $n+1$ 个像素的第一扫描信号为同一信号。

7. 一种液晶显示面板，其特征在于，所述液晶显示面板包括如权利要求 1-6 任意一项所述的像素结构。

8. 一种液晶显示面板的驱动方法，其特征在于，所述液晶显示面板包括像素结构，所述像素结构包括矩阵排列的多个像素，每一像素包括相邻设置的第一像素区、第二像素区以及第三像素区，其中所述第一像素区包括第一像素电极和第一控制开关，所述第一像素电极通过所述第一控制开关连接数据信号；所述第二像素区包括第二像素电极和第二控制开关，所述第二像素电极通过所述第二控制开关连接所述数据信号，所述第一控制开关和所述第二控制开关的控制端均连接第一扫描信号；所述第三像素区包括第三像素电极和第三控制开关，所述第三像素电极依次通过所述第三控制开关和所述第二控制开关连接所述数据信号，所述第三像素电极还通过所述第三控制开关连接所述第二像素电极，所述第三控制开关的控制端连接第二扫描信号，其特征在于，所述液晶显示面板的驱动方法包括：

利用所述第一扫描信号控制所述第一控制开关和所述第二控制开关导通；

利用所述数据信号为所述第一像素区和所述第二像素区充电以使得所述第一像素电极与所述第二像素电极形成第一等电位 V_1 ；

利用所述第二扫描信号控制所述第三控制开关导通，使得所述第三像素电极与所述第二像素电极导通以让所述第二像素电极与所述第三像素电极形成不同于所述第一等电位 V_1 的第二等电位 V_2 。

9. 根据权利要求 8 所述的液晶显示面板的驱动方法，其特征在于，所述像素结构进一步包括：相对设置的阵列基板、彩膜基板以及夹持在所述阵列基板和所述彩膜基板之间的液晶层，所述阵列基板上包括依次设置在所述第一像素电极和所述第二像素电极的下方的绝缘层和存储电容电极，所述彩膜基板上设置有公共电极，所述第一像素区、所述第二像素区以及所述第三像素区设置在所述阵列基板上，所述第三像素电极和所述公共电极之间以所述液晶层为介质形成分压液晶电容 CL ，所述第一像素电极和所述公共电极之间以所述液晶层为介质形成第一液晶电容 CL_1 ，所述第一像素电极和所述存储电容电极之间以所述绝缘层为介质形成第一存储电容 Cs_1 ，所述第二像素电极和所述公共电极之间以所述液晶层为介质形成第二液晶电容 CL_2 ，所述第二像素电极和所述存储电容电极之间以所述绝缘层为介质形成第二存储电容 Cs_2 ，所述第一等电位 V_1 与所述第二等电位 V_2 的关系为： $V_2 = V_1 (CL_2 + Cs_2) / (CL_2 + Cs_2 + 2CL)$ 。

10. 根据权利要求 8 所述的液晶显示面板的驱动方法，其特征在于，所述公共电极连接第一公共电压，所述存储电容电极连接第二公共电压。

液晶显示面板及其像素结构和驱动方法

技术领域

[0001] 本发明涉及液晶显示领域,特别是涉及一种液晶显示面板及其像素结构和驱动方法。

背景技术

[0002] 多畴垂直配向型液晶显示面板作为液晶显示器的一种显示面板,由于在不同视角下观察到液晶的指向不同,会导致液晶面板在大视角下观察到的颜色失真。为了改善大视角颜色失真的问题,在像素结构设计时,将一个像素(红、绿或蓝)分成两部分:第一像素区和第二像素区,通过控制两区电压来改善大视角失真,一般称为低色偏设计。

[0003] 低色偏设计主要分为两类,一类是通过增加数据线,分别对第一像素区和第二像素区控制,其缺点是驱动数目增加,导致成本增加;另一类是在阵列基板上设计电容,用来控制第一像素区和第二像素区的电位不一致,实现低色偏的效果,但由于在阵列基板上设计电容,会降低像素结构的开口率,导致显示效果不佳。

[0004] 因此,需要提供一种液晶显示面板及其像素结构和驱动方法,以解决上述问题。

发明内容

[0005] 本发明主要解决的技术问题是提供一种液晶显示面板及其像素结构和驱动方法,能够在不降低像素结构开口率的情况下实现低色偏的效果,从而避免大视角颜色失真。

[0006] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种像素结构,其包括矩阵排列的多个像素,每一像素包括相邻设置的第一像素区、第二像素区以及第三像素区,第一像素区包括第一像素电极和第一控制开关,第一像素电极通过第一控制开关连接数据信号;第二像素区包括第二像素电极和第二控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号;第三像素区包括第三像素电极和第三控制开关,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三控制开关的控制端连接第二扫描信号,第三像素电极还通过第三控制开关连接第二像素电极以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同。

[0007] 其中,像素结构包括相对设置的阵列基板、彩膜基板以及夹持在阵列基板和彩膜基板之间的液晶层,其中,第一像素区、第二像素区以及第三像素区设置在阵列基板上,彩膜基板上设置有公共电极,第三像素电极和公共电极之间以液晶层为介质形成分压液晶电容,分压液晶电容用于在第一控制开关、第二控制开关、以及第三控制开关均导通时降低第二像素电极的电位以使得第一像素电极和第二像素电极的电位不同。

[0008] 其中,阵列基板上还包括依次设置在第一像素电极和第二像素电极的下方的绝缘层和存储电容电极,第一像素电极和公共电极之间以液晶层为介质形成第一液晶电容,第一像素电极和存储电容电极之间以绝缘层为介质形成第一存储电容;第二像素电极和公共电极之间以液晶层为介质形成第二液晶电容,第二像素电极和存储电容电极之间以绝缘层

为介质形成第二存储电容。公共电极连接第一公共电压,存储电容电极连接第二公共电压。

[0009] 其中,第一控制开关为第一薄膜晶体管,第二控制开关为第二薄膜晶体管,第三控制开关为第三薄膜晶体管,第一像素电极连接第一薄膜晶体管的漏极,第一薄膜晶体管的源极连接数据信号,第一薄膜晶体管的栅极连接第一扫描信号,第二像素电极连接第二薄膜晶体管的漏极,第二薄膜晶体管的源极连接数据信号,第二薄膜晶体管的栅极连接第一扫描信号,第三像素电极连接第三薄膜晶体管的漏极,第三薄膜晶体管的源极连接第二薄膜晶体管的漏极,第三薄膜晶体管的栅极连接第二扫描信号。

[0010] 其中,阵列基板上进一步包括横向设置的多条扫描线和纵向设置的多条数据线,扫描线均与数据线相交,第 n 个像素的第一像素区设置在第 $n-1$ 条扫描线、第 n 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内;第 n 个像素的第二像素区设置在第 n 条扫描线、第 $n+1$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内;第 n 个像素的第三像素区设置在第 $n+1$ 条扫描线、第 $n+2$ 条扫描线、第 n 条数据线以及第 $n+1$ 条数据线所围成的区域内;第 n 条数据线用于提供第 n 个像素的数据信号,第 n 条扫描线用于提供第 n 个像素的第一扫描信号,第 $n+1$ 条扫描线提供第 n 个像素的第二扫描信号。

[0011] 其中,第 n 个像素的第二扫描信号与第 $n+1$ 个像素的第一扫描信号为同一信号。

[0012] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示面板,其包括上述任意一项的像素结构。

[0013] 为解决上述问题,本发明采用的又一个技术方案是:一种液晶显示面板的驱动方法,该液晶显示面板包括像素结构,该像素结构包括矩阵排列的多个像素,每一像素包括相邻设置的第一像素区、第二像素区以及第三像素区,其中第一像素区包括第一像素电极和第一控制开关,第一像素电极通过第一控制开关连接数据信号;第二像素区包括第二像素电极和第二控制开关,第二像素电极通过第二控制开关连接数据信号,第一控制开关和第二控制开关的控制端均连接第一扫描信号;第三像素区包括第三像素电极和第三控制开关,第三像素电极依次通过第三控制开关和第二控制开关连接数据信号,第三像素电极还通过第三控制开关连接第二像素电极,第三控制开关的控制端连接第二扫描信号,液晶显示面板的驱动方法包括:利用第一扫描信号控制第一控制开关和第二控制开关导通;利用数据信号为第一像素区和第二像素区充电以使得第一像素电极与第二像素电极形成第一等电位 V_1 ;利用第二扫描信号控制第三控制开关导通,使得第三像素电极与第二像素电极导通以让第二像素电极与第三像素电极形成不同于第一等电位 V_1 的第二等电位 V_2 。

[0014] 其中,像素结构进一步包括:相对设置的阵列基板、彩膜基板以及夹持在阵列基板和彩膜基板之间的液晶层,阵列基板上包括依次设置在第一像素电极和第二像素电极的下方的绝缘层和存储电容电极,彩膜基板上设置有公共电极,第一像素区、第二像素区以及第三像素区设置在阵列基板上,第三像素电极和公共电极之间以液晶层为介质形成分压液晶电容 CL ,第一像素电极和公共电极之间以液晶层为介质形成第一液晶电容 CL_1 ,第一像素电极和存储电容电极之间以绝缘层为介质形成第一存储电容 Cs_1 ,第二像素电极和公共电极之间以液晶层为介质形成第二液晶电容 CL_2 ,第二像素电极和存储电容电极之间以绝缘层为介质形成第二存储电容 Cs_2 ,第一等电位 V_1 与第二等电位 V_2 的关系为: $V_2 = V_1 (CL_2 + Cs_2) / (CL_2 + Cs_2 + 2CL)$ 。

[0015] 其中,公共电极连接第一公共电压,存储电容电极连接第二公共电压。

[0016] 本发明的有益效果是：区别于现有技术的情况，本发明通过增加设置第三像素区，利用第三像素电极和公共电极之间形成的分压液晶电容将第二像素区的电位拉低，使得第一像素区的电位与第二子像素区的电位不同，从而在不降低开口率的情况下实现低色偏效果，能够避免大视角颜色失真。

附图说明

[0017] 图 1 是本发明像素结构的优选实施例的剖面结构示意图；

[0018] 图 2 是本发明像素结构的电路结构示意图；

[0019] 图 3 是本发明液晶显示面板的结构示意图；

[0020] 图 4 是本发明的液晶显示面板的驱动方法的流程示意图。

具体实施方式

[0021] 下面结合附图和实施例对本发明进行详细的说明。

[0022] 请参阅图 1，图 1 是本发明像素结构的优选实施例的剖面结构示意图。在本实施例中，像素结构 10 优选为包括：阵列基板 11、液晶层 12 以及彩膜基板 13。其中，阵列基板 11 和彩膜基板 13 相对设置，液晶层 12 夹持在阵列基板 11 和彩膜基板 13 之间。

[0023] 本发明像素结构 10 具有结构相同、用于显示不同色彩的多个像素 14a, 14b, 14c, 14d，其中，每个像素包括相邻设置的第一像素区 141、第二像素区 142 以及第三像素区 143。

[0024] 第一像素区 141、第二像素区 142 以及第三像素区 143 设置在阵列基板 11 上，阵列基板 11 上还设置有存储电容电极 15 和绝缘层 16。其中，存储电容电极 15 设置在第一像素区 141 和第二像素区 142 下方，绝缘层 16 覆盖在存储电容电极 15 上。

[0025] 彩膜基板 13 包括一公共电极 17，其设置在彩膜基板 13 下表面。

[0026] 请一并参阅图 1 和图 2，图 2 是本发明像素结构的电路结构示意图。在本实施例中，阵列基板 11 上设置有多条扫描线 $S_1 \sim S_N$ 以及多条数据线 $D_1 \sim D_N$ 。多条扫描线 $S_1 \sim S_N$ 横向设置，多条数据线 $D_1 \sim D_N$ 纵向设置，扫描线和数据线彼此垂直相交。在其他实施例中，扫描线和数据线也可以不垂直。

[0027] 下面以图 1 中所示的第 n 个像素 14c 为例进行说明。

[0028] 第 n 个像素 14c 包括第一像素区 141、第二像素区 142、第三像素区 143。第 n 个像素 14c 的第一像素区 141 设置在第 $n-1$ 条扫描线 S_{n-1} 、第 n 条扫描线 S_n 、第 n 条数据线 D_n 以及第 $n+1$ 条数据线 D_{n+1} 所围成的区域内。第 n 个像素 14c 的第二像素区 142 设置在第 n 条扫描线 S_n 、第 $n+1$ 条扫描线 S_{n+1} 、第 n 条数据线 D_n 以及第 $n+1$ 条数据线 D_{n+1} 所围成的区域内。第 n 个像素 14c 的第三像素区 143 设置在第 $n+1$ 条扫描线 S_{n+1} 、第 $n+2$ 条扫描线 S_{n+2} 、第 n 条数据线 D_n 以及第 $n+1$ 条数据线 D_{n+1} 所围成的区域内。

[0029] 第一像素区 141 包括第一像素电极 21 和第一控制开关 T1，第一像素电极 21 通过第一控制开关 T1 连接数据信号。在本实施例中，第一控制开关 T1 优选为第一薄膜晶体管 T1，第一像素电极 21 连接第一薄膜晶体管 T1 的漏极，第一薄膜晶体管 T1 的源极连接数据信号，第一薄膜晶体管 T1 的栅极为其控制端且连接第一扫描信号，第 n 条数据线 D_n 用于提供第 n 个像素 14c 的数据信号，即第一薄膜晶体管 T1 的源极连接第 n 条数据线 D_n 。第 n 条扫描线 S_n 用于提供第 n 个像素 14c 的第一扫描信号，即第一薄膜晶体管 T1 的栅极连接第 n

条扫描线 S_n 。

[0030] 第二像素区 142 包括第二像素电极 22 和第二控制开关 T2, 第二像素电极 22 通过第二控制开关 T2 连接数据信号。在本实施例中, 第二控制开关 T2 优选为第二薄膜晶体管 T2。第二像素电极 22 连接第二薄膜晶体管 T2 的漏极, 第二薄膜晶体管 T2 的源极连接数据信号, 第二薄膜晶体管 T2 的栅极为其控制端且连接第一扫描信号。第 n 条数据线 D_n 用于提供第 n 个像素 14c 的数据信号, 即第二薄膜晶体管 T2 的源极连接第 n 条数据线 D_n 。第 n 条扫描线 S_n 用于提供第 n 个像素 14c 的第一扫描信号, 即第二薄膜晶体管 T2 的栅极连接第 n 条扫描线 S_n 。

[0031] 第三像素区 143 包括第三像素电极 23 和第三控制开关 T3, 第三像素电极 23 依次通过第三控制开关 T3 和第二控制开关 T2 连接数据信号, 第三像素电极 23 还通过第三控制开关 T3 连接第二像素电极 22。在本实施例中, 第三控制开关 T3 优选为第三薄膜晶体管 T3, 第三像素电极 T3 连接第三薄膜晶体管 T3 的漏极, 第三薄膜晶体管 T3 的源极连接第二薄膜晶体管 T2 的漏极, 第三薄膜晶体管 T3 的栅极为其控制端且连接第二扫描信号, 第 $n+1$ 条扫描线 S_{n+1} 提供第 n 个像素 14c 的第二扫描信号, 即第三薄膜晶体管 T3 的栅极连接第 $n+1$ 条扫描线 S_{n+1} 。

[0032] 值得注意的是, 在本实施例中, 第 n 个像素 14c 的第二扫描信号与第 $n+1$ 个像素 14d 的第一扫描信号优选为同一信号, 即第 $n+1$ 条扫描线 S_{n+1} 和第 $n+2$ 条扫描线 S_{n+2} 连接同一用于产生扫描信号的驱动 IC 的扫描线端, 进而可以节约成本。在其他实施例中, 第 n 个像素 14c 的第二扫描信号与第 $n+1$ 个像素 14d 的第一扫描信号也可以不是同一信号, 即第 $n+1$ 条扫描线 S_{n+1} 和第 $n+2$ 条扫描线 S_{n+2} 连接的也可以不是同一驱动 IC。在其他实施例中, 第 n 个像素 14c 的第二扫描信号和第 $n+1$ 个像素 14d 的第一扫描信号也可以都是由第 $n+1$ 条扫描线 S_{n+1} 提供。

[0033] 公共电极 17 连接第一公共电压 VC1, 存储电容电极 15 连接第二公共电压 VC2。第三像素电极 23 和公共电极 17 之间以液晶层 12 为介质形成分压液晶电容 CL。第一像素电极 21 和公共电极 17 之间以液晶层 15 为介质形成第一液晶电容 CL1, 第一像素电极 21 和存储电容电极 15 之间以绝缘层 16 为介质形成第一存储电容 Cs1。第二像素电极 22 和公共电极 17 之间以液晶层 12 为介质形成第二液晶电容 CL2, 第二像素电极 22 和存储电容电极 15 之间以绝缘层 16 为介质形成第二存储电容 Cs2。分压液晶电容 CL 用于在第一薄膜晶体管 T1、第二薄膜晶体管 T2、以及第三薄膜晶体管 T3 均导通时降低第二像素电极 21 的电位以使得第一像素电极 21 和第二像素电极 22 的电位不同。第一薄膜晶体管 T1 导通指其源极和漏极之间导通, 同样第二薄膜晶体管 T2 和第三薄膜晶体管 T3 导通指源极和漏极之间导通。

[0034] 下面结合附图和实施例说明本发明像素结构的工作原理。

[0035] 如图 2 所示, 同样以第 n 个像素 14c 为例进行说明。当第 n 条扫描线 D_n 上的第一扫描信号控制第一薄膜晶体管 T1 和第二薄膜晶体管 T2 导通且第 $n+1$ 条扫描线 D_{n+1} 上的第二扫描信号控制第三薄膜晶体管 T3 截至时, 第一像素电极 21 和第二像素电极 22 之间形成第一等电位 V1 (图 2 中 V1 处电位); 随后, 当第二扫描信号控制第三薄膜晶体管 T3 导通时, 分压液晶电容 CL 上积累电荷, 为第二像素电极 22 分担部分电压, 使得第一像素电极 21 与第二像素电极 22 电位不同, 达到传统低色偏像素结构设计的要求。

[0036] 具体而言,在本实施例中,此时第二像素电极 21 和第三像素电极 22 之间形成第二等电位 V2(图 2 中 V2 处电位)。由电容分压公式可以得到,第一等电位 V1 和第二等电位 V2 之间的关系为:

$$[0037] \quad V2=V1 (CL2+Cs2) / (CL2+Cs2+2CL) \quad (1)$$

[0038] 由式(1)可知: $V2 < V1$, 即第一像素电极 21 电位与第二像素电极 21 电位不同,达到了传统低色偏像素结构设计的要求,即当第一像素电极 21 电位与第二像素电极 22 电位不同时,液晶显示面板在大视角观看时颜色失真会减小。本实施例未在阵列基板 11 上另外设置电容,因此也不会影响液晶显示面板的开口率。

[0039] 请参阅图 3,图 3 是本发明液晶显示面板的结构示意图。在本实施例中,液晶显示面板包括:像素结构 10、第一偏光板 18 以及第二偏光板 19。其中,像素结构 10 为上述任一实施例所述的像素结构 10。第一偏光板 18 设置在阵列基板 11 下方,第二偏光板 19 设置在彩膜基板 13 的上方。

[0040] 请参阅图 4,图 4 是本发明的液晶显示面板的驱动方法的流程示意图。

[0041] 步骤 S41:利用第一扫描信号控制第一控制开关和第二控制开关导通。

[0042] 步骤 S42:利用数据信号为第一像素区和第二像素区充电以使得第一像素电极与第二像素电极形成第一等电位 V1。

[0043] 步骤 S43:利用第二扫描信号控制第三控制开关导通,使得第三像素电极与第二像素电极导通以让第二像素电极与第三像素电极形成不同于第一等电位 V1 的第二等电位 V2。

[0044] 区别于现有技术,本发明通过增加设置第三像素区,利用第三像素电极和公共电极之间形成的分压液晶电容将第二像素区的电位拉低,使得第一像素区的电位与第二子像素区的电位不同,从而能够在不降低开口率的情况下实现低色偏效果,能够避免大视角颜色失真。

[0045] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

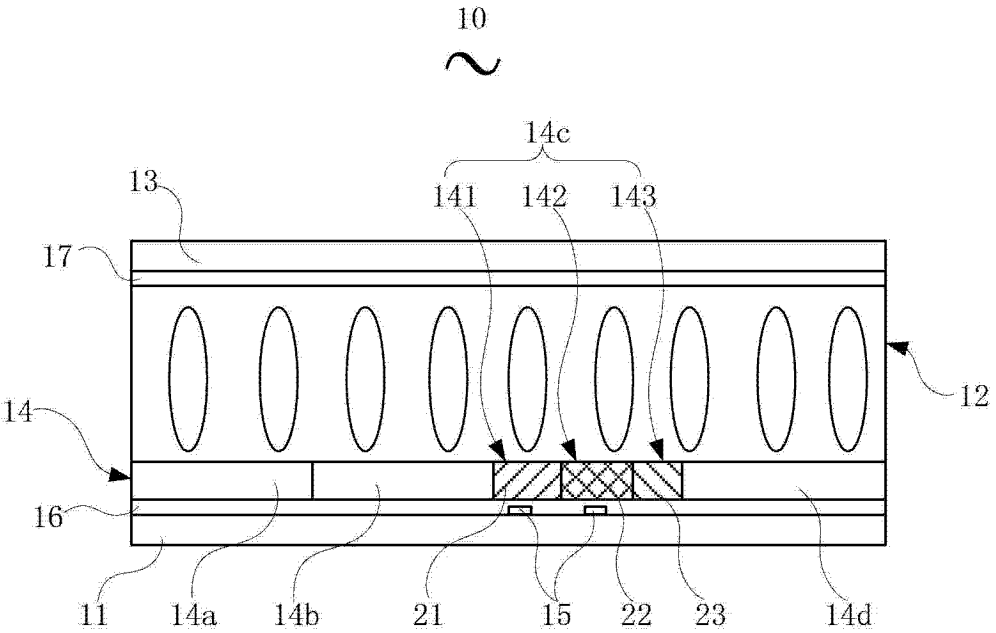


图 1

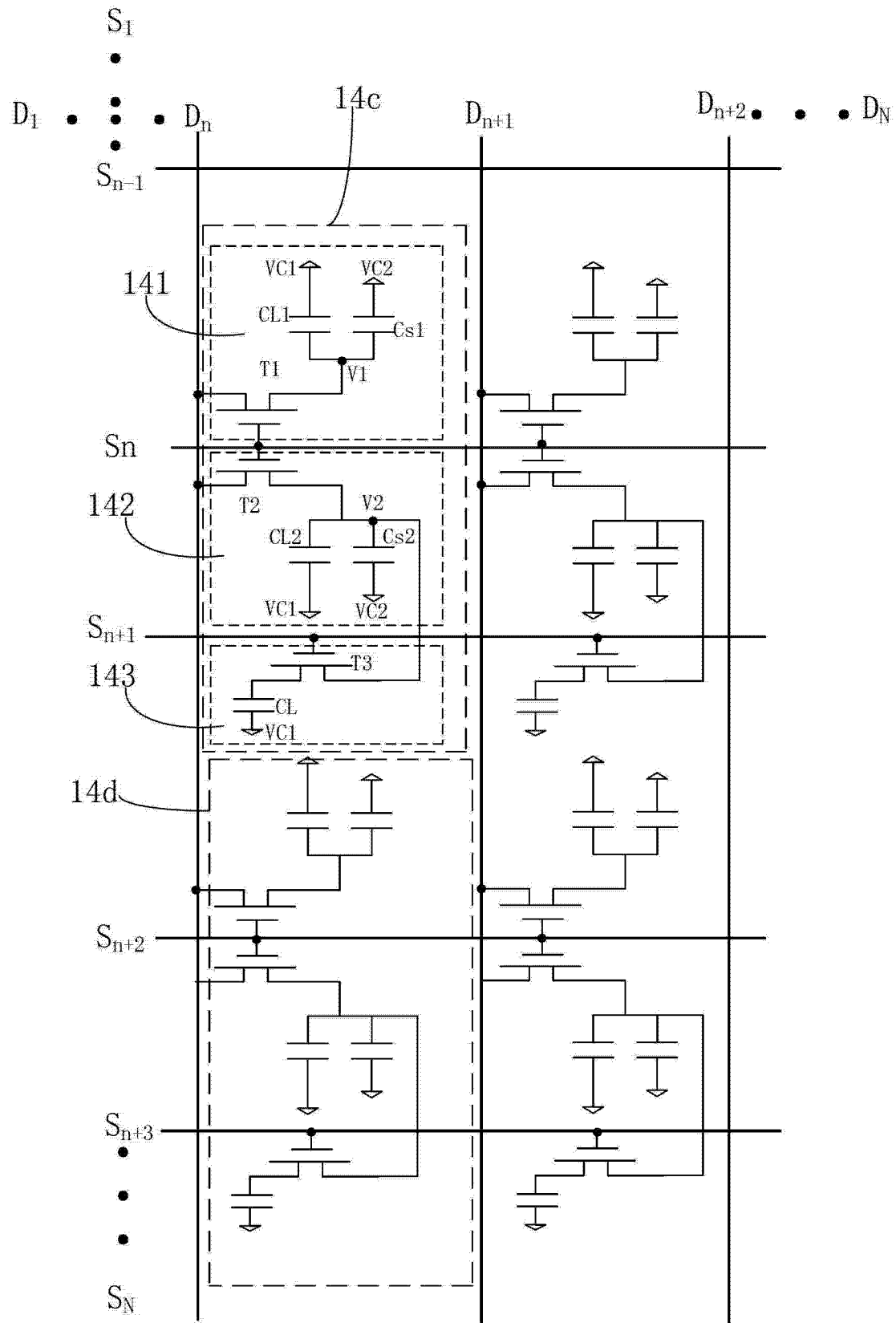


图 2

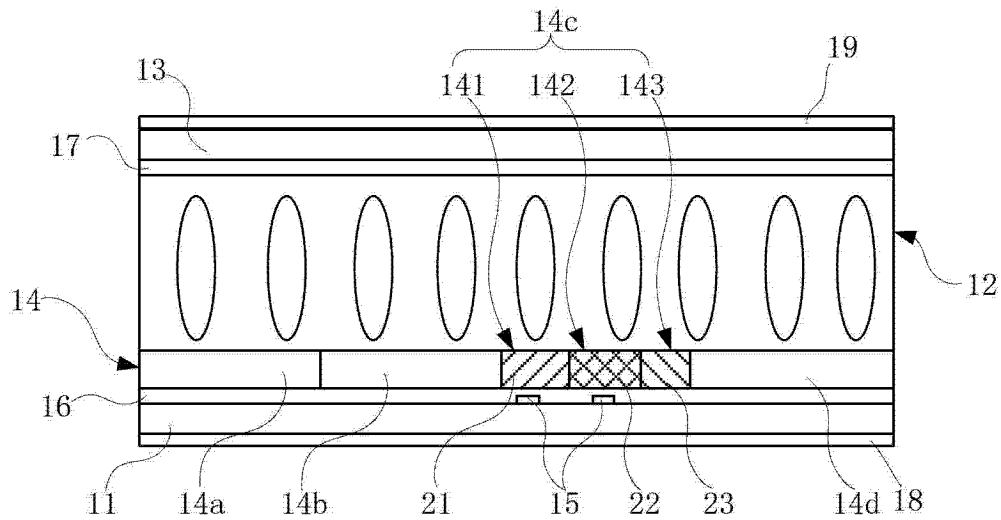


图 3

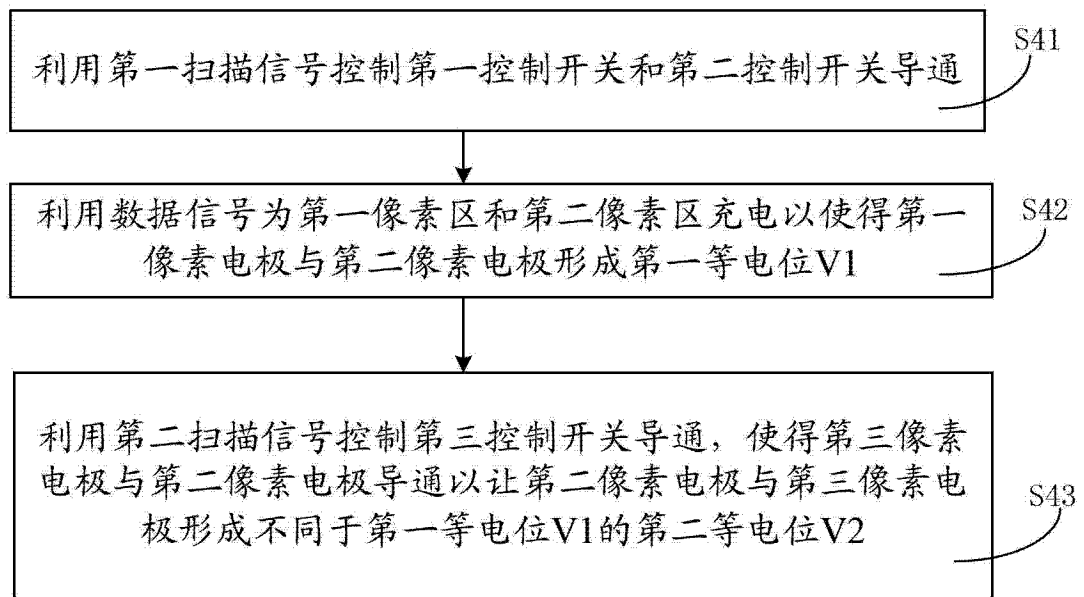


图 4

专利名称(译)	液晶显示面板及其像素结构和驱动方法		
公开(公告)号	CN103278977A	公开(公告)日	2013-09-04
申请号	CN201310213991.7	申请日	2013-05-31
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	姚晓慧 许哲豪		
发明人	姚晓慧 许哲豪		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G09G3/3607 G02F1/1362 G02F1/136213 G02F1/136286 G02F2001/13629 G09G3/3648 G09G3/3659 G09G2300/0447 G09G2300/0465 G09G2300/08 G09G2320/028		
其他公开文献	CN103278977B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素结构，其包括多个像素，每一像素包括相邻设置的第一、第二以及第三像素区。第一像素区包括第一像素电极和第一控制开关，第二像素区包括第二像素电极和第二控制开关，第三像素区包括第三像素电极和第三控制开关。第三像素电极依次通过第三控制开关和第二控制开关连接数据信号，第三像素电极还通过第三控制开关连接第二像素电极以在第一控制开关、第二控制开关以及第三控制开关均导通时使得第一像素电极和第二像素电极的电位不同。本发明还公开了一种具有上述像素结构的液晶显示面板及该液晶显示面板的驱动方法。通过上述方式，本发明能够在不降低像素结构开口率的情况下实现低色偏的效果，从而避免大视角颜色失真。

