

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 27/00

H01L 29/786 H01L 21/00

H01L 21/336 G02F 1/136



# [12] 发明专利申请公开说明书

[21] 申请号 200410090328.3

[43] 公开日 2005年3月23日

[11] 公开号 CN 1599067A

[22] 申请日 2004.9.17

[21] 申请号 200410090328.3

[30] 优先权

[32] 2003. 9. 17 [33] JP [31] 323871/2003

[71] 申请人 索尼株式会社

地址 日本东京都

[72] 发明人 田舍中博士

[74] 专利代理机构 中国专利代理(香港)有限公司

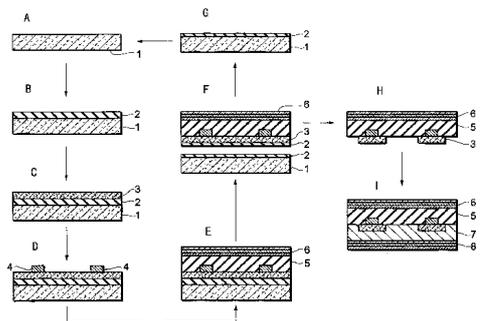
代理人 张雪梅 梁永

权利要求书4页 说明书21页 附图34页

[54] 发明名称 薄膜半导体器件、其制造工艺以及液晶显示器

## [57] 摘要

提供制作薄膜半导体器件的工艺，该工艺适合于批量生产并使生产成本降低。对第一基板进行阳极化以在其上形成多孔层。然后，在该多孔层上形成薄膜半导体层。通过使用该薄膜半导体层，形成半导体器件，且在各半导体器件之间形成布线。其后，将第一基板上的半导体器件粘接到第二基板上。将这些半导体器件与该第一基板分离。此外，通过将该薄膜半导体层从第二基板的分离表面移除而使这些半导体器件电绝缘。



ISSN 1008-4274

1. 制作薄膜半导体器件的工艺，所述工艺包括下列步骤：  
依次在第一基板上形成多孔层、形成薄膜半导体层和使用所述薄膜半导体  
5 层的半导体器件；  
粘接所述第一基板与第二基板，且于其后，在所述多孔层处将所述第二基  
板与所述第一基板分离；  
处理所述第二基板分离的表面以部分地移除所述薄膜半导体层，以此使所  
述半导体器件与另一半导体器件电绝缘；和  
10 在所述第二基板的所述分离的表面上形成绝缘体。
2. 制作薄膜半导体器件的工艺，所述工艺包括下列步骤：  
依次在第一基板上通过阳极化形成多孔层、形成薄膜半导体层和使用所述  
薄膜半导体层的半导体器件；  
在所述半导体器件和另一半导体器件之间形成布线；  
15 粘接所述第一基板与第二基板；  
将粘接到所述第二基板上的所述半导体器件与所述第一基板分离；  
从所述第二基板的分离的表面部分地移除所述薄膜半导体层，以使所述半  
导体器件与另一半导体器件电绝缘；和  
在所述第二基板的所述分离的表面上形成一绝缘体。
- 20 3. 制作薄膜半导体器件的工艺，所述工艺包括下列步骤：  
依次在第一基板上通过阳极化形成多孔层、形成薄膜半导体层和使用所述  
薄膜半导体层的半导体器件；  
在所述半导体器件和另一半导体器件之间形成布线；  
在所述布线上形成遮光层；  
25 粘接所述第一基板与第二基板；  
将粘接到所述第二基板上的所述半导体器件与所述第一基板分离；  
从所述第二基板的分离的表面部分地移除所述薄膜半导体层，并以此使所  
述半导体器件与另一半导体器件绝缘；和  
在所述第二基板的所述分离的表面上形成一绝缘体。
- 30 4. 制作薄膜半导体器件的工艺，所述工艺包括下列步骤：

依次在第一基板上通过阳极化形成多孔层、形成薄膜半导体层和使用所述薄膜半导体层的半导体器件;

在所述半导体器件和另一半导体器件之间形成布线;

粘接所述第一基板与第二基板;

5 将粘接到所述第二基板上的所述半导体器件与所述第一基板分离;

从所述第二基板的分离的表面部分地移除所述薄膜半导体层, 并以此使所述半导体器件与另一半导体器件绝缘; 和

在所述第二基板的所述分离的表面上形成一绝缘体

在所述第二基板的所述分离的表面上形成遮光层。

10 5. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述第一基板包括单晶半导体材料。

6. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述第一基板包括元素半导体或化合物半导体。

7. 根据权利要求1的制作薄膜半导体器件的工艺;

15 其中, 所述薄膜半导体层包括单晶半导体材料。

8. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述薄膜半导体层包括元素半导体或化合物半导体。

9. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述薄膜半导体层的厚度为几百埃到大约  $1\mu\text{m}$ 。

20 10. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述半导体器件包括 MIS 结构、PN 结结构、双极晶体管结构、激光振荡结构和 CCD 结构中的任何一种结构。

11. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述半导体器件包括 MIS 晶体管。

25 12. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述半导体器件包括双栅极结构 MIS 晶体管的层状结构的一部分。

13. 根据权利要求1的制作薄膜半导体器件的工艺;

其中, 所述半导体器件包括形成于所述薄膜半导体层两侧上的电容器的层状结构的一部分。

30 14. 根据权利要求2的制作薄膜半导体器件的工艺;

其中，所述布线包括包含铝、钨、硅化钨、金、银、铜、铂和钛中任何一种的材料。

15. 根据权利要求2的制作薄膜半导体器件的工艺；

其中，在所述粘接步骤中，在所述薄膜半导体层和所述第二基板之间涂覆  
5 粘接剂。

16. 根据权利要求2的制作薄膜半导体器件的工艺；

其中，在所述粘接步骤中，通过在所述薄膜半导体层的表面和所述第二基板的表面相互接触的状态下加热而进行接合。

17. 根据权利要求2的制作薄膜半导体器件的工艺；

其中，所述粘接步骤在真空气氛中进行。  
10

18. 根据权利要求1的制作薄膜半导体器件的工艺；

其中，所述移除步骤包括在用掩模覆盖所述半导体器件时蚀刻所述薄膜半导体层的步骤、或用于通过激光照射以切割所述薄膜半导体层的步骤。

19. 根据权利要求1的制作薄膜半导体器件的工艺；

其中，所述绝缘体包括硅化合物作为材料。  
15

20. 根据权利要求2的制作薄膜半导体器件的工艺；还包括如下步骤：

在所述第二基板的所述分离的表面上部分地移除所述绝缘体，以暴露所述半导体器件的一部分。

21. 根据权利要求20的制作薄膜半导体器件的工艺；

其中，用于在所述半导体器件的暴露部分上形成导电材料的导电材料是光学透明的材料。  
20

22. 根据权利要求20的制作薄膜半导体器件的工艺；

其中，所述光学透明材料是包含铟、钛和氧的化合物，锡和氧的化合物以及锌和氧的化合物中的任何一种材料。

23. 根据权利要求20的制作薄膜半导体器件的工艺；

其中，用于在所述半导体器件的所述暴露部分上形成导电材料的所述导电材料为金属。  
25

24. 根据权利要求23的制作薄膜半导体器件的工艺；

其中，所述金属是包含铝、钨、金、银、铜、铂和钛中任何一种的材料。

25. 根据权利要求3的制作薄膜半导体器件的工艺；  
30

其中，所述遮光层是包含一金属的材料。

26. 根据权利要求 25 的制作薄膜半导体器件的工艺；

其中，在所述遮光层中使用的所述金属是包含铝、钨、金、银、铜、铂、钛、钨和硅的化合物以及钛和硅的化合物中的任何一种的材料。

5 27. 一种薄膜半导体器件，包括：

通过使用厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层而形成的半导体器件，和

通过部分地移除所述薄膜半导体层并使所述半导体器件相互电绝缘而获得的岛状结构。

10 28. 一种薄膜半导体器件，其特征在于：使用厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层形成双栅极结构 MIS 晶体管。

29. 一种薄膜半导体器件，其特征在于：使用厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层形成双侧电容器。

30. 根据权利要求 27 的薄膜半导体器件，

15 其中，双侧电容器是通过使用所述薄膜半导体层而形成。

31. 根据权利要求 27 或 28 的薄膜半导体器件；还包括一个透明电极。

32. 根据权利要求 27 的薄膜半导体器件；还包括可以为所述 MIS 晶体管的半导体器件遮光的遮光层。

33. 液晶显示器，包括：

20 通过使用厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层形成的 MIS 晶体管，通过使用所述薄膜半导体层形成的双侧电容器，

构成相对电极的透明电极，和

填充在所述透明电极之间的液晶材料层。

25 34. 根据权利要求 33 的液晶显示器，还包括可以为所述晶体管遮光的遮光层。

## 薄膜半导体器件、其制造工艺以及液晶显示器

## 5 相关文献的参考

本申请要求于 2003 年 9 月 17 日向日本专利局申请的日本优先权申请 No.2003-323871 的优先权，其整体内容在此引入作为参考。

## 1. 技术领域

10 本发明涉及薄膜半导体器件的制作工艺。此外，本发明涉及使用该工艺制作的薄膜半导体器件和安装有该薄膜半导体器件的装置。

## 2. 背景技术

当前，在用于透射式 LCD（液晶显示器）中的 TFT（薄膜晶体管）中，主要使用多晶硅或非晶硅。使用薄膜单晶硅作为材料的 TFT 具有优良的性能，  
15 使得电流驱动能力高、阈值电压  $V_{th}$  变化小等。作为制作 TFT 的方法，例如，已经提出一种方法，其中，晶体管和隔离区在 SOI（绝缘体上的硅）基板上形成，并使用氢氟酸蚀刻绝缘膜来清除。例如，请参见如下文献。

日本专利申请公开 No.Hei 9-312349

此外，当前，作为具有为改善电流驱动能力结构的晶体管，正在开发一种  
20 双栅极薄膜单晶硅晶体管。具有此结构的晶体管能通过例如一种接合方法制作。该制作方法具有如下特点：将背面栅极预先结合到层状基板上以形成 SOI 基板。然而，该晶体管存在技术问题，在于不能达到自对准以及提高了制作成本。

在上述问题中，关于自对准结构，例如，IBM 已经提出一种方法，称为 Fin  
25 FET 结构方法。该制作方法具有如下特点：从垂直的 SOI 层侧面上蚀刻出一个栅极。该方法能使在两侧上的栅极的长度相互完全相等，因此能制作出具有理想电性能的双栅极晶体管。

然而，任何一个方法都具有一个问题就是制作成本高。此外，上述提及的制作方法也存在关于批量生产的问题。

30 发明内容

考虑到上述问题，提出了本发明并且其任务是解决上述一个或多个问题。

本发明其特征在于，通过以下步骤来形成半导体器件：以在多孔层上形成的薄膜半导体层作为基底，并堆叠到另一个基板上，（即，半封装步骤后），其后的处理为：使薄膜半导体层的一部分从该另一个基板的分离表面上移除。此外，本发明的特征还在于，半导体器件进一步在所述分离表面上形成，使得所述薄膜半导体层在两个表面上都具有半导体器件。

下文将参考附图中所描述的本发明的具体实施例，对本发明的其他特征和由此提供的益处进行详细说明。

#### 附图说明

- 10 图 1A 到 1I 表示本发明中的基本工艺的一个实施例；  
图 2 表示本发明中基本层状结构（单栅极结构）的一个实施例；  
图 3 表示本发明中基本层状结构（双栅极结构）的一个实施例；  
图 4 表示本发明中基本层状结构（双侧电容器结构）的一个实施例；  
图 5A 到 5F 表示根据第 1 实施例的制作工艺；  
15 图 6 表示在第 1 实施例中制作的液晶显示器的示意横截面结构。  
图 7A 到 7D-表示根据第 2 实施例的制作工艺；  
图 8 表示在第 2 实施例中制作的液晶显示器的示意横截面结构；  
图 9A-到 9D-表示根据第 3 实施例的制作工艺；  
图 10 表示在第 3 实施例中制作的液晶显示器的示意横截面结构；  
20 图 11A-到 11F-表示根据第 4 实施例的制作工艺；  
图 12 表示在第 4 实施例中制作的液晶显示器的示意横截面结构；  
图 13A 到 13C-表示根据第 5 实施例的制作工艺；  
图 14 表示根据第 6 实施例的制作工艺；  
图 15 表示在第 6 实施例中制作的液晶显示器的示意横截面结构；  
25 图 16-表示根据第 7 实施例的制作工艺；  
图 17 表示在第 7 实施例中制作的液晶显示器的示意横截面结构；和  
图 18 表示在第 8 实施例中制作的液晶显示器的示意横截面结构。

#### 具体实施方式

##### （a）基本工艺

- 30 图 1A 到 1I 表示用于制作薄膜半导体器件工艺的基本工艺。首先，图 1A

中对基板 1 进行阳极化处理。该阳极化处理就是通过将基板（例如硅晶片）用作阳极（+）和将反电极（例如铂）作为阴极（-）而使电流通过，从而在基板 1 上形成阳极化膜。作为用于该阳极化处理的条件（电流密度、电解液浓度、阳极化时间），使用在已知工艺中使用过的那些条件。

5 因此，如图 1B 所示，多孔层（阳极化膜）2 在所述基板的表面上形成。该多孔层在其中已形成了直径为例如  $0.01\mu\text{m}$  的大量极小的孔，即，该层具有所谓海绵结构。接着，如图 1C 所示，薄膜半导体层 3 通过使用多孔层 2 作为基底而在第一基板 1 上形成。该多孔层 2 用作基底，因此可使具有十分优良的晶体特性的薄膜半导体层 3 生长。

10 然后，如图 1D 所示，通过使用薄膜半导体层 3 将得到的产品加工成半导体器件。图 1D 表示加工成作为半导体器件的 TFT 的工艺的一个实施例，其中，栅极电极 4 通过使用一种已知半导体工艺在薄膜半导体层 3 的上表面上形成栅极电极 4。如下所述，该半导体器件不限于 TFT。

随后，在形成的半导体器件和另一个半导体器件之间形成布线。然后，如图 15 图 1E 所示，将具有与粘接剂或接合剂相似功能的绝缘膜 5 涂覆或堆叠于该暴露表面之上以粘接或接合该半导体器件和第二基板 6。

接着，如图 1F 所示，使和第二基板 6 粘接或接合的半导体器件与第一基板 1 分离。在多孔层 2 处完成该分离。例如，通过使用机械破坏的方法进行分离，该方法中，在多孔层 2 侧施加外力以形成切口，并使该切口扩大。可选地，20 例如，通过使用超高压水流（喷水器）切割多孔层 2 以进行分离。

图 1G 表示已分离的第一基板层状结构的横截面图。多孔层 2 留在基板 1 上，但多孔层 2 被移除。移除多孔层 2，然后如图 1A 所示在下一制作工艺中再次使用基板 1。以此方式再次使用基板 1，可使制作成本降低。

另一方面，图 1H 表示第二基板的横截面层状结构，所述半导体器件转移 25 至该第二基板。在该步骤中，进行用于将残留多孔层 2 从分离表面移除并部分移除暴露的薄膜半导体层 3 的步骤。通过该步骤，所述半导体器件与另一半导体器件电绝缘。在该阶段对薄膜半导体层 3 进行处理可实现高的处理精确度。

在图 1D 所示的阶段，薄膜半导体层 3 可被部分移除。在这种情况下，在随后步骤中于多孔层 2 上形成包括不同膜材料的至少两个区域。然而，膜材料 30 的不同可能导致损坏，例如，薄膜半导体层 3 在移除多孔层 2 的过程中被剥离，

这使制作成本增加。因此，本发明中，在图 1H 所示的阶段中对薄膜半导体层 3 进行处理。

在图 1H 所示的阶段，优选地将多孔层 2 完全移除。然而，只要不牺牲所述半导体器件的操作性能，多孔层 2 可残留在所述基板整个表面或部分表面上。

5 随后，进行用于在分离表面上形成绝缘体的步骤。上述为基本工艺。通过使用该工艺，例如，可完成使薄膜半导体在多孔半导体上进行外延生长的处理，该多孔半导体是通过对半导体基底的表面进行阳极化而形成的，从而形成半导体器件，并且使该半导体器件分离并转移至另一基板。

10 根据要制作的半导体器件，作为该步骤的后续步骤，可进行用于部分地移除分离表面上的绝缘体以暴露部分半导体器件的步骤。在这种情况下，随后，例如，进行用于在所述半导体器件的暴露部分上形成导电材料以在该导电材料和该半导体器件之间形成导电的步骤。

15 图 1I 表示将基本工艺用于制作 LCD 的工艺时进行的步骤，该步骤处于上述布线形成之后，并且表示在布线步骤之后用玻璃基板 8 密封该半导体器件上的液晶 7 的状态。在该制作 LCD 的工艺中，如上述的第二基板 6，使用玻璃基板。

此外，关于上述基本制作工艺，提出还包括用于形成遮光层步骤的工艺。提出了还包括该步骤的两种工艺。第一种为还包括在图 1D 阶段的步骤的工艺。例如，在形成的所述半导体器件和另一个半导体器件之间形成布线之后，并在  
20 将该半导体器件粘接或接合到第二基板 6 之前，可提供用于在所述布线上形成遮光层的步骤。

另一种是还包括图 1H 阶段的步骤的工艺。例如，在用于在半导体器件的暴露部分上形成导电材料以在该导电材料和该半导体器件之间形成导电的步骤之后，可提供用于在分离表面上形成遮光层的步骤。通过提供用于形成遮光层的  
25 的步骤，可完全为半导体器件例如 TFT 遮光。因此，可将上述基本工艺应用于制作需要防止由于光照射而引起的故障的半导体器件的工艺。

在上述工艺的每一步骤中，还可以使用下述材料和条件。例如，作为第一基板，优选地使用单晶半导体材料。也可使用多晶半导体材料。可选地，在第一基板上，可使用元素半导体或化合物半导体作为半导体材料。

30 作为元素半导体，例如，可使用硅 (Si) 或锗 (Ge)。作为化合物半导体，

例如，可使用 IV-IV 族化合物半导体或 III-V 族化合物半导体。具体地，可使用硅和锗的化合物，镓和砷的化合物，镓和磷的化合物，镓、铟和磷的化合物或镓和氮的化合物。

此外，作为薄膜半导体层，优选地使用单晶半导体材料。例如，可通过使  
5 单晶体进行外延生长而生成具有优良晶体性能的薄膜。如上所述可使用具有优良的晶体性能的薄膜，因此，例如，可使 TFT 小型化。此外，在该薄膜半导体层中，元素半导体或半导体化合物可用作半导体材料。

作为元素半导体，例如，可使用硅 (Si) 或锗 (Ge)。作为化合物半导体，  
10 例如，可使用 IV-IV 族化合物半导体或 III-V 族化合物半导体。具体地，可使用硅和锗的化合物，镓和砷的化合物，镓和磷的化合物，镓、铟和磷的化合物或镓和氮的化合物。

此外，理想的是，所述薄膜半导体层的厚度为几百埃到约  $1\mu\text{m}$ ，此外，  
优选地，厚度为几纳米到几百纳米。当所述薄膜半导体层的厚度在上述范围内时，可进一步降低寄生电容，这样可实现速度的提高和电能消耗的降低。基本  
15 地，优选的是，所述薄膜半导体层是由与制作用于基底的多孔层的材料相同的材料而形成的膜，但所述薄膜半导体层可以是由与制作用于基底的多孔层的材料不同的材料而形成的膜。例如，可使由镓和砷的化合物组成的薄膜半导体层在多孔硅基板上进行外延生长。当所述薄膜半导体层构成透明电极的一部分时，则可形成电荷耦合器件 (CCD) 或 CMOS (互补式 MOS) 传感器。

理想的是，所述半导体器件包括 MIS 结构、PN 结结构、双极晶体管结构、  
20 激光振荡结构和 CCD 结构中的任何一个。作为 MIS 结构，例如，优选地为 MOS (金属氧化物半导体) 结构。作为激光振荡结构，例如，优选地为双异质结结构。CCD 结构是使得在半导体表面排列多个 MOS 结构的电极的结构。在 CCD 结构中，通过信号向输入部分输入电荷，作用于每个电极的驱动信号沿所排列  
25 的电极转移该输入电荷，这样完成了从输出部分取出电压的操作。

优选的是，所述半导体器件包括 MIS 晶体管。此外，更优选的是，所述  
半导体器件包括双栅极结构或其层状结构的一部分的 MIS 晶体管。通过使用双  
栅极结构的 TFT，可制作具有高驱动能力的薄膜半导体器件。此外，理想的是，  
该半导体器件包括薄膜半导体层两侧上的或其层状结构的一部分的电容器。该  
30 双侧电容器结构制作可以具有更大电容的 TFT。

在所述布线中, 优选的是使用包含铝、钨、硅化钨、金、银、铜、铂和钛中的任何一种的材料。通过如在常用 MOS 工艺中的在布线材料中使用上述材料, 可以低成本制作薄膜半导体器件。此外, 在粘接或接合步骤中, 优选的是, 通过使用置于薄膜半导体层和第二基板之间具有粘接特性的材料实现粘接。此外, 在粘接或接合步骤中, 可通过在薄膜半导体层的表面和第二基板表面相互接触的状态下加热而形成接合。

作为第二基板, 可使用透明基板或具有挠性的基板例如塑料, 也可使用硅基板。当所述器件转移至作为第二基板的透明玻璃基板、石英基板或塑料基板上时, 在所述透明绝缘体基板上可制造 TFT。此外, 在透明绝缘体基板上形成 TFT 时, 可装配液晶面板以制作包括薄膜单晶硅的 LCD。

具体地, 本发明可应用于制作透射式 LCD 的工艺。分离的硅基板可反复地再使用。在应用本发明于透射式 LCD 中, 当用光照射 TFT 部分时, TFT 中出现故障, 因此防止光照射 TFT 部分是很重要的。在本发明中, 如上所述, 形成遮光层为 TFT 部分完全地遮光, 这样使其更易于应用在透射式 LCD 中。

更优选地, 在真空气氛中进行粘接或接合步骤。此外, 理想的是, 从分离的半导体器件的分离表面部分移除所述薄膜半导体层以使该半导体器件与另一半导体器件电绝缘的步骤, 包括在所述半导体器件上用掩模蚀刻的步骤或通过激光照射切割薄膜半导体层的步骤。这样, 可使用与常用 MOS 工艺中相似的步骤, 因此可以低成本制作薄膜半导体器件。

用于在分离的表面上形成绝缘体的步骤中, 优选的是, 所述绝缘体包括硅化合物作为材料。作为该硅化合物, 优选地使用是硅的氧化物薄膜的二氧化硅和是氮化硅薄膜的氮化硅。通过在该绝缘膜中使用这些膜, 可制作出优质的薄膜半导体器件。此外, 理想的是, 所述工艺还包括用于部分移除分离的表面上绝缘体以暴露部分所述半导体器件的步骤。在这种情况下, 优选的是, 该步骤包括用于在该半导体器件上用掩模蚀刻的步骤或通过激光照射切割该绝缘体的步骤。

此外, 理想的是, 用于在所述半导体器件的暴露部分上形成导电材料的导电材料具有光学透明的特性。该光学透明材料优选地是包括铟、钛和氧的化合物, 锡和氧的化合物以及锌和氧的化合物中任何一种的材料。

此外, 优选的是, 用于在所述半导体器件的暴露部分上形成导电材料的导

电材料为金属。在这种情况下，作为金属，可使用包含铝、钨、金、银、铜、铂和钛中的任何一种的材料。相似地，在所述遮光层中，理想的是使用包含金属的材料。作为在遮光层中使用的金属，理想的是使用包含铝、钨、金、银、铜、铂、钛、钨硅化合物、和钛硅化合物中的任何一种的材料。

5 在本发明中，分离前工艺和分离后工艺结合起来以实现薄膜半导体器件的制作，因此可以结合使用具有不同温度条件的工艺。例如，在分离第一基板之前的工艺中，可通过使用高温工艺制作 TFT。因此，例如，可使用导热炉，这样，可通过高温工艺而淀积具有优良晶体性能的栅极氧化膜。此外，可实现每个器件层的杂质扩散，而不受温度限制。

10 另一方面，在分离第一基板之后，可使用低温工艺制作 TFT，虽然温度随用于转移的第二基板或粘接材料的耐温性而变化。例如，在用于转移的基板中使用玻璃时，可在低于玻璃熔化温度的温度范围内制作出 TFT。可使用与用于大尺寸 LCD 面板的低温工艺相似的制作工艺。

如上所述，在本发明中，当透明电极（ITO 电极）转变为金属，例如铝、15 银、铂、金、钯、镁、钛、钴或钨，可制作反射的 LCD。在这种情况下，当所述器件转移至具有高导热性的用于转移的基板材料（第二基板）时，这有助于 LCD 的冷却。例如，所述器件可转移至一种金属，例如铝或铁。

在第二基板中使用金属作为转移基板时，通过使用绝缘粘接剂有利地粘接该基板，例如，用绝缘膜涂覆该基板的表面或使绝缘膜贴于该基板。此外，当20 沿着第二基板提供冷却管以使冷却介质在该管内流动时，可进一步提高冷却效率。例如，装配在由不锈钢制得的金属板背部的冷却水管，即使在所述器件用在高亮度投影仪中用强光照射所述器件的情况下也可以一直冷却该器件，这样可以防止由于热引起的故障。

图 2 至 4 表示可通过上述用于制作薄膜半导体器件的工艺制作的薄膜半导25 体器件的基本结构。第一，如图 2 所示，可实现具有 MIS 晶体管的薄膜半导体器件，该 MIS 晶体管结构包括，例如，在厚度小至几百埃到大约  $1\mu\text{m}$  的薄膜半导体层 11 的上表面上依次堆叠的绝缘体膜 12 和金属栅极 13。形成多孔半导体作为基底，因而使用厚度小至几百埃到大约  $1\mu\text{m}$  且具有优良晶体特性的薄膜半导体层可形成 TFT。此外，在该薄膜半导体器件中，对在该半导体器件之30 间的薄膜半导体层进行物理移除，因此，可实现其中每个半导体器件都电绝缘

的岛状结构，这样使得集成程度进一步增加。

此外，如图 3 所示，可实现具有 MIS 晶体管的薄膜半导体器件，该 MIS 晶体管具有包括在厚度小至几百埃到大约  $1\mu\text{m}$  的薄膜半导体层 11 的两个表面上依次堆叠绝缘体膜 12 和金属栅极 13 的双栅极结构。该双栅极结构实现了具有大驱动力的电路。也在这种情况下，对半导体器件间的薄膜半导体层进行物理移除，因此可实现其中每个半导体器件都电绝缘的岛状结构。

此外，如图 4 所示，可实现具有双侧电容器的薄膜半导体器件，该双侧电容器包括在厚度小至几百埃到大约  $1\mu\text{m}$  的薄膜半导体层 11 的两个表面上依次堆叠绝缘体膜 12 和反电极 14。该双侧电容器实现了具有大电容的 TFT。在这种情况下，可移除半导体器件之间的薄膜半导体层以形成其中每个半导体器件都电绝缘的岛状结构。

优选的是，具有双栅极结构 MIS 晶体管的上述半导体器件（例如 MIS 晶体管）或薄膜半导体器件在薄膜半导体层 11 的两侧上还具有电容器，即双侧电容器。此外，优选的是，所述半导体器件（例如 MIS 晶体管）或具有双栅极结构 MIS 晶体管的薄膜半导体器件还具有一个透明电极。

此外，理想的是，半导体器件（例如 MIS 晶体管）或具有双栅极结构 MIS 晶体管的薄膜半导体器件还具有为每种 MIS 晶体管遮光的遮光层。通过提供遮光层，可防止光照射引起的晶体管的故障。

通过结合在厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层上形成的 MIS 晶体管、薄膜半导体两侧形成的电容器、构成相对电极的透明电极、和置于该对透明电极之间的液晶层，可形成液晶显示器。相似地，通过结合在厚度为几百埃到大约  $1\mu\text{m}$  的薄膜半导体层上形成的双栅极结构 MIS 晶体管、薄膜半导体两侧上形成的电容器、构成相对电极的透明电极、和置于该对透明电极之间的液晶层，可形成液晶显示器。

如上所述，可使用通过使用厚度极小的半导体层形成的具有优良晶体特性的 TFT，以使该 TFT 可小型化，可以获得具有高孔径比的液晶显示器。此外，在该液晶显示器中，通过进一步提供用于为晶体管遮光的遮光层，可防止该液晶显示器免受晶体管故障的影响。

在本发明的一个实施例中使用这样的方法，其中，进行通过使用在多孔层的上表面上形成的薄膜半导体层以形成半导体器件的工艺，而且形成的半导体

器件粘接或接合到第二基板，然后从第一基板上分离。因此，可重复使用第一基板，这样降低了薄膜半导体器件的制作成本。此外，形成多孔层作为基底，因而可形成具有优良晶体特性的薄膜半导体层，这样使可以获得具有优良性能的半导体器件。

5 此外，在本发明的一个实施例中，将半导体器件转移至第二基板，然后将分离的表面上的薄膜半导体层被部分地移除以使半导体器件相互电绝缘。因此，可完全实现所述器件间的隔离。另外，在本发明的一个实施例中，将半导体器件转移至第二基板，然后半导体器件可进一步在分离的表面上的薄膜半导体层上形成。因此，可相对容易地制成双栅极结构晶体管或双侧电容器。

10 本发明的工艺可应用于，例如，下列用途。首先，该工艺不仅可以应用于上述在液晶显示器中使用的 TFT，也应用于电荷耦合器件 (CCD)、CMOS 传感器、半导体集成电路和太阳能电池。具体的，当一部分透明电极由薄膜半导体构成时，该工艺可应用于 CCD 或 CMOS 传感器。此外，通过适当地选择用于第二基板的材料，该工艺可应用于具有弯曲表面的 TFT 器件、CCD 或 CMOS  
15 传感器。

下文将描述根据本发明实施例用于制作薄膜单晶硅 TFT 的工艺。附图中未具体表示出或本说明书中未描述的性能将从本发明领域的已知技术中选出。

### (1) 实施例 1

20 在本实施例中，描述用于制作具有单栅极晶体管、一侧具有电容器和一侧具有遮光板的液晶显示器的工艺。这里，根据图 5A 至 5F 对一系列制作步骤 a1 至 a36 进行描述。

首先，制备硅 (Si) 基板 21。作为硅基板 21，例如，使用 8 英寸 P 型、掺杂硼 (B)、并且通过 CZ 方法制作且具有解理面 (100) 的单晶硅基板。  
25 不用说，对于硅基板的要求不限于上述那些 (图 5A, a1: 硅基板)。

然后，对硅基板 21 进行阳极化以形成多孔表面。在该阳极化中，作为电解溶液，使用  $\text{HF}:\text{C}_2\text{H}_5\text{OH} = 1:1$ 。在阳极化过程中改变电流密度以制备具有双层状结构的多孔硅 22 (图 5A, a2: 阳极化)。

使硅在作为基底的多孔硅 22 上进行外延生长。在该实施例中，淀积厚度  
30 为 100nm 的外延硅层 23 (图 5A, a3: 硅外延生长)。

然后，对该硅基板热氧化以在外延硅层 23 表面上形成氧化膜 24（图 5A，a4：热氧化）。

然后，用硼对外延硅层 23 进行离子注入。该离子注入与沟道层的掺杂相应。在本实施例中，用硼对该沟道层进行注入，这样该沟道层成为 P 型。在 N 型沟道层的形成中，可以用例如磷进行掺杂（图 5A，a5：沟道离子注入）。

然后，使用抗蚀剂 25 形成图案以制备电容器的电极部分（图 5A，a6：抗蚀剂图案化）。

然后，用高浓度的砷对电容器的电极部分进行注入，这样该电极部分为高浓度 N 型（N<sup>++</sup>）。在该离子注入之后，移除抗蚀剂 25（图 5A，a7：电容器电极离子注入）。

接着，通过 CVD（化学汽相淀积）方法淀积多晶硅层 26。该多晶硅层 26 构成栅极电极材料（图 5A，a8：多晶硅 CVD）。

然后，对多晶硅层 26 进行干蚀刻以形成栅极电极。该电极用作前栅极（图 5A，a9：用于形成前栅极的干蚀刻）。

然后，对整个表面进行离子注入以形成 LDD（轻度掺杂漏极）。在本实施例中，用磷注入该表面，这样 LDD 层为 N 型（N<sup>+</sup>）（图 5A，a10：LDD 离子注入）。

然后，通过 CVD（化学汽相淀积）方法在整个表面上淀积 SiO<sub>2</sub> 膜 27（图 5A，a11：二氧化硅 CVD）。

然后，对整个表面进行干蚀刻以形成侧壁（图 5B，a12：侧壁形成）。

然后，进行离子注入以形成源-漏极区域。在本实施例中，用砷注入该表面，这样源-漏极区域为高浓度 N 型（N<sup>++</sup>）（图 5B，a13：源-漏极离子注入）。

然后，通过 CVD 方法淀积 SiO<sub>2</sub> 膜 28（图 5B，a14：二氧化硅 CVD）。

然后，为从前栅极中取出电极，通过干蚀刻形成接触孔（图 5B，a15：用于形成接触孔的干蚀刻）。

接着，为形成电极，淀积导电电极材料层 29。作为电极材料，使用通常用作制作集成电路的材料。具体例子包括重金属，例如 Al，W，Ti，Cu，Co，Mg，Pt，和 Au；以及硅和一金属的合金（硅化物）例如 WSi，TiSi，和 CoSi。可使用除这些之外的其他任何具有导电性的材料。在本实施例中，通过溅射淀积 Al（图 5B，a16：Al 溅射）。

然后，通过干蚀刻移除不必要电极材料，以形成电极构件（图 5B，a17：用于形成电极的干蚀刻）

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 30（图 5B，a18：二氧化硅 CVD）。

然后，为形成多层互联，通过干蚀刻以形成接触孔（图 5B，a19：用于形成接触孔的干蚀刻）。

接着，淀积用于为 TFT 部分遮光的遮光层 31。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al，W，Ti，Cu 和 Co；以及硅和一金属的合金（硅化物）例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能的材料。在本实施例中，通过溅射淀积 Ti（图 5B，a20：BLK（覆盖式）构件溅射）。

然后，通过干蚀刻移除不必要的遮光材料，以形成遮光构件（图 5C，a21：用于 BLK 形成的干蚀刻）。

然后，将粘接剂涂覆于该表面以形成粘接层 32。作为该粘接层的材料，使用具有粘接性能的材料。具体的，使用商业上可得的粘接剂或自粘剂。作为可选的接合材料，在该粘接层中，可使用材料例如 SOG（旋涂玻璃）、PSG（磷硅酸盐玻璃）、BPSG（硼磷硅酸盐玻璃）和溶胶凝胶。这些材料具有如下性能：所涂覆材料粘附支撑基板，然后暴露于高温以实现粘接。

在研磨和平坦化该材料的表面然后将其粘接基板时，提高了这些接合材料的粘接力。作为另外可选的接合材料，可使用具有可通过加热粘接的性能的材料。例子包括通常用于生产太阳能电池的 EVA（乙烯乙酸乙烯酯共聚物树脂）。作为可选的粘接材料，可使用可重复粘接和剥离的自粘材料。在本实施例中，通过使用商业中可得的粘接剂进行粘接。（图 5C，a22：涂敷粘接剂）。

接着，将玻璃基板 33 粘接于半导体器件。玻璃基板 33 是权利要求书中所限定的第二基板的例子。在该例中，理想的是，在 TFT 层和该玻璃基板之间无气泡形成。例如，当使用真空层压机在真空中进行粘接时，无气泡形成。使用制造真空气氛的设备在真空气氛中可优势地进行用于粘接的操作。在本实施例中，使用真空层压机进行粘接（图 5C，a23：粘接）。

在将半导体器件粘接并固定于玻璃基板 33 之后，TFT 部分在具有多层结构的多孔硅 22 的一部分处从支撑基板（硅基板 21）分离。该分离的半导体基板（硅基板 21）可以再次使用。可以使用已知的方法获得分离，例如一种方法，

其中，在多孔硅 22 的一侧施加外力以物理地形成切口，然后将基板机械地剥离；或者一种方法，其中使用超高压水流切割多孔硅（图 5C, a24: 分离）。

然后，移除残留在分离的表面上的多孔硅 22。可通过使用化学药品的蚀刻或在气体气氛中干蚀刻移除多孔硅 22。使用旋转蚀刻机作为移除设备时，可形成具有低粗糙度的光滑表面。可选地，可使用研磨器或 CMP（化学机械磨光器）。作为该化学药品，可使用具有蚀刻多孔硅性能的试剂。例子包括氢氟酸和硝酸的混合物，氢氟酸、硝酸和醋酸的混合物，和氢氟酸与过氧化氢水溶液的混合物。在本实施例中，通过使用旋转蚀刻机操作氢氟酸和硝酸的混合物进行蚀刻（图 5C, a25: 多孔硅移除）。

接着，对在分离的表面上暴露的外延 Si 层 23 进行干蚀刻以形成 SOI 岛（图 5C, a26: SOI 岛形成）。

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 34（图 5D, a27: 二氧化硅 CVD）。

然后，为了形成接触孔，对  $\text{SiO}_2$  膜 34 进行干蚀刻（图 5D, a28: 接触孔形成）。

然后，淀积用于为 TFT 部分遮光的遮光层 35。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al, W, Ti, Cu 和 Co；以及硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，通过溅射淀积钨 (W)（图 5D, a29: BLK 构件溅射）。

然后，通过干蚀刻移除不必要的遮光层 35 的，以形成遮光构件（图 5D, a30: 干蚀刻）。

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 36（图 5D, a31: 二氧化硅 CVD）。

然后，为形成接触孔，对  $\text{SiO}_2$  膜 36 进行干蚀刻（图 5E, a32: 接触孔形成）。

然后，淀积透明电极层 37。在该透明电极中，可使用通常用于 TFT、太阳能电池或有机 EL 元件中的材料。例子包括 ITO, ZnO, 和 SnO。在本实施例中，ITO 通过溅射淀积（图 5E, a33: ITO 溅射）。

然后，通过蚀刻移除不必要的透明电极材料，以形成透明电极构件（图 5E, a34: 透明电极形成）。

这样，完成了 TFT 单元（构件）（图 5F, a35: TFT 单元完成）。

此外，装配 TFT 和在其上具有反电极 39 的玻璃基板 40，使电极 39 与该 TFT 面对，二者之间的空间用液晶材料 38 填充，以完成液晶显示器（图 5F，a36：液晶填充）。图 6 表示本实施例中制作的液晶显示器的示意横截面结构。

## (2) 实施例 2

5 在本实施例中，描述用于制作具有双栅极晶体管、双侧电容器和双侧上遮光板的液晶显示器的工艺。在图 7A，b1 到 7D，b23 和图 5A，a1 到 5F，a36 中，相同部分或部位用相同数字表示。

进行包括实施例 1 中图 5A，a1 到 5B，a17 所示的步骤的工艺。因此获得相同的层状结构（图 7A，b1）。

10 然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 30（图 7A，b2：二氧化硅 CVD）。

然后，为了形成接触孔，对  $\text{SiO}_2$  膜 30 进行干蚀刻（图 7A，b3：接触孔形成）。

然后，淀积用于为 TFT 部分遮光的遮光层 31。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al，W，Ti，Cu  
15 和 Co；以及硅和一金属的合金（硅化物）例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，通过溅射淀积 Ti（图 7A，b4：金属溅射）。

然后，通过干蚀刻移除不必要的遮光材料，以形成遮光构件（图 57A，b5：BLK 形成）。

20 然后，将粘接剂涂覆于该表面以形成粘接层 32。作为该粘接层的材料，使用具有粘接性能的材料。具体的，使用商业上可得的粘接剂或自粘剂。作为可选的接合材料，在该粘接层中，可使用材料例如 SOG、PSG、BPSG 和溶胶凝胶。这些材料具有如下性能：所涂覆材料粘附到支撑基板，然后暴露于高温以实现粘接。在研磨和平坦化该材料的表面然后将其粘接基板时，提高了这些  
25 接合材料的粘接力。作为另外可选的接合材料，可使用具有可通过加热粘接性能的材料。例子包括通常用于生产太阳能电池的 EVA。作为可选的粘接材料，可使用可重复粘接和剥离的自粘材料。在本实施例中，应用 SOG。在应用 SOG 后，对生成物进行烘烤然后打磨，以平坦化该表面（图 7A，b6：涂敷粘接剂）。

接着，将玻璃基板 33 粘接于粘接层 32。在该例中，理想的是，TFT 层和  
30 该玻璃基板之间无气泡形成。在本实施例中，对玻璃基板和已形成了 TFT 的 Si

基板进行湿法清洗，这样，该表面变为亲水的。然后，进行粘接。在粘接后，对生成物在高温气氛中进行退火（图 7A，b7：基板粘接）。

在将半导体器件粘接并固定于玻璃基板 33 之后，TFT 部分在具有多层结构的多孔硅 22 的一部分处从支撑基板（硅基板 21）分离。该分离的半导体基板可以再次使用（图 7B，b8：分离）。

然后，移除残留于分离的表面的多孔硅 22。在本实施例中，通过使用旋转蚀刻机操作用氢氟酸和硝酸的混合物进行的蚀刻（图 7B，b9：多孔硅移除）。

然后，对在分离的表面上暴露的外延 Si 层 23 进行干蚀刻以形成 SOI 岛（图 7B，b10：SOI 岛形成）。

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 34。 $\text{SiO}_2$  膜 34 用作用于背面栅极的栅极氧化膜。同时，也用作用于双侧电容器的绝缘材料。使用具有高介电常数的材料时，可提高该电容器的电容。材料的具体例子包括 SiN, PZT, SBT,  $\text{Al}_2\text{O}_3$ , HfO。此外，可使用在常用半导体器件中使用的高介电常数材料。在本实施例中，如上所述，通过 CVD 方法淀积  $\text{SiO}_2$  膜 34（图 7B，b11：二氧化硅 CVD）。

然后，为形成接触孔，对  $\text{SiO}_2$  膜 34 进行干蚀刻（图 7B，b12：接触孔形成）。

然后，淀积导电层 41，其中，导电层 41 用作用于背面栅极和双侧电容器的导电电极材料。作为该电极材料，可使用通常用于制作半导体集成电路的导电材料。具体的例子包括重金属，例如 Al, W, Ti, Cu, Co 和 Mg；硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有导电性的材料。在本实施例中，通过溅射淀积铝 Al（图 7B，b13：BLK 构件溅射）。

然后，通过干蚀刻移除导电层 41 不必要的电极材料部分，以形成电极构件（图 7C，b14：干蚀刻）。

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 42（图 7C，b15：二氧化硅 CVD）。

接着，淀积用于为 TFT 部分遮光的遮光层 35。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al, W, Ti, Cu 和 Co；以及硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，通过 CVD 方法淀积硅化钨（WSi）（图 7C，b16：金属溅射）。

然后, 通过干蚀刻移除不必要的遮光层 35, 以形成遮光构件 (图 7C, b17: 用于形成 BLK 的干蚀刻)。

然后, 通过 CVD 方法淀积  $\text{SiO}_2$  膜 36 (图 7C, b18: 二氧化硅 CVD)。

然后, 为了形成接触孔, 对  $\text{SiO}_2$  膜 36 进行干蚀刻, 形成接触孔, 从而在透明电极和漏极区之间实现导电 (图 7C, b19: 接触孔形成)。

然后, 形成透明电极 37。作为透明电极材料, 如结合实施例 1 中图 5-5a33 所示的步骤所描述的, 可使用常用的透明电极材料。在本实施例中, 使用 ITO (图 7D, b20: ITO 膜溅射)。

然后, 通过蚀刻移除不必要的透明电极材料, 以形成透明电极构件 (图 7D, b21: 透明电极形成)。

这样, 完成了 TFT 单元 (构件) (图 7D, b22)。

此外, 装配 TFT 和在其上具有反电极 39 的玻璃基板 40, 使电极 39 与该 TFT 面对, 二者之间的空间用液晶材料 38 填充, 以完成液晶显示器 (图 7D, b23: 液晶填充和 LCD 面板完成)。图 8 表示本实施例中制作的液晶显示器的示意横截面结构。

### (3) 实施例 3

在本实施例中, 描述用于制作具有双栅极晶体管、一侧上电容器和在双侧上遮光板的液晶显示器的工艺。这里描述在图 9A 到 9D 中所示的一系列制作步骤。在图 9A, c1 到 9D, c15; 图 5A, a1 到 5F, a36 和图 7A, b1 到 7D, b23 中, 相同部分或部位用相同数字表示。

进行包括实施例 1 中的图 5A, a1 到 5D, a27 所示的步骤的工艺。这里通过 CVD 方法淀积  $\text{SiO}_2$  膜 34。同实施例 2 中图 7B, b13 所示的步骤,  $\text{SiO}_2$  膜 34 用作用于背面栅极的栅极氧化膜和用于双侧电容器的绝缘材料。使用具有高介电常数的材料时, 可提高该电容器的电容。在本实施例中, 如上所述, 通过 CVD 方法淀积  $\text{SiO}_2$  膜 34 (图 9A, c1)。

然后, 为了形成接触孔, 对  $\text{SiO}_2$  膜 34 进行干蚀刻 (图 9A, c2: 接触孔形成)。

然后, 为了 TFT 的外围部分对  $\text{SiO}_2$  膜 34 进行干蚀刻, 以形成沟槽 43, 以此为 TFT 的侧边区域遮光 (图 9A, c3: 用于侧边遮光板的孔的形成)。

接着, 淀积导电层 41, 其中, 导电层 41 用作用于背面栅极和双侧电容器

的导电电极材料。作为该电极材料，可使用通常用于制作半导体集成电路的导电材料。在这种情况下，优选地使用可完全填充沟槽 43 的材料和淀积方法。这些材料的具体例子包括重金属，例如 Al, W, Ti, Cu, Co、Mg、Pt 和 Au；以及硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有导电性的材料。在本实施例中，通过 CVD 法淀积 WSi。导电层 41 用于在随后步骤中接合布线到透明电极（图 9A, c4: BLK 构件溅射）。

然后，通过干蚀刻移除不必要的电极材料（遮光材料），以形成电极构件。如图所示，该电极构件也用作在图中看在垂直和水平方向上遮光的遮光层（图 9A, c5: BLK 形成）。

10 然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 42（图 9B, c6: 二氧化硅 CVD）。

然后，为了形成接触孔，对  $\text{SiO}_2$  膜 42 进行干蚀刻。形成接触孔以实现透明电极（下文描述透明电极 37）和漏极部分之间的导电（图 9B, c7: 接触孔形成）。

15 然后，淀积用于为 TFT 部分遮光的遮光层 35。遮光层 35 在随后步骤中接合布线于透明电极。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al, W, Ti, Cu 和 Co；以及硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，通过 CVD 方法淀积硅化钛（TiSi）（图 9B, c8: BLK 构件溅射）。

20 然后，通过干蚀刻移除不必要的遮光层 35，以形成遮光构件（图 9B, c9: BLK 形成）。

然后，通过 CVD 方法淀积  $\text{SiO}_2$  膜 36（图 9B, c10: 二氧化硅 CVD）。

然后，为了形成接触孔，对  $\text{SiO}_2$  膜 36 进行干蚀刻。形成接触孔以实现透明电极和漏极部分之间的导电（图 9C, c11: 接触孔形成）。

25 接着，淀积透明电极层 37。作为透明电极，如实施例 1 中图 5E, a33 所示的步骤，使用常用的透明电极材料。在本实施例中，通过溅射淀积 ITO（图 9C, C12: ITO 溅射）。

然后，通过蚀刻移除不必要的透明电极材料，以形成透明电极构件（图 9C, c13: 透明电极形成）。

这样，完成了 TFT 单元（构件）（图 9D, c14: TFT 单元完成）。

30 此外，装配 TFT 和在其上具有反电极 39 的玻璃基板 40，使电极 39 与该

TFT 面对，二者之间的空间用液晶材料 38 填充，以完成液晶显示器（图 9D，c15: LCD 面板完成）。图 10 表示本实施例中制作的液晶显示器的示意横截面结构。

#### (4) 实施例 4

5 在本实施例中，描述用于制作具有双栅极晶体管、双侧电容器和完整（四侧）遮光板的液晶显示器的另一工艺。在图 11A，d1 到 11F，d26 和用于描述上述其他实施例的图中，相同部分或部位用相同数字表示。

进行包括实施例 1 如图 5A，a1 到 5B，a19 所示步骤的工艺。因此，可获得相同层状结构。图 11A，d1 表示一种状态，其中，已经对构成最上层的 SiO<sub>2</sub>膜 30 进行了干蚀刻以形成接触孔（图 11A，d1）。

10 然后，为了形成多层互联，淀积导电电极材料以形成导电层 44。作为电极材料，使用常用于形成半导体集成电路的材料。具体例子包括重金属，例如 Al, W, Ti, Cu, Co, Mg, Pt, 和 Au; 硅和一金属的合金（硅化物）例如 WSi、TiSi 和 CoSi。可使用除这些之外的其他任何具有导电性的材料。在本实施例中，通过溅射淀积 Al（图 11A，d2: Al 溅射）。

然后，通过干蚀刻移除不必要的多层互联材料，以形成电极构件（图 11A，d3: 电极形成）

然后，通过 CVD 方法淀积 SiO<sub>2</sub>膜 45（图 11A，d4: 二氧化硅 CVD）。

20 接着，淀积用于为 TFT 部分遮光的遮光层 31。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al, W, Ti, Cu 和 Co; 以及硅和一金属的合金（硅化物）例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，通过溅射淀积 Ti（图 11A，d5: BLK 材料溅射）。

25 然后，通过干蚀刻移除不必要的遮光材料，以形成遮光构件（图 11A，d6: BLK 形成）。

然后，将粘接剂涂覆于该表面以形成粘接层 32。与实施例 1 中图 5-3a22 所示的步骤相似，作为该粘接层的材料，使用具有粘接性能的材料。在本实施例中，使用溶胶凝胶（图 11A，d7: 涂敷粘接剂）。

30 然后，将玻璃基板 33 粘接于所述半导体器件。在本实施例中，在粘接之后，对生成物进行热退火（图 11B，d8: 粘接至玻璃基板）。

在将半导体器件粘接并固定于玻璃基板 33 之后, TFT 部分在具有多层结构的多孔硅 22 的一部分处从支撑基板(硅基板 21)分离。该分离的半导体基板可以再次使用(图 11B, d9: 分离)。

5 然后, 移除残留于分离的表面上多孔硅 22。在该多孔硅的移除中, 通过使用旋转蚀刻机操作氢氟酸和硝酸的混合物进行蚀刻(图 11B, d10: 多孔硅移除)。

然后, 对在分离的表面上暴露的外延 Si 层 23 进行干蚀刻以形成 SOI 岛(图 11B, d11: SOI 岛形成)。

10 然后, 通过 CVD 方法淀积  $\text{SiO}_2$  膜 34。与实施例 2 中图 7-2b13 所示的步骤相似,  $\text{SiO}_2$  膜 34 用作用于背面栅极的栅极氧化膜和用于双侧电容器的绝缘材料。使用具有高介电常数的材料时, 可提高该电容器的电容。在本实施例中, 如上所述,  $\text{SiO}_2$  膜 34 通过 CVD 方法淀积(图 11B, d12: 二氧化硅 CVD)。

然后, 为形成接触孔, 对  $\text{SiO}_2$  膜 34 进行干蚀刻(图 11C, d13: 接触孔形成)。

15 用与实施例 3 中相同的方式对于 TFT 的外围部分对  $\text{SiO}_2$  膜 34 进行干蚀刻, 以形成沟槽 43, 以此为 TFT 的侧边区域遮光(图 11C, d14: 用于侧边遮光板的孔的形成)。

接着, 淀积导电层 41, 其中, 导电层 41 用作用于背面栅极和双侧电容器的导电电极材料。作为该电极材料, 可使用通常用于制作半导体集成电路的导电材料。在这种情况下, 优选地使用可完全填充沟槽 43 的材料和淀积方法。20 这些材料的具体例子包括重金属, 例如 Al, W, Ti, Cu, Co、Mg、Pt 和 Au; 以及硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有导电性的材料。在本实施例中, 通过 CVD 方法淀积 WSi。导电层 41 用于在随后步骤中接合布线和透明电极(图 11C, d15: BLK 构件溅射)。

25 然后, 通过干蚀刻移除不必要的电极材料, 以形成电极构件。该电极构件也用作在图中的方向看在垂直和水平方向上遮光的遮光层(图 11C, d16: BLK 形成)。

然后, 通过 CVD 方法淀积  $\text{SiO}_2$  膜 42(图 11C, d17: 二氧化硅 CVD)。

30 然后, 为了形成接触孔, 对  $\text{SiO}_2$  膜 42 进行干蚀刻。(图 11D, d18: 接触孔形成)。

然后，淀积用于为 TFT 部分遮光的遮光层 35。遮光层 35 在随后步骤中接合布线于透明电极。作为用于遮光层的材料，可使用具有遮光性能的任何材料。具体例子包括重金属，例如 Al, W, Ti, Cu 和 Co 和硅和一金属的合金例如 WSi 和 TiSi。可使用除这些之外的其他任何具有遮光性能材料。在本实施例中，  
5 通过 CVD 方法淀积硅化钛 (TiSi) (图 11D, d19: BLK 构件溅射)。

然后，通过干蚀刻移除不必要的遮光层 35，以形成遮光构件 (图 11D, d20: BLK 形成)。

然后，通过 CVD 方法淀积 SiO<sub>2</sub> 膜 36 (图 11D, d21: 二氧化硅 CVD)。

然后，为形成接触孔，对 SiO<sub>2</sub> 膜 36 进行干蚀刻。形成接触孔以实现透明  
10 电极和漏极部分之间的导电 (图 11E, d22: 接触孔形成)。

接着，淀积透明电极层 37。作为透明电极材料，如实施例 1 中图 5F, a33 所示的步骤，使用常用的透明电极材料。在本实施例中，通过溅射淀积 ITO (图 11E, d23: ITO 溅射)。

然后，通过蚀刻移除不必要的透明电极材料，以形成透明电极构件 (图  
15 11E, d24: 透明电极形成)。

这样，完成了 TFT 单元 (构件) (图 11E, d25: TFT 完成)。

此外，装配 TFT 和在其上具有反电极 39 的玻璃基板 40，使电极 39 与该 TFT 面对，二者之间的空间以液晶材料 38 填充，以完成液晶显示器 (图 11F, d26: LCD 面板完成)。图 12 表示本实施例中制作的液晶显示器的示意横截面  
20 结构。

### (5) 实施例 5

在本实施例中，描述用于制作具有双栅极晶体管、双侧电容器和完整 (四侧) 遮光板 (无侧壁) 的液晶显示器的另一工艺。在图 13A, e1 到 13C, e5 和用于描述上述其他实施例的图中，相同部分或部位用相同数字表示。

进行包括实施例 1 中图 5A, a1 到 a10 所示步骤的工艺。在该阶段，获得层状结构，其中，在通过干蚀刻处理成为电极构件的多晶硅层 26 的上表面淀积 SiO<sub>2</sub> 膜 27 (图 13A, e1)。  
25

然后，根据抗蚀剂图案进行干蚀刻。形成抗蚀剂图案，从而形成 LDD 结构 (图 13A, e2: 形成抗蚀剂图案)。

然后，进行包括实施例 1 中图 5B, a13 到 a18 所示步骤的工艺。具体地，  
30

进行通过离子注入以形成源-漏极区域的步骤、形成接触孔的步骤，形成电极的步骤等（图 13B，e3）。

然后，进行包括实施例 4 中图 11A，d1 到 11F，d25 所示步骤的工艺。具体地，依次进行形成多层互联电极的步骤，形成遮光层的步骤，粘接至玻璃基板上和从硅基板 21 分离的步骤和其他步骤，这样完成 TFT 单元（图 13C，e4：TFT 单元完成）。

此外，装配 TFT 和在其上具有反电极 39 的玻璃基板 40，使电极 39 与该 TFT 面对，二者之间的空间用液晶材料 38 填充，以完成液晶显示器。得到的结构与图 12 表示的横截面结构相同。（图 13C，e5：LCD 面板完成）。

#### 10 (6) 实施例 6

在本实施例中，描述用于制作具有双栅极晶体管、双侧电容器和完整（四侧）遮光板的液晶显示器的工艺。在本实施例中，多晶硅栅极用作布线。在图 14 和用于描述上述其他实施例的图中，相同部分或部位用相同数字表示。

进行包括实施例 1 中图 5A，a1 到 5B，a18 所示步骤的工艺。这里，栅极电极的上部分中无接触孔形成。接触孔只在源部分形成。

然后，跳过实施例 1 中图 5B，a19 所示步骤，进行包括图 5B，a20 到 5D，a27 所示步骤的工艺。具体地，依次进行堆叠遮光层 31 的步骤、粘接至玻璃基板和从硅基板 21 分离的步骤、形成 SOI 岛的步骤和其他步骤。

接着，进行包括实施例 4 中图 11C，d13 到 11F，d25 所示步骤的工艺。具体地，进行直到完成 TFT 单元的步骤。

此外，装配 TFT 和在其上具有反电极 39 的玻璃基板 40，使电极 39 于该 TFT 面对，二者之间的空间以液晶材料 38 填充（图 14，f4：LCD 面板完成）生成结构与图 15 表示的横截面结构相同。

#### 25 (7) 实施例 7

在本实施例中，描述上述实施例 4 的变形。图 16，g1 和 g2 表示 TFT 单元层状结构的例子和完成的液晶显示器的层状结构的例子。此外，图 17 表示示意横截面结构。在图 16，g1 和 g2 以及描述上述其他实施例的图中，相同部分或部位用相同数字表示。

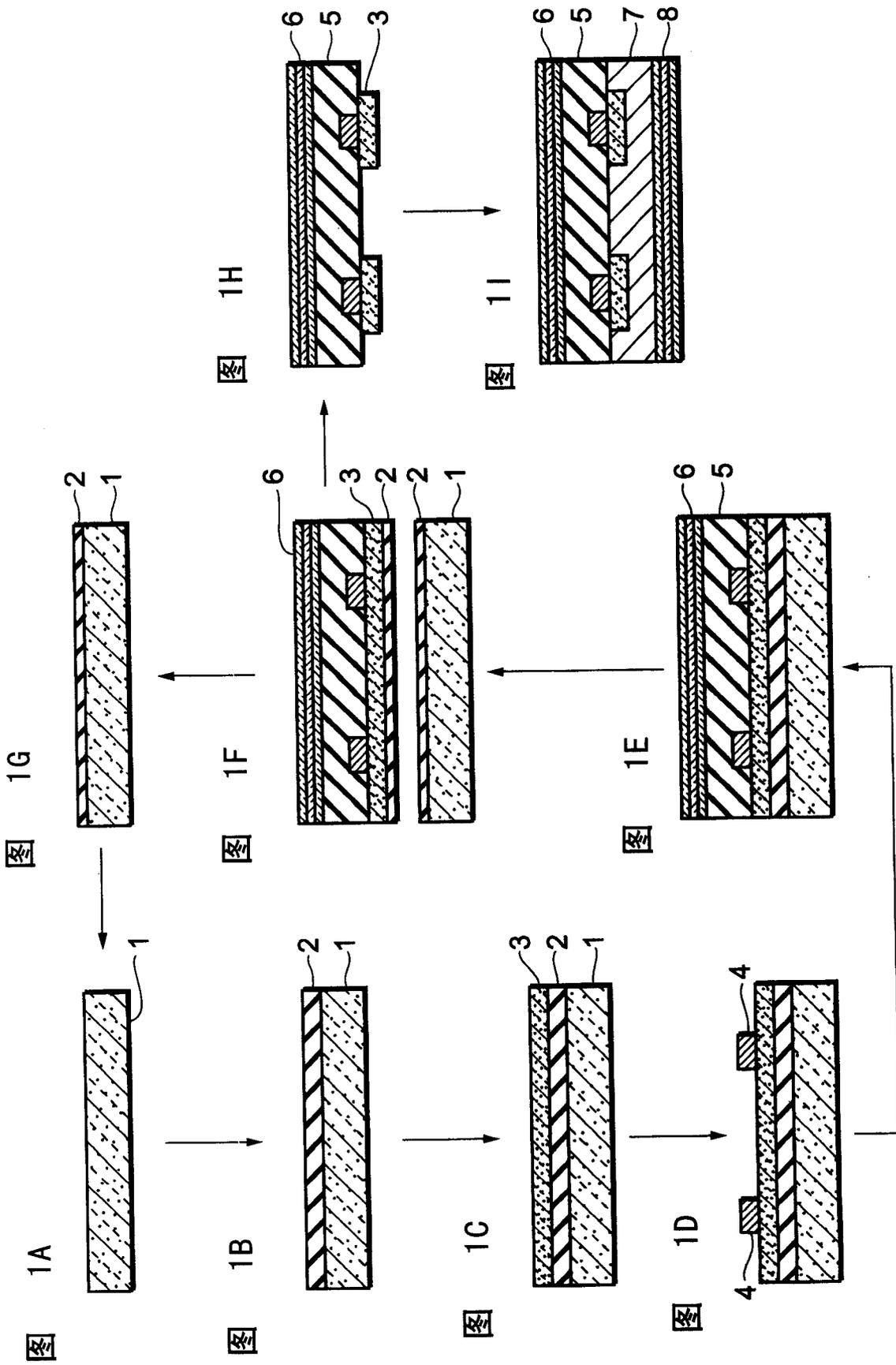
图 16，g1 和 g2 所示的层状结构和实施例 4 的不同在于，源电极由多层电极 44 构成，栅极电极由单层构成。另一不同在于，形成用于双侧电容器的电

极构件（金属材料）46，而绝缘层47形成于电极构件46和遮光层35之间。

#### （8）实施例8

在本实施例中，描述通过结合上述实施例1和2获得的变形。具体地，在本实施例中，表示具有单栅极晶体管（无LDD）、双侧电容器和在单侧上的遮光板的液晶显示器的结构的例子。图18表示制作的液晶显示器的示意横截面结构。在图18和描述上述其他实施例的图中，相同部分或部位用相同数字表示。

当前公开的实施例应当考虑为说明性的而非限定性的。本发明的范围通过所附权利要求书而不是通过前述描述表示，且与其等同的意义和范围内产生的变化旨在包含于其内。



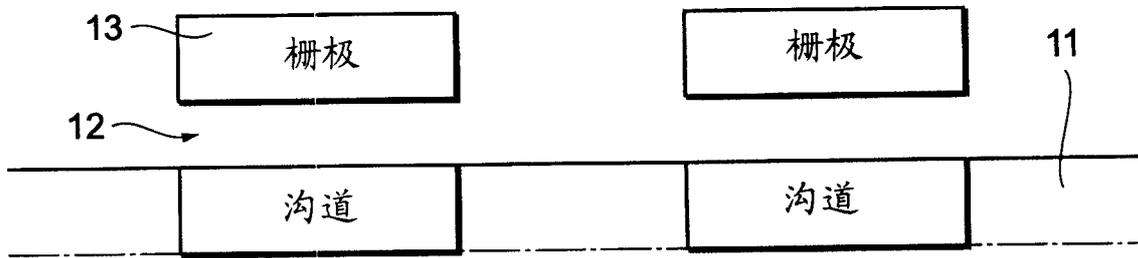


图 2

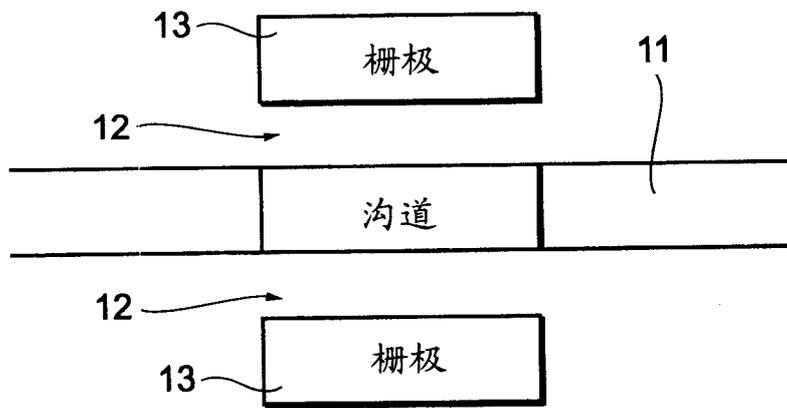


图 3

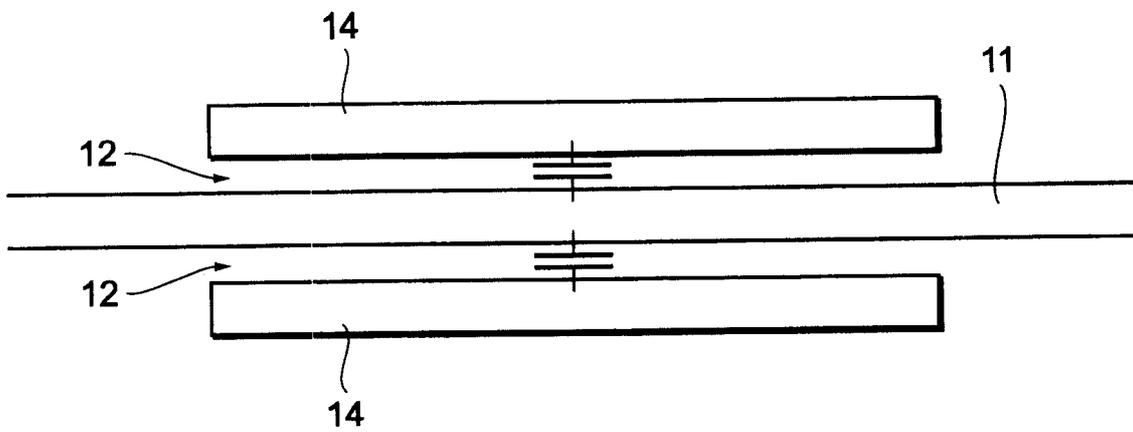
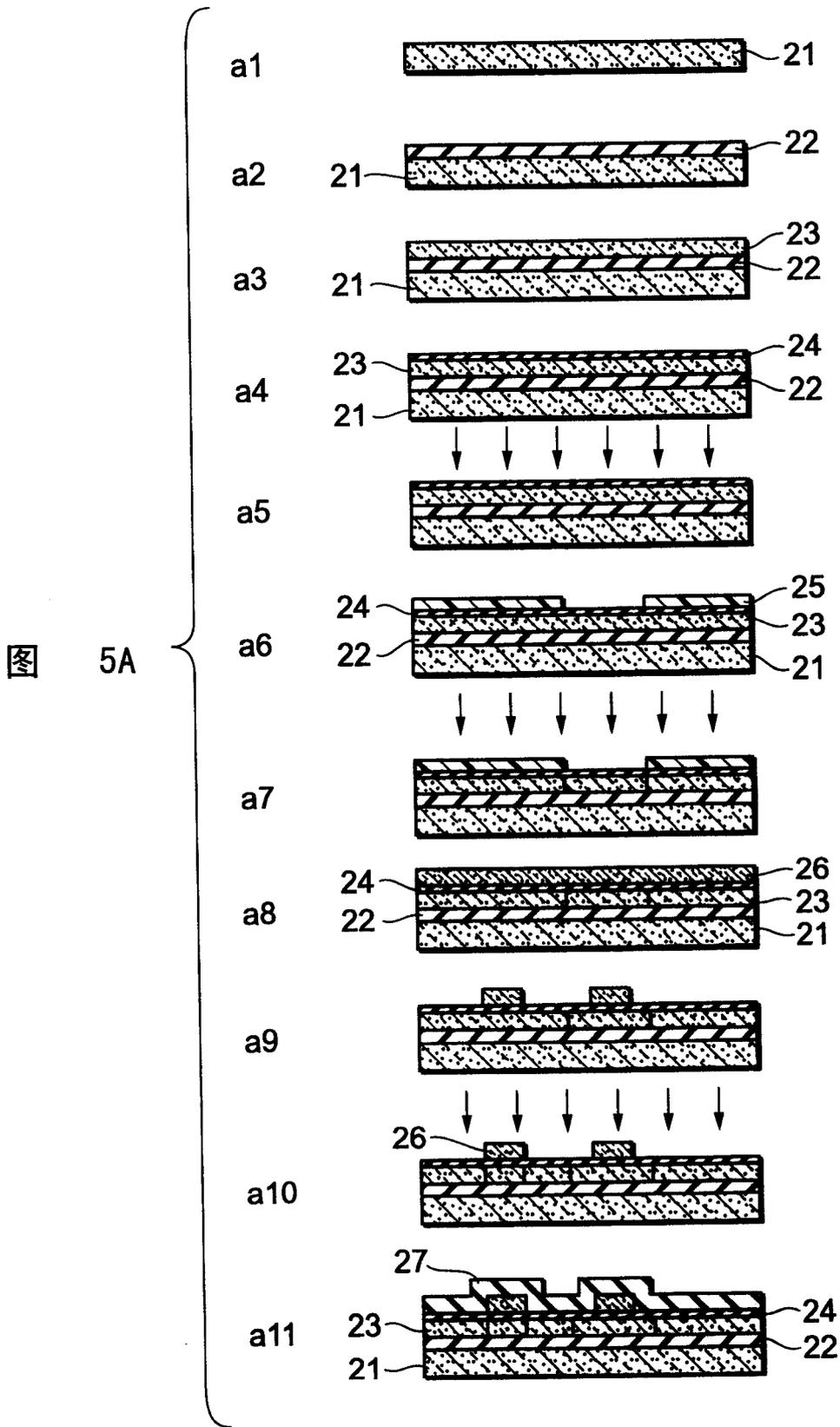
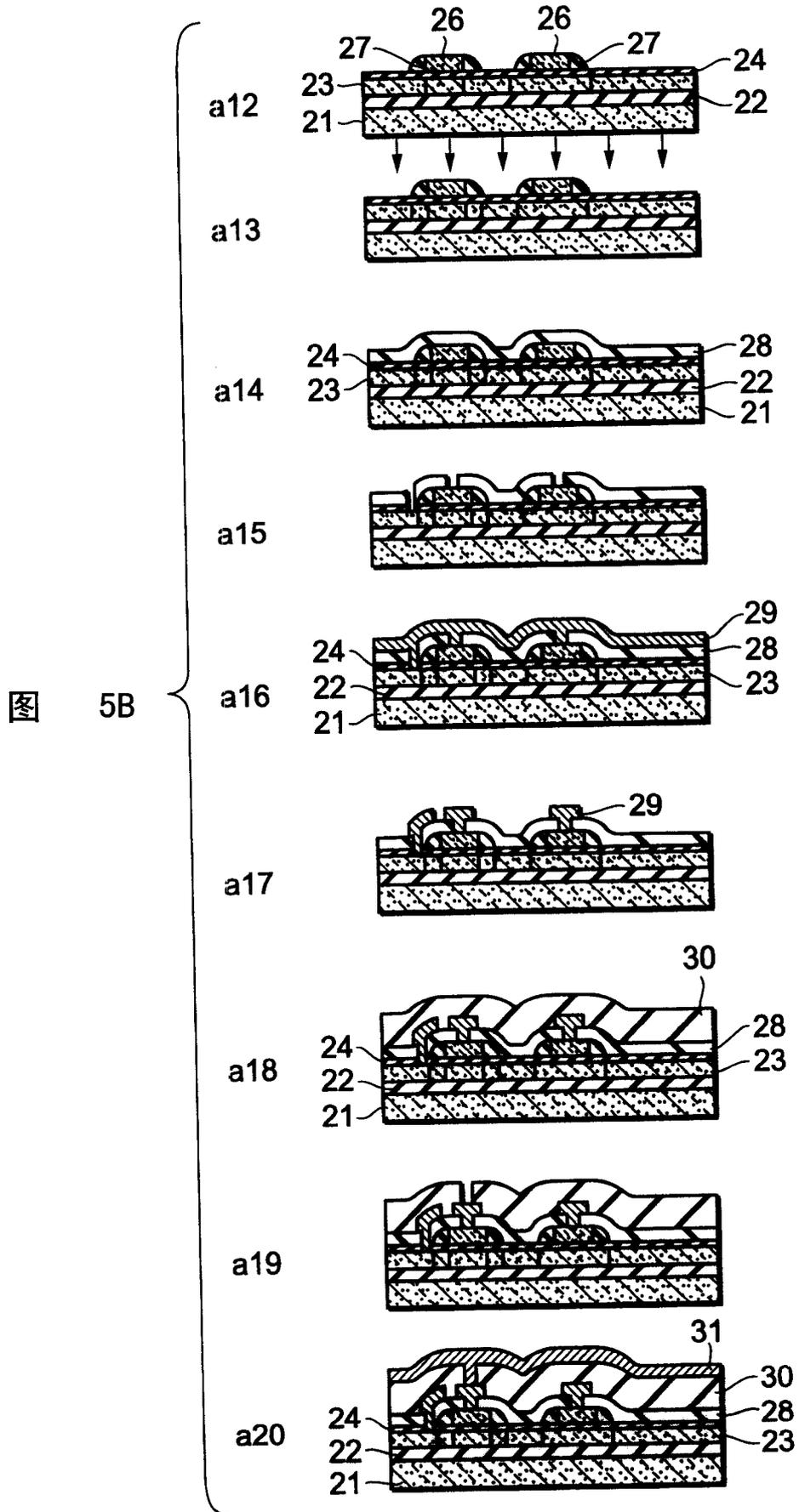
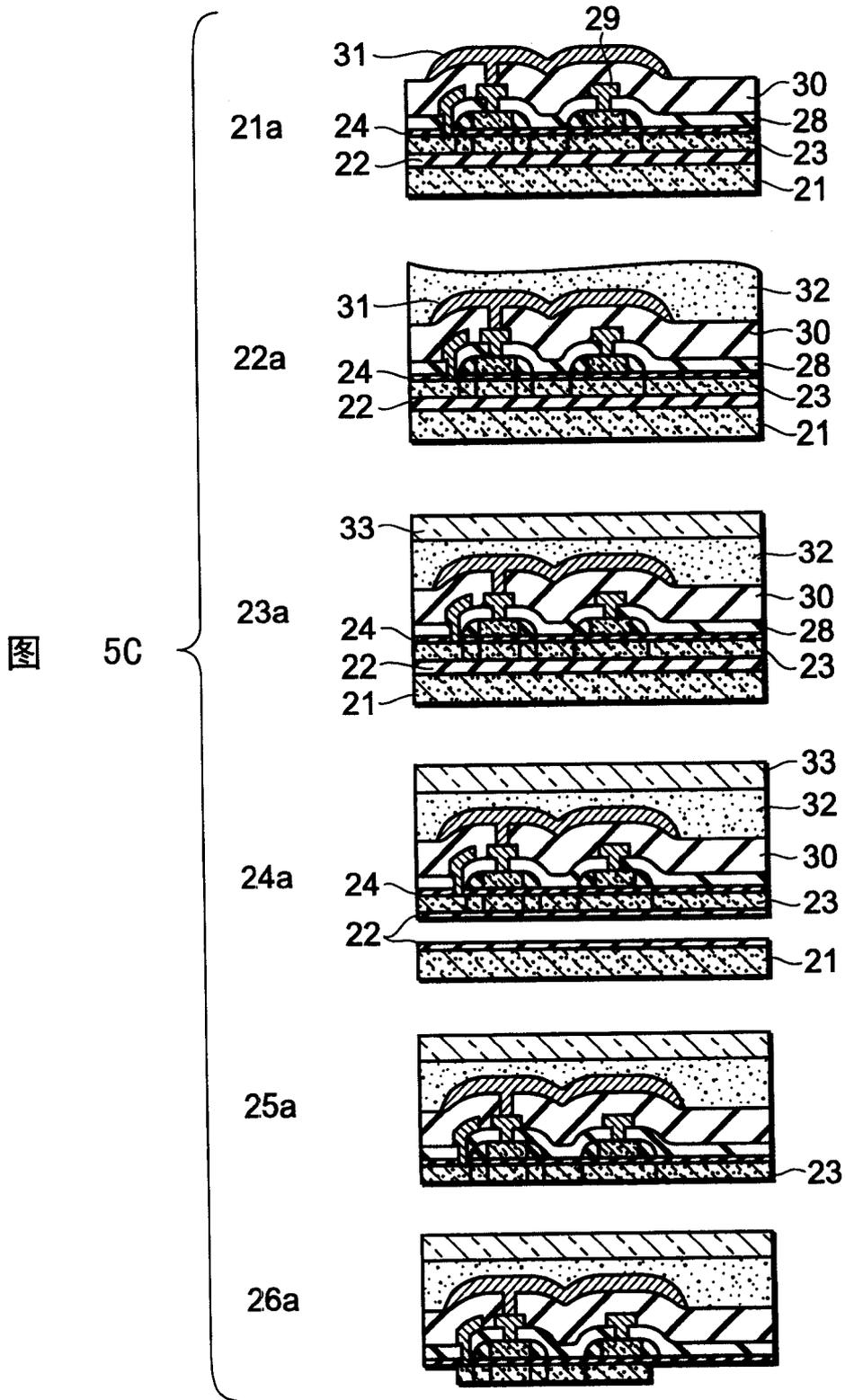
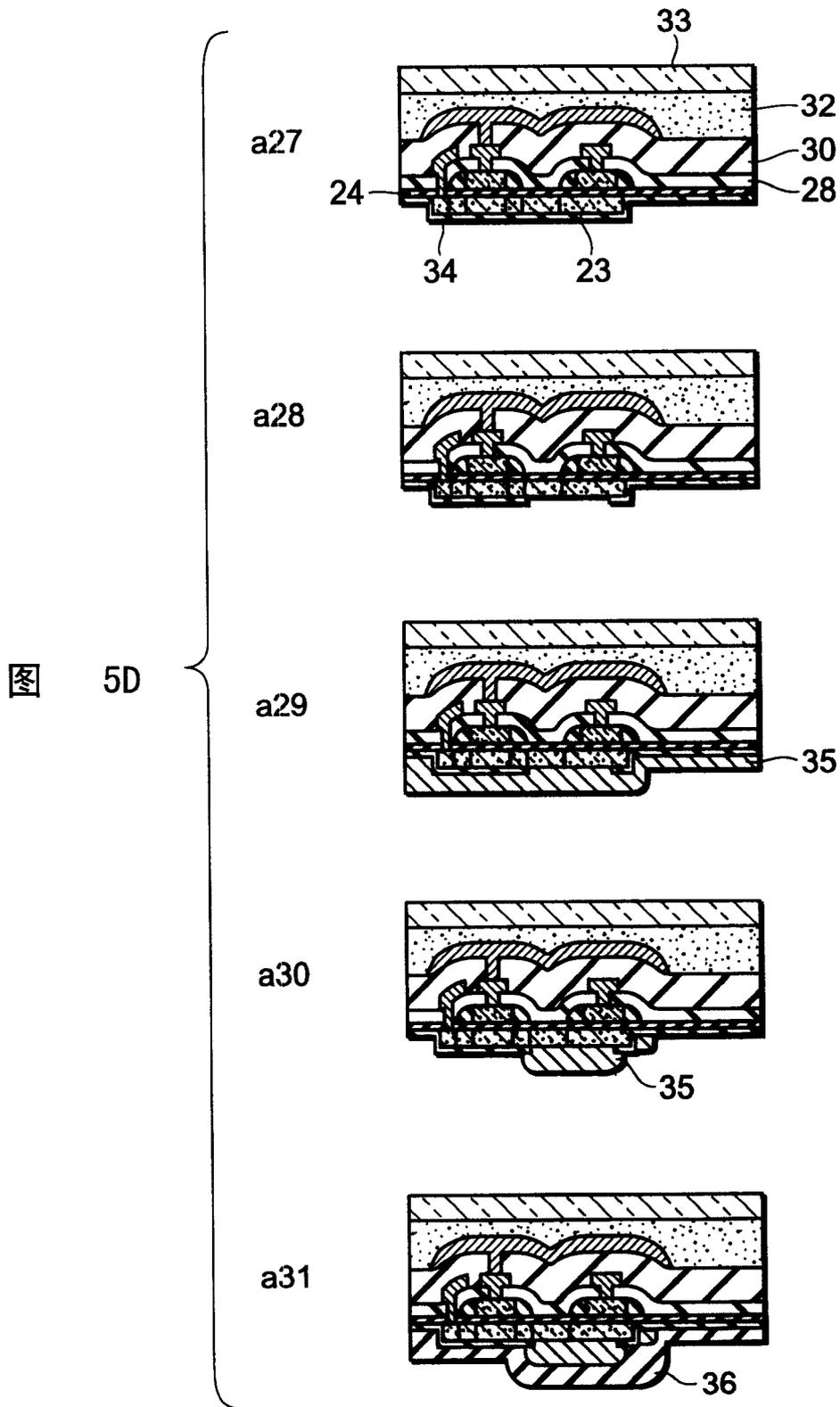


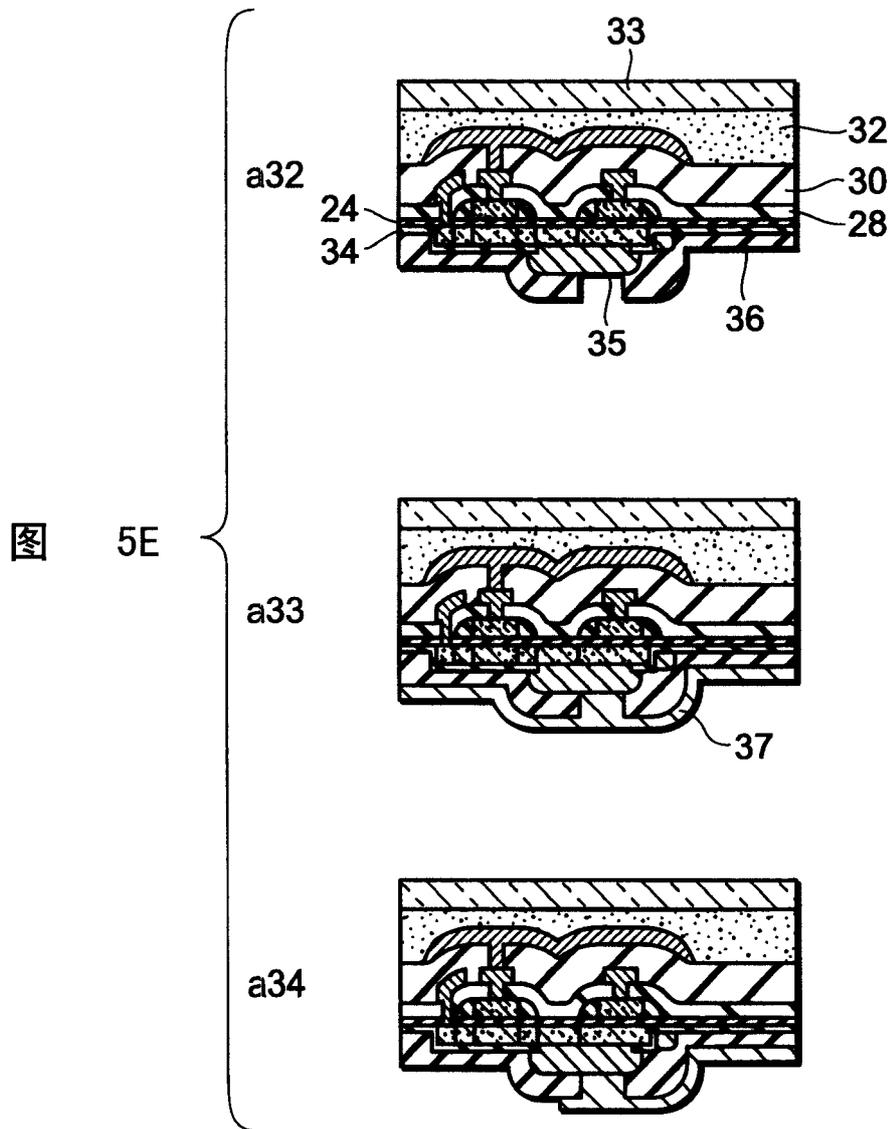
图 4

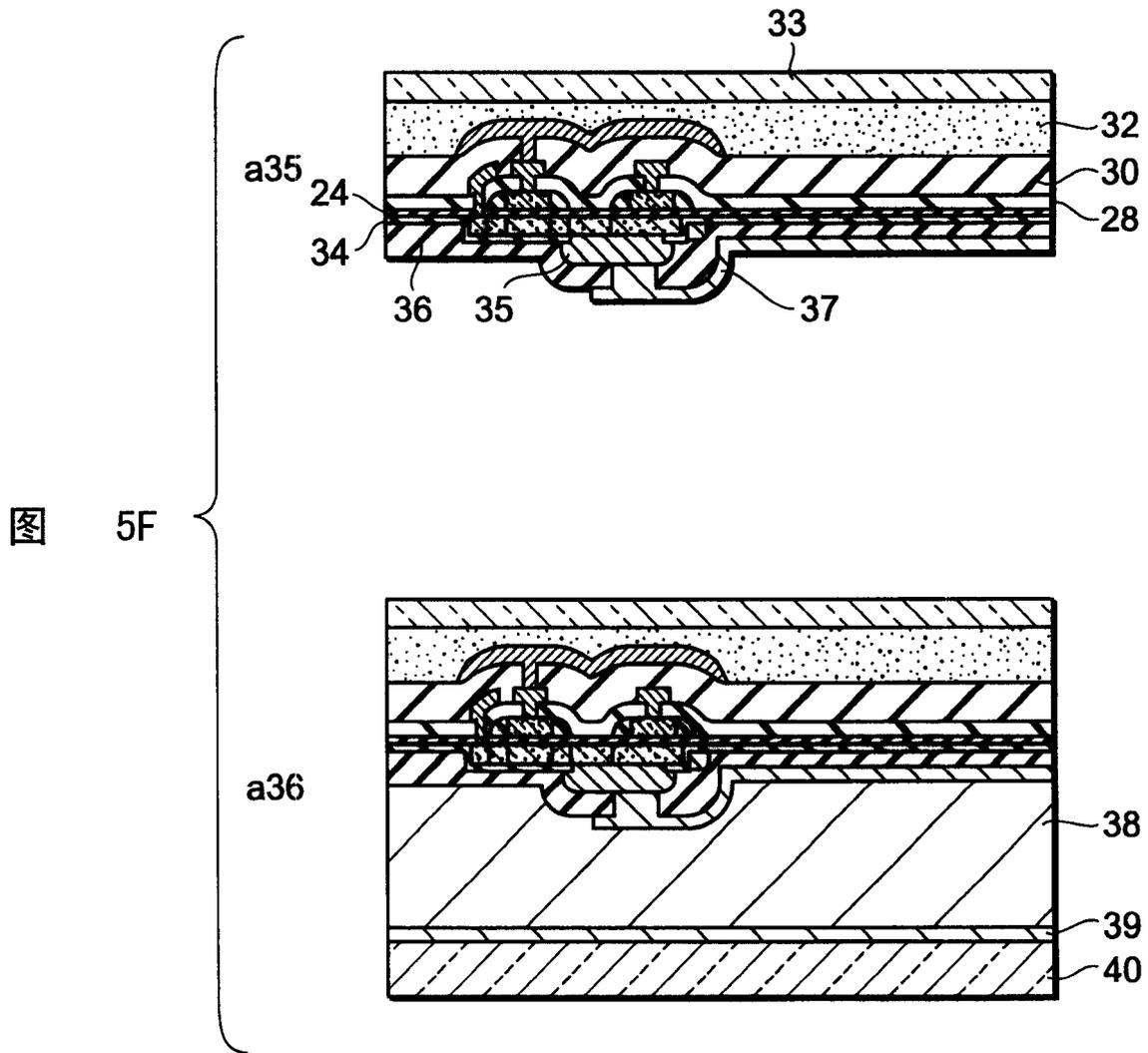












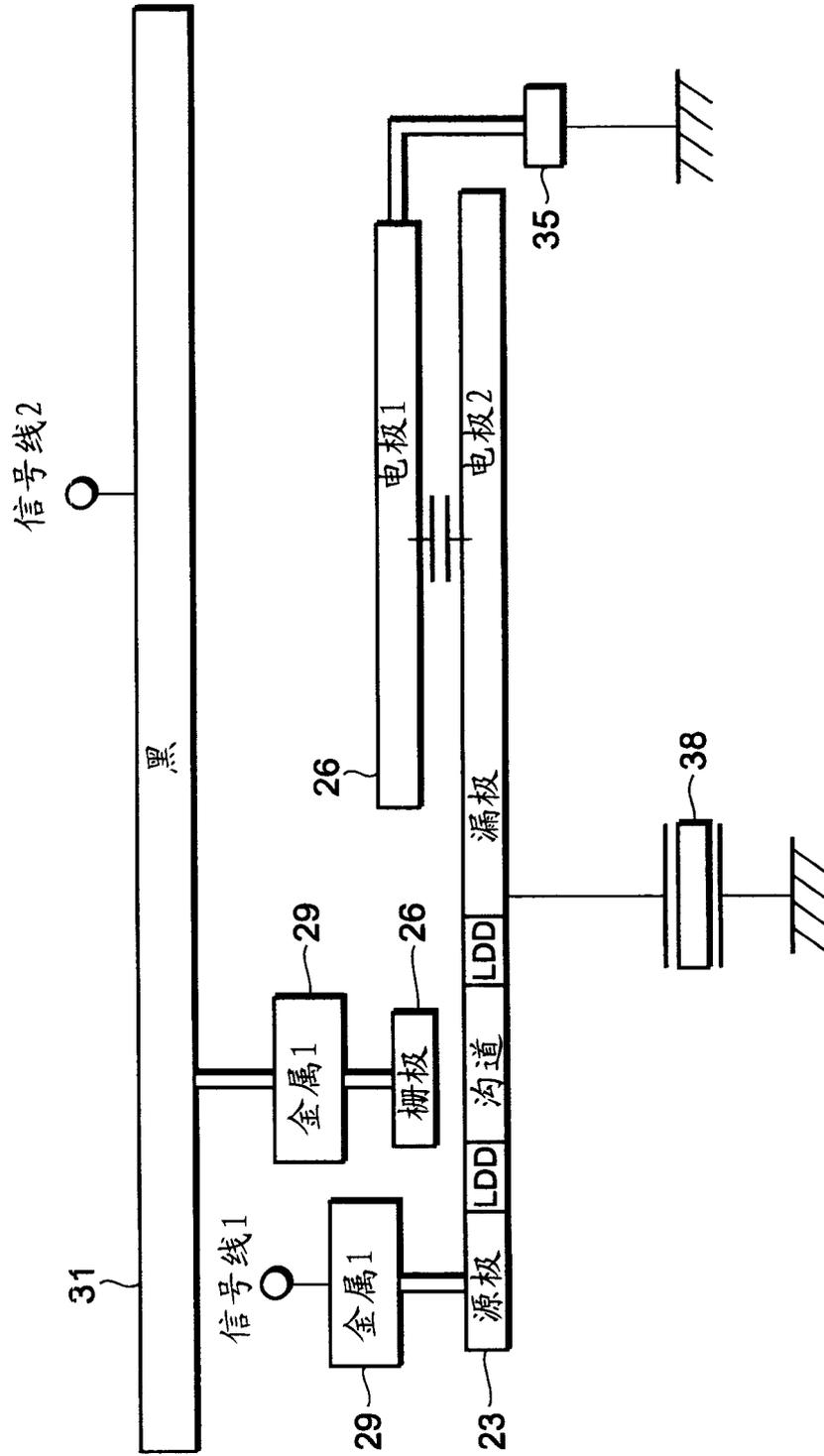
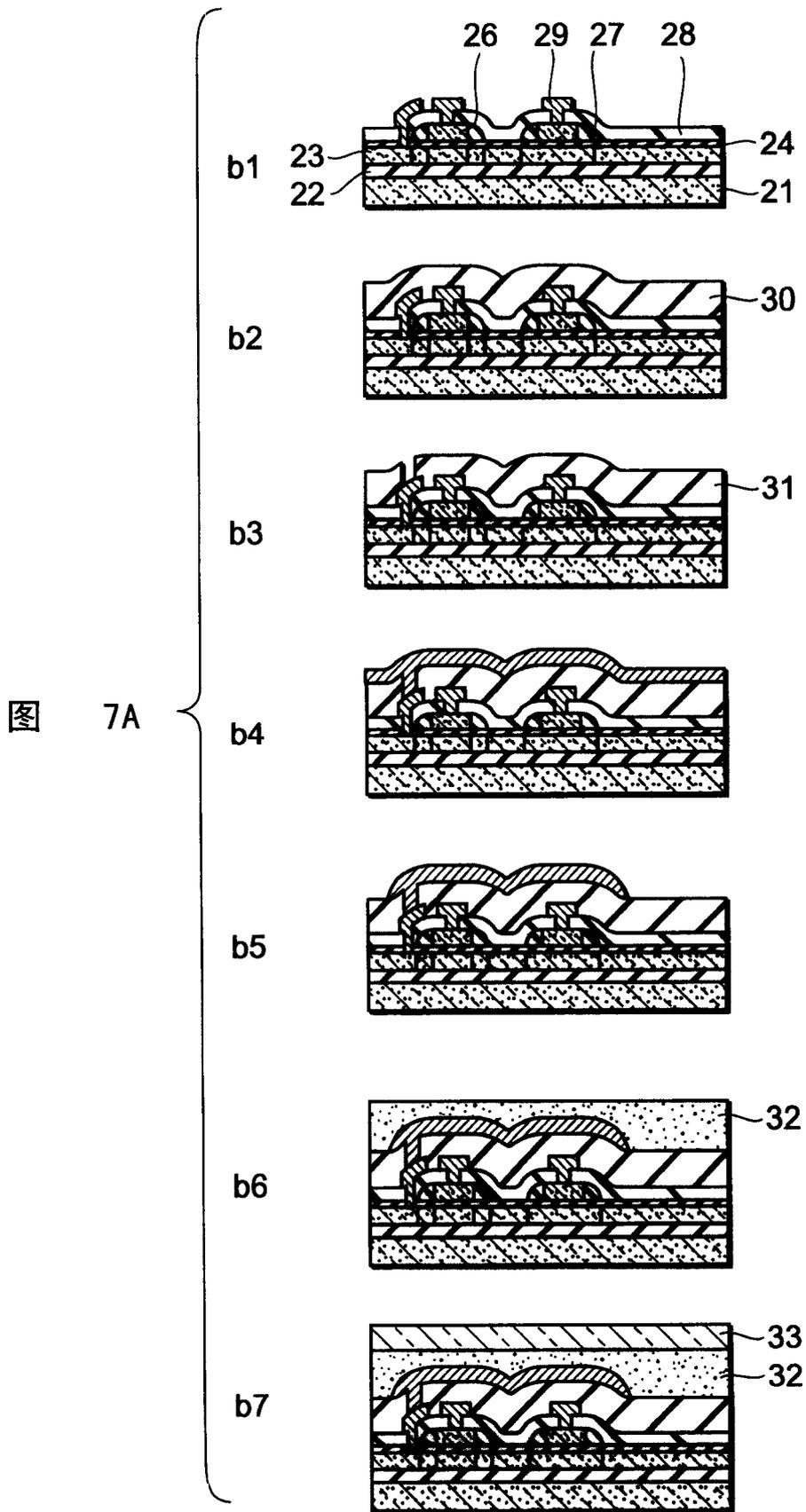
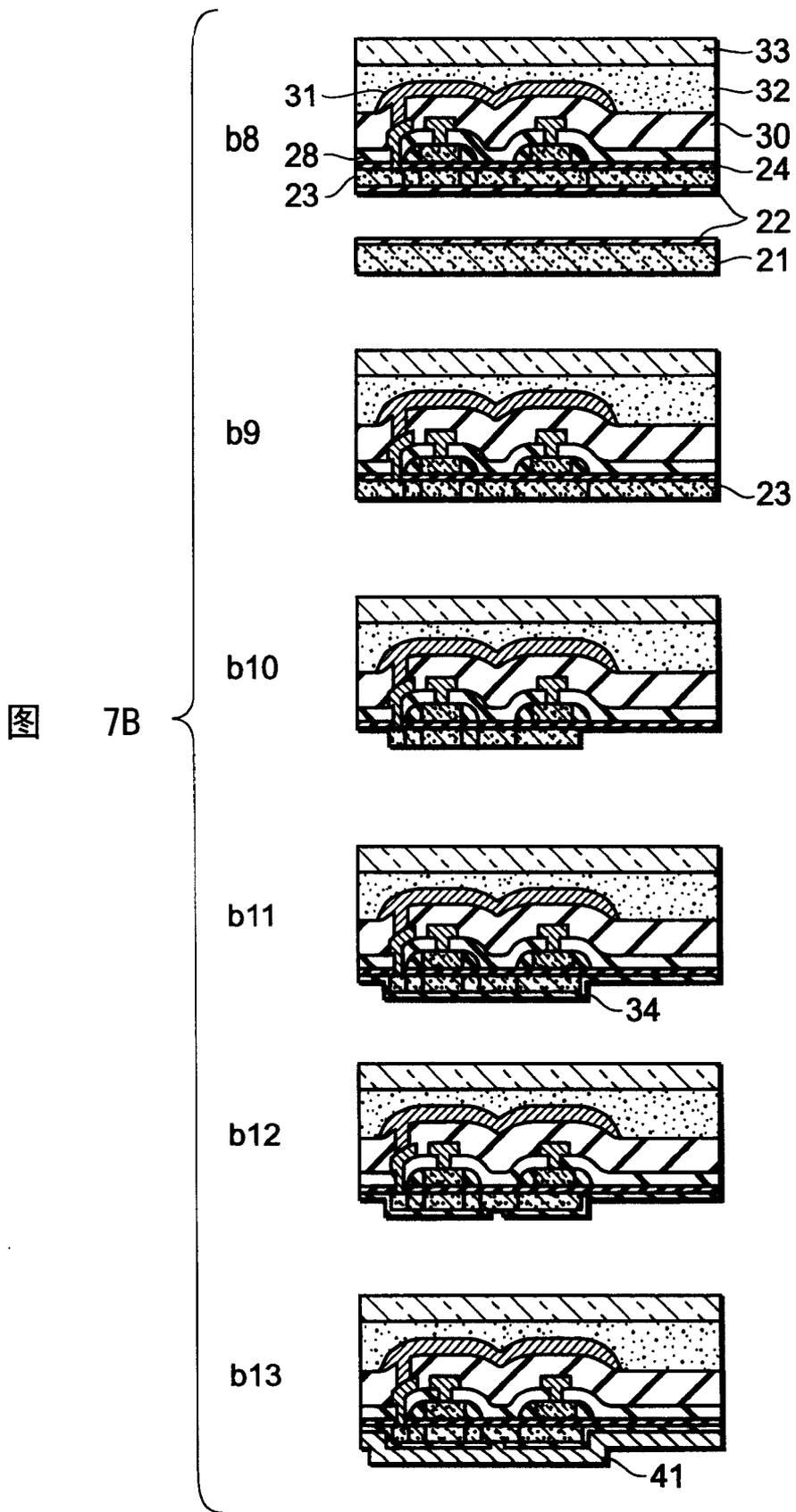
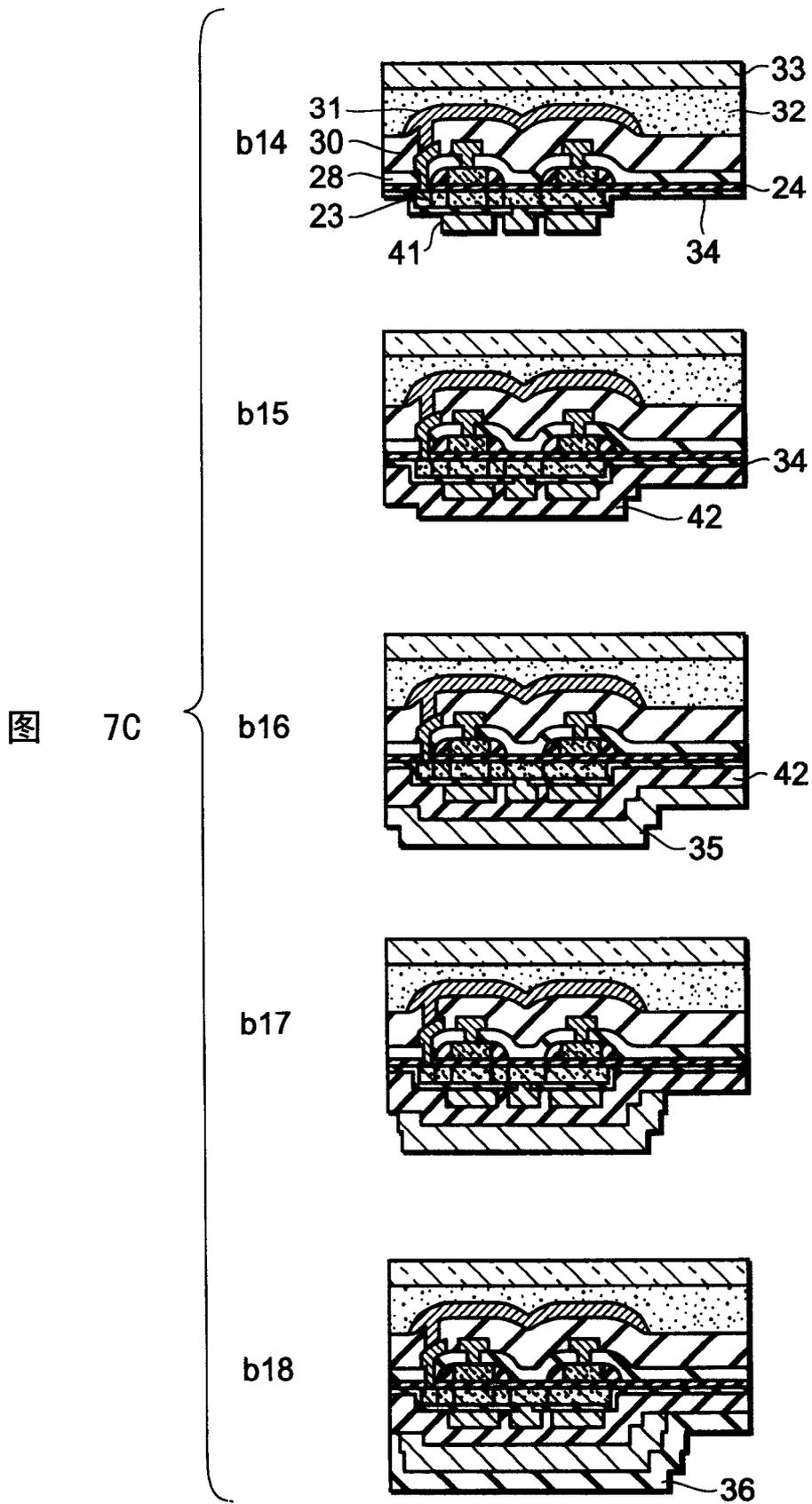
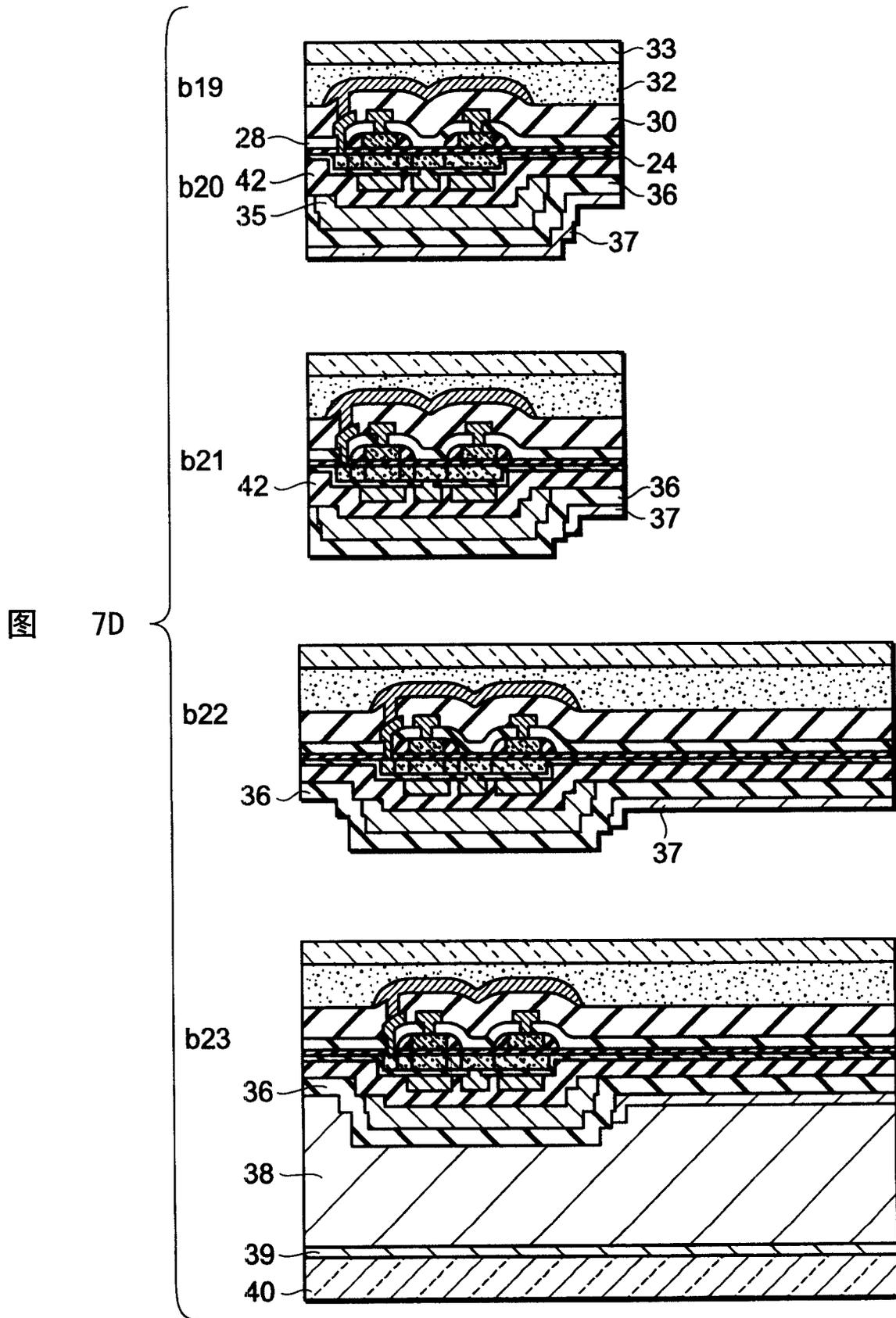


图 6









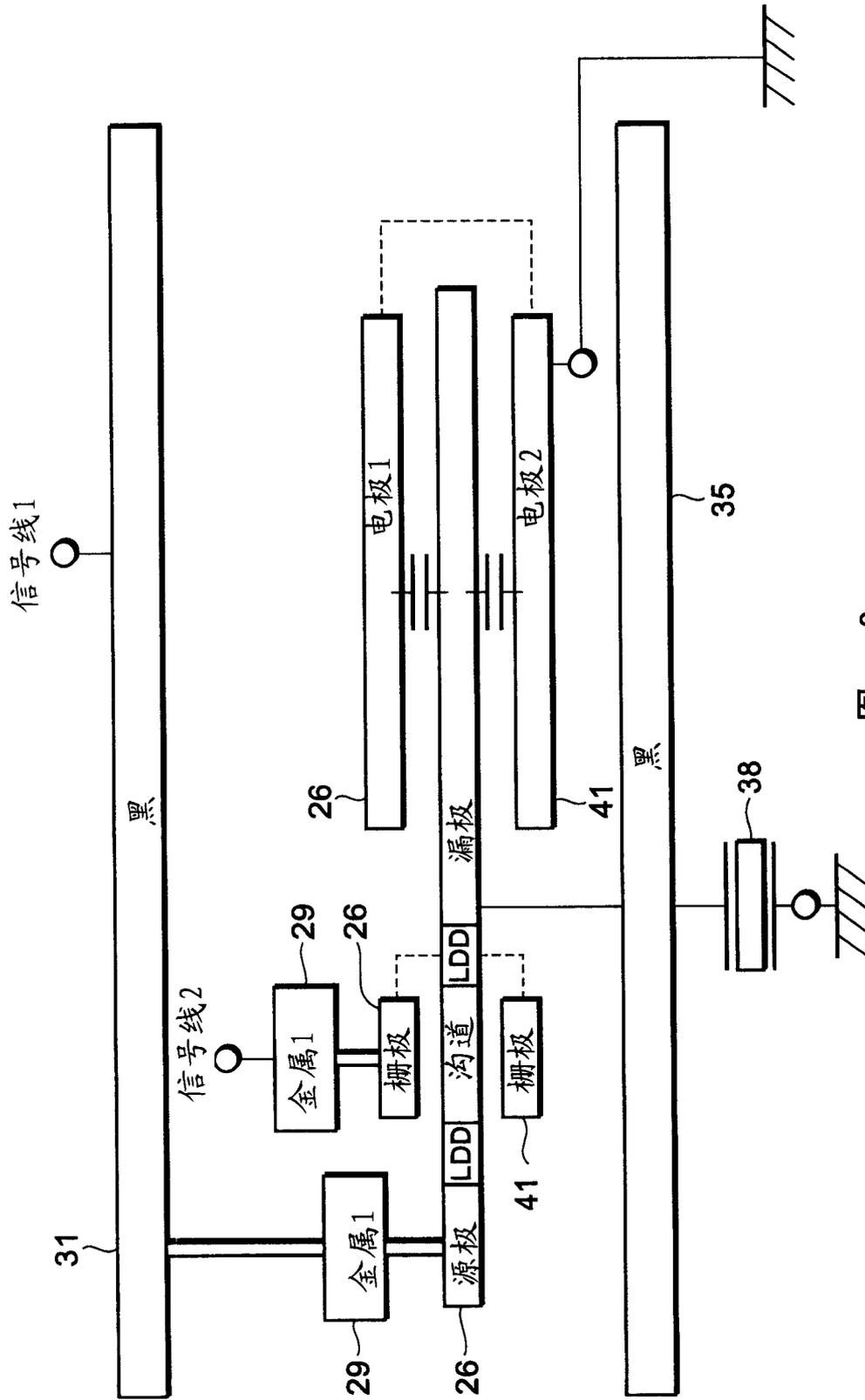
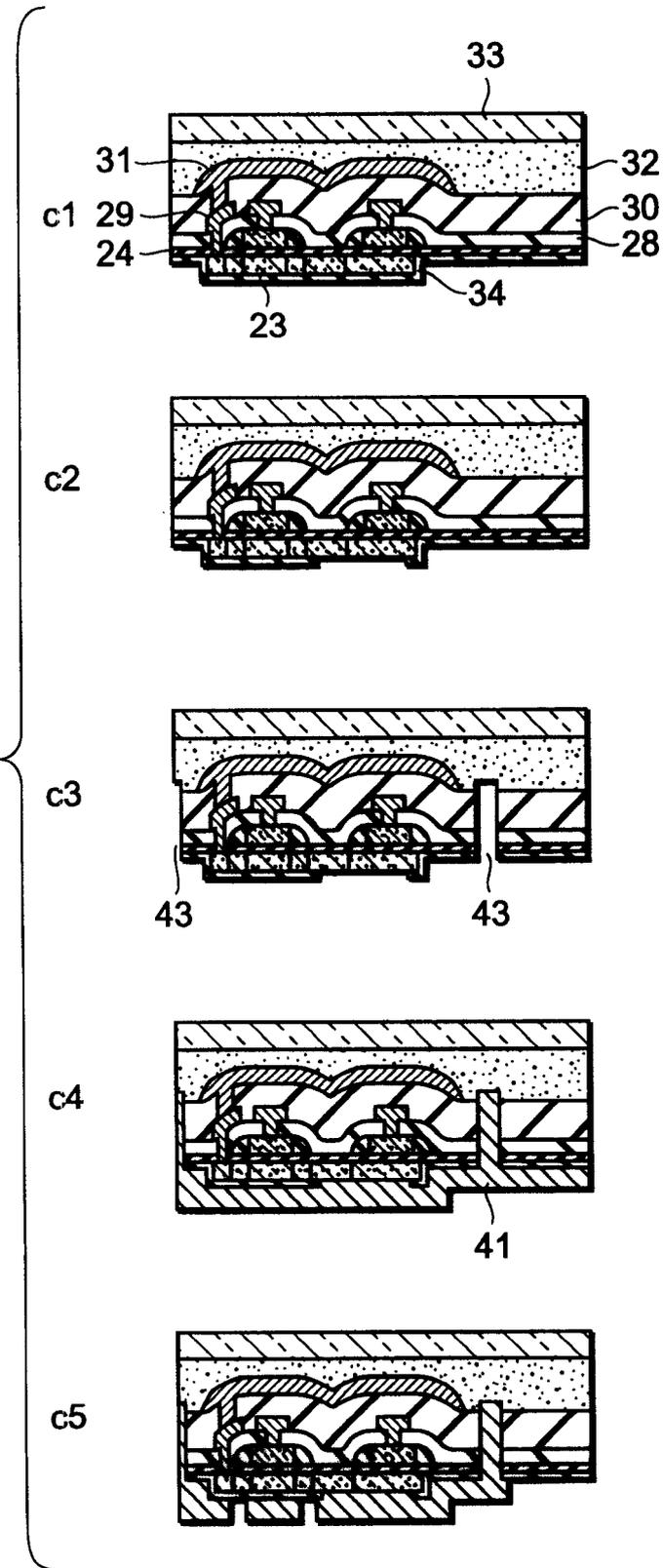
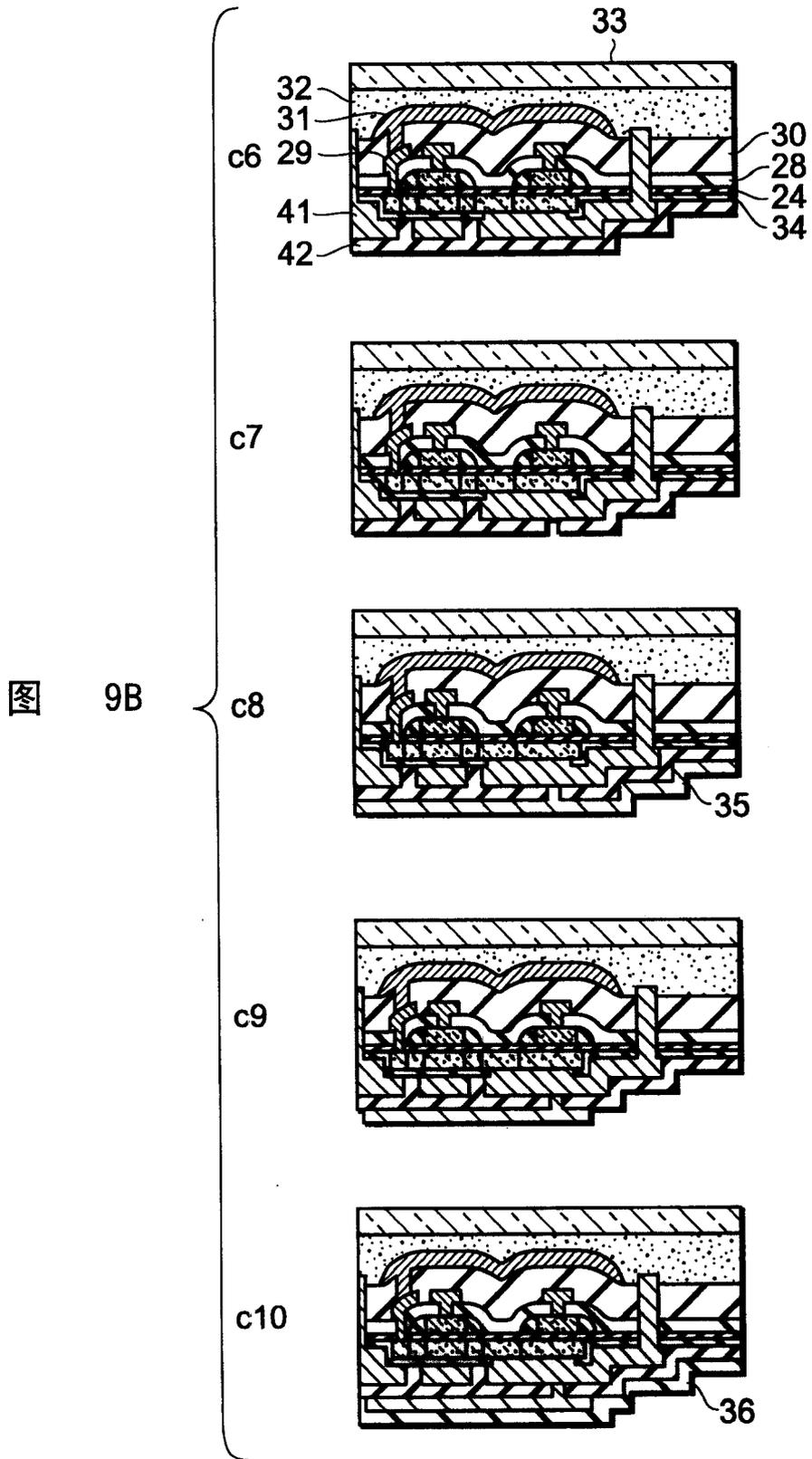
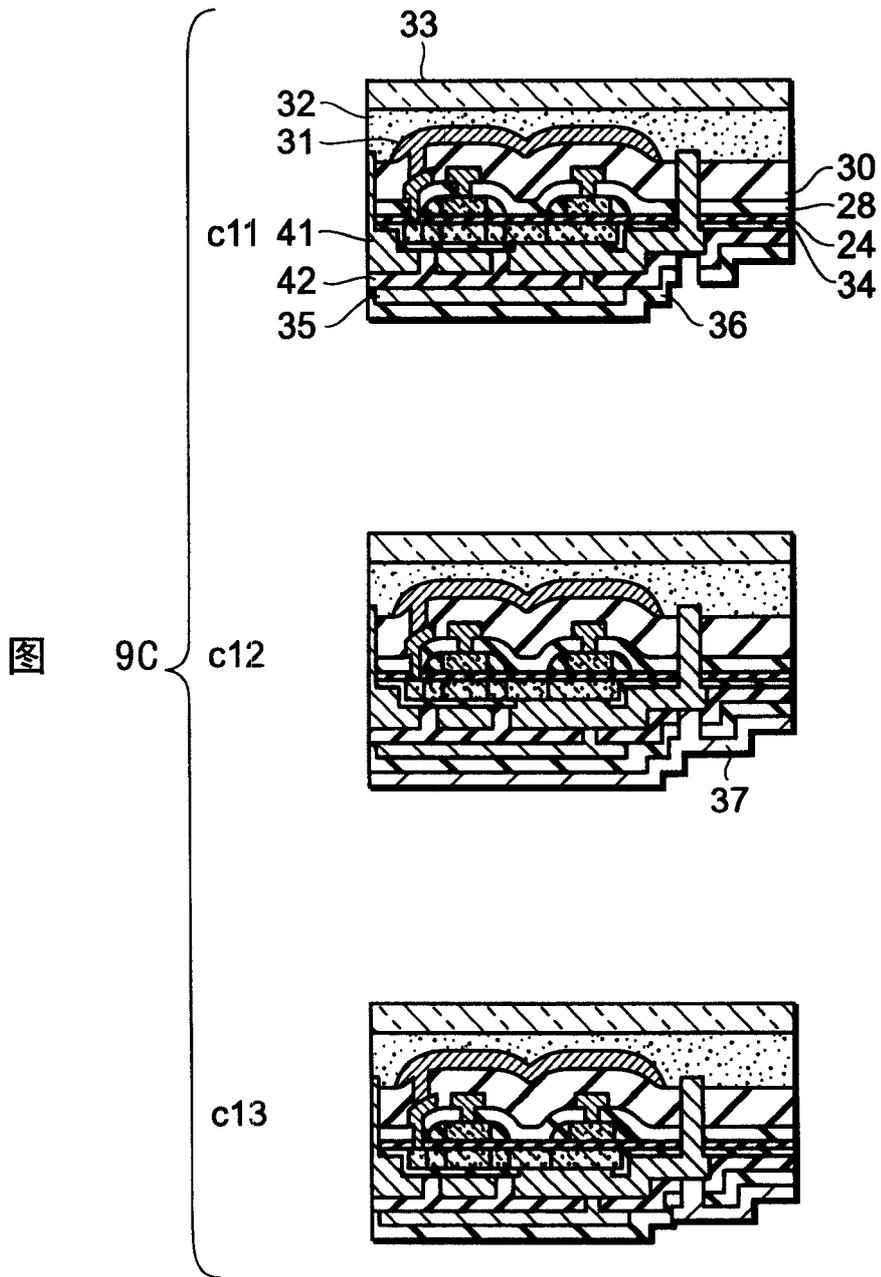


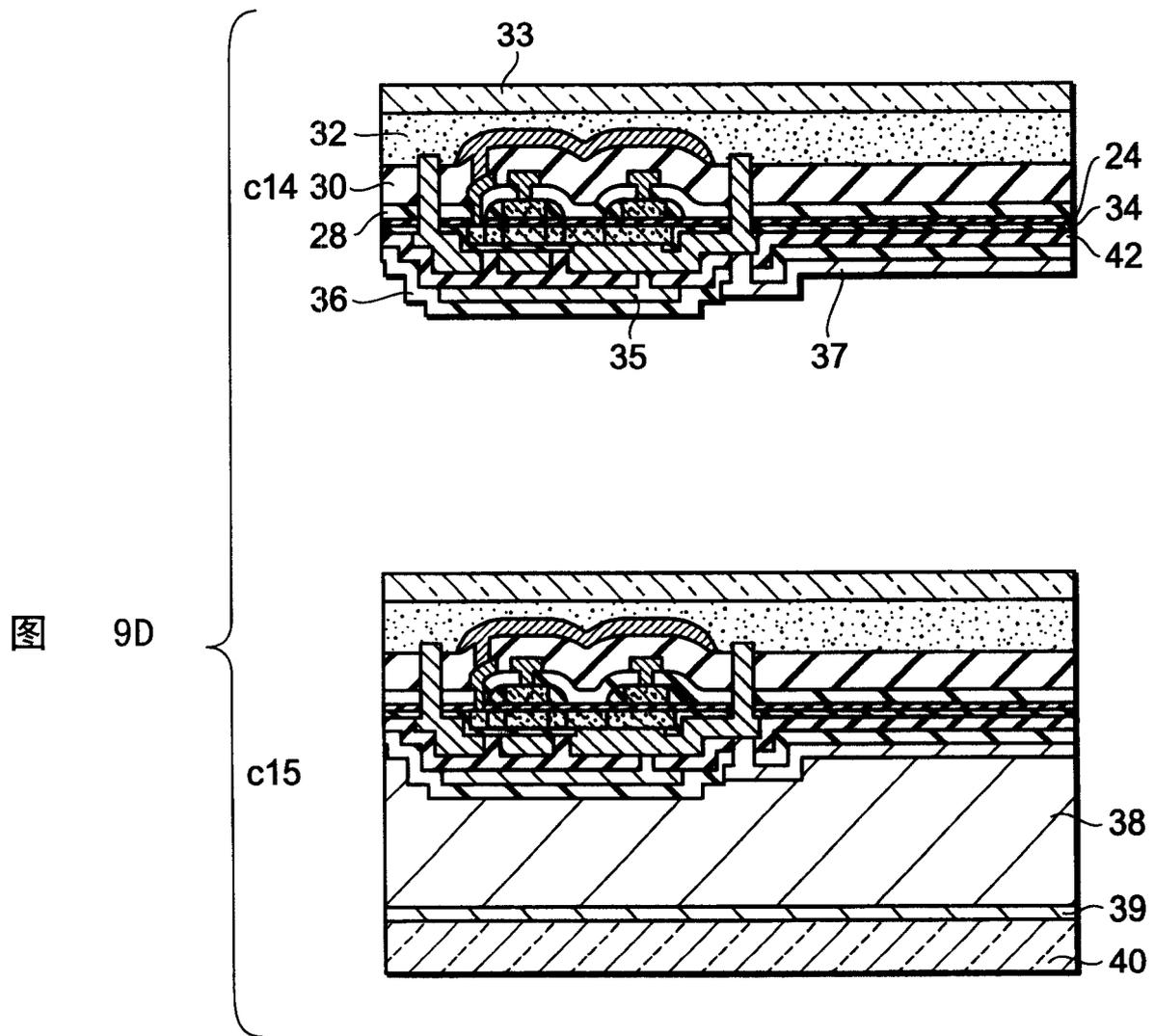
图 8

图 9A

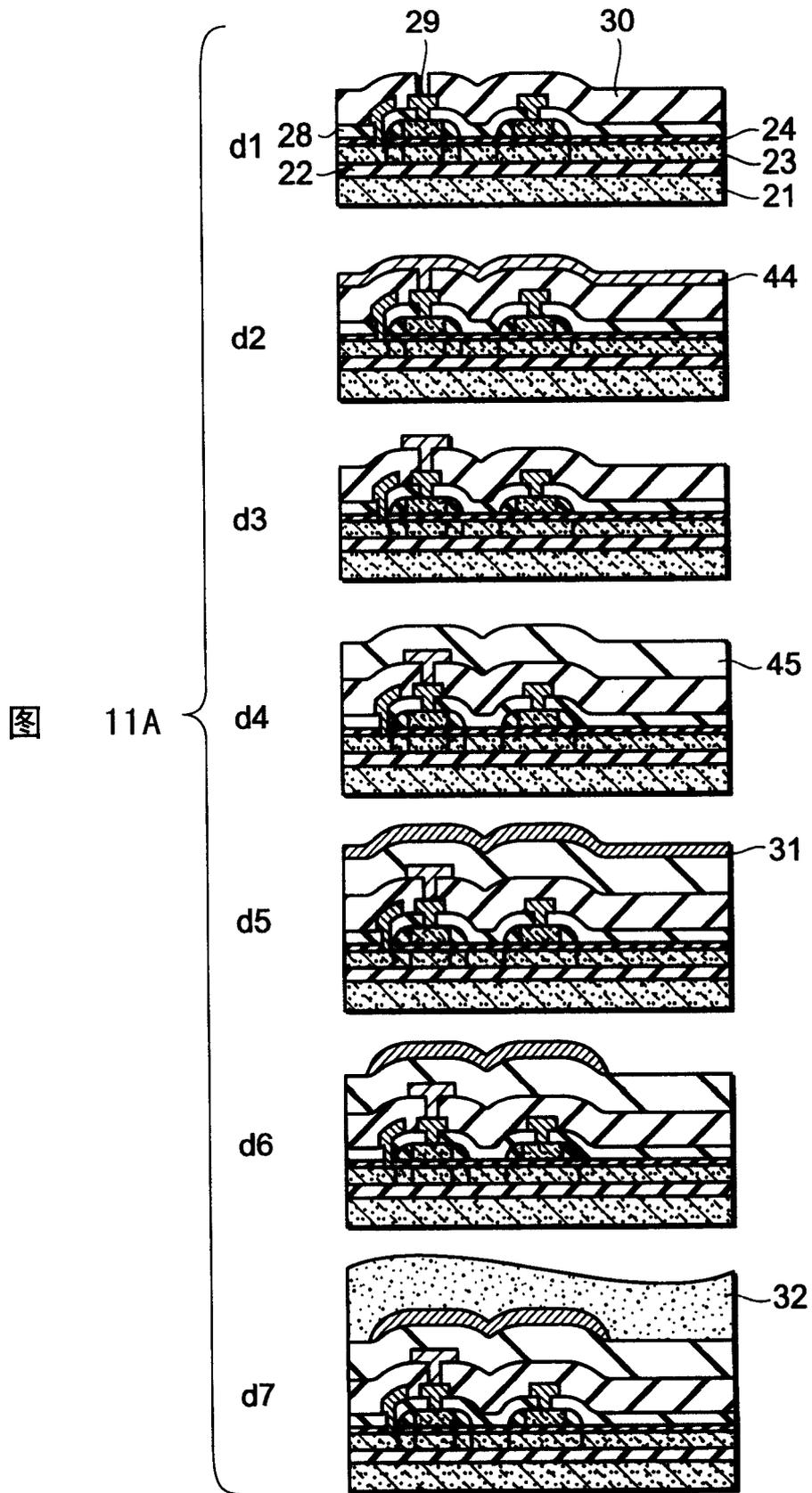


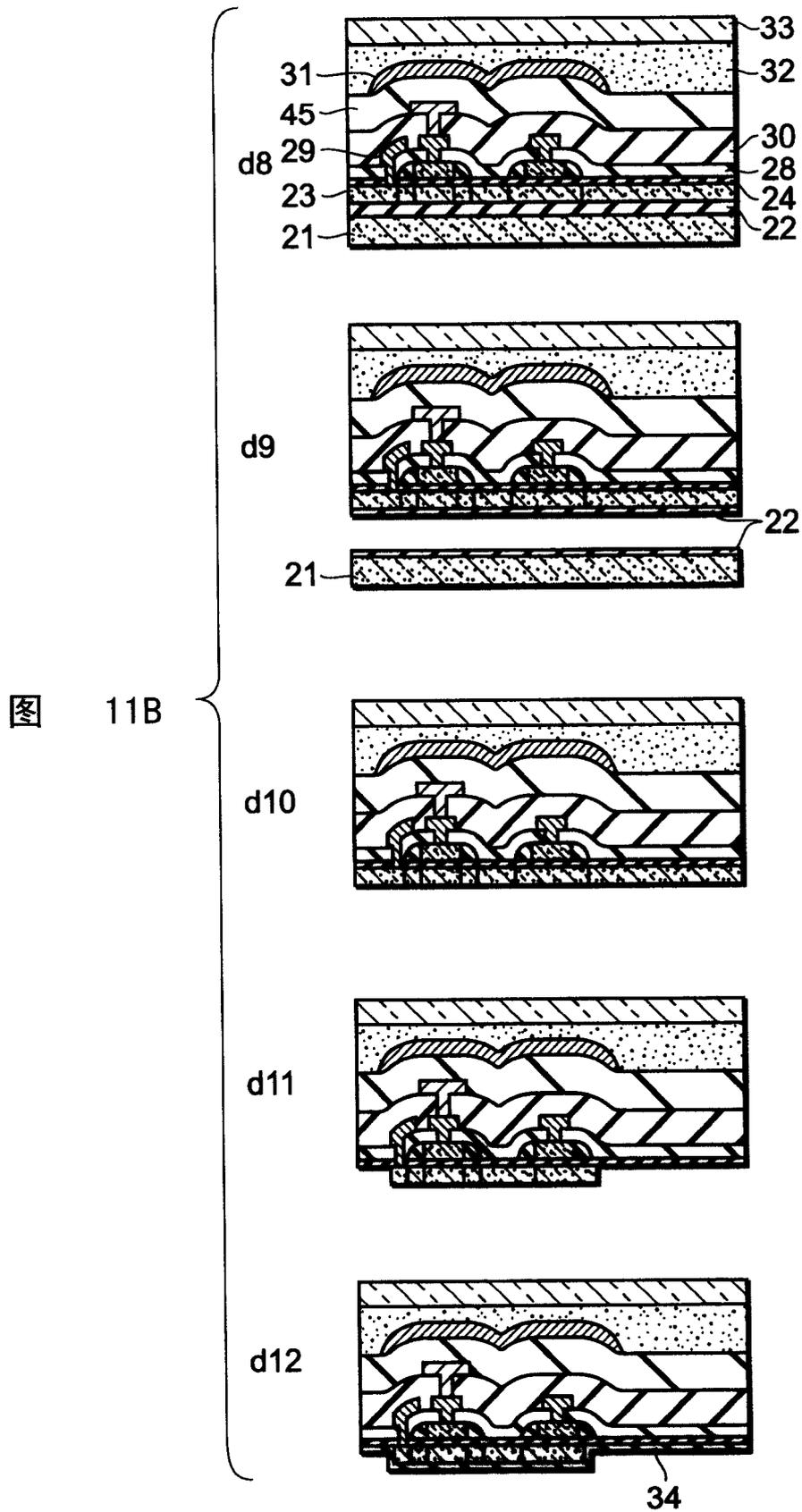


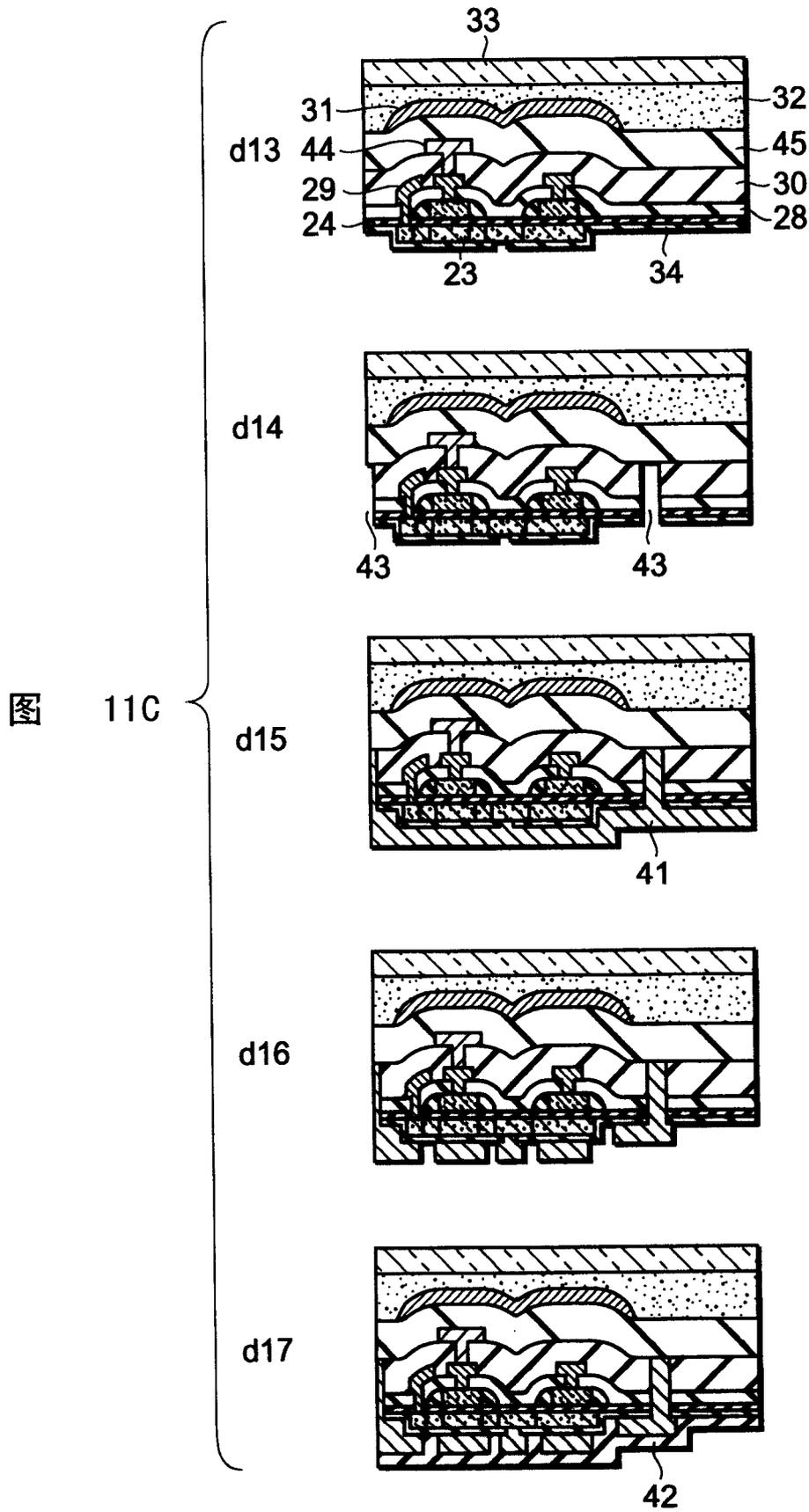












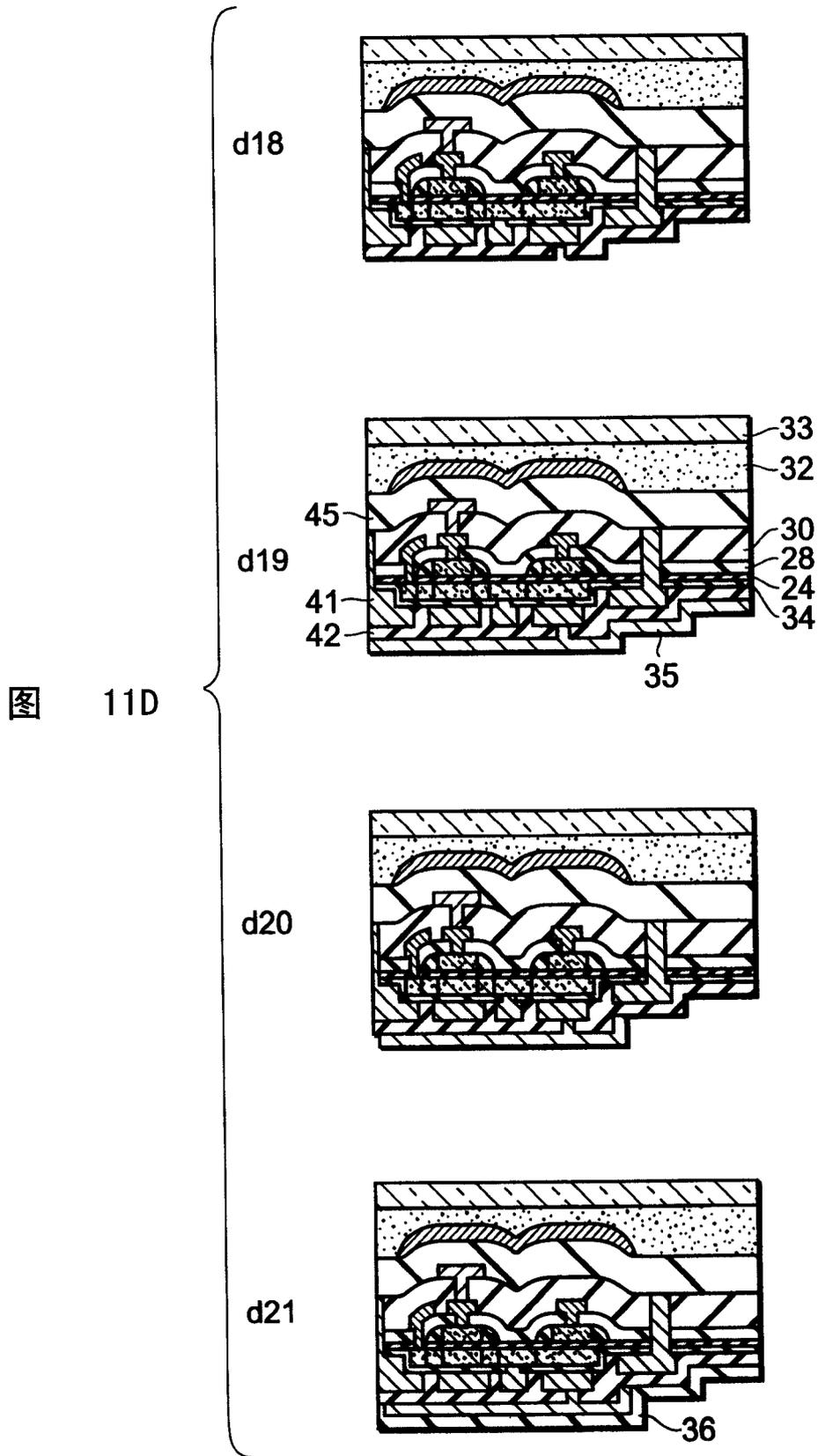
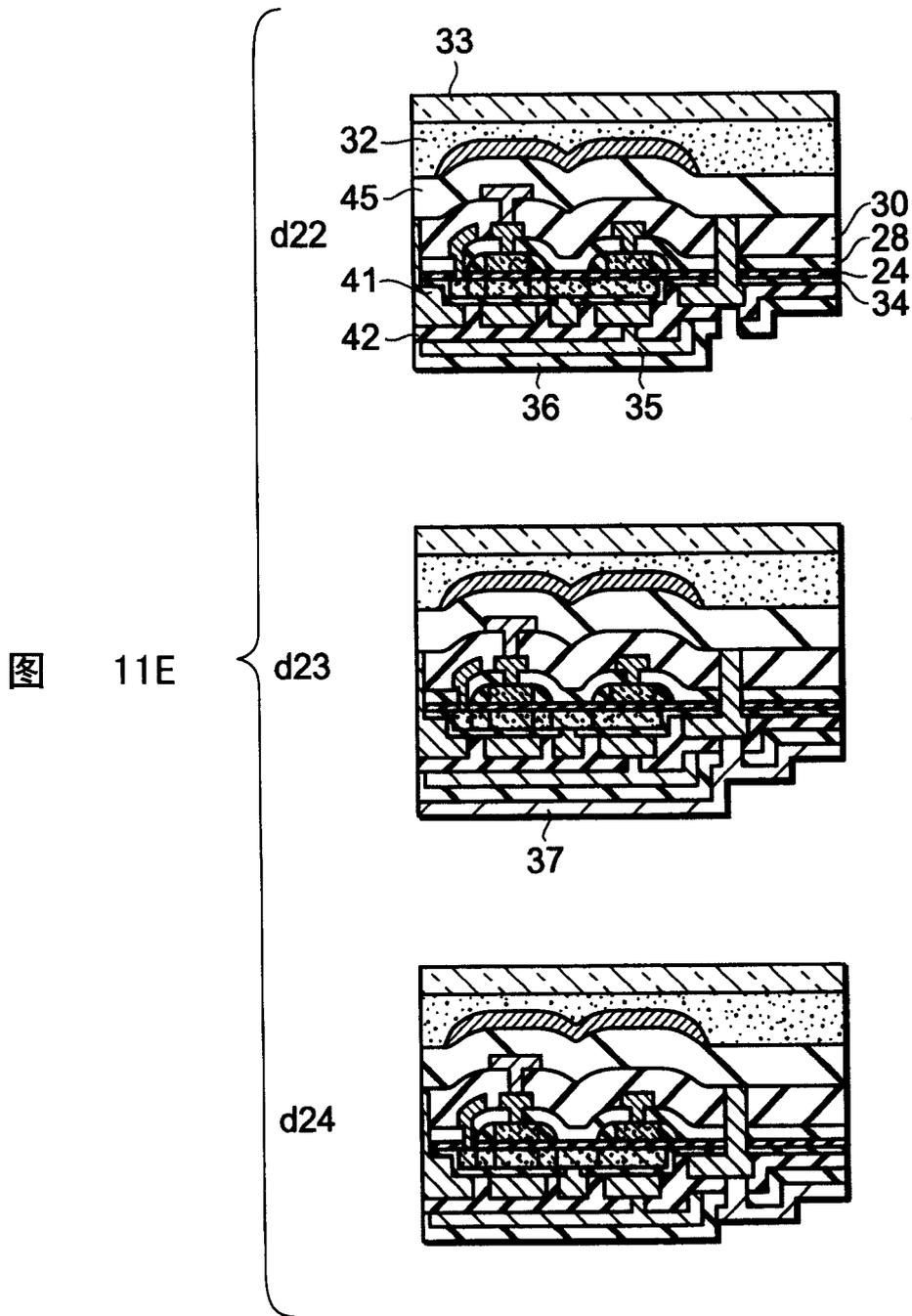


图 11D



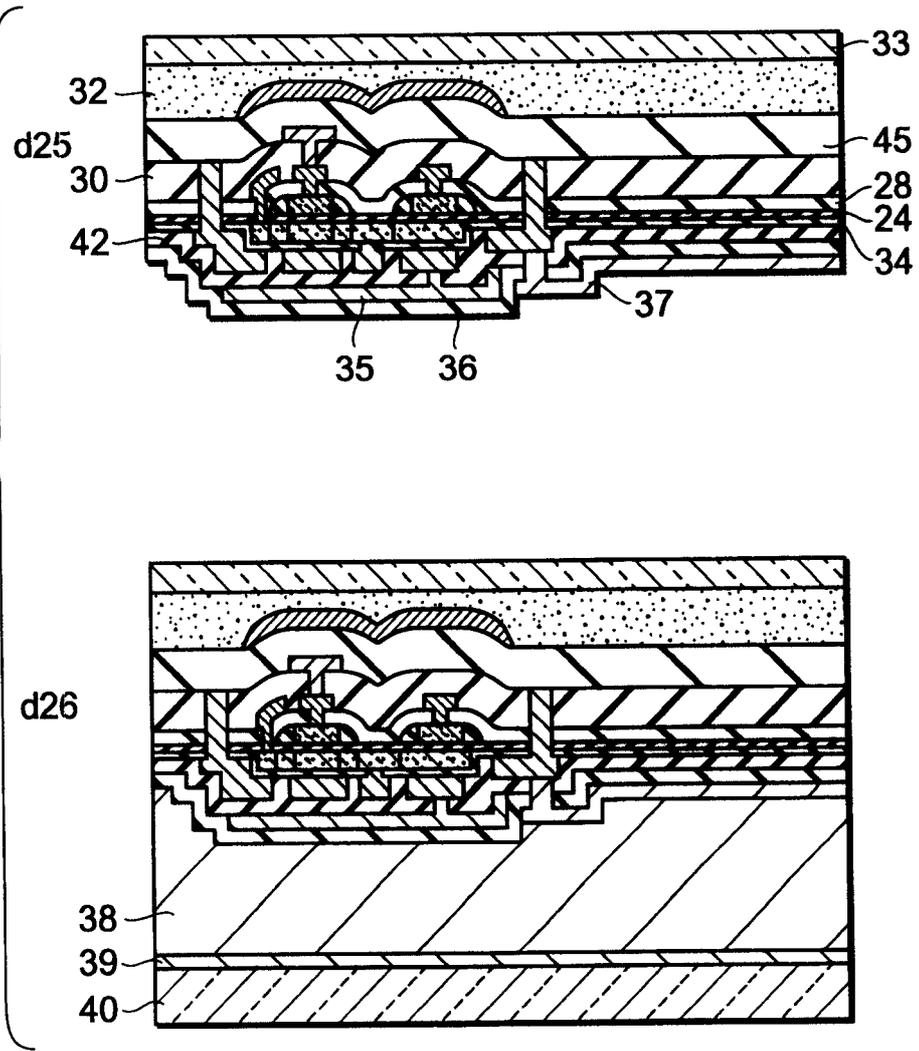


图 11F

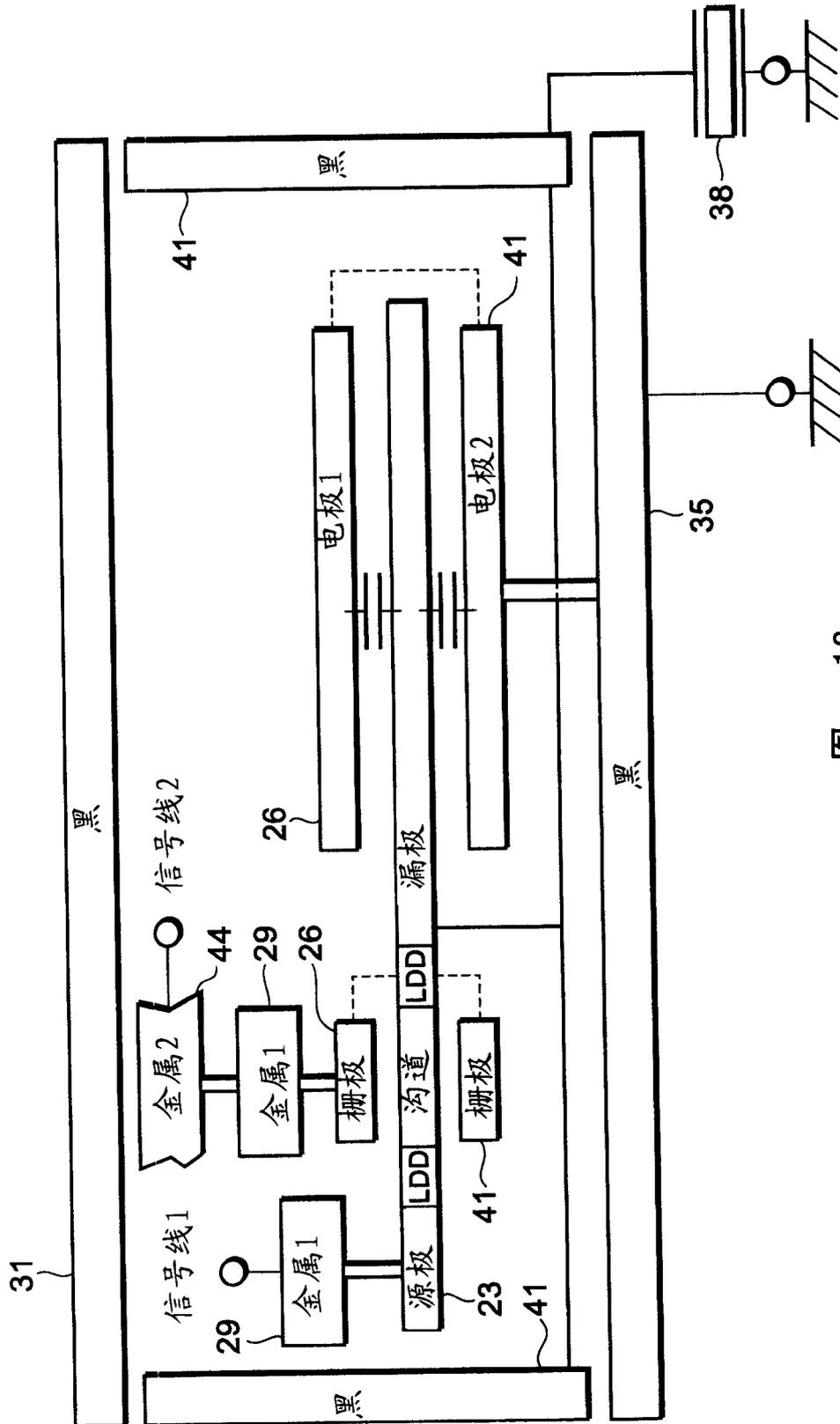
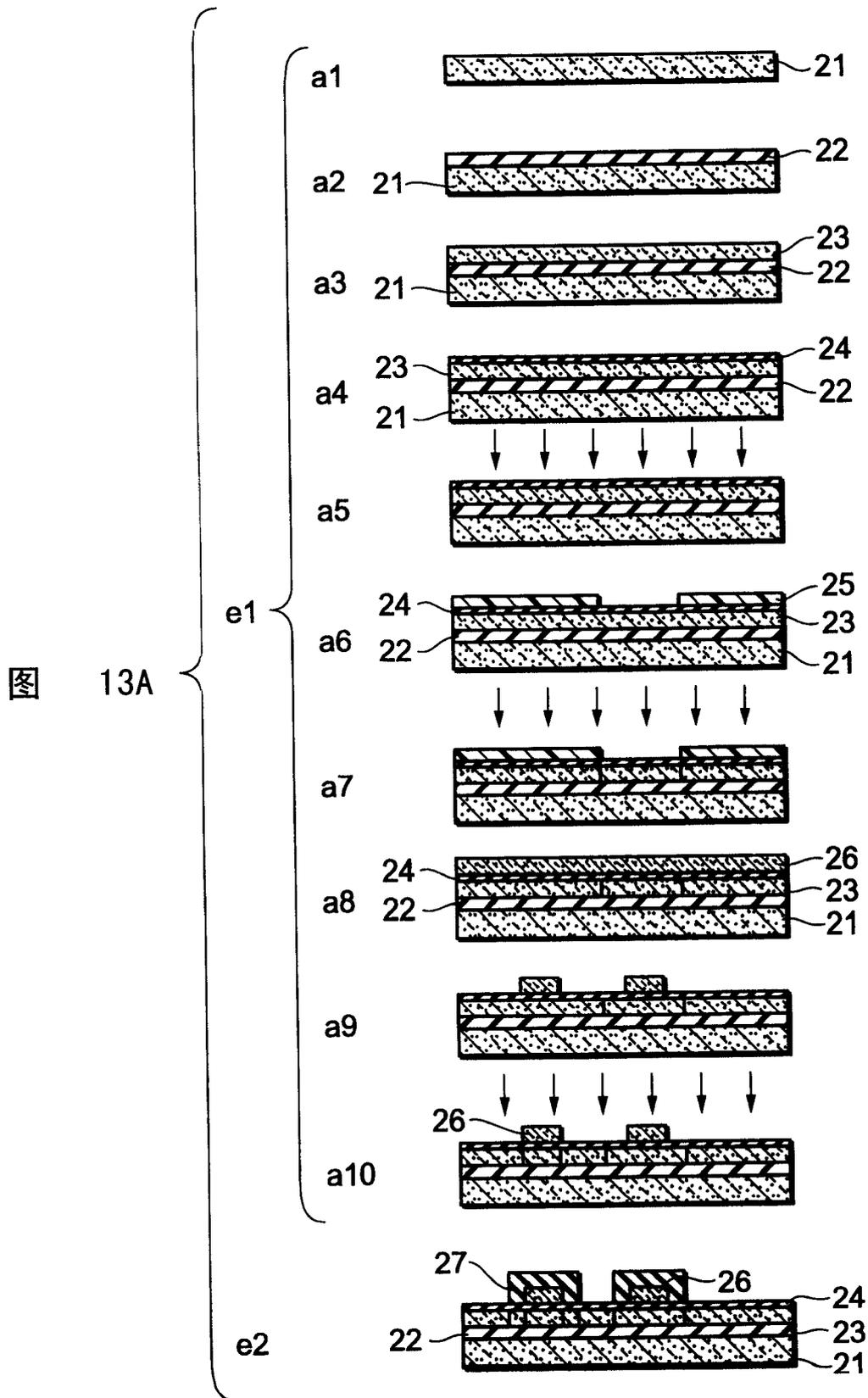
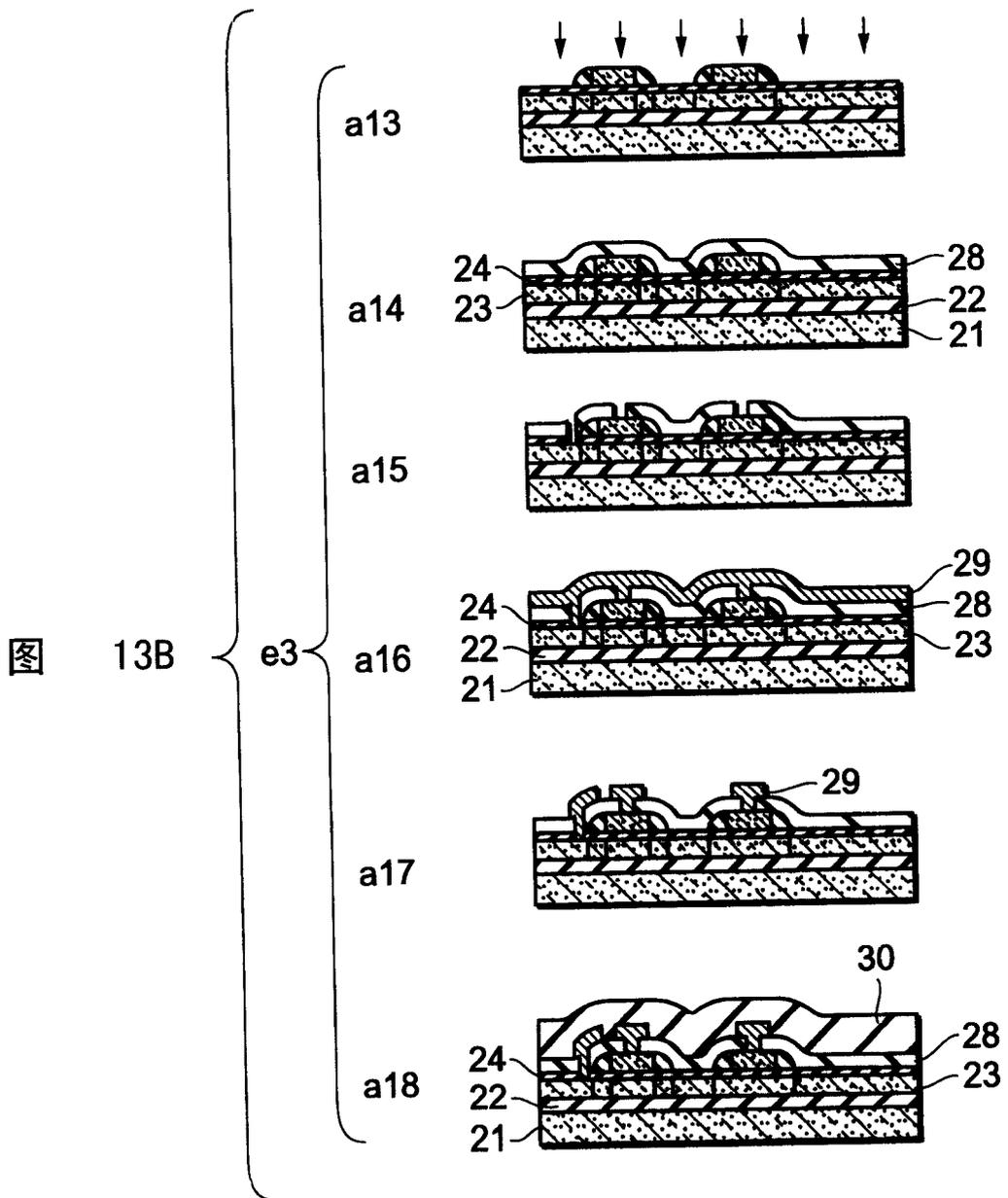


图 12





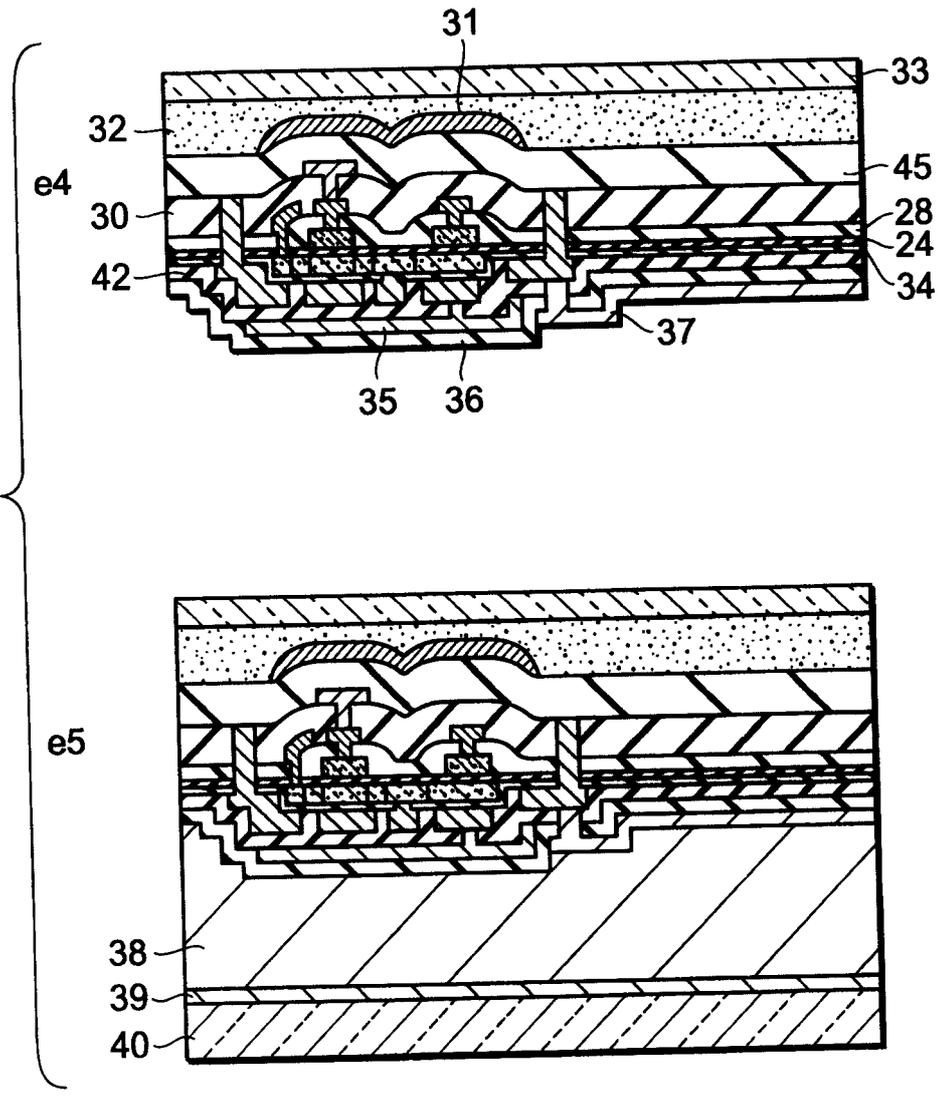


图 13C

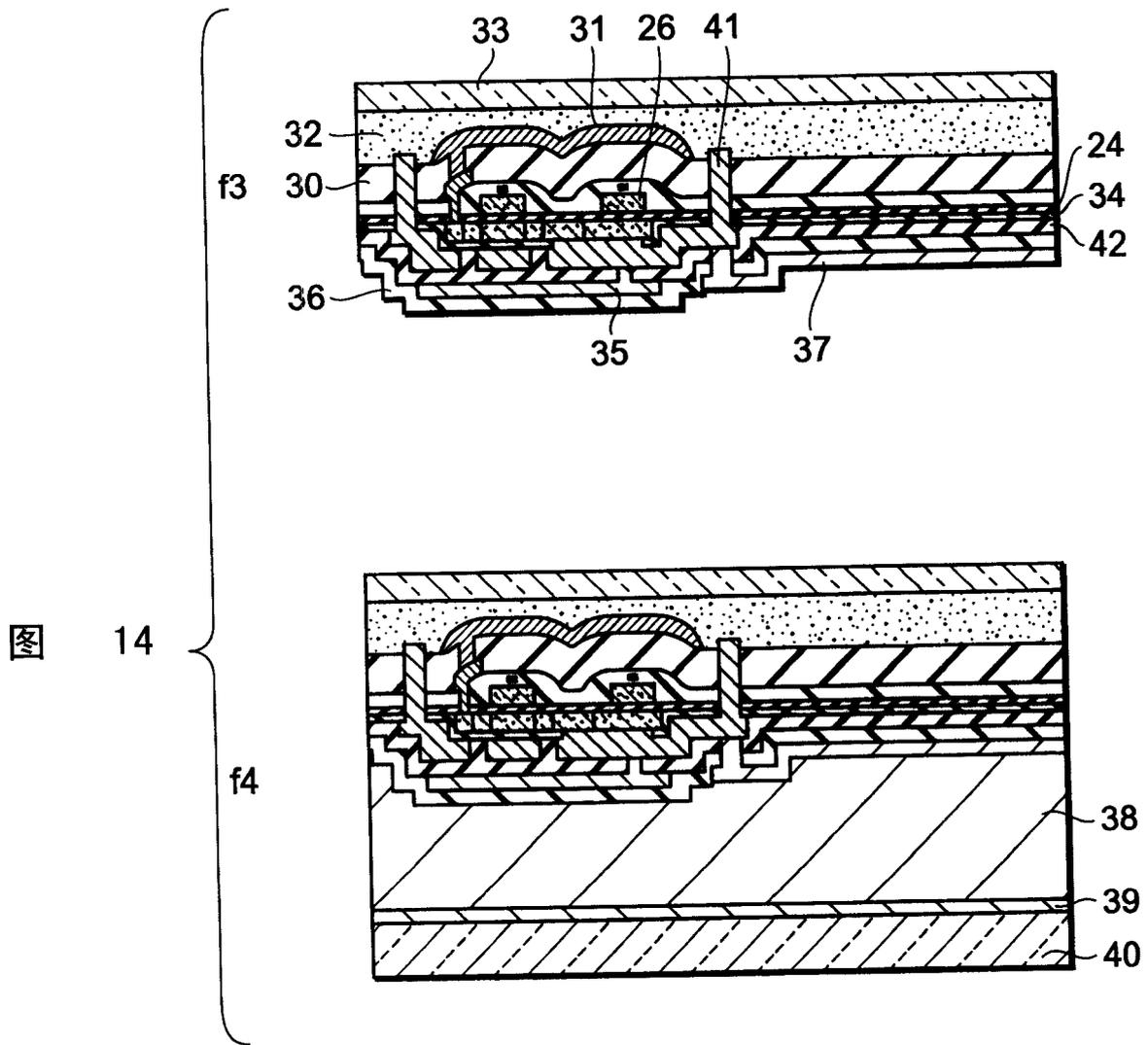


图 14

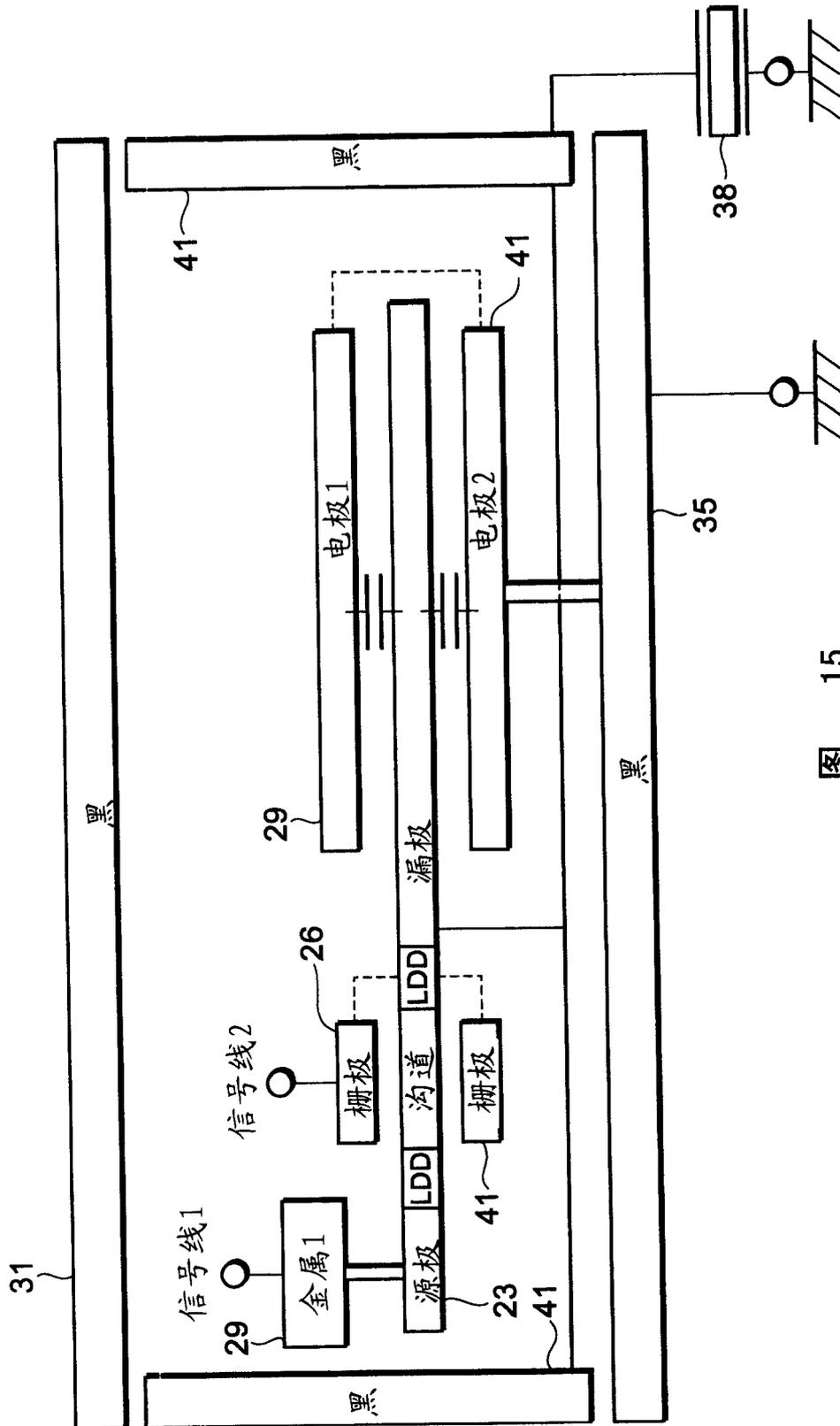


图 15

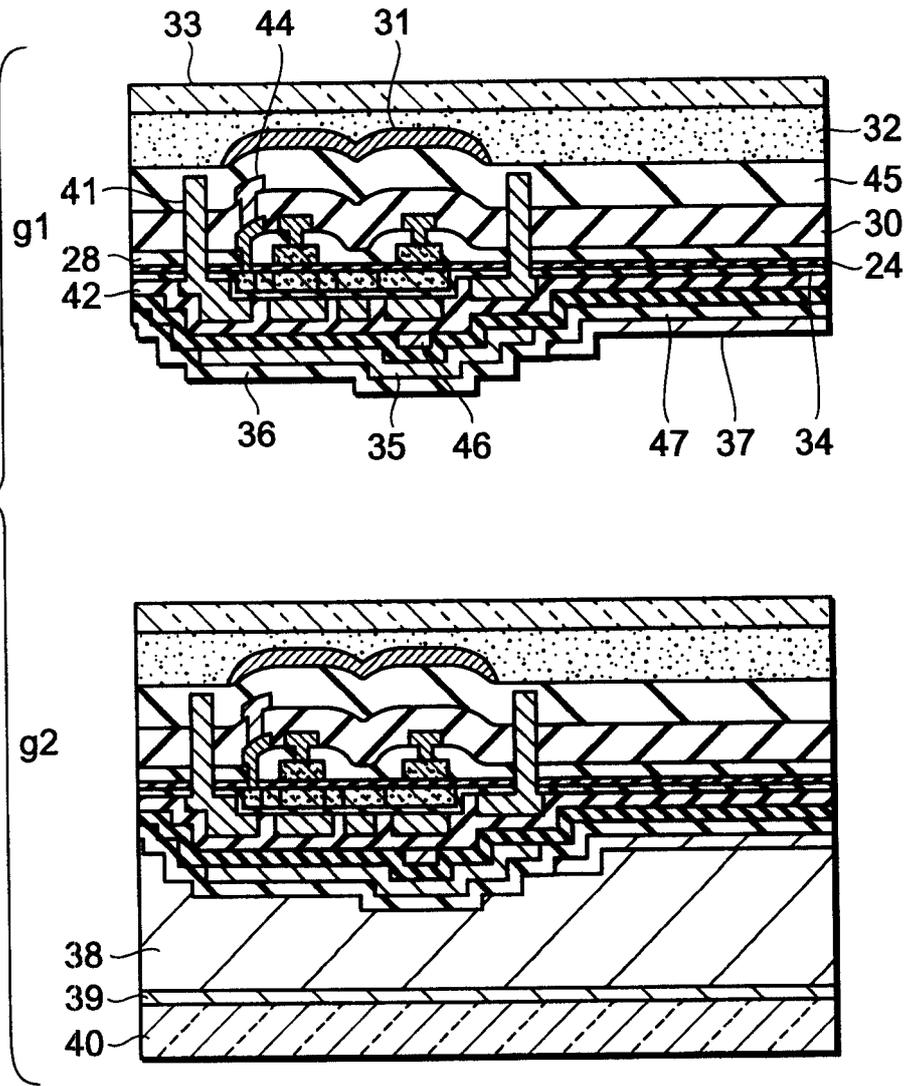


图 16

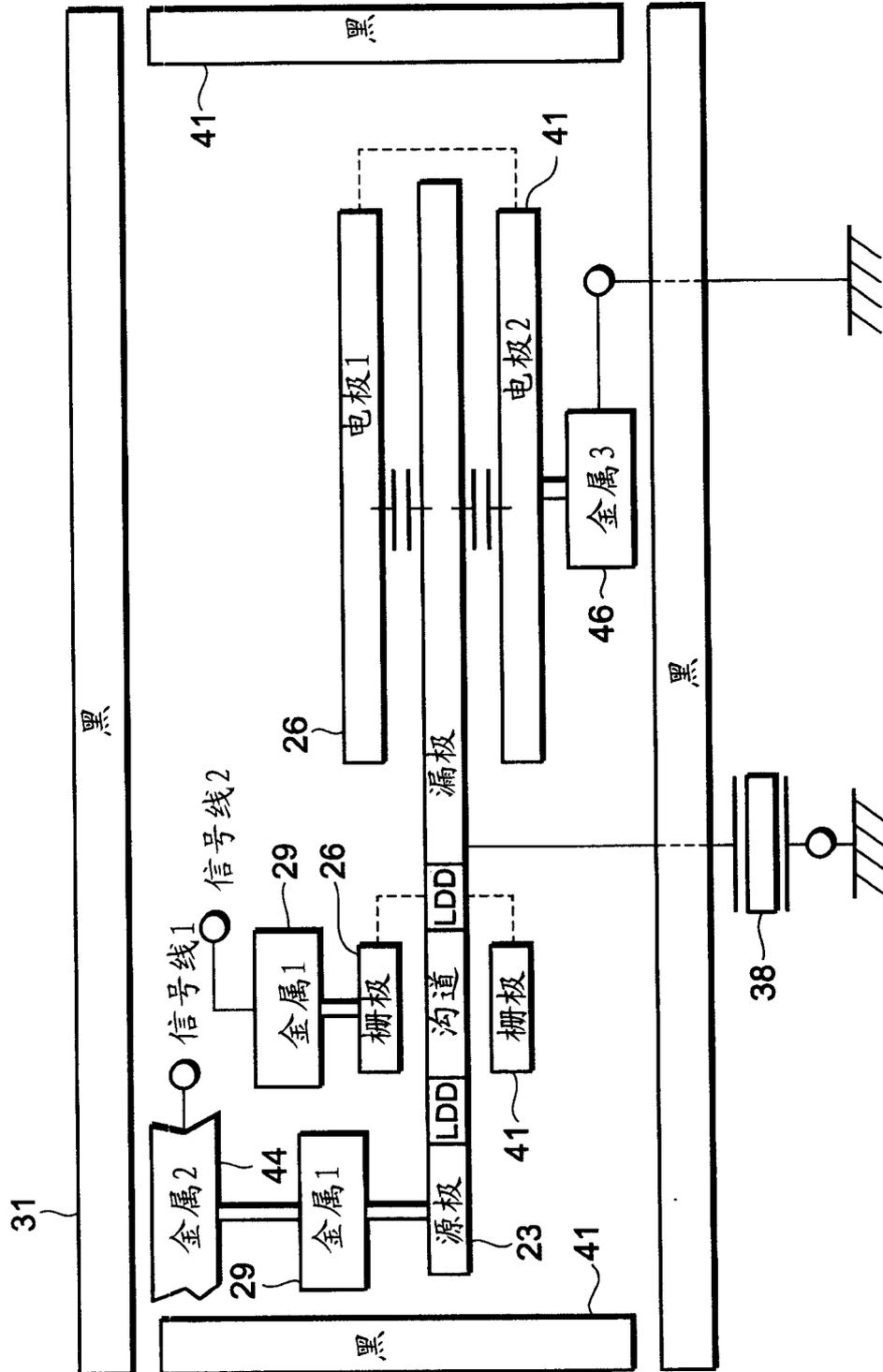


图 17

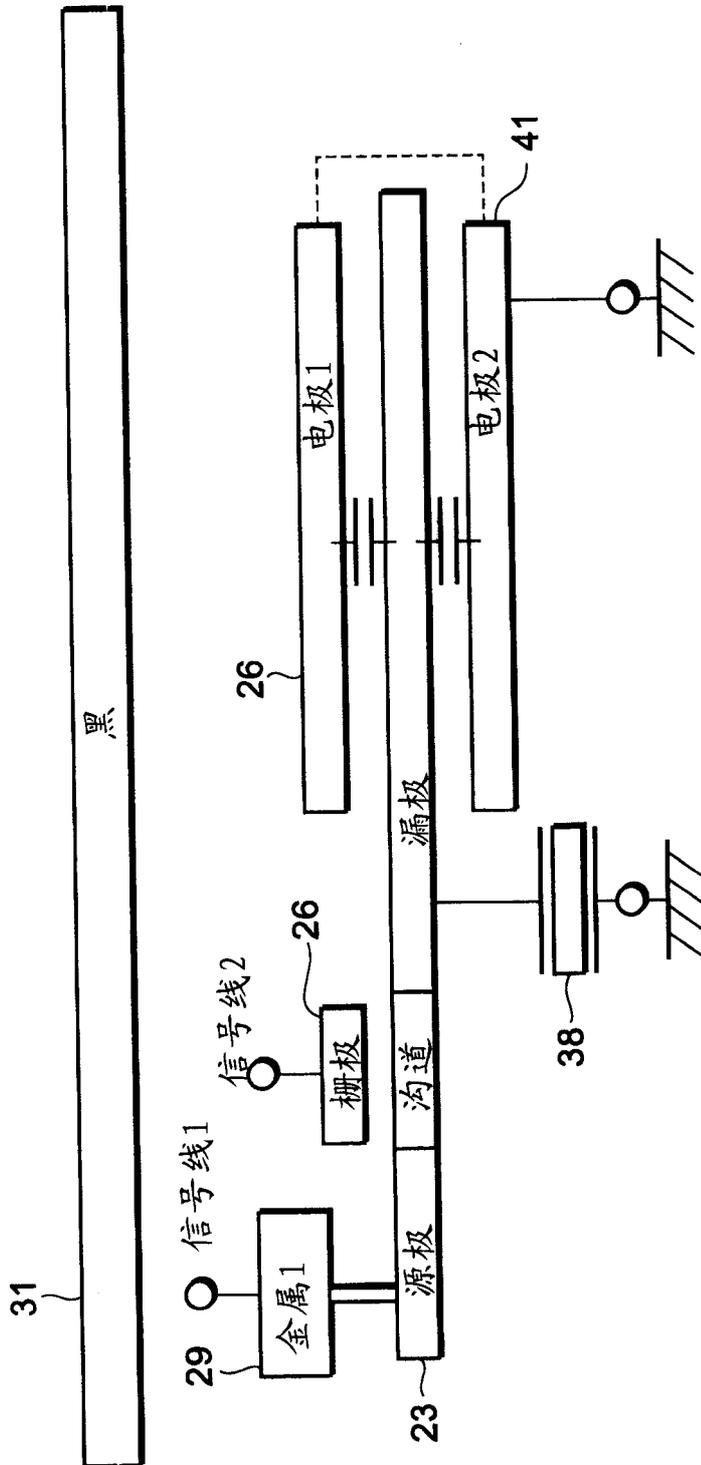


图 18

专利名称(译)	薄膜半导体器件、其制造工艺以及液晶显示器		
公开(公告)号	<a href="#">CN1599067A</a>	公开(公告)日	2005-03-23
申请号	CN200410090328.3	申请日	2004-09-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	田舍中博士		
发明人	田舍中博士		
IPC分类号	G02F1/1368 G02F1/136 H01L21/00 H01L21/02 H01L21/30 H01L21/336 H01L21/68 H01L21/762 H01L23/52 H01L27/00 H01L27/12 H01L29/786		
CPC分类号	H01L27/1266 H01L2221/68363 H01L29/78648 H01L27/1214 H01L29/78633 H01L29/66772 H01L21/76251 H01L21/6835 H01L2924/19041 H01L2924/3025 H01L2924/30105 H01L21/76259 H01L27/1255		
代理人(译)	张雪梅 梁永		
优先权	2003323871 2003-09-17 JP		
其他公开文献	CN100394563C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供制作薄膜半导体器件的工艺，该工艺适合于批量生产并使生产成本降低。对第一基板进行阳极化以在其上形成多孔层。然后，在该多孔层上形成薄膜半导体层。通过使用该薄膜半导体层，形成半导体器件，且在各半导体器件之间形成布线。其后，将第一基板上的半导体器件粘接到第二基板上。将这些半导体器件与该第一基板分离。此外，通过将该薄膜半导体层从第二基板的分离表面移除而使这些半导体器件电绝缘。

