



[12] 发明专利申请公开说明书

[21] 申请号 200410004896.7

[43] 公开日 2004年8月18日

[11] 公开号 CN 1521724A

[22] 申请日 2004.2.12

[21] 申请号 200410004896.7

[30] 优先权

[32] 2003. 2. 13 [33] JP [31] 2003 - 034677

[32] 2003. 4. 16 [33] JP [31] 2003 - 111061

[71] 申请人 罗姆股份有限公司

地址 日本京都府

[72] 发明人 田中寿昌

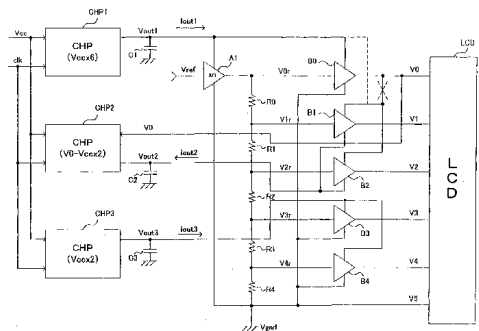
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 李香兰

权利要求书 8 页 说明书 27 页 附图 16 页

[54] 发明名称 显示装置的驱动用电源装置、及显示装置

[57] 摘要

一种液晶显示装置的驱动用电源装置，具有：产生高电压侧的多个电压(V0 ~ V2)的多个缓冲电路(B0 ~ B2)；产生低电压侧的多个电压(V3、V4)的多个缓冲电路(B3、B4)。还包括：将电源电压(Vcc)升压后产生第1、第3输出电源电压(Vout1、Vout3)的第1、第3电压变换电路(CHP1、CHP3)，和将高电压侧的最高电压(V0)降压后输出所定的第2输出电压(Vout2)的第2电压变换电路(CHP2)。将第1 ~ 第3的输出电源电压作为缓冲电路(B0 ~ B4)的动作电源。另外，用第2电压变换电路，将电源电压升压后产生第2输出电源电压，用第1电压变换电路，将该第2输出电源电压升压后产生第1输出电源电压。



1、一种显示装置驱动用电源装置，具有：将输入电源电压升压后，
5 产生第 1 输出电源电压的第 1 电压变换电路；和

根据所述第 1 输出电源电压，产生比该第 1 输出电源电压低而且依次变低的、高电压侧的多个输出电压的多个缓冲电路以及产生低电压侧的多个输出电压的多个缓冲电路，其特征在于：

包括：将所述高电压侧的最高的输出电压降压后，输出比所述高电压侧的最低的输出电压低、比所述低电压侧的最高的输出电压高的第 2
10 输出电源电压的第 2 电压变换电路；和

将所述输入电源电压升压后，输出比所述高电压侧的最低的输出电压低、比所述低电压侧的最高的输出电压高的第 3 输出电源电压的第 3
电压变换电路，

15 将所述第 1～第 3 输出电源电压，作为所述高电压侧及低电压侧缓冲电路的动作电源。

2、如权利要求 1 所述的显示装置驱动用电源装置，其特征在于：输出所述高电压侧的最高输出电压的缓冲电路，将所述第 1 输出电源电压作为动作电源；所述高电压侧的其它至少一个缓冲电路，将所述第 1 输出
20 电源电压或所述第 1 输出电压和所述第 2 输出电源电压作为动作电源；所述低电压侧的至少一个缓冲电路，将所述第 3 输出电源电压和基准电压作为动作电源。

3、一种显示装置驱动用电源装置，其特征在于，具有：将输入电源电压升压后，产生第 1 输出电源电压的第 1 电压变换电路；将所述第 1
25 输出电源电压降压后，产生第 2 输出电源电压的第 2 电压变换电路；将所述输入电源电压升压后，产生比所述第 2 输出电源电压低的第 3 输出电源电压的第 3 电压变换电路；以及使用这些第 1 输出电源电压～第 3 输出电源电压，分别产生输出电压的多个缓冲电路。

4、如权利要求 3 所述的显示装置驱动用电源装置，其特征在于：输出所述多个输出电压中的最高的输出电压的第 1 缓冲电路，将所述第 1
30

输出电源电压作为动作电源；输出所述多个输出电压中的中间的输出电压的第 2 缓冲电路中的至少一个，将所述第 1 输出电源电压或所述最高输出电压和所述第 2 输出电源电压作为动作电源；输出所述多个输出电压中的最低的输出电压的第 3 缓冲电路，将所述第 3 输出电源电压和基准电压作为动作电源。

5 5、一种显示装置驱动用电源装置，在具有：将输入电源电压升压后，产生第 1 输出电源电压的第 1 电压变换电路；

根据所述第 1 输出电源电压，产生比该第 1 输出电源电压低、而且依次变低的第 1 基准电压、第 2 基准电压、第 3 基准电压、第 4 基准电压、第 5 基准电压、第 6 基准电压的基准电压发生电路；

10 输入所述第 1 基准电压，输出第 1 输出电压的第 1 缓冲电路；

输入所述第 2 基准电压，输出第 2 输出电压的第 2 缓冲电路；

输入所述第 3 基准电压，输出第 3 输出电压的第 3 缓冲电路；

15 输入所述第 4 基准电压，输出第 4 输出电压的第 4 缓冲电路；以及

输入所述第 5 基准电压，输出第 5 输出电压的第 5 缓冲电路的液晶显示装置驱动用电源装置中，其特征在于：

具有：输入所述第 1 输出电压，将该第 1 输出电压降压后，输出比所述第 3 输出电压低、比所述第 4 输出电压高的第 2 输出电源电压的第 2 电压变换电路；和

20 将所述输入电源电压升压后，输出比所述第 3 输出电压低、比所述第 4 输出电压高的第 3 输出电源电压的第 3 电压变换电路，

所述第 1 缓冲电路，将所述第 1 输出电源电压作为动作电源；所述第 2 缓冲电路，将所述第 1 输出电源电压或所述第 1 输出电压和所述第 2 输出电源电压作为动作电源；所述第 3 缓冲电路，将所述第 2 输出电源电压作为动作电源；所述第 4 缓冲电路，将所述第 3 输出电源电压作为动作电源；所述第 5 缓冲电路，将所述第 3 输出电源电压和所述第 6 电压作为动作电源。

6、如权利要求 1~5 所述的显示装置驱动用电源装置，其特征在于：所述第 2 电压变换电路，是电荷泵型降压电路；所述第 1 电压变换电路及第 3 电压变换电路，由电荷泵型升压电路构成，

所述第 2 输出电源电压，是比所述第 3 输出电源电压高的电压。

7、如权利要求 5 所述的显示装置驱动用电源装置，其特征在于：所述第 1 缓冲电路，在所述第 1 输出电源电压和所述第 1 输出电压之间设置第 1MOS 晶体管的同时，还具有：输入所述第 1 基准电压和所述第 1 输出电压、输出控制所述第 1MOS 晶体的控制信号的第 1 运算放大器，

所述第 2 缓冲电路，在所述第 1 输出电源电压或所述第 1 输出电压和所述第 2 输出电源电压之间，将第 2MOS 晶体管及第 3 晶体管串联连接，从该串联连接点输出所述第 2 输出电压的同时，还具有：输入所述第 2 基准电压和所述第 2 输出电压、输出控制所述第 2MOS 晶体的控制信号的第 2 运算放大器；和输入所述第 2 基准电压和所述第 2 输出电压、输出控制所述第 3MOS 晶体的控制信号的第 3 运算放大器，

所述第 3 缓冲电路，在所述第 3 输出电压和所述第 2 输出电源电压之间，设置第 4MOS 晶体管的同时，还具有：输入所述第 3 基准电源电压和所述第 3 输出电压、输出控制所述第 4MOS 晶体的控制信号的第 4 运算放大器，

所述第 4 缓冲电路，在所述第 3 输出电源电压和所述第 4 输出电压之间，设置第 5MOS 晶体管的同时，还具有：输入所述第 4 基准电压和所述第 4 输出电压、输出控制第 5MOS 晶体的控制信号的第 5 运算放大器，

所述第 5 缓冲电路，在所述第 3 输出电源电压和所述第 6 电压之间，将第 6MOS 晶体管及第 7 晶体管串联连接，从该串联连接点输出所述第 5 输出电压的同时，还具有：输入所述第 5 基准电压和所述第 5 输出电压、输出控制所述第 6MOS 晶体的控制信号的第 6 运算放大器；和输入所述第 5 基准电压和所述第 5 输出电压、输出控制所述第 7MOS 晶体的控制信号的第 7 运算放大器。

8、一种显示装置驱动用电源装置，具有：根据比输入电源电压高的第 1 输出电源电压，产生比该第 1 输出电源电压低而且依次变低的、高电压侧的多个输出电压的多个缓冲电路以及产生低电压侧的多个输出电压的多个缓冲电路，其特征在于：

包括：产生所述第 1 输出电源电压的第 1 电压变换电路；

将所述输入电源电压升压后，输出被恒定电压控制成比所述高电压侧的最低的输出电压低、而且比所述低电压侧的最高的输出电压高的所定的恒定电压的第2输出电源电压的第2电压变换电路；以及

5 将所述输入电源电压升压后，输出比所述高电压侧的多个输出电压中最低的输出电压低、比所述低电压侧的多个输出电压中最高的输出电压高的第3输出电源电压的第3电压变换电路，

所述第1电压变换电路，是将所述第2输出电源电压升压后，输出所述第1输出电源电压的电路；将所述第1~第3输出电源电压，作为所述高电压侧及低电压侧缓冲电路的动作电源。

10 9、如权利要求8所述的显示装置驱动用电源装置，其特征在于：输出所述高电压侧的多个输出电压中的最高的输出电压的缓冲电路，将所述第1输出电源电压作为动作电源；所述高电压侧的其它至少一个缓冲电路，将所述第1输出电源电压或所述第1输出电压和所述第2输出电源电压作为动作电源；所述低电压侧的至少一个缓冲电路，将所述第3
15 输出电源电压和基准电压作为动作电源。

10、一种显示装置驱动用电源装置，其特征在于：具有：产生比输入电源电压高的第1输出电源电压的第1电压变换电路；

产生比所述第1输出电源电压低的第2输出电源电压的第2电压变换电路；

20 产生比所述第2输出电源电压低的第3输出电源电压的第3电压变换电路；以及

利用这些第1输出电源电压~第3输出电源电压，分别产生电压值互不相同的多个输出电压的多个缓冲电路，

所述第2电压变换电路，是将输入电源电压升压后，产生被恒定电
25 压控制成所定的恒定电压的所述第2输出电源电压的电路，

所述第1电压变换电路，是将所述第2输出电源电压作为输入电压输入，将该第2输出电源电压升压后，输出所述第1输出电源电压的电路，

所述第3电压变换电路，是将所述输入电源电压升压后，产生所述
30 第3输出电源电压的电路。

11、如权利要求 10 所述的显示装置驱动用电源装置，其特征在于：
旨在输出所述多个输出电压中的最高的输出电压的第 1 缓冲电路，将所
述第 1 输出电压作为动作电源；旨在输出所述多个输出电压中的中
间的输出电压的第 2 缓冲电路中的至少一个，将所述第 1 输出电压
5 或所述最高输出电压和所述第 2 输出电压作为动作电源；旨在输出
所述多个输出电压中的最低的输出电压的第 3 缓冲电路，将所述第 3 输
出电源电压和基准电压作为动作电源。

12、如权利要求 11 所述的显示装置驱动用电源装置，其特征在于：
所述第 2 电压变换电路，将与输出最高输出电压的缓冲电路的输出电压
10 对应的电压，作为反馈电压反馈，对所述第 2 输出电压进行电压控
制，使所述反馈电压成为恒定。

13、如权利要求 11 所述的显示装置驱动用电源装置，其特征在于：
所述第 2 电压变换电路，将与所述第 2 输出电压对应的电压，作为
反馈电压反馈，对所述第 2 输出电压进行电压控制，使所述反馈电
15 压成为恒定。

14、一种显示装置驱动用电源装置，是在具有：产生比输入电源电
压高的第 1 输出电压的第 1 电压变换电路；

根据所述第 1 输出电压，产生比该第 1 输出电压小、而且
依次变小的第 1 基准电压、第 2 基准电压、第 3 基准电压、第 4 基准电
20 压、第 5 基准电压、第 6 电压的基准电压发生电路；

输入所述第 1 基准电压，输出第 1 输出电压的第 1 缓冲电路；
输入所述第 2 基准电压，输出第 2 输出电压的第 2 缓冲电路；
输入所述第 3 基准电压，输出第 3 输出电压的第 3 缓冲电路；
输入所述第 4 基准电压，输出第 4 输出电压的第 4 缓冲电路；以及
25 输入所述第 5 基准电压，输出第 5 输出电压的第 5 缓冲电路的液晶
显示装置驱动用电源装置中，其特征在于：

包括：将所述输入电源电压升压后，输出电压值被恒压控制成比所
述第 3 输出电压低、比所述第 4 输出电压高的第 2 输出电压的第 2
电压变换电路；和

30 将所述输入电源电压升压后，输出比所述第 3 输出电压低、比所述

第 4 输出电压高的第 3 输出电源电压的第 3 电压变换电路，

所述第 1 电压变换电路，是将所述第 2 输出电源电压作为输入电压输入，将所述输入电源电压作为升压单位，输出升压后的所述第 1 输出电源电压的电路，

5 所述第 1 缓冲电路，将所述第 1 输出电源电压作为动作电源；所述第 2 缓冲电路，将所述第 1 输出电源电压或所述第 1 输出电压和所述第 2 输出电源电压作为动作电源；所述第 3 缓冲电路，将所述第 2 输出电源电压作为动作电源；所述第 4 缓冲电路，将所述第 3 输出电源电压作为动作电源；所述第 5 缓冲电路，将所述第 3 输出电源电压和所述第 6 电
10 压作为动作电源。

15 15、如权利要求 14 所述的显示装置驱动用电源装置，其特征在于：所述第 1 缓冲电路，在所述第 1 输出电源电压和所述第 1 输出电压之间，设置第 1MOS 晶体管的同时，还具有：输入所述第 1 基准电压和所述第 1 输出电压、输出控制所述第 1MOS 晶体管的控制信号的第 1 运算放大器，

所述第 2 缓冲电路，在所述第 1 输出电源电压或所述第 1 输出电压和所述第 2 输出电源电压之间，将第 2MOS 晶体管及第 3 晶体管串联连接，从该串联连接点输出所述第 2 输出电压的同时，还具有：输入所述第 2 基准电压和所述第 2 输出电压、输出控制所述第 2MOS 晶体管的控制信号的第 2 运算放大器；和输入所述第 2 基准电压和所述第 2 输出电压、输出控制所述第 3MOS 晶体管的控制信号的第 3 运算放大器，
20

所述第 3 缓冲电路，在所述第 3 输出电压和所述第 2 输出电源电压之间，设置第 4MOS 晶体管的同时，还具有：输入所述第 3 基准电源电压和所述第 3 输出电压、输出控制所述第 4MOS 晶体管的控制信号的第 4 运算放大器，
25

所述第 4 缓冲电路，在所述第 3 输出电源电压和所述第 4 输出电压之间，设置第 5MOS 晶体管的同时，还具有：输入所述第 4 基准电压和所述第 4 输出电压、输出控制第 5MOS 晶体管的控制信号的第 5 运算放大器，

30 所述第 5 缓冲电路，在所述第 3 输出电源电压和所述第 6 电压之间，

将第 6MOS 晶体管及第 7 晶体管串联连接，从该串联连接点输出所述第 5 输出电压的同时，还具有：输入所述第 5 基准电压和所述第 5 输出电压、输出控制所述第 6MOS 晶体管的控制信号的第 6 运算放大器；和输入所述第 5 基准电压和所述第 5 输出电压、输出控制所述第 7MOS 晶体管的控制信号的第 7 运算放大器。

16、如权利要求 8~15 所述的显示装置驱动用电源装置，其特征在于：所述第 1 电压变换电路、所述第 2 电压变换电路及第 3 电压变换电路，是分别以输入电源电压为单位升压电压的电荷泵型电压变换电路。

17、如权利要求 16 所述的显示装置驱动用电源装置，其特征在于：所述第 2 电压变换电路包括：发生使电荷泵动作的多个时钟脉冲的时钟脉冲发生器；和比较所述反馈电压和参照电压产生比较输出的比较器，

所述时钟脉冲发生器，相应所述比较器的比较输出，被控制成动作状态或停止状态。

18、一种显示装置，是具有：矩阵型显示屏、驱动该显示屏的公用侧的公用驱动器、驱动所述显示屏的段侧的段驱动器、以及所述公用驱动器及所述段驱动器的驱动用电源装置的显示装置，其特征在于：

所述驱动用电源装置，包括：

将输入电源电压升压后，产生第 1 输出电压的第 1 电压变换电路；根据所述第 1 输出电压，产生比该第 1 输出电压低而且依次变低的、高电压侧的多个输出电压的多个缓冲电路以及产生低电压侧的多个输出电压的多个缓冲电路，

还具有：将所述高电压侧的最高的输出电压降压后，输出比所述高电压侧的最低的输出电压低、比所述低电压侧的最高的输出电压高的第 2 输出电压的第 2 电压变换电路；和将所述输入电源电压升压后，输出比所述高电压侧的最低的输出电压低、比所述低电压侧的最高的输出电压高的第 3 输出电压的第 3 电压变换电路，

输出所述高电压侧的最高输出电压的缓冲电路，将所述第 1 输出电压作为动作电源；所述高电压侧的其它至少一个的缓冲电路，将所述第 1 输出电压或所述第 1 输出电压和所述第 2 输出电压作为动作电源；所述低电压侧的至少一个的缓冲电路，将所述第 3 输出电压

电压和基准电压作为动作电源。

19、一种显示装置，是具有：矩阵型显示屏、驱动该显示屏的公用侧的公用驱动器、驱动所述显示屏的段侧的段驱动器、以及所述公用驱动器及所述段驱动器的驱动用电源装置的显示装置，其特征在于：

5 所述驱动用电源装置，包括：

根据比输入电源电压高的第 1 输出电源电压，产生比该第 1 输出电源电压低而且依次变低的、高电压侧的多个输出电压的多个缓冲电路以及产生低电压侧的多个输出电压的多个缓冲电路，

还具有：产生所述第 1 输出电源电压的第 1 电压变换电路；将所述
10 输入电源电压升压后，输出电压值被恒定控制成比所述高电压侧的多个输出电压中的最低的输出电压低、而且比所述低电压侧的多个输出电压中的最高的输出电压高的恒定电压的第 2 输出电源电压的第 2 电压变换电路；以及将所述输入电源电压升压后，输出比所述高电压侧的多个输出电压中最低的输出电压低、比所述低电压侧的多个输出电压中最高
15 的输出电压高的第 3 输出电源电压的第 3 电压变换电路，

所述第 1 电压变换电路，是将所述第 2 输出电源电压升压后，输出所述第 1 输出电源电压的电路，

输出所述高电压侧的多个输出电压中的最高的输出电压的缓冲电路，将所述第 1 输出电源电压作为动作电源；所述高电压侧的其它至少
20 一个的缓冲电路，将所述第 1 输出电源电压或所述第 1 输出电压和所述第 2 输出电源电压作为动作电源；所述低电压侧的至少一个的缓冲电路，根据所述第 3 输出电源电压和基准电压进行动作。

25

显示装置的驱动用电源装置、及显示装置

5

技术领域

本发明涉及适宜于用低耗电量驱动单纯矩阵型的液晶显示装置等显示装置的驱动用电源装置，以及使用该电源装置的显示装置。

10 背景技术

作为实现像素点显示的液晶显示装置，广泛使用着相互正交配置的多个条状的行电极（公用电极）及列电极（段电极）的单纯矩阵型液晶显示装置。

15 该液晶显示装置，通过既依次向各公用电极施加扫描电压，又在向公用电极施加扫描电压的同时，还对多个段电极施加信号电压，从而得到驱动。

各液晶元件，被控制到与对所有的行电极都施加一次电压所需的时间（1 帧周期）中的平均有效值电压相对应的透过率。这样，能在每个帧周期显示所希望的图象。

20 图 15 是表示现有技术的旨在驱动液晶显示装置的电源装置的结构图。在图 15 中，电源装置由电源电压 V_{cc} （3V）生成第 1 输出电压 V_0 （15V）、第 2 输出电压 V_1 （13.5V）、第 3 输出电压 V_2 （12V）、第 4 输出电压 V_3 （3V）、第 5 输出电压 V_4 （1.5V）、第 6 电压 V_5 （0V；基准电压；接地电位），供给液晶显示装置 LCD。此外，在本发明中，在未特别说明时，各电压指的是以接地电位为基准的电压。该液晶显示装置 LCD
25 包括：显示屏、依次扫描公用电极的公用驱动器、以及与公用电极的扫描同步地向段电极施加信号电压的段驱动器。

电荷泵电路 CHP_0 ，被输入电源电压 V_{cc} 和时钟脉冲信号 clk ，产生将电源电压 V_{cc} 升压 6 倍的输出电源电压 V_{out0} （18V）。电容器 C_0 是平
30 滑电容器。

将该输出电压 V_{out0} ，施加给电压放大器 A1，将基准电压 V_{ref} (2V) 放大所定 n 倍 ($n=7.5$)，形成第 1 基准电压 V_{0r} (15V)。将该第 1 基准电压 V_{0r} 用电阻器 $R_0 \sim R_4$ 分压后，形成第 2 基准电压 V_{1r} (13.5V)、第 3 基准电压 V_{2r} (12V)、第 4 基准电压 V_{3r} (3V)、第 5 基准电压 V_{4r} (1.5V)。

向将输出电压 V_{out0} 作为动作电源的第 1 缓冲电路 $B_0 \sim$ 第 5 缓冲电路 B_4 ，输入第 1 基准电压 $V_{0r} \sim$ 第 5 基准电压 V_{4r} ，输出相同的电压值的第 1 输出电压 $V_0 \sim$ 第 5 输出电压 V_4 。另外，第 6 电压 V_5 是接地电位。

10 这些第 1 输出电压 $V_0 \sim$ 第 6 电压 V_5 中，第 1 输出电压 V_0 、第 2 输出电压 V_1 、第 5 输出电压 V_4 、第 6 电压 V_5 ，供给液晶显示装置的公用驱动器，而第 1 输出电压 V_0 、第 3 输出电压 V_2 、第 4 输出电压 V_3 、第 6 电压 V_5 ，供给液晶显示装置 LCD 的段驱动器。这些电压，按照液晶显示装置 LCD 的交流化周期（以下，以每帧周期为例进行讲述），加以选
15 用。

图 16 是液晶驱动波形的示例，表示在 n 个公用电极、 m 个段电极的液晶显示屏中，向特定的公用电极 COM_j 、段电极 SEG_k 施加驱动电压的情况。

在奇数帧中，通过扫描公用电极 $COM_1 \sim COM_n$ 依次选择一个公用电极 COM_j ，在被选择的公用电极 COM_j 上施加第 1 输出电压 V_0 。未被选择的公用电极 $COM_1 \sim COM_n$ （但 COM_j 除外）则被施加第 5 输出电压 V_4 。另一方面，在段电极 $SEG_1 \sim SEG_m$ 上，按照与被选择的公用电极相对应的显示信号，施加第 4 输出电压 V_3 或第 6 电压 V_5 。

另外，在偶数帧中，通过扫描公用电极 $COM_1 \sim COM_n$ 依次进行选择，在被选择的公用电极 COM_j 上施加第 6 电压 V_5 。未被选择的公用电极 $COM_1 \sim COM_n$ （但 COM_j 除外）则被施加第 2 输出电压 V_1 。另一方面，在段电极 $SEG_1 \sim SEG_m$ 上，按照与被选择的公用电极一一对应的显示信号，施加第 1 输出电压 V_0 或第 3 输出电压 V_2 。

这样，一边进行交流化控制，一边在液晶显示装置 LCD 上显示与显示信号对应的图象。
30

这时，缓冲电路 B0~B4 的动作电源，使用输出电源电压 Vout0 与第 6 电压 V5（接地电位）之间的电压。所以，如果设伴随液晶显示元件的充放电驱动等的电流为 Iout，那么，液晶显示装置 LCD 驱动时产生的耗电量 P，就如下所示： $P=Vout0 \times Iout$ 。即：随着电荷泵电路 CHP0 中的升压倍率（在图 15 中为 6 倍）的增大，耗电量就会成正比地增加。

另外，从交流化循环的一帧内来看，由图 16 可知，未被选择的液晶显示像素，即使提高升压倍率，必要的电压振幅，也象第 1 输出电压 V0~第 3 输出电压 V2 或第 4 输出电压 V3~第 6 电压 V5 那样，用较小的值即可。着眼于液晶显示装置 LCD 的这种交流化驱动，除了 1 个升压电路（电荷泵电路、科克劳夫·瓦耳顿电路）的最终升压级的输出电源电压之外，将该升压电路的中间升压级的电压，作为输出电源电压取出。而且，通过利用最终升压级的输出电源电压及中间升压级的电压，构成减少耗电量的结构，也已问世（参阅专利文献 1；特开 2001—75536 号公报；专利文献 2；特开 2001—4976 号公报）

可是，在现在技术的专利文献 1、2 中，升压电路由串联成多级的升压组件构成，在利用最终级的升压输出电压的同时，还利用其中间升压级的输出电压。所以，难以将各升压输出电压适当地设定成显示驱动所必要的电压值，也难以用预定的电压值输出。而且，还存在着使其中间升压级吸收电流的动作不能妥善进行的危险。

发明内容

因此，本发明的目的，就是要提供在交流化驱动的矩阵型液晶显示装置等显示装置的驱动用电源装置中，在减少伴随着显示驱动而消耗的电能的同时，还能进行稳定的显示动作的显示装置的驱动用电源装置，以及使用该电源装置的显示装置。

本发明之 1 的显示装置驱动用电源装置，具有：将输入电源电压 Vcc 升压后，产生第 1 输出电源电压 Vout1 的第 1 电压变换电路 CHP1；根据所述第 1 输出电源电压 Vout1，产生比该第 1 输出电源电压 Vout1 低而且依次变低的、高电压侧的多个输出电压 V0~V2 的多个缓冲电路 B0~B2 以及产生低电压侧的多个输出电压 V3、V4 的多个缓冲电路 B3、B4，其

特征在于：

包括：将所述高电压侧的最高的输出电压 V_0 降压后，输出比所述高电压侧的最低的输出电压 V_2 低、比所述低电压侧的最高的输出电压 V_3 高的第 2 输出电源电压 V_{out2} 的第 2 电压变换电路 $CHP2$ ；和将所述输入电源电压 V_{cc} 升压后，输出比所述高电压侧的最低的输出电压 V_2 低、比所述低电压侧的最高的输出电压 V_3 高的第 3 输出电源电压 V_{out3} 的第 3 电压变换电路 $CHP3$ 。将所述第 1~第 3 输出电源电压 $V_{out1} \sim V_{out3}$ ，作为所述高电压侧及低电压侧缓冲电路 $B_0 \sim B_4$ 的动作电源。

本发明之 2 的显示装置驱动用电源装置，其特征在于：在本发明之 1 所述的显示装置驱动用电源装置中，输出所述高电压侧的最高输出电压 V_0 的缓冲电路 B_0 ，将所述第 1 输出电源电压 V_{out1} 作为动作电源；所述高电压侧的其它至少一个缓冲电路 B_1 、 B_2 ，将所述第 1 输出电源电压 V_{out1} 或所述第 1 输出电压 V_0 和所述第 2 输出电源电压 V_{out2} 作为动作电源；所述低电压侧的至少一个缓冲电路 B_3 、 B_4 ，将所述第 3 输出电源电压 V_{out3} 和基准电压 V_{gnd} 作为动作电源。

本发明之 3 的显示装置驱动用电源装置，其特征在于，具有：将输入电源电压 V_{cc} 升压后，产生第 1 输出电源电压 V_{out1} 的第 1 电压变换电路 $CHP1$ ；将所述第 1 输出电源电压 V_{out1} 降压后，产生第 2 输出电源电压 V_{out2} 的第 2 电压变换电路 $CHP2$ ；将所述输入电源电压 V_{cc} 升压后，产生比所述第 2 输出电源电压 V_{out2} 低的第 3 输出电源电压 V_{out3} 的第 3 电压变换电路 $CHP3$ ；以及使用这些第 1 输出电源电压 $V_{out1} \sim$ 第 3 输出电源电压 V_{out3} ，分别产生输出电压 $V_0 \sim V_4$ 的多个缓冲电路 $B_0 \sim B_4$ 。

本发明之 4 的显示装置驱动用电源装置，其特征在于：在本发明之 3 所述的显示装置驱动用电源装置中，输出所述多个输出电压 $V_0 \sim V_4$ 中的最高的输出电压 V_0 的第 1 缓冲电路 B_0 ，将所述第 1 输出电源电压 V_{out1} 作为动作电源；输出所述多个输出电压 $V_0 \sim V_4$ 中的中间的输出电压 V_1 、 V_2 、 V_3 的第 2 缓冲电路 B_1 、 B_2 、 B_3 中的至少一个，将所述第 1 输出电源电压 V_{out1} 或所述最高输出电压 V_0 和所述第 2 输出电源电压 V_{out2} 作为动作电源；输出所述多个输出电压 $V_0 \sim V_4$ 中的最低的输出电压 V_4 的第 3 缓冲电路 B_4 ，将所述第 3 输出电源电压 V_{out3} 和基准电压 V_{gnd} 作

为动作电源。

本发明之 5 的显示装置驱动用电源装置，在具有：将输入电源电压 V_{cc} 升压后，产生第 1 输出电源电压 V_{out1} 的第 1 电压变换电路 $CHP1$ ；根据所述第 1 输出电源电压 V_{out1} ，产生比该第 1 输出电源电压 V_{out1} 小、而且依次变小的第 1 基准电压 V_{or} 、第 2 基准电压 V_{1r} 、第 3 基准电压 V_{2r} 、第 4 基准电压 V_{3r} 、第 5 基准电压 V_{4r} 、第 6 电压 V_5 的基准电压发生电路；输入所述第 1 基准电压 V_{or} ，输出第 1 输出电压 V_0 的第 1 缓冲电路 B_0 ；输入所述第 2 基准电压 V_{1r} ，输出第 2 输出电压 V_1 的第 2 缓冲电路 B_1 ；输入所述第 3 基准电压 V_{2r} ，输出第 3 输出电压 V_2 的第 3 缓冲电路 B_2 ；输入所述第 4 基准电压 V_{3r} ，输出第 4 输出电压 V_3 的第 4 缓冲电路 B_3 ；输入所述第 5 基准电压 V_{4r} ，输出第 5 输出电压 V_4 的第 5 缓冲电路 B_4 的液晶显示装置驱动用电源装置中，其特征在于：

具有：输入所述第 1 输出电压 V_0 ，将该第 1 输出电压 V_0 降压后，输出比所述第 3 输出电压 V_2 低、比所述第 4 输出电压 V_3 高的第 2 输出电源电压 V_{out2} 的第 2 电压变换电路 $CHP2$ ；和将所述输入电源电压 V_{cc} 升压后，输出比所述第 3 输出电压 V_2 低、比所述第 4 输出电压 V_3 高的第 3 输出电源电压 V_{out3} 的第 3 电压变换电路 $CHP3$ 。

所述第 1 缓冲电路 B_0 ，将所述第 1 输出电源电压 V_{out1} 作为动作电源；所述第 2 缓冲电路 B_1 ，将所述第 1 输出电源电压 V_{out1} 或所述最高输出电压 V_0 和所述第 2 输出电源电压 V_{out2} 作为动作电源；所述第 3 缓冲电路 B_2 ，将所述第 2 输出电源电压 V_{out2} 作为动作电源；所述第 4 缓冲电路 B_3 ，将所述第 3 输出电源电压 V_{out3} 作为动作电源；所述第 5 缓冲电路 B_4 ，将所述第 3 输出电源电压 V_{out3} 和所述第 6 电压 V_5 作为动作电源。

本发明之 6 的显示装置驱动用电源装置，其特征在于：在本发明之 1~5 所述的显示装置驱动用电源装置中，所述第 2 电压变换电路 $CHP2$ ，是电荷泵型降压电路；所述第 1 电压变换电路 $CHP1$ 及第 3 电压变换电路 $CHP3$ ，是电荷泵型升压电路；

所述第 2 输出电源电压 V_{out2} ，是比所述第 3 输出电源电压 V_{out3} 高的电压。

本发明之 7 的显示装置驱动用电源装置，其特征在于：在本发明之 5 所述的显示装置驱动用电源装置中，所述第 1 缓冲电路 B0，在所述第 1 输出电源电压 Vout1 和所述第 1 输出电压 V0 之间，设置第 1MOS 晶体管 Q11 的同时，还具有输入所述第 1 基准电压 V0r 和所述第 1 输出电压 V0、
5 输出控制所述第 1MOS 晶体管 Q11 的控制信号的第 1 运算放大器 OP11；

所述第 2 缓冲电路 B1，在所述第 1 输出电源电压 Vout1 或所述第 1 输出电压 V0 和所述第 2 输出电源电压 Vout2 之间，将第 2MOS 晶体管 Q12 及第 3 晶体管 Q13 串联，从该串联结点输出所述第 2 输出电压 V1 的同时，还具有输入所述第 2 基准电压 V1r 和所述第 2 输出电压 V1、输出控
10 制所述第 2MOS 晶体管 Q12 的控制信号的第 2 运算放大器 OP12，和输入所述第 2 基准电压 V1r 和所述第 2 输出电压 V1、输出控制所述第 3MOS 晶体管 Q13 的控制信号的第 3 运算放大器 OP13；

所述第 3 缓冲电路 B2，在所述第 3 输出电压 V2 和所述第 2 输出电源电压 Vout2 之间，设置第 4MOS 晶体管 Q14 的同时，还具有输入所述
15 第 3 基准电源电压 V2r 和所述第 3 输出电压 V2、输出控制所述第 4MOS 晶体管 Q14 的控制信号的第 4 运算放大器 OP14；

所述第 4 缓冲电路 B3，在所述第 3 输出电源电压 Vout3 和所述第 4 输出电压 V3 之间，设置第 5MOS 晶体管 Q15 的同时，还具有输入所述
20 第 4 基准电压 V3r 和所述第 4 输出电压 V3、输出控制第 5MOS 晶体管 Q15 的控制信号的第 5 运算放大器 OP15；

所述第 5 缓冲电路 B4，在所述第 3 输出电源电压 Vout3 和所述第 6 电压 V5 之间，将第 6MOS 晶体管 Q16 及第 7 晶体管 Q17 串联，从该串
联结点输出所述第 5 输出电压 V4 的同时，还具有输入所述第 5 基准电压 V4r 和所述第 5 输出电压 V4、输出控制所述第 6MOS 晶体管 Q16 的控制
25 信号的第 6 运算放大器 OP16，和输入所述第 5 基准电压 V4r 和所述第 5 输出电压 V4、输出控制所述第 7MOS 晶体管 Q17 的控制信号的第 7 运算放大器 OP17。

本发明之 8 的显示装置驱动用电源装置，在具有：根据比输入电源电压 Vcc 高的第 1 输出电源电压 Vout1，产生比该第 1 输出电源电压 Vout1
30 低、而且依次变低的高电压侧的多个输出电压 V0~V2 的多个缓冲电路

B0~B2, 以及产生低电压侧的多个输出电压 V3、V4 的多个缓冲电路 B3、B4 的显示装置驱动用电源装置中, 其特征在于:

具有: 产生所述第 1 输出电源电压 Vout1 的第 1 电压变换电路 CHP1A; 将所述输入电源电压 Vcc 升压后, 输出被恒定电压控制成比所述高电压侧的最低的输出电压 V2 低、而且比所述低电压侧的最高的输出电压 V3 高的恒定电压的第 2 输出电源电压 Vout2 的第 2 电压变换电路 CHP2A; 将所述输入电源电压 Vcc 升压后, 输出比所述高电压侧的多个输出电压中最低的输出电压 V2 低、比所述低电压侧的多个输出电压中最高的输出电压 V3 高的第 3 输出电源电压 Vout3 的第 3 电压变换电路 CHP3A。

所述第 1 电压变换电路 CHP1A, 是将所述第 2 输出电源电压 Vout2 升压后, 输出所述第 1 输出电源电压 Vout1 的电路; 将所述第 1~第 3 输出电源电压 Vout1~Vout3, 作为所述高电压侧及低电压侧缓冲电路 B0~B4 的动作电源。

本发明之 9 的显示装置驱动用电源装置, 其特征在于: 在本发明之 8 所述的显示装置驱动用电源装置中, 输出所述高电压侧的多个输出电压中的最高的输出电压 V0 的缓冲电路 B0, 将所述第 1 输出电源电压 Vout1 作为动作电源; 所述高电压侧的其它至少一个的缓冲电路 B1、B2, 将所述第 1 输出电源电压 Vout1 或所述第 1 输出电压 V0 和所述第 2 输出电源电压 Vout2 作为动作电源; 所述低电压的至少一个的缓冲电路 B3、B4, 将所述第 3 输出电源电压 Vout3 和基准电压 Vgnd 作为动作电源。

本发明之 10 的显示装置驱动用电源装置, 其特征在于: 具有: 产生比输入电源电压 Vcc 高的第 1 输出电源电压 Vout1 的第 1 电压变换电路 CHP1A; 产生比所述第 1 输出电源电压 Vout1 低的第 2 输出电源电压 Vout2 的第 2 电压变换电路 CHP2A; 产生比所述第 2 输出电源电压 Vout2 低的第 3 输出电源电压 Vout3 的第 3 电压变换电路 CHP3A; 利用这些第 1 输出电源电压 Vout1 乃至第 3 输出电源电压 Vout3, 分别产生电压值不同的多个输出电压 V0~V4 的多个缓冲电路 B1~B4。

所述第 2 电压变换电路 CHP2A, 是将输入电源电压 Vcc 升压后, 产生被恒定电压控制成恒定电压的第 2 输出电源电压 Vout2 的电路;

所述第 1 电压变换电路 CHP1A, 是将所述第 2 输出电源电压 V_{out2} 作为输入电压输入, 将该第 2 输出电源电压 V_{out2} 升压后, 输出所述第 1 输出电源电压 V_{out1} 的电路;

所述第 3 电压变换电路 CHP3A, 是将所述输入电源电压 V_{cc} 升压后,
5 产生所述第 3 输出电源电压 V_{out3} 的电路。

本发明之 11 的显示装置驱动用电源装置, 其特征在于: 在本发明之
10 所述的显示装置驱动用电源装置中, 旨在输出所述多个输出电压 $V_0 \sim V_4$ 中的最高的输出电压 V_0 的第 1 缓冲电路 B0, 将所述第 1 输出电源电压 V_{out1} 作为动作电源; 旨在输出所述多个输出电压 $V_0 \sim V_4$ 中的中间的
10 输出电压 V_1 、 V_2 、 V_3 的第 2 缓冲电路 B1、B2、B3 中的至少一个, 将
所述第 1 输出电源电压 V_{out1} 或所述最高输出电压 V_0 和所述第 2 输出电
源电压 V_{out2} 作为动作电源; 旨在输出所述多个输出电压 $V_0 \sim V_4$ 中的最
低的输出电压 V_4 的第 3 缓冲电路 B4, 将所述第 3 输出电源电压 V_{out3}
和基准电压 V_{gnd} 作为动作电源。

本发明之 12 的显示装置驱动用电源装置, 其特征在于: 在本发明之
15 10、11 所述的显示装置驱动用电源装置中, 所述第 2 电压变换电路
CHP2A, 是将与输出最高的输出电压的缓冲电路 B0 的输出电压 V_0 对应
的电压, 作为反馈电压反馈, 对所述第 2 输出电源电压 V_{out2} 进行电压
控制, 使所述反馈电压成为恒定。

本发明之 13 的显示装置驱动用电源装置, 其特征在于: 在本发明之
20 10、11 所述的显示装置驱动用电源装置中, 所述第 2 电压变换电路
CHP2A, 是将与所述第 2 输出电源电压 V_{out2} 对应的电压, 作为反馈电
压反馈, 对所述第 2 输出电源电压 V_{out2} 进行电压控制, 使所述反馈电
压成为恒定。

本发明之 14 的显示装置驱动用电源装置, 是在具有: 产生比输入电
25 源电压 V_{cc} 高的第 1 输出电源电压 V_{out1} 的第 1 电压变换电路 CHP1A;
根据所述第 1 输出电源电压 V_{out1} , 产生比该第 1 输出电源电压 V_{out1} 小、
而且依次变小的第 1 基准电压 V_{0r} 、第 2 基准电压 V_{1r} 、第 3 基准电压 V_{2r} 、
第 4 基准电压 V_{3r} 、第 5 基准电压 V_{4r} 、第 6 电压 V_5 的基准电压发生电
30 路; 输入所述第 1 基准电压 V_{0r} , 输出第 1 输出电压 V_0 的第 1 缓冲电路

B0; 输入所述第 2 基准电压 $V1r$, 输出第 2 输出电压 $V1$ 的第 2 缓冲电路
B1; 输入所述第 3 基准电压 $V2r$, 输出第 3 输出电压 $V2$ 的第 3 缓冲电路
B2; 输入所述第 4 基准电压 $V3r$, 输出第 4 输出电压 $V3$ 的第 4 缓冲电路
B3; 输入所述第 5 基准电压 $V4r$, 输出第 5 输出电压 $V4$ 的第 5 缓冲电路
5 B4 的液晶显示装置驱动用电源装置中, 其特征在于: 包括: 输出将所述
输入电源电压 V_{cc} 升压后, 输出电压值被恒定控制成比所述第 3 输出电
压 $V2$ 低、比所述第 4 输出电压 $V3$ 高的第 2 输出电源电压 V_{out2} 的第 2
电压变换电路 CHP2A; 输出将所述输入电源电压 V_{cc} 升压后, 输出比所
述第 3 输出电压低、比所述第 4 输出电压 $V3$ 高的第 3 输出电源电压 V_{out3}
10 的第 3 电压变换电路 CHP3A。

所述第 1 电压变换电路 CHP1A, 是将所述第 2 输出电源电压 V_{out2}
作为输入电压输入, 将所述输入电源电压 V_{cc} 作为升压单位, 输出升压
后的所述第 1 输出电源电压 V_{out1} 的电路。

所述第 1 缓冲电路 B0, 将所述第 1 输出电源电压 V_{out1} 作为动作电
15 源; 所述第 2 缓冲电路 B1, 将所述第 1 输出电源电压 V_{out1} 或所述第 1
输出电压 $V0$ 和所述第 2 输出电源电压 V_{out2} 作为动作电源; 所述第 3 缓
冲电路 B2, 将所述第 2 输出电源电压 V_{out2} 作为动作电源; 所述第 4 缓
冲电路 B3, 将所述第 3 输出电源电压 V_{out3} 作为动作电源; 所述第 5 缓
冲电路 B4, 将所述第 3 输出电源电压 V_{out3} 和所述第 6 电压 $V5$ 作为动
20 作电源。

本发明之 15 的显示装置驱动用电源装置, 其特征在于: 在本发明之
14 所述的显示装置驱动用电源装置中, 所述第 1 缓冲电路 B0, 在所述第
1 输出电源电压 V_{out1} 和所述第 1 输出电压 $V0$ 之间, 设置第 1MOS 晶体
管 Q11 的同时, 还具有输入所述第 1 基准电压 $V0r$ 和所述第 1 输出电压
25 $V0$ 、输出控制所述第 1MOS 晶体管的控制信号的第 1 运算放大器 OP11;

所述第 2 缓冲电路 B1, 在所述第 1 输出电源电压 V_{out1} 或所述第 1
输出电压 $V0$ 和所述第 2 输出电源电压 V_{out2} 之间, 将第 2MOS 晶体管 Q12
及第 3 晶体管 Q13 串联, 从该串联结点输出所述第 2 输出电压 $V1$ 的同
时, 还具有输入所述第 2 基准电压 $V1r$ 和所述第 2 输出电压 $V1$ 、输出控
30 制所述第 2MOS 晶体管 Q12 的控制信号的第 2 运算放大器 OP12, 和输

入所述第 2 基准电压 V_{1r} 和所述第 2 输出电压 V_1 、输出控制所述第 3MOS 晶体管 Q_{13} 的控制信号的第 3 运算放大器 OP_{13} ;

所述第 3 缓冲电路 B_2 , 在所述第 3 输出电压 V_2 和所述第 2 输出电压 V_{out2} 之间, 设置第 4MOS 晶体管 Q_{14} 的同时, 还具有输入所述
5 第 3 基准电源电压 V_{2r} 和所述第 3 输出电压 V_2 、输出控制所述第 4MOS 晶体管 Q_{14} 的控制信号的第 4 运算放大器 OP_{14} ;

所述第 4 缓冲电路 B_3 , 在所述第 3 输出电源电压 V_{out3} 和所述第 4 输出电压 V_3 之间, 设置第 5MOS 晶体管 Q_{15} 的同时, 还具有输入所述
10 第 4 基准电压 V_{3r} 和所述第 4 输出电压 V_3 、输出控制第 5MOS 晶体管 Q_{15} 的控制信号的第 5 运算放大器 OP_{15} ;

所述第 5 缓冲电路 B_4 , 在所述第 3 输出电源电压 V_{out3} 和所述第 6 电压 V_5 之间, 将第 6MOS 晶体管 Q_{16} 及第 7 晶体管 Q_{17} 串联, 从该串联节点输出所述第 5 输出电压 V_4 的同时, 还具有输入所述第 5 基准电压
15 V_{4r} 和所述第 5 输出电压 V_4 、输出控制所述第 6MOS 晶体管 Q_{16} 的控制信号的第 6 运算放大器 OP_{16} , 和输入所述第 5 基准电压 V_{4r} 和所述第 5 输出电压 V_4 、输出控制所述第 7MOS 晶体管 Q_{17} 的控制信号的第 7 运算放大器 OP_{17} 。

本发明之 16 的显示装置驱动用电源装置, 其特征在于: 在本发明之
8~15 所述的显示装置驱动用电源装置中, 所述第 1 电压变换电路
20 CHP_{1A} 、所述第 2 电压变换电路 CHP_{2A} 及第 3 电压变换电路 CHP_{3A} , 是分别以输入电源电压 V_{cc} 为单位升压电压的电荷泵型电压变换电路。

本发明之 17 的显示装置驱动用电源装置, 其特征在于: 在本发明之
16 所述的显示装置驱动用电源装置中, 所述第 2 电压变换电路 CHP_{2A} 包括: 产生使电荷泵动作的多个时钟脉冲的时钟脉冲发生器 CG_2 , 和比较
25 所述反馈电压和参照电压产生比较输出的比较器 CP ;

所述时钟脉冲发生器 CG_2 , 被按照所述比较器 CP 的比较输出, 控制成动作状态或停止状态。

本发明之 18 的显示装置, 是具有矩阵型显示屏、驱动该显示屏的公用侧的公用驱动器、驱动所述显示屏的段侧的段驱动器、驱动该显示屏
30 的公用侧的公用驱动器、所述公用驱动器及所述段驱动器的驱动用电源

装置的显示装置。

其特征在于：所述驱动用电源装置，包括：

将输入电源电压 V_{cc} 升压后，产生第 1 输出电源电压 V_{out1} 的第 1 电压变换电路 $CHP1$ ；根据所述第 1 输出电源电压 V_{out1} ，产生比该第 1 输出电源电压 V_{out1} 低、而且依次变低的高电压侧的多个输出电压 $V_0 \sim V_2$ 的多个缓冲电路 $B_0 \sim B_2$ ，以及产生低电压侧的多个输出电压 V_3 、 V_4 的多个缓冲电路 B_3 、 B_4 ，

还具有：将所述高电压侧的最高的输出电压 V_0 降压后，输出比所述高电压侧的最低的输出电压 V_2 低、比所述低电压侧的最高的输出电压 V_3 高的第 2 输出电源电压 V_{out2} 的第 2 电压变换电路 $CHP2$ ；将所述输入电源电压 V_{cc} 升压后，输出比所述高电压侧的最低的输出电压 V_2 低、比所述低电压侧的最高的输出电压 V_3 高的第 3 输出电源电压 V_{out3} 的第 3 电压变换电路 $CHP3$ 。

输出所述高电压侧的最高输出电压 V_0 的缓冲电路 B_0 ，将所述第 1 输出电源电压 V_{out1} 作为动作电源；所述高电压侧的其它至少一个的缓冲电路 B_1 、 B_2 ，将所述第 1 输出电源电压 V_{out1} 或所述第 1 输出电压 V_0 和所述第 2 输出电源电压 V_{out2} 作为动作电源；所述低电压侧的至少一个的缓冲电路 B_3 、 B_4 ，将所述第 3 输出电源电压 V_{out3} 和基准电压 V_{gnd} 作为动作电源。

本发明之 19 的显示装置，是具有矩阵型显示屏、驱动该显示屏的公用侧的公用驱动器、驱动所述显示屏的段侧的段驱动器、所述公用驱动器及所述段驱动器的驱动用电源装置的显示装置。

其特征在于：所述驱动用电源装置，包括：

根据比输入电源电压 V_{cc} 高的第 1 输出电源电压 V_{out1} ，产生比该第 1 输出电源电压 V_{out1} 低、而且依次变低的高电压侧的多个输出电压 $V_0 \sim V_2$ 的多个缓冲电路 $B_0 \sim B_2$ ；以及产生低电压侧的多个输出电压 V_3 、 V_4 的多个缓冲电路 B_3 、 B_4 的显示装置驱动用电源装置，

还具有：产生所述第 1 输出电源电压 V_{out1} 的第 1 电压变换电路 $CHP1A$ ；将所述输入电源电压 V_{cc} 升压后，输出被恒定电压控制成比所述高电压侧的多个输出电压中的最低的输出电压 V_2 低、而且比所述低电

压侧的多个输出电压中的最高的输出电压 V3 高的恒定电压的第 2 输出电源电压 Vout2 的第 2 电压变换电路 CHP2A；将所述输入电源电压 Vcc 升压后，输出比所述高电压侧的多个输出电压中最低的输出电压 V2 低、比所述低电压侧的多个输出电压中最高的输出电压 V3 高的第 3 输出电源电压 Vout3 的第 3 电压变换电路 CHP3A。

所述第 1 电压变换电路 CHP1A，是将所述第 2 输出电源电压 Vout2 升压后，输出所述第 1 输出电源电压 Vout1 的电路；

输出所述高电压侧的多个输出电压中的最高的输出电压 V0 的缓冲电路 B0，将所述第 1 输出电源电压 Vout1 作为动作电源；所述高电压侧的其它至少一个的缓冲电路 B1、B2，将所述第 1 输出电源电压 Vout1 或所述第 1 输出电压 V0 和所述第 2 输出电源电压 Vout2 作为动作电源；所述低电压的至少一个的缓冲电路 B3、B4，根据所述第 3 输出电源电压 Vout3 和基准电压 Vgnd 动作。

附图说明

图 1 是本发明的实施示例涉及的液晶显示装置驱动用电源装置的结构图。

图 2A、图 2B、图 2C 是本发明使用的第 1~第 3 缓冲电路 B0~B2 的结构图。

图 3A、图 3B 是本发明使用的第 4、第 5 缓冲电路 B3、B4 的结构图。

图 4 是本发明使用的第 1 电荷泵电路 CHP1 的结构图。

图 5 是第 1 电荷泵电路 CHP1 的动作说明图。

图 6 是本发明使用的第 2 电荷泵电路 CHP2 的结构图。

图 7 是第 2 电荷泵电路 CHP2 的动作说明图。

图 8 是本发明使用的第 3 电荷泵电路 CHP3 的结构图。

图 9 是第 3 电荷泵电路 CHP3 的动作说明图。

图 10 是本发明的其它示例涉及的液晶显示装置驱动用电源装置的结构图。

图 11 是本发明使用的第 1 电荷泵电路 CHP1A 的结构图。

图 12 是第 1 电荷泵电路 CHP1A 的动作说明图。

图 13 是本发明使用的第 2 电荷泵电路 CHP2A 的结构图。

图 14 是第 1 电荷泵电路 CHP2A 的动作说明图。

图 15 是现有技术的液晶显示装置驱动用电源装置的结构图。

图 16 是表示液晶驱动波形的示例的图。

5 图中：LCD—液晶显示装置；CHP1、CHP1—第 1 电荷泵电路；
CHP2、CHP2—第 2 电荷泵电路；CHP3、CHP3—第 3 电荷泵电路；C1、
C2、C3—平滑电容器；A1—电压放大器；R0~R4—分压电阻器；B0~B4
—缓冲电路；Vcc—电源电压；clk—时钟脉冲信号；Vout1~Vout3—第 1~
第 3 输出电源电压；V0r~V4r—第 1~第 5 基准电压；V0~V5—第 1~
10 第 5 输出电压；OP11~OP17—第 1~第 7 运算放大器；Q11~Q42—MOS
晶体管；I1~I17—恒定电流源；CG1~CG3—时钟脉冲发生器； $\Phi 1 \sim \Phi 4$
—时钟脉冲；CP—比较器；LCD—液晶显示装置。

具体实施方式

15 下面，参阅附图，讲述本发明的显示装置的驱动用电源装置，及使用
该电源装置的显示装置的实施示例。

图 1 是表示本发明的第 1 实施示例涉及的液晶显示装置的驱动用电源
装置的结构的图，图 2A~图 2C 是表示本发明使用的高电压侧的缓冲
电路 B0~B2 的结构的图，图 3A、图 3B 是表示本发明使用的低电压侧
20 的缓冲电路 B3、B4 的结构的图。另外，图 4~图 9 是表示本发明的第 1
实施示例中作为电压变换电路使用的电荷泵电路 CHP1~CHP3 的结构图
及其动作说明图。

在图 1 中，作为电压变换电路，除了设置现有技术的图 15 的那种第
1 电荷泵电路 CHP1 外，还设置第 2 电荷泵电路 CHP2 及第 3 电荷泵电路
25 CHP3。另外，供给缓冲电路 B1~B4 的动作电源与图 15 不同。其它结构
都和图 15 一样。

第 1 电荷泵电路 CHP1，被输入电源电压 Vcc 和时钟脉冲信号 clk，
产生将电源电压 Vcc 升压 6 倍的第 1 输出电源电压 Vout1 (18V)。电容
器 C1 是平滑电容器。

30 将该第 1 输出电源电压 Vout1，施加给电压放大器 A1，将基准电压

Vref (2V) 为所定 n ($n=7.5$) 倍, 形成第 1 基准电压 $V0r$ (15V)。将该第 1 基准电压 $V0r$ 用电阻器 $R0\sim R4$ 分压后, 形成第 2 基准电压 $V1r$ (13.5V)、第 3 基准电压 $V2r$ (12V)、第 4 基准电压 $V3r$ (3V)、第 5 基准电压 $V5r$ (1.5V)。将第 1 输出电源电压 $Vout1$ 作为第 1 缓冲电路 $B0$ 的
5 动作电源。在本发明中, 动作电源是使电流从缓冲电路的输出端流出的电流流出源, 或使电流流入其输出端的电流流入源。

第 2 电荷泵电路 $CHP2$, 输入第 1 输出电压 $V0$ (15V), 输出比第 3 输出电压 $V2$ (12V) 低、比第 4 输出电压 $V3$ (3V) 高的第 2 输出电压 $Vout2$ (9V)。为了该电荷泵动作, 所以时钟脉冲信号 clk 和成为时钟脉冲
10 电平的电源电压 Vcc 也被输入。该第 2 输出电压 $Vout2$ 成为 $V0-Vcc\times 2$ 。电容器 $C2$ 是平滑电容器。

另外, 第 3 电荷泵电路 $CHP3$, 被输入电源电压 Vcc (3V), 输出比第 2 输出电压 $Vout2$ (9V) 低、比第 4 输出电压 $V3$ (3V) 高的第 3 输出电压 $Vout3$ (6V)。电容器 $C2$ 是平滑电容器。

第 2 缓冲电路 $B1$ 及第 3 缓冲电路 $B2$, 作为其动作电源, 使用第 1
15 输出电压 $V0$ 和第 2 输出电源电压 $Vout2$ 。另外, 第 4 缓冲电路 $B3$ 及第 5 缓冲电路 $B4$, 作为其动作电源, 使用第 3 输出电源电压 $Vout3$ 和第 6 电压 $V5$ 。

供给这些缓冲电路 $B1\sim B4$ 的动作电源, 无论在交流化循环的哪一个
20 中, 都能充分覆盖必要的电压振幅 ($V0\sim V2$ 或 $V3\sim V5$), 所以对其动作毫无妨碍。另外, 这些动作电压, 除第 1 电荷泵电路 $CHP1$ 之外, 还分别通过第 2 电荷泵电路 $CHP2$ 、第 3 电荷泵电路 $CHP3$ 供给, 所以可以使缓冲电路 $B0\sim B4$ 的动作稳定进行。

图 2A 是表示第 1 缓冲电路 $B0$ 的结构图。第 1 缓冲电路 $B0$, 在第
25 1 输出电源电压 $Vout1$ 和第 1 输出电压 $V0$ 之间, 设置 P 型的第 1MOS 晶体管 $Q11$ 的同时, 还设置着使微弱的电流 (例如: $1\mu A$ 左右) 流过第 1 输出电压 $V0$ 和接地间的恒定电流源 $I11$ 。该恒定电流源 $I11$, 是为了使缓冲电路动作稳定而设置的, 在其它的缓冲电路中使用的恒定电流源也与此相同。而且, 还具有输入第 1 基准电压 $V0r$ 和第 1 输出电压 $V0$ 、输出
30 控制第 1MOS 晶体管 $Q11$ 的控制信号的第 1 运算放大器 (以下称作“运

算放大器”) OP11。电流通过该第1MOS晶体管Q11,从该第1缓冲电路B0流出。控制第1MOS晶体管Q11,使第1输出电压V0与第1基准电压V0r相等。第1输出电源电压Vout1,成为第1缓冲电路B0的动作电源。

5 图2B是表示第2缓冲电路B1的结构图。第2缓冲电路B1,在第1输出电压V0和第2输出电源电压Vout2之间,将P型的第2MOS晶体管Q12及N型的第3MOS晶体管Q13串联,从该串联节点输出第2输出电压V1。I12、I13是恒定电流源。而且,还具有:输入第2基准电压V1r和第2输出电压V1、输出控制第2MOS晶体管Q12的控制信号的第2
10 运算放大器OP12;输入第2基准电压V1r和第2输出电压V1、输出控制第3MOS晶体管Q13的控制信号的第2运算放大器OP13。电流通过该第2MOS晶体管Q12,从该第2缓冲电路B1流出,或通过该第3MOS晶体管Q13流入。控制第2、3MOS晶体管Q12、Q13,使第2输出电压V1与第2基准电压V1r相等。第1输出电压V0或第1输出电源电压Vout1
15 和第2输出电源电压Vout2,成为第2缓冲电路B1的动作电源。

图2C是表示第3缓冲电路B2的结构图。第3缓冲电路B2,在第3输出电压V2和第2输出电源电压Vout2之间,设置N型的第4MOS晶体管Q14。I14是恒定电流源。而且,还具有输入第3基准电压V2r和第3输出电压V2、输出控制第4MOS晶体管Q14的控制信号的第4运算放
20 大器OP14。电流从该第3缓冲电路B2,通过该第4MOS晶体管Q14流出。控制第4MOS晶体管Q14,使第3输出电压V2与第3基准电压V2r相等。第2输出电源电压Vout2,成为第3缓冲电路B2的动作电源。

图3A是表示第4缓冲电路B3的结构图。第4缓冲电路B3,在第3输出电源电压Vout3和第4输出电压V3之间,设置P型的第5MOS晶体管Q15。I15是恒定电流源。而且,还具有输入第4基准电压V3r和第4输出电压V3、输出控制第5MOS晶体管Q15的控制信号的第5运算放
25 大器OP15。电流从该第4缓冲电路B3,通过该第5MOS晶体管Q15流出。控制第5MOS晶体管Q15,使第4输出电压V3与第4基准电压V3r相等。第3输出电源电压Vout3,成为第4缓冲电路B3的动作电源。

30 图3B是表示第5缓冲电路B4的结构图。第5缓冲电路B4,在第

3 输出电源电压 V_{out3} 和第 6 电压 $V5$ (接地电位) 之间, 将 P 型的第 6MOS 晶体管 $Q16$ 及 N 型的第 7MOS 晶体管 $Q17$ 串联, 从该串联结点输出第 5 输出电压 $V4$ 。 $I16$ 、 $I17$ 是恒定电流源。而且, 还具有输入第 5 基准电压 $V4r$ 和第 5 输出电压 $V4$ 、输出控制第 6MOS 晶体管 $Q16$ 的控制信号的第 6 运算放大器 $OP16$, 和输入第 5 基准电压 $V4r$ 和第 5 输出电压 $V4$ 、输出控制第 7MOS 晶体管 $Q17$ 的控制信号的第 7 运算放大器 $OP17$ 。电流从该第 5 缓冲电路 $B4$, 通过该第 6MOS 晶体管 $Q16$ 流出, 还通过该第 7MOS 晶体管 $Q17$ 流入。控制第 6、7MOS 晶体管 $Q16$ 、 17 , 使第 5 输出电压 $V4$ 与第 5 基准电压 $V4r$ 相等。第 3 输出电源电压 V_{out3} 和第 6 电压 $V5$, 成为第 5 缓冲电路 $B4$ 的动作电源。

图 4 及图 5 是表示第 1 电荷泵电路 $CHP1$ 的结构图及其动作说明图。在图 4 中, P 型的 MOS 晶体管 $Q21\sim Q26$ 串联, 其输入侧被供给电源电压 V_{cc} 。这些 MOS 晶体管 $Q11\sim Q26$ 的输入端侧, 与电容器 $C21\sim C26$ 的一端连接。电容器 $C21$ 的另一端接地。电容器 $C22\sim C26$ 的另一端, 被供给 2 相时钟脉冲 $\Phi3$ 、 $\Phi4$ 。而且, 从该输出侧输出第 1 电源电压 V_{out1} , 还输出第 1 输出电流 I_{out1} 。

时钟脉冲发生器 $CG1$, 输入时钟脉冲信号 clk 、电源电压 V_{cc} 、第 1 输出电源电压 V_{out1} , 输出图 5 所示的那种同步的第 1~第 4 时钟脉冲 $\Phi1\sim \Phi4$ 。第 1 时钟脉冲 $\Phi1$ 和第 2 时钟脉冲 $\Phi2$, 是互补型的二相时钟脉冲, 在接地电位 V_{gnd} 和第 1 输出电源电压 V_{out1} 之间变化。该第 1 时钟脉冲 $\Phi1$, 供给第奇数个的 MOS 晶体管 $Q21$ 、 $Q23$ 、 $Q25$ 的栅极, 第 2 时钟脉冲 $\Phi2$, 供给第偶数个的 MOS 晶体管 $Q22$ 、 $Q24$ 、 $Q26$ 的栅极, 控制它们的 ON·OFF。

另外, 第 3 时钟脉冲 $\Phi3$ 和第 4 时钟脉冲 $\Phi4$, 也是互补型的二相时钟脉冲, 在接地电位 V_{gnd} 和电源电压 V_{cc} 之间变化。该第 3 钟脉冲 $\Phi3$, 供给第偶数个的电容器 $C22$ 、 $C24$ 、 $C26$ 的另一端; 第 4 时钟脉冲 $\Phi4$, 供给第奇数个的电容器 $C23$ 、 $C25$ 的另一端。该第 3、第 4 时钟脉冲 $\Phi3$ 、 $\Phi4$ 的振幅 ($V_{cc}-V_{gnd}$), 成为各电荷泵组的升压电压。

图 6 及图 7 是表示第 2 电荷泵电路 $CHP2$ 的结构图及其动作说明图。在图 6 中, P 型的 MOS 晶体管 $Q31\sim Q33$ 串联, 其输入侧被供给第 1 输

出电压 V_0 。这些 MOS 晶体管 $Q_{31} \sim Q_{33}$ 的输入端侧，与电容器 $C_{31} \sim C_{33}$ 的一端连接。电容器 C_{31} 的另一端接地。电容器 C_{32} 、 C_{33} 的另一端，被供给 2 相时钟脉冲 Φ_3 、 Φ_4 。而且，从该输出侧输出第 2 输出电源电压 V_{out2} ，还输出（流入）第 2 输出电流 I_{out2} 。

5 第 2 输出电源电压 V_{out2} 是比第 1 输出电压 V_0 低的电压（ $V_{out2}=V_0 - V_{cc} \times 2$ ），所以第 2 电荷泵电路 $CHP2$ 进行降压动作。此外，向第 2 电荷泵电路 $CHP2$ 的输入侧，还可以取代第 1 输出电压 V_0 ，供给第 1 输出电源电压 V_{out1} 。另外，还可以使第 1、第 2 时钟脉冲 Φ_1 、 Φ_2 在接地电位 V_{gnd} 和第 1 输出电源电压 V_{out1} 之间变化。这时，第 1 输出电源电压
10 V_{out1} 也输入时钟脉冲发生器 $CG2$ 。

时钟脉冲发生器 $CG2$ ，输入时钟脉冲信号 clk 、决定电压阶跃幅度的电源电压 V_{cc} 和第 1 输出电压 V_0 ，输出图 7 所示的那种同步的第 1~第 4 时钟脉冲 $\Phi_1 \sim \Phi_4$ 。第 1 时钟脉冲 Φ_1 和第 2 时钟脉冲 Φ_2 ，是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和第 1 输出电源电压 V_{out1} 之间变化。
15 该第 1 时钟脉冲 Φ_1 ，供给第奇数个的 MOS 晶体管 Q_{31} 、 Q_{33} 的栅极，第 2 时钟脉冲 Φ_2 ，供给第偶数个的 MOS 晶体管 Q_{32} 的栅极，控制它们的 ON·OFF。

另外，第 3 时钟脉冲 Φ_3 和第 4 时钟脉冲 Φ_4 ，也是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和电源电压 V_{cc} 之间变化。第 3 时钟脉冲 Φ_3 ，
20 供给第偶数个的电容器 C_{32} 的另一端；第 4 时钟脉冲 Φ_4 ，供给第奇数个的电容器 C_{33} 的另一端。该第 3、第 4 时钟脉冲 Φ_3 、 Φ_4 的振幅（ $V_{cc} - V_{gnd}$ ），成为各电荷泵组的降压（升压）电压。

来自第 2 缓冲电路 $B1$ 和第 3 缓冲电路 $B2$ 的电流，流入与该第 2 电荷泵电路 $CHP2$ 的输入侧连接的电容器 C_2 。由于该电流的流入，使电容器 C_2 的充电电压变高，超过第 2 输出电源电压 V_{out2} 的所定值（9V）时，
25 电荷泵电路 $CHP2$ 就进行升压动作。这时，被电容器 C_2 充电的能量，被向第 2 电荷泵电路 $CHP2$ 的输入侧反馈。

图 8 及图 9 是表示电荷泵电路 $CHP3$ 的结构图及其动作说明图。在图 8 中，P 型的 MOS 晶体管 Q_{41} 、 Q_{42} 串联，其输入侧被供给电源电压
30 V_{cc} 。这些 MOS 晶体管 Q_{41} 、 Q_{42} 的输入端侧，与电容器 C_{41} 、 C_{42} 的

一端连接。电容器 C41 的另一端接地。电容器 C42 的另一端，被供给 2 相时钟脉冲 Φ_3 。而且，从该输出侧输出第 3 电源电压 V_{out3} ，还输出第 3 输出电流 I_{out3} 。

时钟脉冲发生器 CG3，输入时钟脉冲信号 clk 、电源电压 V_{cc} 、第 3 输出电源电压 V_{out3} ，输出图 9 所示的那种同步的第 1~第 4 时钟脉冲 Φ_1 ~ Φ_4 。此外，由于升压组件是 2 级，所以不能使用第 4 时钟脉冲 Φ_4 。第 1 时钟脉冲 Φ_1 和第 2 时钟脉冲 Φ_2 ，是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和第 3 输出电源电压 V_{out3} 之间变化。该第 1 时钟脉冲 Φ_1 ，供给第奇数个的 MOS 晶体管 Q41 的栅极，第 2 时钟脉冲 Φ_2 ，供给第偶数个的 MOS 晶体管 Q42 的栅极，控制它们的 ON·OFF。

另外，第 3 时钟脉冲 Φ_3 和第 4 时钟脉冲 Φ_4 ，也是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和电源电压 V_{cc} 之间变化。该第 3 时钟脉冲 Φ_3 ，供给第偶数个的电容器 C42 的另一端。该第 3、第 4 时钟脉冲 Φ_3 、 Φ_4 的振幅 ($V_{cc}-V_{gnd}$)，成为各电荷泵组的升压电压。

下面参阅附图 16，讲述本方面采用上述结构的第 1 实施方式的液晶显示装置的驱动用电源装置的动作。

在奇数帧中，扫描时，给被选择的公用电极 COM_j 施加第 1 输出电压 V_0 ，未被选择的公用电极 COM_1 ~ COM_n (但是 COM_j 除外) 施加第 5 输出电压 V_4 。另一方面，给段电极 SEG_1 ~ SEG_m ，按照与被选择的公用电极对应的显示信号，施加第 4 输出电压 V_3 或第 6 电压 V_5 。

向被公用电极 COM_j 和段电极 SEG_k 选择的液晶显示像素，施加第 1 输出电压 V_0 和第 4 输出电压 V_3 或第 6 电压 V_5 之间较大的电压。可是，向未被选择的液晶显示像素，施加第 5 输出电压 V_4 或第 6 电压 V_5 之间的较小的电压。未被选择的液晶显示像素的数量，通常远比被选择的液晶显示像素的数量多。由于液晶显示像素可以看作电容器负载，所以伴随着它的充放电要消耗电能。

在本发明中，产生第 4 输出电压 V_3 、第 5 输出电压 V_4 的第 4 缓冲电路 B3、第 5 缓冲电路 B4 的动作电源，使用在第 3 电荷泵电路 CHP3 中产生的第 3 输出电压 V_{out3} 。该第 3 输出电压 V_{out3} ，远比第 4 缓冲电路 B3、第 5 缓冲电路 B4 的动作所需要的电压大，而且，远比现有技术

的第1输出电源电压 V_{out1} 小。

就是说，电力消耗取决于施加的电压 V_{out3} 和流入各缓冲电路的电流的积。施加的电压，无论象现有技术那样，是第1输出电源电压 V_{out1} ，还是象本发明那样，是第3输出电源电压 V_{out3} ，该流过的电流都相同。

5 就是说，液晶显示像素的电容器负荷，从在某种极性的所定电压充电状态放电，到在相反的极性的所定电压充电为止，有电流流过。所以，与现有技术相比，尽管升降压电路增加了，但由于施加的电压是较低的第3输出电压 V_{out3} ，所以电力消耗却比传统技术减少。另外，运算放大器 OP15、OP16、OP17 及恒定电流源 I15、I16、I17 等，都是用较低的第3
10 输出电源电压 V_{out3} 进行动作，所以由它们消耗的电量也要变小。

在偶数帧中，扫描时，给被选择的公用电极 COM_j 施加第6电压 V_5 ，未被选择的公用电极 $COM_1 \sim COM_n$ （但是 COM_j 除外）施加第2输出电压 V_1 。另一方面，给段电极 $SEG_1 \sim SEG_m$ ，按照与被选择的公用电极对应的显示信号，施加第1输出电压 V_0 或第3输出电压 V_2 。

15 向被公用电极 COM_j 和段电极 SEG_k 选择的液晶显示像素，施加第6电压 V_5 和第1输出电压 V_0 或第3电压 V_2 之间较大的电压。可是，向未被选择的液晶显示像素，施加第2输出电压 V_1 和第1输出电压 V_0 或第3输出电压 V_2 之间的较小的电压。这时也伴随着对液晶显示像素的电容器的充放电，要消耗电能。

20 在本发明中，产生第1输出电压 V_0 的第1缓冲电路 B_0 的动作电源，使用在第1电荷泵电路 CHP_1 中产生的第1输出电源电压 V_{out1} 。另外，产生第2输出电压 V_1 的第2缓冲电路 B_1 的动作电源，作为高电压侧电压，使用第1输出电压 V_0 ，作为低电压侧电压，使用第2输出电源电压 V_{out2} 。另外，产生第3输出电压 V_2 的第3缓冲电路 B_2 的动作电源，使
25 用第2输出电源电压 V_{out2} 。该第2输出电压 V_{out2} ，远比第2缓冲电路 B_1 、第3缓冲电路 B_2 的动作所需要的电压小。

这时的电力消耗，首先取决于施加的第1输出电源电压 V_{out1} 和第2输出电源电压 V_{out2} 之间的电压与流入各缓冲电路的电流的积。施加的电压，无论象现有技术那样，是第1输出电源电压 V_{out1} 也好，还是象
30 本发明那样，是第1输出电源电压 V_{out1} 和第2输出电源电压 V_{out2} 之间

的电压也好，该流过的电流都是相同的。该电流仍然是液晶显示像素的
电容器负荷，从在某种极性的所定电压充电状态放电，到在相反的极性的
所定电压充电为止，流过的电流。这样，由于施加的电压，是第 1 输
出电源电压 V_{out1} 和第 2 输出电源电压 V_{out2} 之间的电压，比现有技术低，
5 所以电力消耗也比现有技术的少。

此外，第 1 输出电压 V_0 ，在第 1 缓冲电路 B0 中，由第 1 输出电源
电压 V_{out1} 产生，所以作为消耗的电量，需要考虑第 1 缓冲电路 B0 中的
消耗量。可是即使考虑该消耗量，在本发明中的电力消耗也少得现有技
术所无法比拟。

10 并且，在液晶显示像素的电容器负荷充电及放电之际流过的电流，
流入设置在第 2 电荷泵电路 CHP2 的输出侧的电容器 C2 中。所以，伴随
着液晶显示像素的充放电，电容器 C2 被充电，其充电电压上升。

电容器 C2 的充电电压，高于第 2 输出电源电压 V_{out2} 的所定值 (9V)
后，就使第 2 电荷泵电路 CHP2 从到此为止的降压动作，变成升压动作。
15 即参照图 6，成为高于输出侧的所定值的第 2 输出电源电压 V_{out2} ，在 MOS
晶体管 Q33~Q31、电容器 C33~C31 的作用下进行升压动作，从而使
第 2 电荷泵电路 CHP2 被升压。在该升压动作的作用下，向使电容器 C31
的充电电压即第 1 输出电压 V_0 上升的方向动作，电能由第 2 电荷泵电路
CHP2 的输出侧，反馈到其输入侧。

20 该第 1 输出电压 V_0 与帧的奇数、偶数无关，供给被选择的液晶显示
像素，所以实际上第 1 输出电压 V_0 ，通常不会比所定值高。

这样，电能由第 2 电荷泵电路 CHP2 的输出侧，反馈到其输入侧，
从而使本发明能更加有效的节省电能。

此外，电压放大器 A1 及分压电阻器 R0~R4 等的电力消耗，与现有
25 技术的相同。

综上所述，在本发明的第 1 实施方式中，采用了与现有技术迥然不
同的特有的电源电路结构，从而使总耗电量比现有技术明显减少。

另外，在以上的讲述中，作为第 2 缓冲电路 B1 及第 3 缓冲电路 B2
的高电压侧的电压，使用了第 1 输出电压 V_0 。但也可以使用第 1 输出电
源电压 V_{out} 取而代之。这时在图 1 中，就变更成用虚线表示的连接结构。
30

另外，只讲述了使用第 1 输出电压 V_0 ~第 5 输出电压 V_4 、基准电压（第 6 电压 V_5 ）的示例。但也可以根据需要增减电压电平。另外，对液晶显示装置进行了讲述，但也可以作为其它矩阵型显示装置的电源使用。

5 图 10 是表示本发明的第 2 实施示例涉及的液晶显示装置的驱动用电源装置的结构图。另外，图 11~图 14 是表示第 2 实施示例的作为第 1、第 2 电压变换电路使用的第 1、第 2 电荷泵电路 $CHP1A$ 、 $CHP2A$ 的结构图及其动作说明图。此外，第 2 实施示例使用的缓冲电路 B_0 ~ B_4 ，与第 1 实施示例的缓冲电路（图 2A~图 3B）相同。另外，作为第 3 电压变换
10 电路的第 3 电荷泵电路 $CHP3A$ ，与第 1 实施示例的第 3 电荷泵电路 $CHP3A$ 相同。

在图 10 中，作为电压变换电路，与现有技术的图 15 的电荷泵电路 CHP_0 不同，设置第 1 电荷泵电路 $CHP1A$ 、第 2 电荷泵电路 $CHP2A$ 及第 3 电荷泵电路 $CHP3A$ 。另外，供给第 1~第 5 缓冲电路 B_0 ~ B_4 的动作电
15 压与图 15 不同。其它结构都和图 15 一样。

第 2 电荷泵电路 $CHP2A$ ，被输入电源电压 V_{cc} (3V)，在电荷泵动作和恒定电压控制下，输出比第 3 输出电压 V_2 (12V) 低、比第 4 输出电压 V_3 (3V) 高的所定的恒定电压值的第 2 输出电源电压 V_{out2} （例如 10.5V）。由于该电荷泵动作，所以电源电压 V_{cc} 和时钟脉冲信号 clk 被输
20 入。电源电压 V_{cc} 也成为时钟脉冲电平。另外，由于恒定电压控制，所以被输入第 1 输出电压 V_0 (15V)，第 2 输出电源电压 V_{out2} (18V) 受到控制，使第 1 输出电压 V_0 (15V) 保持一定电压值。该第 2 输出电源电压 V_{out2} ，成为 $V_{cc} \times 4 \times k$ （式中： k 是小于 1.0 的任意值，例如，将 V_{out2} 设定成 10.5V）。电容器 C_2 是平滑电容器。

25 第 1 电荷泵电路 $CHP1A$ ，作为输入电压，输入第 2 输出电源电压 V_{out2} ，利用电荷泵动作，输出将第 2 输出电源电压 V_{out2} 升压后的第 1 输出电源电压 V_{out1} 。该第 1 输出电源电压 V_{out1} ，将第 2 输出电源电压 V_{out2} 作为输入电压，被升压成电源电压 V_{cc} 的 2 倍，所以成为 $V_{out2} + V_{cc} \times 2$ 。该第 1 输出电源电压 V_{out1} 成为比第 1 输出电压 V_0 (15V) 高
30 的值（例如 16.5V）。电容器 C_1 是平滑电容器。

图 11 及图 12 是表示第 1 电荷泵电路 CHP1A 的结构图及其动作说明图。在图 11 中, P 型的 MOS 晶体管 Q21~Q23 串联, 其输入侧被供给第 2 输出电源电压 Vout2。这些 MOS 晶体管 Q21~Q23 的输入端侧, 与电容器 C21~C23 的一端连接。电容器 C21 的另一端接地。电容器 C22、
5 C23 的另一端, 被供给 2 相时钟脉冲 Φ_3 、 Φ_4 。而且, 从该输出侧输出第 1 电源电压 Vout1, 还输出第 1 输出电流 Iout1。

时钟脉冲发生器 CG1, 输入时钟脉冲信号 clk、电源电压 Vcc、第 1 输出电源电压 Vout1, 输出图 12 所示的那种同步的第 1~第 4 时钟脉冲 Φ_1 ~ Φ_4 。第 1 时钟脉冲 Φ_1 和第 2 时钟脉冲 Φ_2 , 是互补型的二相时钟脉
10 冲, 在接地电位 Vgnd 和第 1 输出电源电压 Vout1 之间变化。该第 1 时钟脉冲 Φ_1 , 供给第奇数个的 MOS 晶体管 Q21、Q23、的栅极, 第 2 时钟脉冲 Φ_2 , 供给第偶数个的 MOS 晶体管 Q22 的栅极, 控制它们的 ON·OFF。

另外, 第 3 时钟脉冲 Φ_3 和第 4 时钟脉冲 Φ_4 , 也是互补型的二相时钟脉冲, 在接地电位 Vgnd 和电源电压 Vcc 之间变化。该第 3 钟脉冲 Φ_3 ,
15 供给第偶数个的电容器 C22 的另一端; 第 4 时钟脉冲 Φ_4 , 供给第奇数个的电容器 C23 的另一端。该第 3、第 4 时钟脉冲 Φ_3 、 Φ_4 的振幅 ($V_{cc}-V_{gnd}$), 成为各电荷泵组的升压电压。

在该第 1 电荷泵电路 CHP1A 中, 作为输入电压, 被供给第 2 输出电源电压 Vout2, 只进行 2 级电荷泵升压。所以, 该第 1 电源电压 Vout1,
20 成为 $V_{out2}+V_{cc}\times 2$ 。

图 13 及图 14 是表示第 2 电荷泵电路 CHP2A 的结构图及其动作说明图。在图 13 中, P 型的 MOS 晶体管 Q31~Q34 串联, 其输入侧被供给电源电压 Vcc。这些 MOS 晶体管 Q31~Q34 的输入端侧, 与电容器 C31~
25 C34 的一端连接。电容器 C31 的另一端接地。电容器 C32~C34 的另一端, 被供给 2 相时钟脉冲 Φ_3 、 Φ_4 。

该第 2 电荷泵电路 CHP2A 的第 2 输出电源电压 Vout2, 在被作为第 2 缓冲电路 B1、第 3 缓冲电路 B2 等的动作电源电压供给的同时, 还被作为第 1 电荷泵电路 CHP1A 的输入电压供给。

时钟脉冲发生器 CG2, 输入时钟脉冲信号 clk、决定升压阶跃幅度的
30 电源电压 Vcc 和第 2 输出电源电压 Vout2, 输出图 14 所示的那种同步的

第1~第4时钟脉冲 $\Phi 1 \sim \Phi 4$ 。第1时钟脉冲 $\Phi 1$ 和第2时钟脉冲 $\Phi 2$ ，是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和第2输出电源电压 V_{out2} 之间变化。该第1时钟脉冲 $\Phi 1$ ，供给第奇数个的MOS晶体管 $Q31$ 、 $Q33$ 的栅极，第2时钟脉冲 $\Phi 2$ ，供给第偶数个的MOS晶体管 $Q32$ 、 $Q34$ 的栅极，控制它们的ON·OFF。

另外，第3时钟脉冲 $\Phi 3$ 和第4时钟脉冲 $\Phi 4$ ，也是互补型的二相时钟脉冲，在接地电位 V_{gnd} 和电源电压 V_{cc} 之间变化。第3时钟脉冲 $\Phi 3$ ，供给第偶数个的电容 $C32$ 、 $C34$ 的另一端；第4时钟脉冲 $\Phi 4$ ，供给第奇数个的电容 $C33$ 的另一端。该第3、第4时钟脉冲 $\Phi 3$ 、 $\Phi 4$ 的振幅
10 ($V_{cc} - V_{gnd}$)，成为各电荷泵组的升压电压。

该第2电荷泵电路 $CHP2A$ 的第2输出电源电压 V_{out2} ，在被作为第2缓冲电路 $B1$ 、第3缓冲电路 $B2$ 等的动作电源电压供给的同时，还由第2缓冲电路 $B1$ 、第3缓冲电路 $B2$ 输入（流入）第2输出电流 I_{out2} 。该第2输出电流 I_{out2} ，几乎全部被作为第1电荷泵电路 $CHP1A$ 的输入电
15 流 I_{in1} 输出（流出）($I_{out2} = I_{in1}$)。

就是说，第2电荷泵电路 $CHP2A$ ，除了起动时外，在通常状态下，将第2输出电源电压 V_{out2} 作为动作电压，只向第1电荷泵电路 $CHP1A$ 及第2缓冲电路 $B1$ 、第3缓冲电路 $B2$ 输出，几乎没有电流的输入输出。所以，几乎不发生伴随电荷泵动作的损失。

在该第2电荷泵电路 $CHP2A$ 中，进行恒电压控制。作为反馈电压，输入第1输出电压 V_0 ，用电阻 $R21$ 、 $R22$ 分压，形成检测电压 V_d 。另一方面，例如，利用带状间隙型恒电压电路形成来自参照电压源的参照电压 V_{bg} 。用比较器 CP 比较检测电压 V_d 和参照电压 V_{bg} ，向时钟脉冲发生器 $CG2$ 供给其比较输出。时钟脉冲发生器 $CG2$ ，用来自比较器 CP 的
25 比较输出，控制时钟脉冲发生状态或停止状态。

在该时钟脉冲发生器 CG 的时钟脉冲发生或停止的控制下，第2输出电源电压 V_{out2} 、第1输出电源电压 V_{out1} 、进而最终的第1输出电压 V_0 ，被恒电压控制成所定电压值。这样，为了进行恒电压控制动作而反馈第1输出电压 V_0 ，所以能够准确地将实际上向缓冲电路 $B0$ 输出的电
30 压，控制成所定值。

电荷泵电路 CHP3A, 与在第 1 实施示例中讲述的图 8、图 9 相同。

下面参阅附图 16, 讲述本发明的第 2 实施方式的液晶显示装置的驱动用电源装置的动作。

在奇数帧中, 扫描时, 给被选择的公用电极 COM_j 施加第 1 输出电压 V₀, 给未被选择的公用电极 COM₁~COM_n (但是 COM_j 除外) 施加第 5 输出电压 V₄。另一方面, 给段电极 SEG₁~SEG_m, 按照与被选择的公用电极对应的显示信号, 施加第 4 输出电压 V₃ 或第 6 电压 V₅。

向被公用电极 COM_j 和段电极 SEG_k 选择的液晶显示像素, 施加第 1 输出电压 V₀ 和第 4 输出电压 V₃ 或第 6 电压 V₅ 之间较大的电压。可是, 向未被选择的液晶显示像素, 施加第 5 输出电压 V₄ 和第 4 输出电压 V₃ 或第 6 电压 V₅ 之间的较小的电压。未被选择的液晶显示像素的数量, 通常远比被选择的液晶显示像素的数量多。由于液晶显示像素可以看作电容器负载, 所以伴随着它的充放电要消耗电能。

在本发明中, 产生第 4 输出电压 V₃、第 5 输出电压 V₄ 的第 4 缓冲电路 B₃、第 5 缓冲电路 B₄ 的动作电源, 使用在第 3 电荷泵电路 CHP3A 中产生的第 3 输出电压 V_{out3}。该第 3 输出电压 V_{out3}, 远比第 4 缓冲电路 B₃、第 5 缓冲电路 B₄ 的动作所需要的电压大, 而且, 远比现有技术的第 1 输出电源电压 V_{out1} 小。

就是说, 电力消耗取决于施加的电压 V_{out3} 和流入各缓冲电路的电流的积。施加的电压, 无论象现有技术那样, 是第 1 输出电源电压 V_{out1}, 还是象本发明那样, 是第 3 输出电源电压 V_{out3}, 该流过的电流都是相同的。就是说, 液晶显示像素的电容器负荷, 从在某种极性的所定电压充电状态放电, 到在相反的极性的所定电压充电为止, 有电流流过。所以, 与现有技术相比, 尽管增加了升降压电路, 但由于施加的电压是较低的第 3 输出电压 V_{out3}, 所以电力消耗却比现有技术减少。另外, 运算放大器 OP₁₅、OP₁₆、OP₁₇ 及恒定电流源 I₁₅、I₁₆、I₁₇ 等, 都是在较低的第 3 输出电源电压 V_{out3} 中动作, 所以由它们消耗的电量也要变小。

在偶数帧中, 扫描时, 给被选择的公用电极 COM_j 施加第 6 电压 V₅, 给未被选择的公用电极 COM₁~COM_n (但是 COM_j 除外) 施加第 2 输出电压 V₁。另一方面, 给段电极 SEG₁~SEG_m, 按照与被选择的公用电

极对应的显示信号，施加第 1 输出电压 V_0 或第 3 输出电压 V_2 。

向被公用电极 COM_j 和段电极 SEG_k 选择的液晶显示像素，施加第 6 电压 V_5 和第 1 输出电压 V_0 或第 3 电压 V_2 之间较大的电压。可是，向未被选择的液晶显示像素，施加第 2 输出电压 V_1 和第 1 输出电压 V_0 或第 3 输出电压 V_2 之间的较小的电压。这时也伴随着对液晶显示像素的电容器负载的充放电，要消耗电能。

在本第 2 实施示例中，产生第 1 输出电压 V_0 的第 1 缓冲电路 B_0 的动作电源，在第 1 电荷泵电路 $CHP1A$ 中，使用只由第 2 输出电压 V_{out2} 升压 $V_{cc} \times 2$ 的第 1 输出电压 V_{out1} 。另外，产生第 2 输出电压 V_1 、第 3 输出电压 V_2 的第 2 缓冲电路 B_1 、第 3 缓冲电路 B_2 的动作电源，作为高电压侧电压，使用第 1 输出电压 V_0 ，作为低电压侧电压，使用在第 2 电荷泵电路 $CHP2A$ 中产生的第 2 输出电压 V_{out2} 。

该第 1 输出电压 V_{out1} 和第 2 输出电压 V_{out2} 的差电压，是电源电压 V_{cc} 的 2 倍 ($V_{cc} \times 2$)，在该差电压 $V_{cc} \times 2$ 的范围内，具有足够使第 1 缓冲电路 B_0 、第 2 缓冲电路 B_1 、第 3 缓冲电路 B_2 动作所需要的电压。

这时的电力消耗，首先取决于施加的第 1 输出电压 V_{out1} 和第 2 输出电压 V_{out2} 之间的电压与流入其间的电流的积。施加的电压，无论象现有技术那样，是第 1 输出电压 V_{out1} 也好，还是象本发明那样，是第 1 输出电压 V_0 和第 2 输出电压 V_{out2} 之间的电压也好，该电流都是相同的。该电流仍然是液晶显示像素的电容器负荷，从在某种极性的所定电压充电状态放电，到在相反的极性的所定电压充电为止，流过的电流。

所以，电力消耗在奇数帧和偶数帧中都相同，如果设从第 1 输出电压 V_{out1} 或第 3 输出电压 V_{out3} 流出的电流为 I_{out} ，那么它就成为 $I_{out} \times V_{cc} \times 2$ 。本发明的电力消耗，比现有技术大大降低。

进一步，在充电及放电之际流过液晶显示像素的电容器负荷的电流，成为流入设置在第 2 电荷泵电路 $CHP2A$ 的输出侧的电容器 C_2 的电流 I_{out2} 。流入电容器 C_2 的电流 I_{out2} ，成为流入第 1 电荷泵电路 $CHP1A$ 的电流 I_{in1} ($I_{out2} = I_{in1}$)。

所以，第 2 电荷泵电路 CHP2A，除了起动时外，在通常状态下，将第 2 输出电源电压 Vout2 作为动作电压，只向第 1 电荷泵电路 CHP1A、第 2 缓冲电路 B1 及第 3 缓冲电路 B2 输出。就是说，第 2 电荷泵电路 CHP2A，几乎没有电流的输入输出。所以，几乎不发生伴随电荷泵动作的损失。

这样，由于流入第 2 电荷泵电路 CHP2A 的输出侧的电流，成为流入第 1 电荷泵电路 CHP1A 的电流，所以本发明的第 2 实施示例能更加有效的节省电能。

此外，电压放大器 A1 及分压电阻器 R0~R4 等的电力消耗，与现有技术相同。

综上所述，在本发明中，采用了与现有技术迥然不同的特有的电源电路结构，从而能使总耗电量比现有技术明显减少。

另外，在以上的讲述中，作为第 2 缓冲电路 B1 及第 3 缓冲电路 B2 的高电压侧的电压，使用了第 1 输出电压 V0。但也可以使用第 1 输出电源电压 Vout 取而代之。这时在图 10 中，就变更成用虚线表示的连接结构。

另外，作为在第 2 电荷泵电路 CHP2A 中为了恒电压控制而反馈的反馈电压，使用了第 1 输出电压 V0。但作为反馈电压，也可以使用第 2 输出电源电压 Vout2 或第 1 输出电源电压 Vout1。

另外，在本发明中，只讲述了使用第 1 输出电压 V0~第 5 输出电压 V4、基准电压（第 6 电压 V5）的示例。但也可以根据需要增减电压电平。另外，对液晶显示装置进行了讲述，但也可以作为其它矩阵型显示装置的电源使用。

采用本发明后，在被交流化驱动的矩阵型液晶显示装置驱动用电源装置中，在设置第 1 电压变换电路（例如第 1 电荷泵电路）的同时，还设置第 2 电压变换电路（例如第 2 电荷泵电路）及设置第 3 电压变换电路（例如第 3 电荷泵电路）。而且，使输出各种电压的多个缓冲电路的动作电压，适合交流化循环所需的电压振幅范围。从而在降低伴随其显示动作的电力消耗的同时，还进行稳定的显示动作。

进而如第 1 实施示例那样，由于第 2 电压变换电路从高电压侧的输出电压降压后，形成第 2 输出电源电压，所以能更有效地降低耗电量。

另外，如第 2 实施示例那样，将第 2 电压交换电路的输出电压，作为第 1 电压变换电路的输入电压供给，在该第 1 电压变换电路中，进行
5 只供给高电压侧的缓冲电路的动作所需的电压振幅的升压。然后将从高电压侧的缓冲电路，向第 2 电压变换电路流出的电流，供给第 1 电压变换电路。从而在第 2 电压变换电路中几乎不发生损失，所以能更有效地降低耗电量。

另外，由于在第 2 电压变换电路中，恒电压控制成所定的电压值，
10 所以能准确地产生缓冲电路的动作所需的电压。

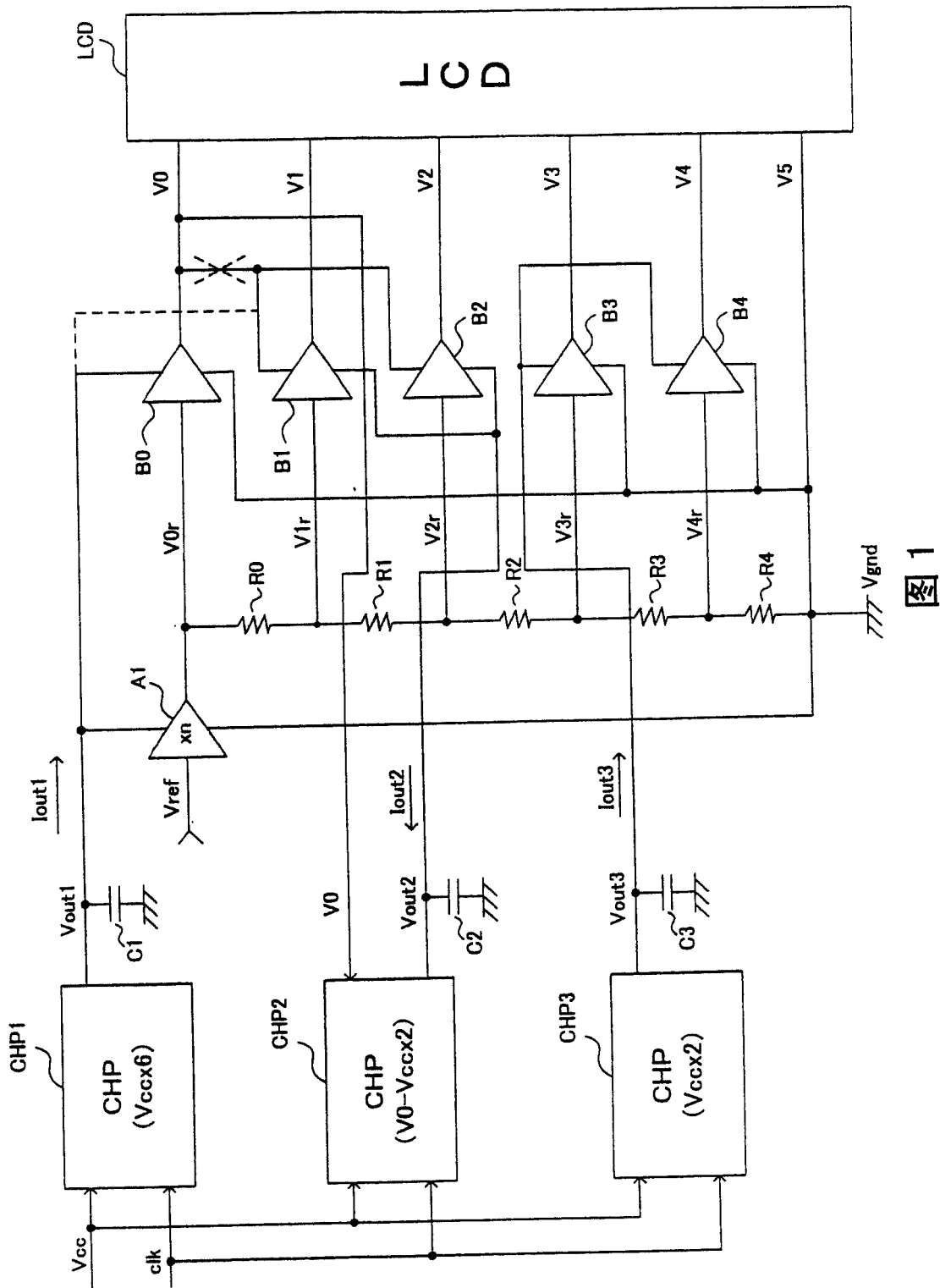


图 1

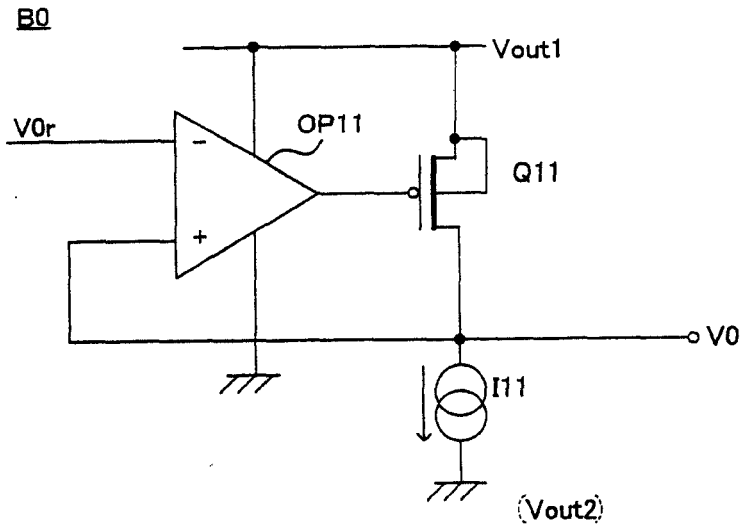


图 2A

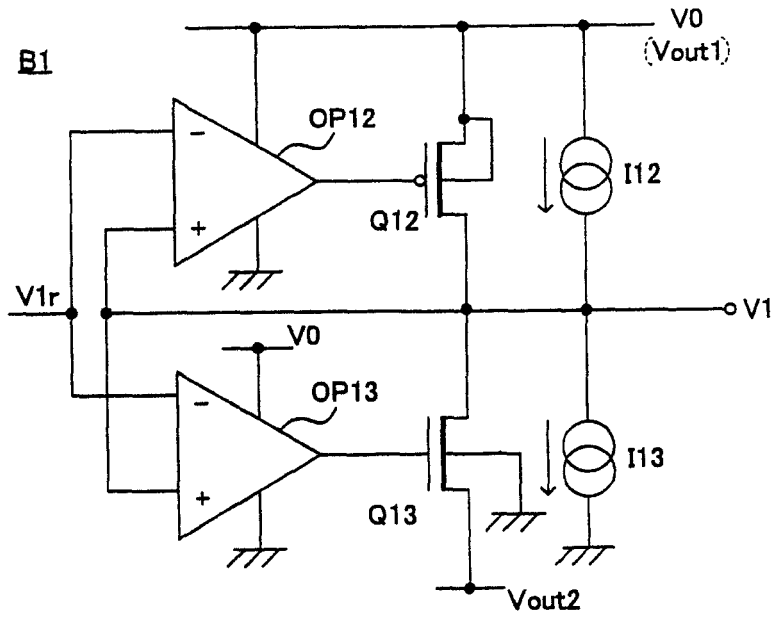


图 2B

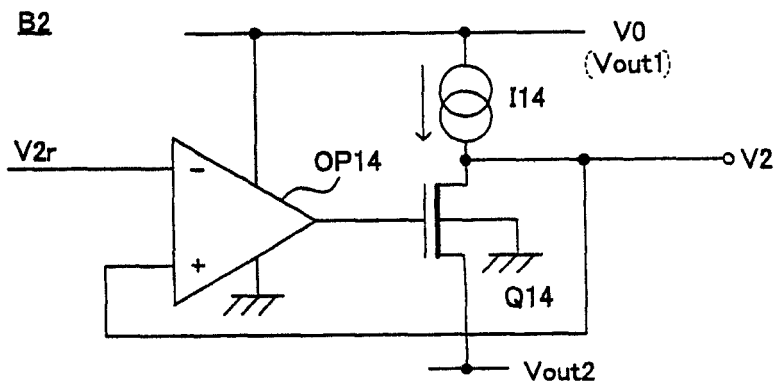


图 2C

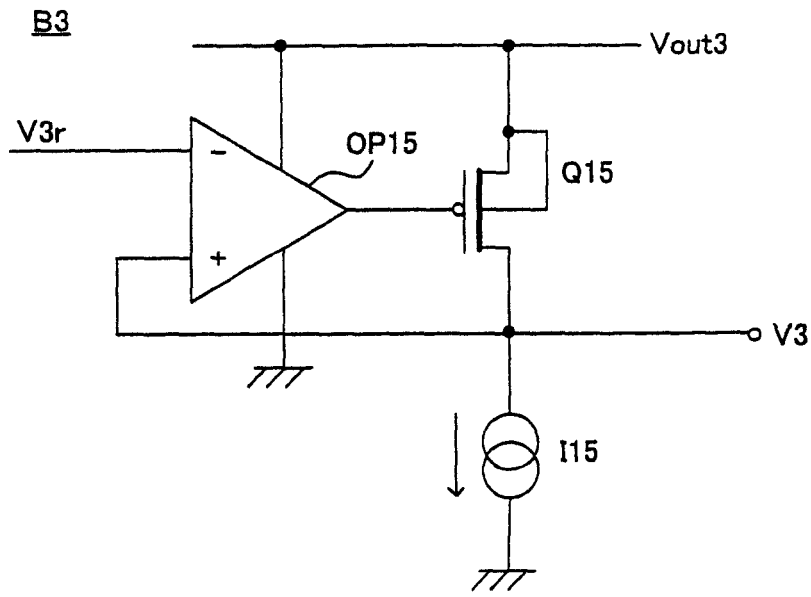


图 3A

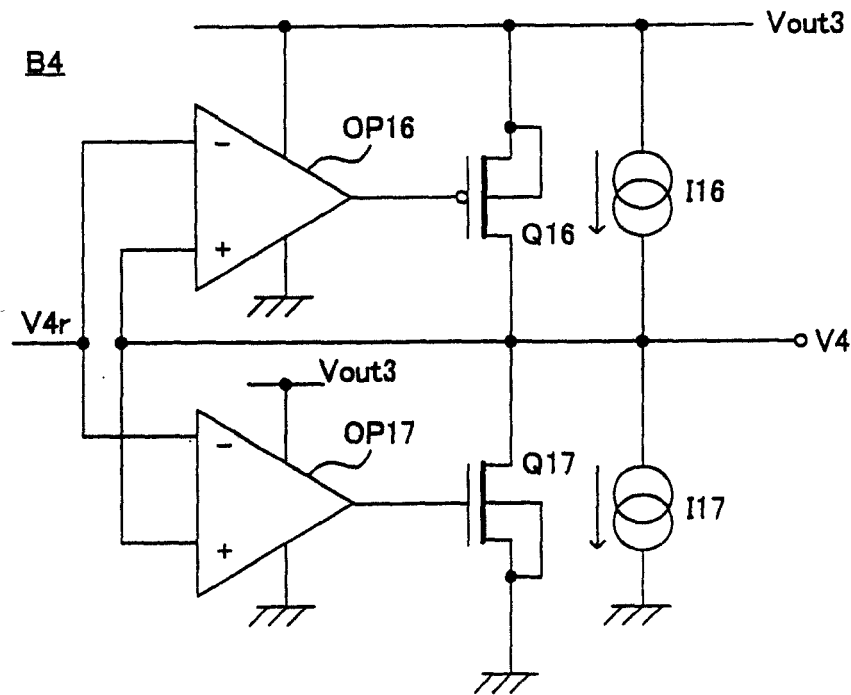


图 3B

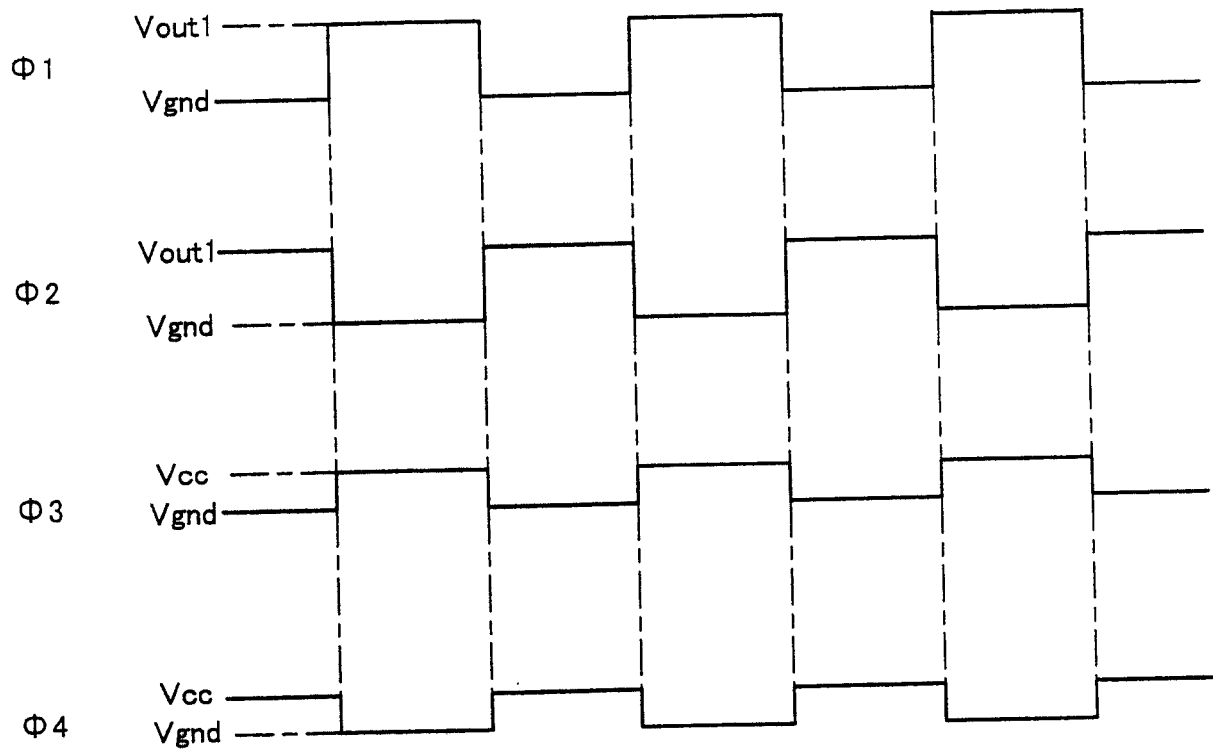


图 5

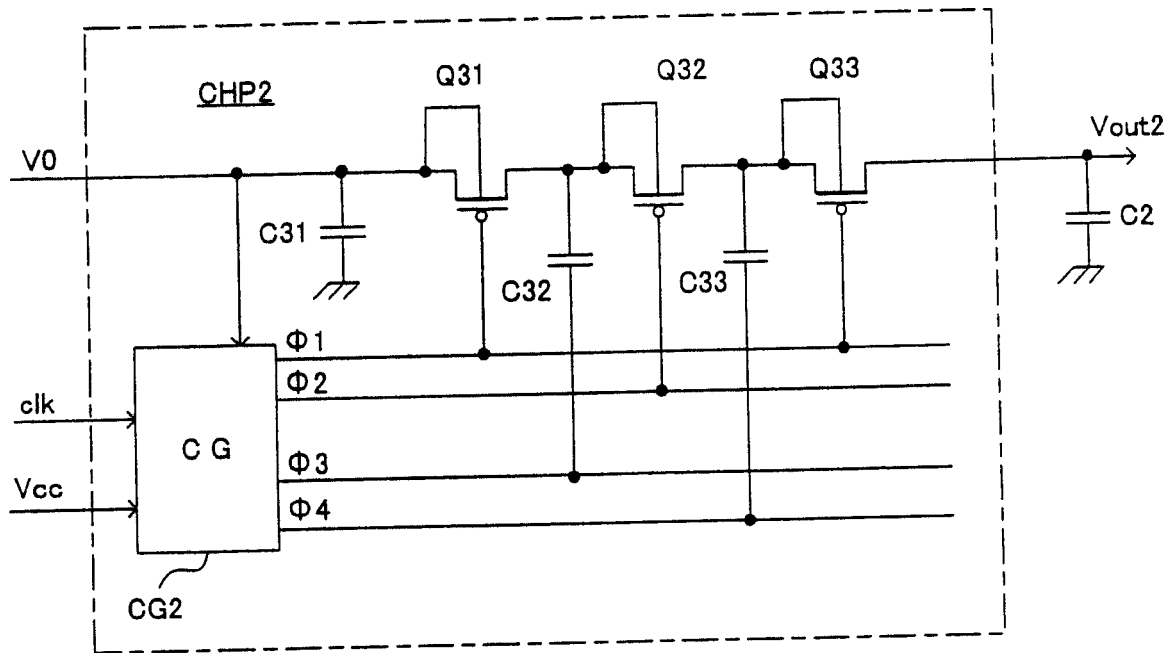


图 6

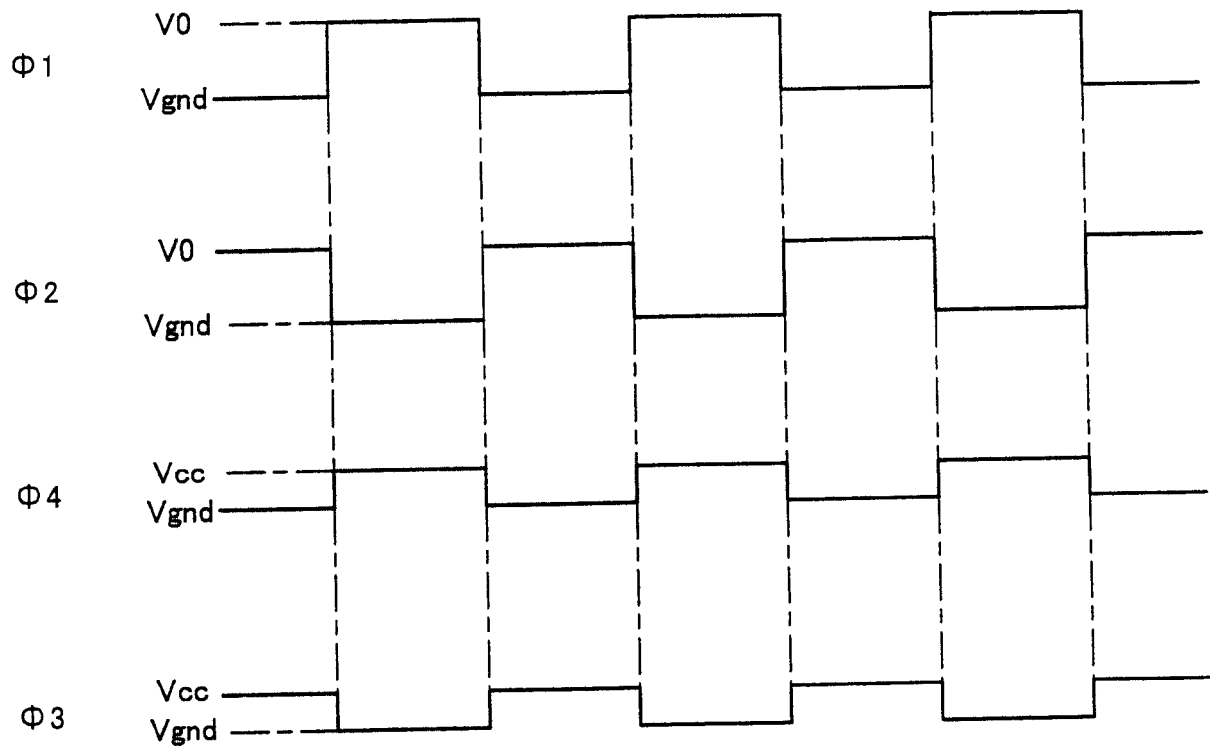


图 7

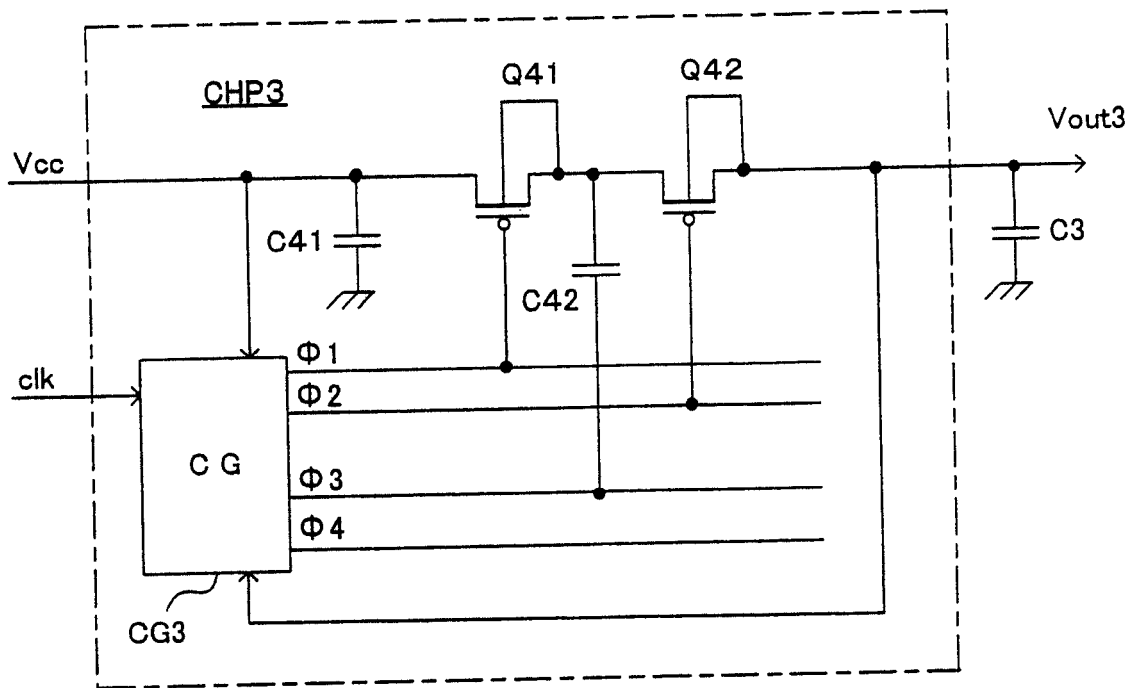


图 8

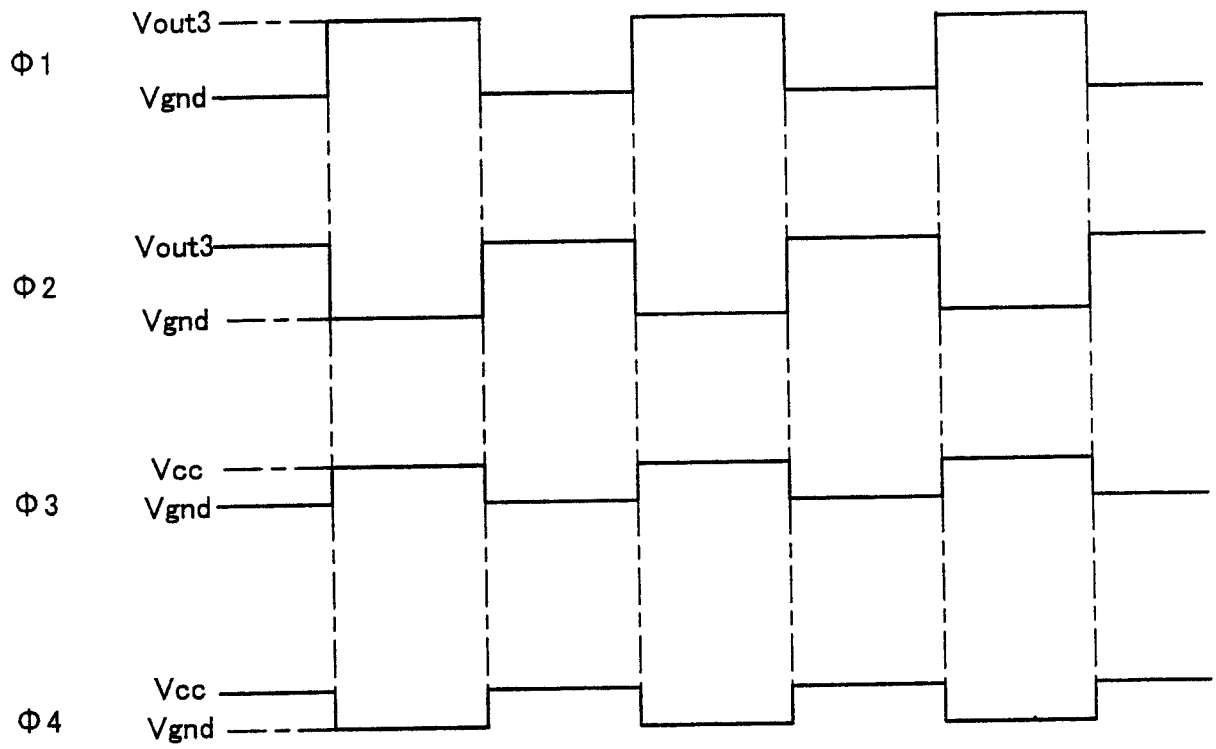


图 9

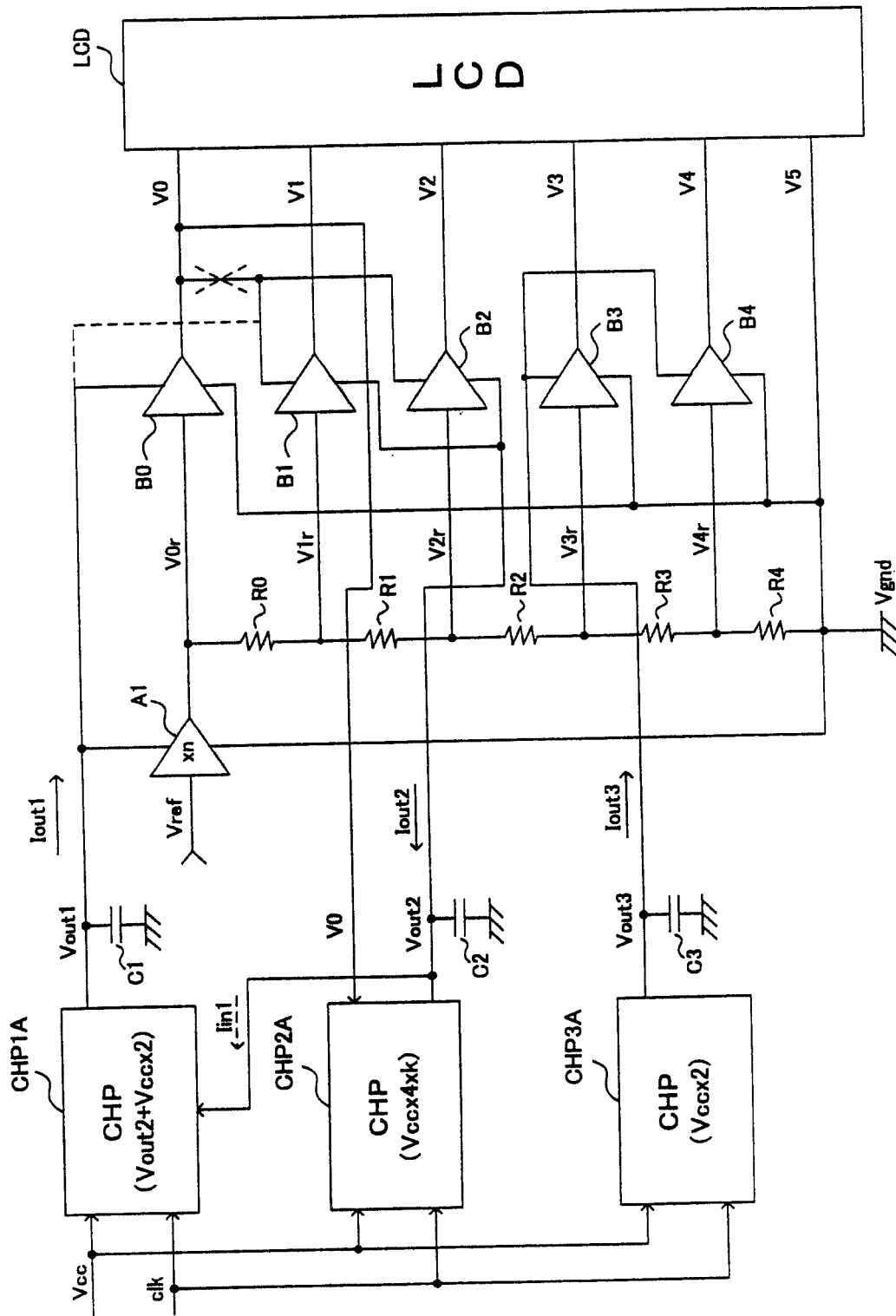


图 10

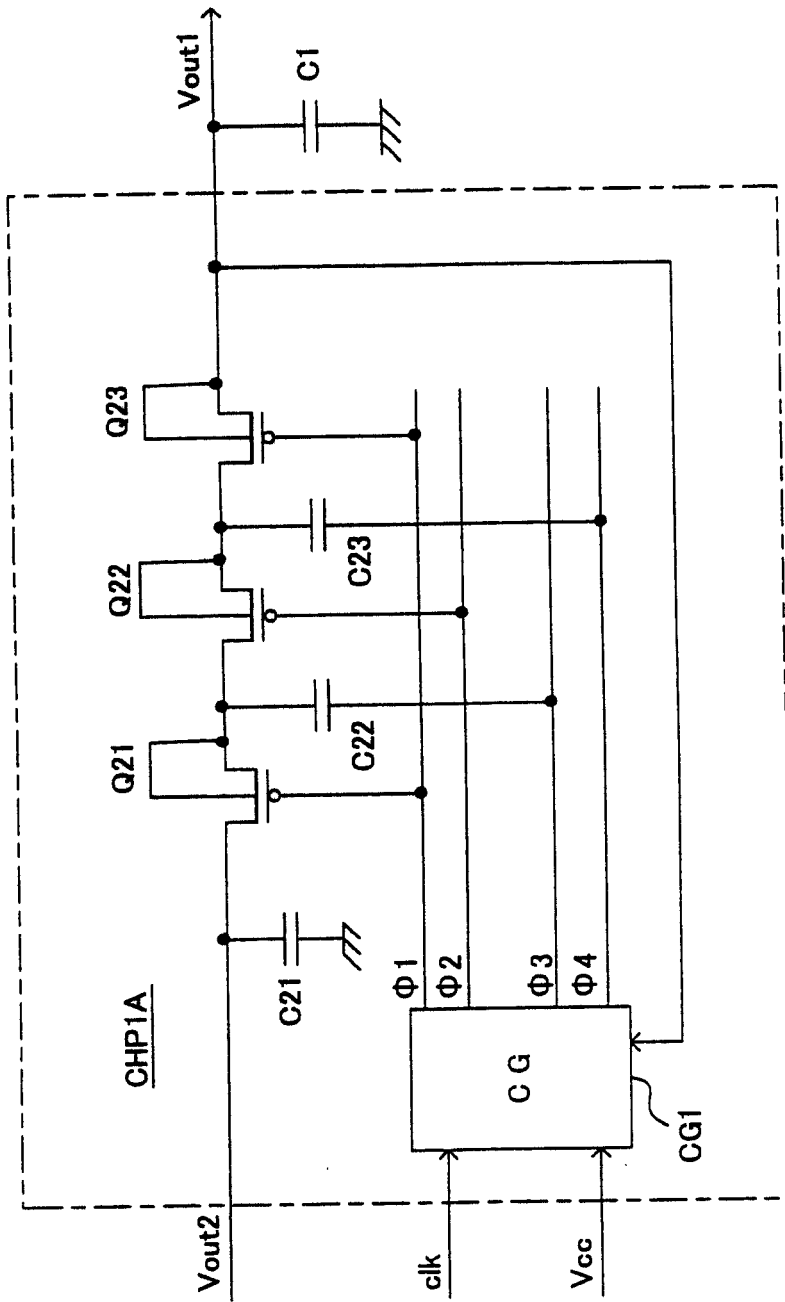


图 11

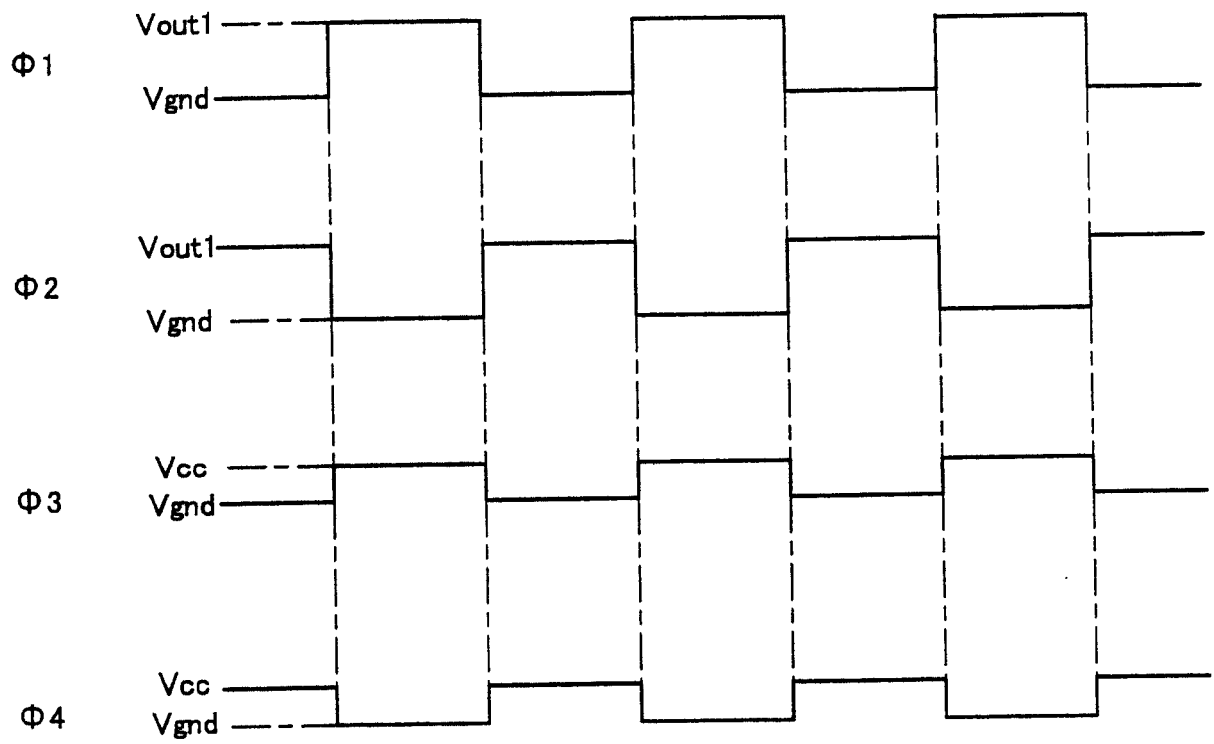


图 12

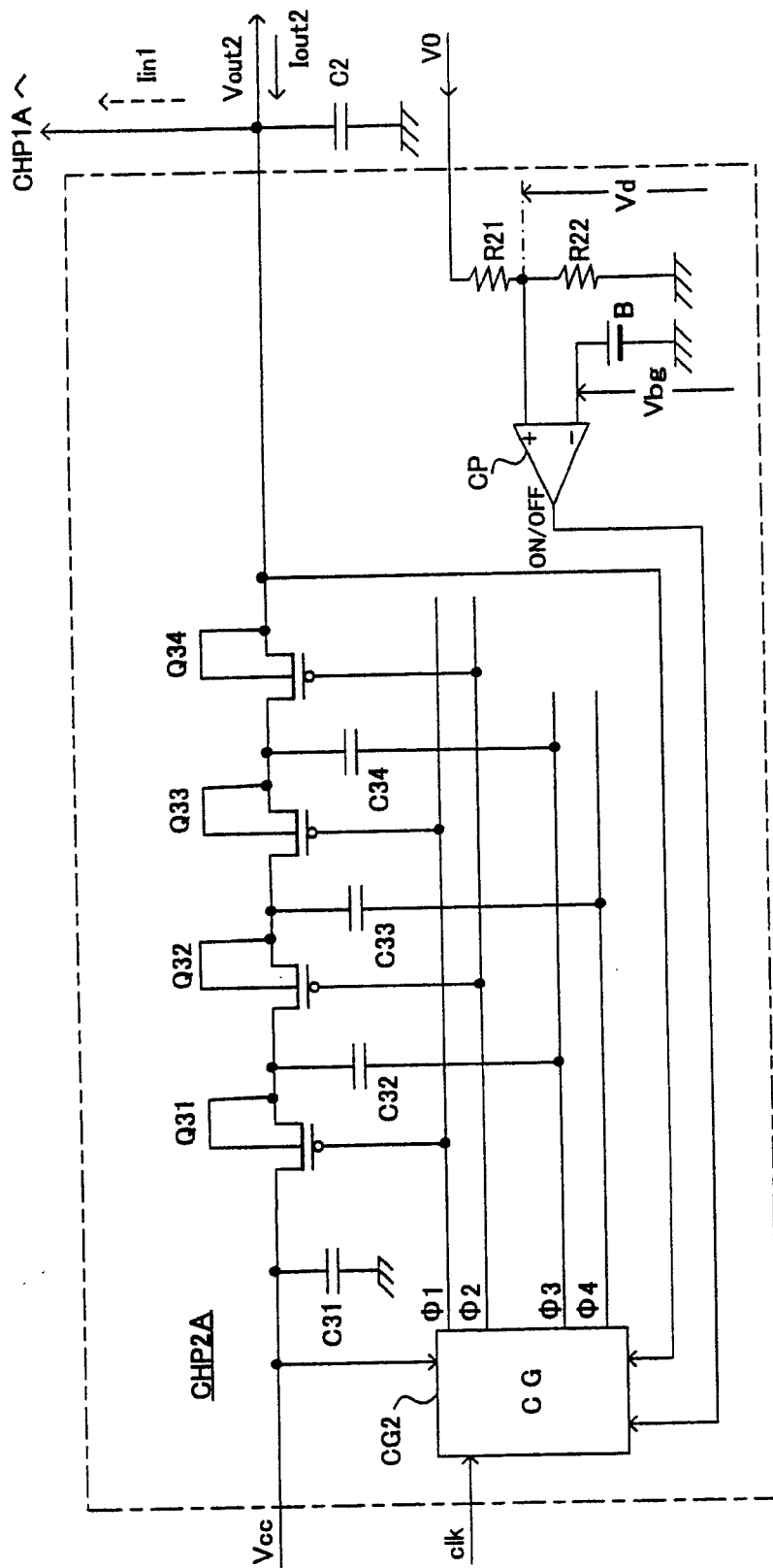


图 13

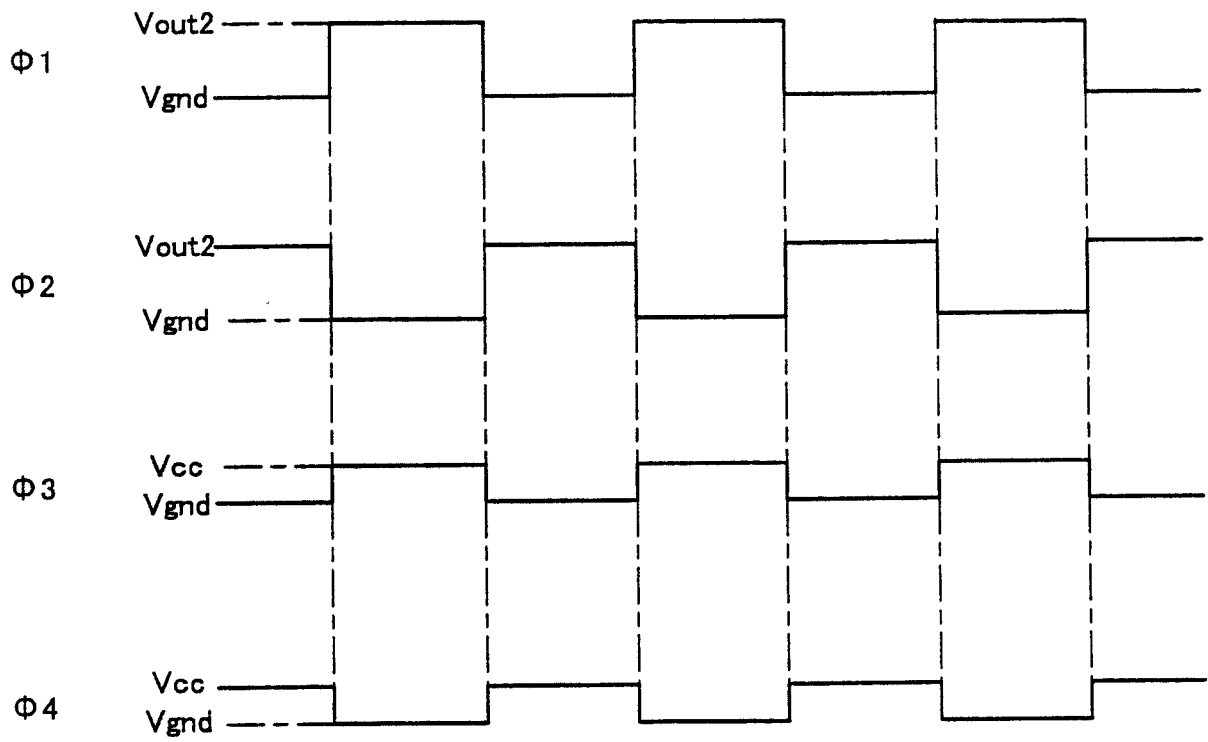


图 14

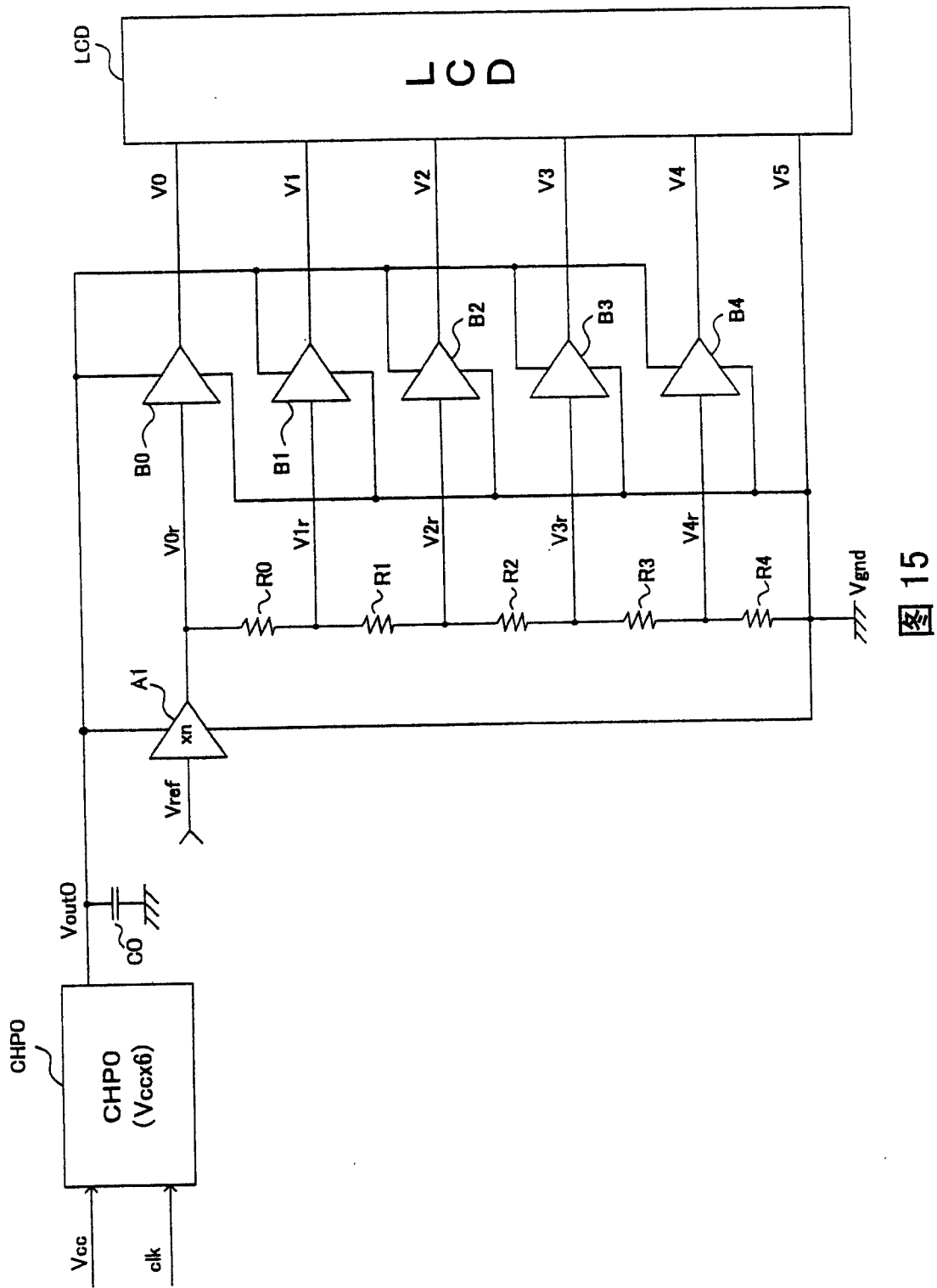


图 15

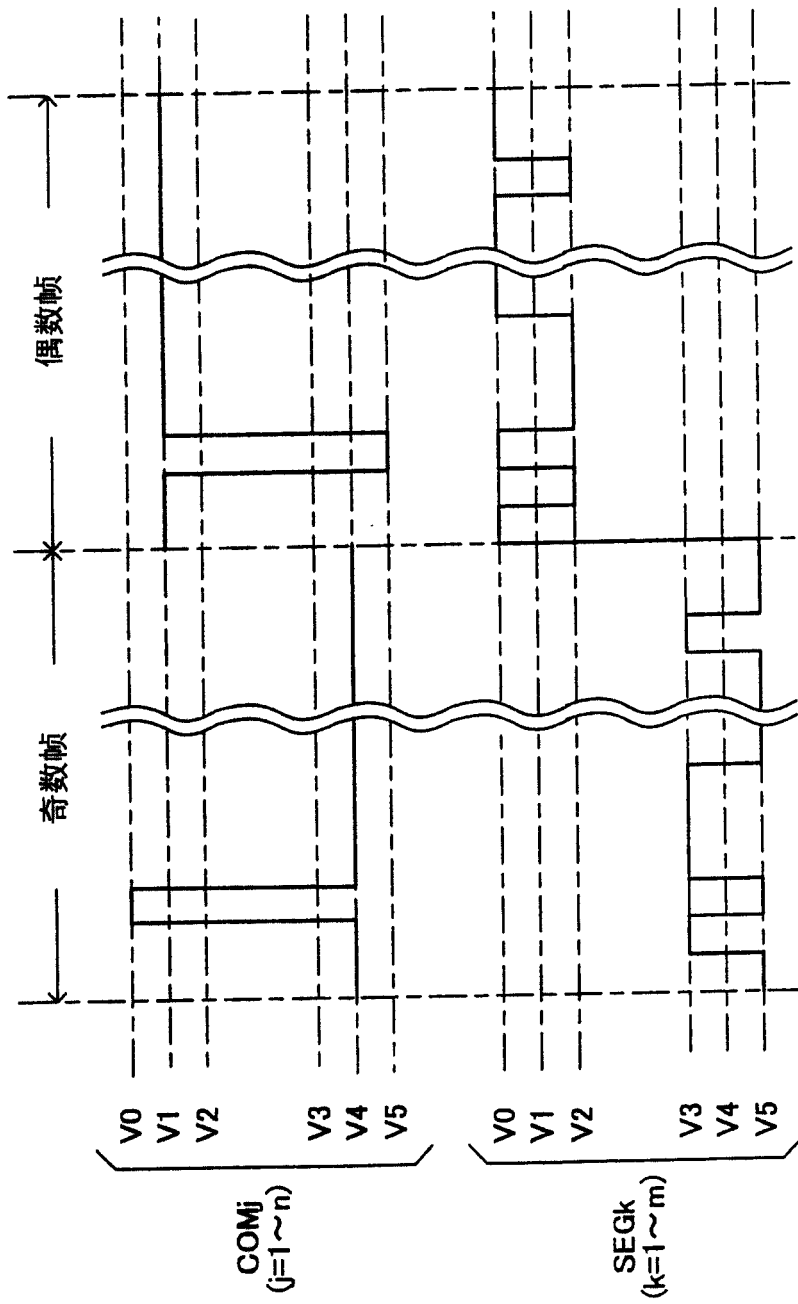


图 16

专利名称(译)	显示装置的驱动用电源装置、及显示装置		
公开(公告)号	CN1521724A	公开(公告)日	2004-08-18
申请号	CN200410004896.7	申请日	2004-02-12
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	罗姆股份有限公司		
当前申请(专利权)人(译)	罗姆股份有限公司		
[标]发明人	田中寿昌		
发明人	田中寿昌		
IPC分类号	G02F1/133 G09G3/36 G09G5/00		
CPC分类号	G09G2330/021 G09G3/3696 G09G3/3622		
代理人(译)	李香兰		
优先权	2003111061 2003-04-16 JP 2003034677 2003-02-13 JP		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置的驱动用电源装置，具有：产生高电压侧的多个电压(V0~V2)的多个缓冲电路(B0~B2)；产生低电压侧的多个电压(V3、V4)的多个缓冲电路(B3、B4)。还包括：将电源电压(Vcc)升压后产生第1、第3输出电源电压(Vout1、Vout3)的第1、第3电压变换电路(CHP1、CHP3)，和将高电压侧的最高电压(V0)降压后输出所定的第2输出电压(Vout2)的第2电压变换电路(CHP2)。将第1~第3的输出电源电压作为缓冲电路(B0~B4)的动作电源。另外，用第2电压变换电路，将电源电压升压后产生第2输出电源电压，用第1电压变换电路，将该第2输出电源电压升压后产生第1输出电源电压。

