



(12) 发明专利申请

(10) 申请公布号 CN 102237059 A

(43) 申请公布日 2011. 11. 09

(21) 申请号 201010269108. 2

(22) 申请日 2010. 09. 01

(30) 优先权数据

10-2010-0042793 2010. 05. 07 KR

(71) 申请人 硅工厂股份有限公司

地址 韩国大田市儒城区文旨洞 104-13

(72) 发明人 安容星 崔正珉 车相录

(74) 专利代理机构 北京华夏博通专利事务所

11264

代理人 刘俊

(51) Int. Cl.

G09G 3/36 (2006. 01)

H02M 3/156 (2006. 01)

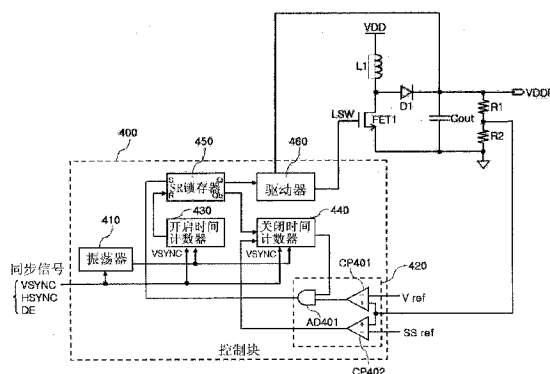
权利要求书 2 页 说明书 7 页 附图 10 页

(54) 发明名称

液晶显示器的升压型转换器

(57) 摘要

为了实现 LCD 驱动器 IC (以下简称 LDI) 的升压型转换器能通过使用变频产生面板驱动电压来减少电磁干扰, 而每当每帧开始时都使用相同频率获得稳定升压运作, 振荡器产生具有频率的振荡信号, 该振荡信号在预定图形中变化或在围绕中心频率的随机图形中跳行, 并且每当每帧开始时都产生具有预设固定频率的振荡信号。



1. 一种液晶显示器的升压型转换器,其特征在于,晶体管执行开关运作以响应开关脉冲,使得电抗线圈驱动产生面板驱动电压,所述升压型转换器包括:

振荡器,配置以产生具有频率的振荡信号,所述振荡信号在预定图形中变化或围绕中心频率随机跳行,与同步信号同步,并且每当每帧开始时都产生具有预设固定频率的振荡信号;

控制器,配置为通过使用从所述振荡器输出的所述振荡信号、探测为面板驱动电压的电压、和预设参考电压,来输出用以产生所需面板驱动电压的开关信号;以及

驱动器,配置以通过使用从所述控制器输出的所述开关信号在所述晶体管上执行开关操作,所述驱动器驱动电抗线圈产生所述面板驱动电压。

2. 如权利要求1所述的升压型转换器,其特征在于,所述振荡器包括:

第一和第二电流源区,配置以输出可变电流;

计数器区,配置以计数同步信号,并通过使用计数值改变所述第一和第二电流源区的输出电流;

设定信号输出区,配置以改变充电电压,从而对应所述第一电流源区的所述输出电流,从而比较改变的所述充电电压与第一参考电压,并根据比较结果产生设定信号;

重设信号输出区,配置以改变充电电压,从而对应所述第二电流源区的所述输出电流,从而比较改变的所述充电电压与第二参考电压,并根据比较结果产生重设信号;

SR锁存器,配置为根据所述设定信号输出区和重设信号输出区各别输出的所述设定信号和重设信号,产生矩形波形式的输出信号和反向输出信号,并通过使用所述输出信号和所述反向输出信号控制所述第一和第二电流源区的所述输出电流。

3. 如权利要求2所述的升压型转换器,其特征在于,所述第一和第二电流源区的每一个都包括:

多个开关,配置为由所述计数器区控制;以及

多个电流源,配置以分别与所述多个开关串联,并彼此并联。

4. 如权利要求2所述的升压型转换器,其特征在于,所述计数器区包括:

上/下计数器,配置为每当每帧开始时由垂直同步信号重设,从而输出具有预设值的n位开关控制信号,进而在预定图形中向上/向下计数水平同步信号或数据使能信号,藉以输出n位开关控制信号;

伪随机位产生器,配置为每当每帧开始时由垂直同步信号重设,从而输出具有预设值的n位开关控制信号,进而在随机图形中向上/向下计数水平同步信号或数据使能信号,藉以输出n位开关控制信号;以及

多路转换器,配置以选择和输出所述上/下计数器的输出信号或所述伪随机位产生器的输出信号,以响应选择信号。

5. 如权利要求4所述的升压型转换器,其特征在于,在所述上/下计数器中,上/下计数运作基于所述选择信号而确定。

6. 如权利要求4所述的升压型转换器,其特征在于,在所述伪随机位产生器中,随机位产生周期基于所述选择信号而确定。

7. 如权利要求1所述的升压型转换器,其特征在于,所述振荡器包括:

RC振荡电路,配置以振荡出具有基于接地电压的改变而变化频率的信号;

接地电压产生区,配置以将接地电压分为多个具有互相不同准位的电压,并选择地输出所述电压;以及

计数器区,配置以与同步信号同步控制所述接地电压产生区的接地电压选择运作。

8. 如权利要求 7 所述的升压型转换器,其特征在于,所述接地电压产生区包括:

串联电阻,配置以将接地电压 VSSA 分成 VSSA1、VSSA2、和 VSSA3 准位的接地电压;

多个缓冲器,配置以分别缓冲分成的接地电压 VSSA1、VSSA2、和 VSSA3;以及

多路转换器,配置以选择地输出已缓冲的所述接地电压。

9. 如权利要求 7 所述的升压型转换器,其特征在于,所述计数器区包括:

上/下计数器,配置为每当每帧开始时都由垂直同步信号重设,从而输出具有预设值的 n 位开关控制信号,进而在预定图形中向上/向下计数水平同步信号或数据使能信号,藉以输出 n 位开关控制信号;

伪随机位产生器,配置为每当每帧开始时都由垂直同步信号重设,从而输出具有预设值的 n 位开关控制信号,进而在随机图形中向上/向下计数水平同步信号或数据使能信号,藉以输出 n 位开关控制信号;以及

多路转换器,配置以选择和输出所述上/下计数器的输出信号和所述伪随机位产生器的输出信号,以响应选择信号。

10. 如权利要求 1 所述的升压型转换器,其特征在于,所述控制器包括:

面板驱动电压监测单元,其包含:第一比较器,配置以比较所述面板驱动电压的探测电压与参考电压,并根据比较结果输出信号;第二比较器,配置以比较面板驱动电压的探测电压与设定为软启动的参考电压,并根据比较结果输出第二监测信号;以及 AND 栅,配置以在所述第一比较器的所述输出信号和关闭时间计数器的输出信号上执行 AND 运作,从而根据比较结果输出第一监测信号;

开启时间计数器,配置以在经垂直同步信号重设之后计数自所述振荡器输出的振荡信号的开启时间周期;

关闭时间计数器,配置以在经垂直同步信号重设之后计数自所述振荡器输出的振荡信号的关闭时间周期;以及

SR 锁存器,配置以通过所述 SR 锁存器的设定端接收自所述 AND 栅输出的所述第一监测信号,通过所述 SR 锁存器的重设端接收所述开启时间计数器输出的信号,并输出具有开关脉冲形式的纠错脉冲。

液晶显示器的升压型转换器

技术领域

[0001] 本发明涉及液晶显示器的液晶面板驱动技术,尤其涉及液晶显示器的升压型转换器,其当产生面板驱动电压的时候使用可变频率减少电磁干扰,并与图像数据的同步信号同步进行升压操作,从而获得稳定的升压操作而不会对图像产生影响。

背景技术

[0002] 图1为示意说明传统液晶显示器配置的方块图。如图1所示,传统液晶显示器包括液晶面板110和LCD驱动器IC(LDI)120。在液晶面板110上,多个栅线 and 数据线彼此垂直排列从而定义矩阵形式的像素区。LDI 120包括提供驱动信号和数据线至液晶面板110的驱动电路单元121,以及提供各种驱动电路单元121所需的电源电压的电源供应单元122。

[0003] 驱动电路单元121包括栅驱动器121A、源驱动器121B、和时序控制器121C。

[0004] 栅驱动器121A输出驱动液晶面板110每个栅线的栅驱动信号。

[0005] 源驱动器121B输出数据信号至液晶面板110的每个数据线。

[0006] 时序控制器121C控制栅驱动器121A和源驱动器121B的驱动,并控制电源供应单元122的驱动。

[0007] 电源供应单元122包括电源控制区122A、源电压驱动区122B、和栅电源驱动区122C。

[0008] 电源控制区122A在时序控制器121C的控制下,控制源电压驱动区122B和栅电源驱动区122C的驱动。

[0009] 在此情况下,栅电源驱动区122C提供栅驱动器121A所需的栅高电压 V_{GH} 和栅低电压 V_{GL} ,从而产生栅驱动信号。

[0010] 另外,源电压驱动区122B提供正向面板驱动电压VDDP(下文称作“面板驱动电压VDDP”)和负向面板驱动电压VDDN,其为源驱动器121B产生数据信号所需。

[0011] 图2说明包括在LDI120的源电压驱动区122B内并输出面板驱动电压VDDP的升压型转换器电路。如图2所示,升压变频电路包括:驱动电抗线圈L1响应开关脉冲LSW的场效应晶体管FET1;存储电压的电容器Cout,该电压根据场效应晶体管FET1的开关操作通过阻塞二极管D1从电抗线圈L1载入;用以划分面板驱动电压VDDP的电阻R1和R2,该驱动电压VDDP在存储在电容器Cout之后以预定比率输出;以及控制器200,其通过由电阻R1和R2划分的电压来监测面板驱动电压VDDP并控制开关脉冲LSW,从而以目标位输出面板驱动电压。

[0012] 场效应晶体管FET1重复一系列开/关操作以响应开关脉冲LSW,如图3(a)所示,所述开关脉冲LSW输入至控制器200。在此情况下,利用场效应晶体管FET1的开关操作从电抗线圈L1加载的升压电压通过阻塞二极管D1存储在电容器Cout中。

[0013] 通过上述路径存储在电容器Cout中的升压电压以面板驱动电压VDDP输出。

[0014] 然而,当通过面板驱动电压的输出端向外界加载的电流少于电容器Cout中累积的电流的时候,面板驱动电压VDDP将增加至不必要的高准位。

[0015] 为了防止这个问题,从电容器 C_{out} 输出的面板驱动电压 V_{DDP} 通过电阻 R_1 和 R_2 的使用分成具有预定准位的电压,并且控制器 200 控制开关脉冲 LSW 从而具有目标准位的电压可以输出,同时基于该所划分的电压监测面板驱动电压 V_{DDP} 。

[0016] 开关脉冲 LSW 包括,例如,脉宽调变 (PWM) 脉冲和脉频调变 (PFM) 脉冲。当使用 PWM 脉冲的时候,控制器 200 控制 PWM 脉冲的占空比,从而具有目标准位的升压电压可以输出。当使用 PFM 脉冲的时候,控制器 200 控制 PFM 脉冲的频率从而具有目标准位的升压电压可以输出。

[0017] 一般来说,当开关脉冲 LSW 的输出形式已经确定的时候,控制器 200 输出具有相同相位的开关脉冲 LSW ,如图 3(a) 所示。因此,周期升压操作引起频谱向中心频率 f_0 的带宽聚集,如图 3(b) 所示。

[0018] 如上所述,根据 LDI 系统的传统升压型转换器,具有相同相位的开关脉冲用作驱动电抗线圈的开关脉冲,并且周期升压操作导致能量谱形成放大的形式,从而谐波频率的能量谱也呈现放大形式。

[0019] 再者,放大形式的能量谱存在的问题是导致系统中使用的其它信号的频率发生电磁干扰 (EMI)。

[0020] 当前,为了解决这个问题,已经提出一种产生具有变频形式开关脉冲的方法,从而产生延展频谱。然而,由于每当每个帧开始时使用具有相互不同频率的开关脉冲,在所有这些时刻面板驱动电压逐渐具有不同的准位,从而出现图像显示不稳定的问题。

发明内容

[0021] 因此,本发明解决现有技术中出现的问题,并且本发明的目的在于提供 LDI 的升压型转换器,其通过使用可变频率产生面板驱动电压而可减少电磁干扰,同时每当每帧开始时都使用相同频率而获得稳定升压操作。

[0022] 本发明的目的并不局限于上述目的,其他未描述的目的和优点将通过下面的说明更明了。

[0023] 为了实现上述目的,根据本发明的一个方面,提供一种升压型转换器,包括:振荡器,配置以产生具有频率的振荡信号,该振荡信号在预定图形中可变或围绕中心频率随机跳行,与同步信号同步,并且每当每帧开始时都产生具有预设固定频率的振荡信号;控制器,配置以通过使用从振荡器输出的振荡信号、探测为面板驱动电压的电压、和预设参考电压,输出产生所需面板驱动电压的开关信号;以及驱动器,配置以通过使用从控制器输出的开关信号在晶体管上执行开关操作,所述驱动器驱动电抗线圈产生面板驱动电压。

附图说明

[0024] 图 1 为示意说明传统液晶显示器的配置的方块图;

[0025] 图 2 说明 LDI 内包括的升压型转换器的电路图;

[0026] 图 3(a) 为开关脉冲的波形图;

[0027] 图 3(b) 为说明传统升压操作的频谱图;

[0028] 图 4 为说明根据本发明实施例中液晶显示器的升压型转换器的配置方块图;

[0029] 图 5(a) 为说明根据本发明实施例中在预定形态中频率变化情况的图式;

- [0030] 图 5(b) 为说明根据本发明实施例中在随机形态中频率变化情况的图式；
- [0031] 图 5(c) 为说明根据本发明实施例中由于变化频率而延展能量谱的图式；
- [0032] 图 5(d) 为说明根据本发明实施例中，于其中频率变化的开关脉冲的波形图；
- [0033] 图 6 为说明根据本发明第一实施例中振荡器配置的电路图；
- [0034] 图 7 为如图 6 所示的电流源区和计数器区的详细方块图；
- [0035] 图 8(a) 至图 8(g) 为说明图 7 所示的每个组成波形的波形图；
- [0036] 图 8(h) 为根据本发明实施例中垂直同步信号的波形图；
- [0037] 图 8(i) 为解释根据本发明实施例中计数器区的输出值变化的图式，该变化通过垂直同步信号和水平同步信号确定；
- [0038] 图 9 为根据本发明实施例中上 / 下计数器的详细电路图；
- [0039] 图 10 为根据本发明实施例中伪随机位产生器的详细电路图；
- [0040] 图 11 为说明根据本发明第二实施例中振荡器配置的电路图；
- [0041] 图 12(a) 至图 12(d) 为说明图 11 内所示每个组成波形的波形图；
- [0042] 图 13(a) 显示用于检查传统升压型转换器电路产生的电磁干扰 (EMI) 的仿真结果；
- [0043] 图 13(b) 显示本发明实施例中确认升压型转换器中电磁干扰 (EMI) 减少的仿真结果；以及
- [0044] 图 14(a) 和图 14(b) 显示可以利用相同面板驱动电压在相同相位 t_1 和 t_2 驱动面板的波形。

具体实施方式

[0045] 本发明在下文中参考所附图式描述优选实施例。尽可能的，在图式中和说明中使用的相同的附图标记以代表相同或相似部分。

[0046] 图 4 为说明根据本发明实施例中液晶显示器的升压型转换器的结构方块图。如图 4 所示，升压型转换器，其使用场效应晶体管 FET1 驱动电抗线圈 L1 来产生面板驱动电压 VDDP，包括控制模块 400，所述控制模块 400 包括振荡器 410、面板驱动电压监测单元 420、开启时间计数器 430、关闭时间计数器 440、SR 锁存器 450、和驱动器 460。

[0047] 振荡器 410 产生具有频率的振荡信号，所述振荡信号围绕 f_0 中心频率在预定图形中变化，如图 5(a) 所示，或者产生具有频率的振荡信号，所述振荡信号围绕中心频率 f_0 随机跳行，如图 5(b) 所示。因此，升压型转换器的频谱不会聚集在中心频率 f_0 的频带，而会具有广泛延展的形式，如图 5(c) 所示。图 5(d) 为显示从振荡器 410 以变频形式输出的信号波形图。另外，每当每帧开始时，振荡器 410 通过使用垂直同步信号 V_{sync} 产生预设固定频率。振荡器 410 的各种实施例将在后面参考所附图式描述。

[0048] 面板驱动电压监测单元 420 包括比较器 CP401 和 CP402，和 AND 栅 AD401。比较器 CP401 比较由电阻 R1 和 R2 划分的面板驱动电压 VDDP 与参考电压 V_{ref} ，并根据比较结果输出信号。比较器 CP402 比较由电阻 R1 和 R2 划分的面板驱动电压 VDDP 与参考电压 SS_{ref} ，所述参考电压 SS_{ref} 已经设定为软启动，并根据比较结果输出监测信号。AND 栅 AD401 在比较器 CP401 的输出信号和关闭时间计数器 440 的输出信号上执行 AND 操作，藉以输出监测信号。

[0049] 在经垂直同步信号 Vsync 重设之后,开启时间计数器 430 计数从振荡器 410 输出的振荡信号的开启时间周期。

[0050] 在经垂直同步信号 Vsync 重设之后,关闭时间计数器 440 计数从振荡器 410 输出的振荡信号的关闭时间周期。

[0051] SR 锁存器 450 通过设定端 S 从 AND 栅 AD401 中接收监测信号输出,通过重设端 R 从开启时间计数器 430 接收输出的信号,然后输出具有开关脉冲 LSW 的纠错脉冲。

[0052] 驱动器 460 将从 SR 锁存器 450 输入的脉冲转换为具有适于开关场效应晶体管 FET1 的形式的开关脉冲 LSW,然后输出开关脉冲 LSW。从驱动器 460 输出的开关脉冲 LSW 具有变频形式,如图 5(d) 所示。

[0053] 场效应晶体管 FET1 重复一系列开 / 关操作以响应自驱动器 460 输入的开关脉冲 LSW。在此情况中,通过场效应晶体管 FET1 的开关操作自电抗线圈 L1 加载的升压电压通过阻塞二极管 D1 存储在电容器 Cout 中。

[0054] 通过上述路径存储在电容器 Cout 中的升压电压输出做为面板驱动电压 VDDP。

[0055] 图 6 为根据本发明第一实施例中说明振荡器 410 结构的电路图,其如上所述运行。如图 6 所示,根据本发明第一实施例,振荡器 410 包括第一电流源区 601、第二电流源区 602、计数器区 603、设定信号输出区 604、重设信号输出区 605、和 SR 锁存器 606。

[0056] 当低和高准位信号分别输入至 SR 锁存器 606 的设定端 S 和重设端 R 的时候,SR 锁存器 606 分别通过输出端 Q 和 Qb 输出低和高准位信号。因此,设定信号输出区 604 中的晶体管 FET601 开启,而晶体管 FET602 关闭。同时,重设信号输出区 605 中的晶体管 FET603 关闭,而晶体管 FET604 开启。

[0057] 因此,电容器 C601 通过晶体管 FET601 经第一电流源区 601 提供的电压充电。比较器 CP601 比较电容器 C601 的充电电压与参考电压,所述充电电压通过第一输入端输入,并当充电电压超出参考电压的时刻,所述比较器 CP601 输出高准位信号至 SR 锁存器 606 的设定端 S。在此时刻,电容器 C602 的充电电压通过晶体管 FET604 放电至接地。因此,低准位信号输入至比较器 CP602 的第一输入端,从而比较器 CP602 通过其输出端输出低准位信号至 SR 锁存器 606 的重设端 R。因此,SR 锁存器 606 分别通过其输出端 Q 和 Qb 输出高和低准位信号。

[0058] 之后,从 SR 锁存器 606 的输出端 Q 和 Qb 输出的高和低准位信号关闭设定信号输出区 604 中的晶体管 FET601,而开启晶体管 FET602。同时,重设信号输出区 605 中的晶体管 FET603 开启,而晶体管 FET604 关闭。

[0059] 因此,通过上述步骤,低和高准位信号输入至 SR 锁存器 606 的设定端 S 和重设端 R。因此,SR 锁存器 606 分别通过其输出端 Q 和 Qb 输出低和高准位信号。

[0060] 接下来,设定信号输出区 604 和重设信号输出区 605,其如上述方式运行,导致高和低准位信号交替输入至 SR 锁存器 606 的设定端 S,从而 SR 锁存器 606 通过其输出端 Q 输出具有对应频率的矩形波。

[0061] 同时,计数器区 603 与各种同步信号(如,Vsync、Hsync、DE 等)同步,控制第一电流源区 601 和第二电流源区 602 输出的电流量,以改变电容器 C601 和 C602 的充电时间,从而通过 SR 锁存器 606 的输出端 Q 改变输出的矩形波的频率,从而实现延展频谱。因此,减少电磁干扰。

[0062] 图 7 说明根据本发明实施例中的第一电流源区 601、第二电流源区 602、和计数器区 603 配置。第一电流源区 601 和第二电流源区 602 具有相同的配置,所以在图 7 中仅仅显示两个电流源区中的第一电流源区 601。

[0063] 第一电流源区 601 包括多个电流源 I_1 至 I_n ,其彼此并联,并分别与开关 SW_1 至 SW_n 串联。计数器区 603 包括上/下计数器 701、伪随机位产生器 (PRBG) 702、和多路转换器 703。

[0064] 第一电流源区 601 包括多个电流源 I_1 至 I_n ,其彼此并联,并分别与开关 SW_1 至 SW_n 串联,其中开关 SW_1 至 SW_n 开启以响应来自计数器区 603 输出的 n 位开关控制信号,并根据开启的开关 SW_1 至 SW_n 输出可变电流。例如,当开关 SW_1 至 SW_n 的开关 SW_2 和 SW_4 开启以响应开关控制信号的时候,第一电流源区 601 和第二电流源区 602 输出可变电流“ $\Delta I = I_2 + I_4$ ”。

[0065] 多路转换器 703 选择上/下计数器 701 的输出信号和伪随机位产生器 702 的输出信号,以响应选择信号 SS_SEL ,并将所选信号传送至第一和第二电流源区 601 和 602 的开关 SW_1 至 SW_n 。

[0066] 如图 8(a) 和图 8(b) 所示,每当每帧的第一水平线驱动时,上/下计数器 701 都重设以响应垂直同步信号 V_{sync} ,并输出具有预设值的 n 位开关控制信号。因此,第一和第二电流源区 601 和 602 的开关 SW_1 至 SW_n 的对应开关开启,从而对应开启开关的电流输出。因此,SR 锁存器 606 通过其输出端 Q 输出对应频率,例如,图 8(e) 所示的 8MHz 的振荡频率。

[0067] 之后,上/下计数器 701 向上或向下计数水平同步信号 H_{sync} 或数据使能信号 DE ,如图 8(b) 和图 8(c) 所示,在图 8(d) 所示的恒定形态中,从而输出 n 位开关控制信号。因此,SR 锁存器 606 通过其输出端 Q 输出 n 位变频信号,其如图 8(e) 所示周期变化。

[0068] 又,如图 8(a) 和图 8(f) 所示,每当每帧的第一水平线驱动时,伪随机位产生器 702 都重设以响应垂直同步信号 V_{sync} ,并输出具有预设值的 n 位开关控制信号。因此,第一和第二电流源区 601 和 602 的开关 SW_1 至 SW_n 的对应开关开启,从而输出对应开启开关的电流。因此,SR 锁存器 606 通过其输出端 Q 输出对应频率,例如,如图 8(g) 所示 8MHz 的振荡频率。

[0069] 如上所述,具有相同频率的振荡信号每当每帧开始时输出,从而,当变频用于减少电磁干扰的时候,对图像不会造成影响并确保稳定升压操作。

[0070] 之后,伪随机位产生器 702 向上或向下计数水平同步信号 H_{sync} 或数据使能信号 DE ,如图 8(b) 和图 8(c) 所示,在图 8(f) 所示的随机图形中,从而输出 n 位开关控制信号。因此,SR 锁存器 606 通过其输出端 Q 输出 n 位变频信号,如图 8(e) 所示随机变化。

[0071] 在图 7 中,选择信号 SEL 使上/下计数器 701 选择向上计数操作或向下计数操作,并使伪随机位产生器 702 选择随机位产生周期。

[0072] 图 8(h) 和图 8(i) 显示每当垂直同步信号 V_{sync} 或水平同步信号 H_{sync} 输入时,或者每当随机垂直同步信号 V_{sync} 或随机水平同步信号 H_{sync} 输入时,上/下计数器 701 或伪随机位产生器 702 都通过使用选择信号 SEL 改变其计数周期的示例。藉此,每当接收垂直同步信号 V_{sync} 或水平同步信号 H_{sync} 时,或者每当接收随机垂直同步信号 V_{sync} 或随机水平同步信号 H_{sync} 时,上/下计数器 701 或伪随机位产生器 702 改变其计数周期,藉以延展升压型转换器产生的能量谱。因此,可以减少由于能量上升导致的电磁干扰。

[0073] 图 9 为根据本发明实施例中的上/下计数器 701 的电路图。

[0074] 如图 9 所示,上 / 下计数器 701 包括 N 级 T 触发器 F/F901A 至 F/F901N、第一输出信号运作模块 901A、第二输出信号运作模块 901B、和第三至第 N 个输出信号运作模块 901C 至 901N。N 级 T 触发器 F/F901A 至 F/F901N 的时钟信号端与水平同步信号端 Hsync 公共连接,并且其净空端与垂直同步信号端 Vsync 公共连接。

[0075] 第一输出信号运作模块 901A 包括:反向器 I901,用于反向和输出选择信号 SEL; AND 栅 AD901,具有第一和第二输入端,所述第一和第二输入端与选择信号端 SEL 和 T 触发器 F/F901A 的输出端 Q1 分别连接;AND 栅 AD902,具有第一和第二输入端,所述第一和第二输入端与 T 触发器 F/F901A 的反向输出端 Qb1 和反向器 I901 的输出端分别连接;以及 OR 栅 OR901,具有第一和第二输入端,所述第一和第二输入端与 AND 栅 AD901 和 AD902 的输出端分别连接。

[0076] 第二输出信号运作模块 901B 包括:AND 栅 AD903,具有第一和第二输入端,所述第一和第二输入端与 AND 栅 AD901 的输出端和 T 触发器 F/F901B 的输出端 Q2 分别连接;AND 栅 AD904,具有第一和第二输入端,所述第一和第二输入端与 T 触发器 F/F901B 的反向输出端 Qb2 和 AND 栅 AD902 的输出端分别连接;以及 OR 栅 OR902,具有第一和第二输入端,所述第一和第二输入端与 AND 栅 AD903 和 AD904 的输出端分别连接。

[0077] 第三至第 N 个输出信号运作模块 901C 至 901N 分别与第二输出信号运作模块 901B 具有相同的结构,并提供至第二输出信号运作模块 901B 的后级。

[0078] 图 10 为根据本发明实施例的伪随机位产生器 702 的电路图。如图 10 所示,伪随机位产生器 702 包括 N 级 D 触发器 F/F1001A 至 F/F1001N、多路转换器 MUX1001、和异或 XOR1001。N 级 D 触发器 F/F1001A 至 F/F1001N 的时钟信号端与水平同步信号端 Hsync 公共连接,而所述 N 级 D 触发器 F/F1001A 至 F/F1001N 的净空端 CLR 与垂直同步信号端 Vsync 公共连接。

[0079] 多路转换器 MUX1001 选择地输出 D 触发器 F/F1001A 至 F/F1001N 的输出端 Q1 至 Qn 的输出信号,以响应选择信号 SEL。

[0080] 异或门 XOR1001 在多路转换器 MUX1001 的输出信号上执行异或运作,并将运作结果回馈至第一级 D 触发器 F/F1001A 的输入端 D。

[0081] 图 11 为根据本发明第二实施例图 4 所示振荡器 410 配置的电路图。如图 11 所示,振荡器 410 可以包括 RC 振荡电路 1101、接地电压产生区 1102、和计数器区 1103。

[0082] 第一节点 N1 和第三节点 N3 经由电容器 Cosc 连接。因此,当第三节点 N3 处于高电压准位的时候,第一节点 N1 升压至对应高电压准位的电压准位。

[0083] 当第三节点 N3 处于高电压准位的时候,晶体管 FET111 关闭而晶体管 FET1112 和 FET1113 开启,从而第四节点 N4 具有接地电压 VSSA 的准位。因此,基于 RC 时间常数“ $R_{osc} \cdot C_{osc}$ ”充电的电容器 Cosc 的电荷放电至第四节点 N4。

[0084] 接地电压产生区 1102 和计数器区 1103 使接地电压 VSSA 变为具有 VSSA1、VSSA2、或 VSSA3 准位的接地电压,如接下来所述。当第一节点 N1 的电压超过(或降低低于)逻辑阈值电压的时候,如图 12(a) 所示,第二节点 N2 的电压升高,而第三节点 N3 的电压下降。在此情况中,由于第四节点 N4 处于高电压准位,电容器 Cosc 基于 RC 时间常数充电。

[0085] 重复这种运作,从而获得 RS 振荡运作。在此情况中,当晶体管开启电阻被忽略的时候,振荡频率具有两倍 RC 时间周期。

[0086] 同时,当具有所需频率的信号通过使用 RC 振荡电路 1101 产生的时候,如上所述,通过改变接地电压 VSSA 实现延展频谱,如下所述。

[0087] 也就是说,首先,接地电压 VSS 通过使用划分的串联电阻 R1101、R1102 和 R1103 划分为 VSSA1、VSSA2、和 VSSA3 准位。接着, VSSA1、VSSA2、和 VSSA3 准位电压通过缓冲器 BUF1101、BUF1102、和 BUF1103 缓冲,并且 VSSA1、VSSA2、和 VSSA3 准位电压其中之一利用多路转换器 MUX1101 选择然后输出至 RC 振荡电路的接地电压 VSSA。在此情况中,通过使用计数器区 1103 控制多路转换器 MUX1101 的接地电压选择运作,其可能改变 RC 振荡电路的振荡频率。图 12(a) 至图 12(d) 为显示第一至第四节点 N1 至 N4 相位根据接地电压变化实例的波形图。

[0088] 结果,计数器区 1103 可以以各种方式实现。例如,计数器区 1103 可以包括上 / 下计数器和伪随机位产生器,如图 7 所示,与各种同步信号(如 Vsync、Hsync、DE 等)同步驱动,如上所述。因此,RC 振荡电路 1101 产生的振荡信号频率改变,从而实现延展频谱。因此,可以减少电磁干扰,同时确保稳定的升压运作,不会对图像产生影响。

[0089] 图 13(a) 为显示检查传统升压型转换器电路产生的电磁干扰(EMI) 的仿真结果图,以及图 13(b) 为显示根据本发明确保减少升压变频电路中电磁干扰(EMI) 的仿真结果图。

[0090] 图 14(a) 和图 14(b) 为显示根据本发明实施例,每当每帧开始时,可以通过使用同步信号驱动具有相同面板驱动电压的面板为可能性的波形图。以供参考,图 14(a) 为垂直同步信号 Vsync、水平同步信号 Hsync、或数据使能信号 DE 的波形图,而图 14(b) 为正 / 负面板驱动电压 VDDP/VDDN 的波形图。

[0091] 从上面描述中可以了解,本发明提供了一种 LDI 的升压型转换器,其通过使用变频产生面板驱动电压来减少电磁干扰,并且每当每帧开始时使用相同的频率,从而可以稳定执行升压操作,而不会对图像产生影响。

[0092] 尽管本发明的最佳实施例已经做为示例目的描述,熟知该项技术领域的人可以明白在不脱离本发明范围和精神的前提下,如权利要求所要保护的内容,可以对本发明作出各种修改,添加和替换。

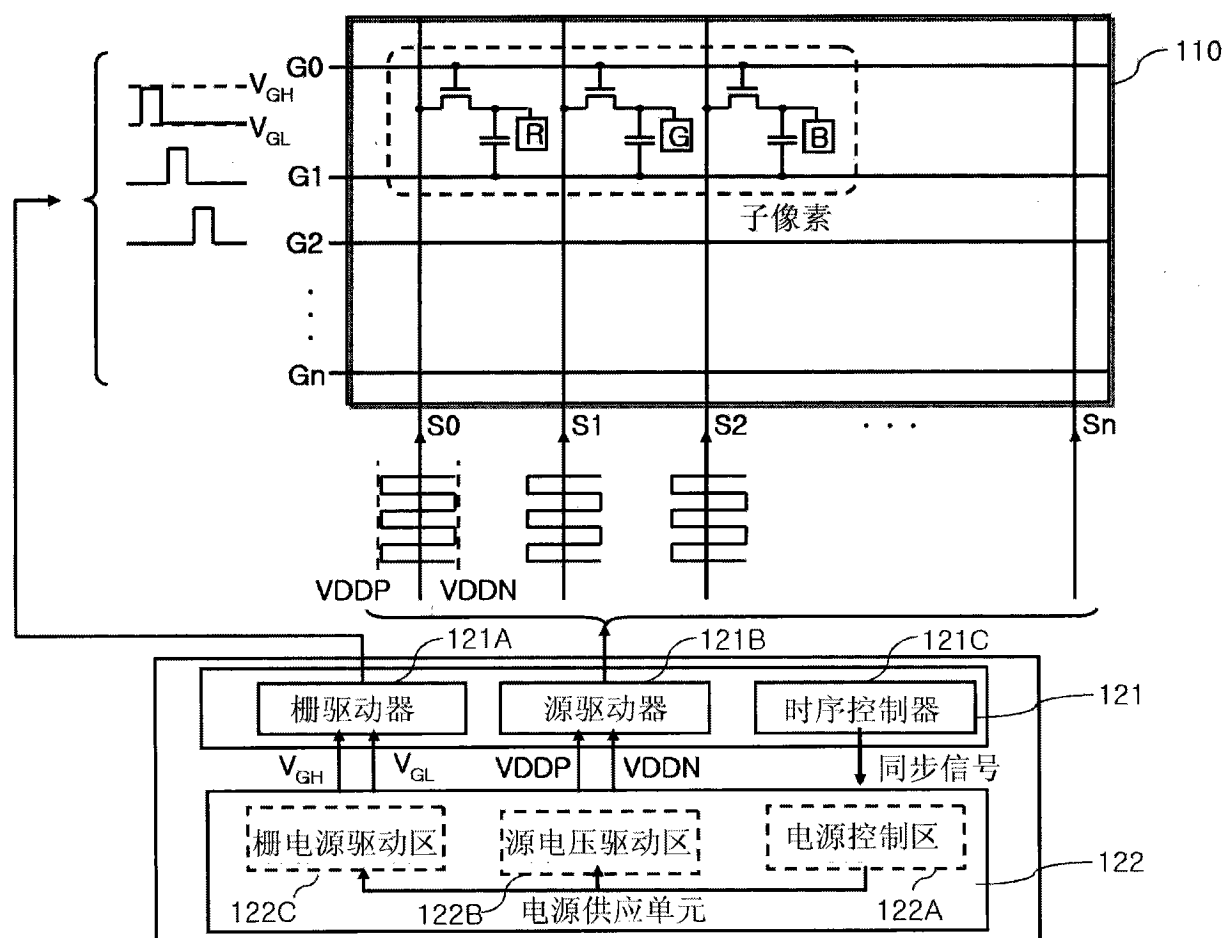


图 1

122B

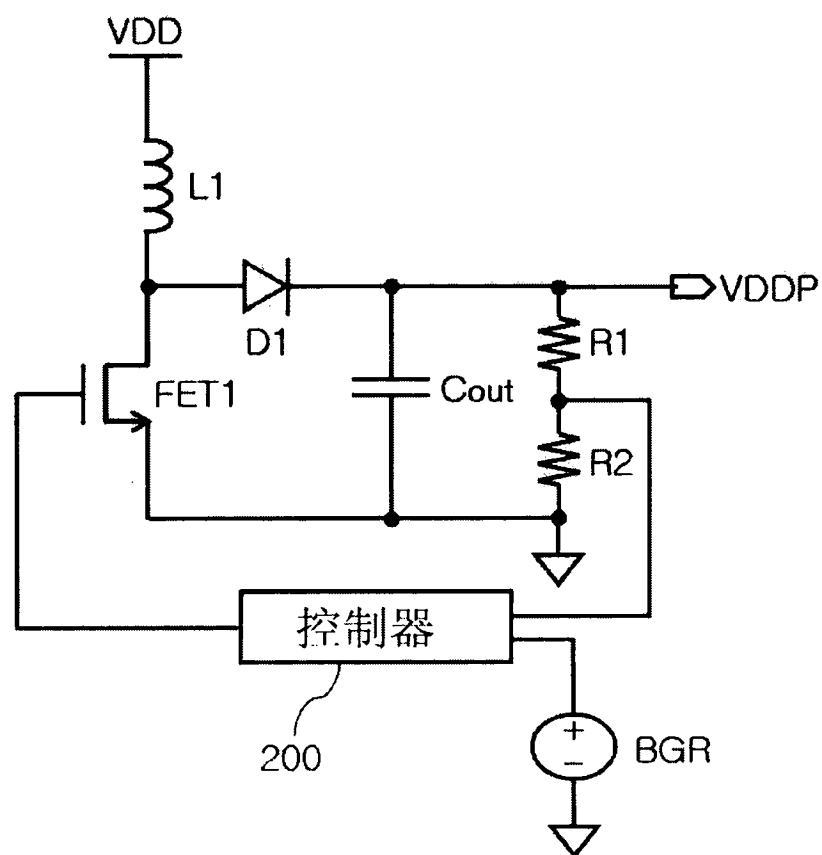


图 2



图 3(a)

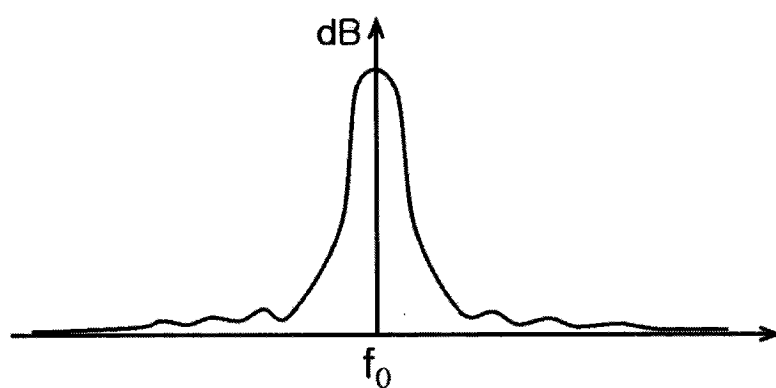


图 3(b)

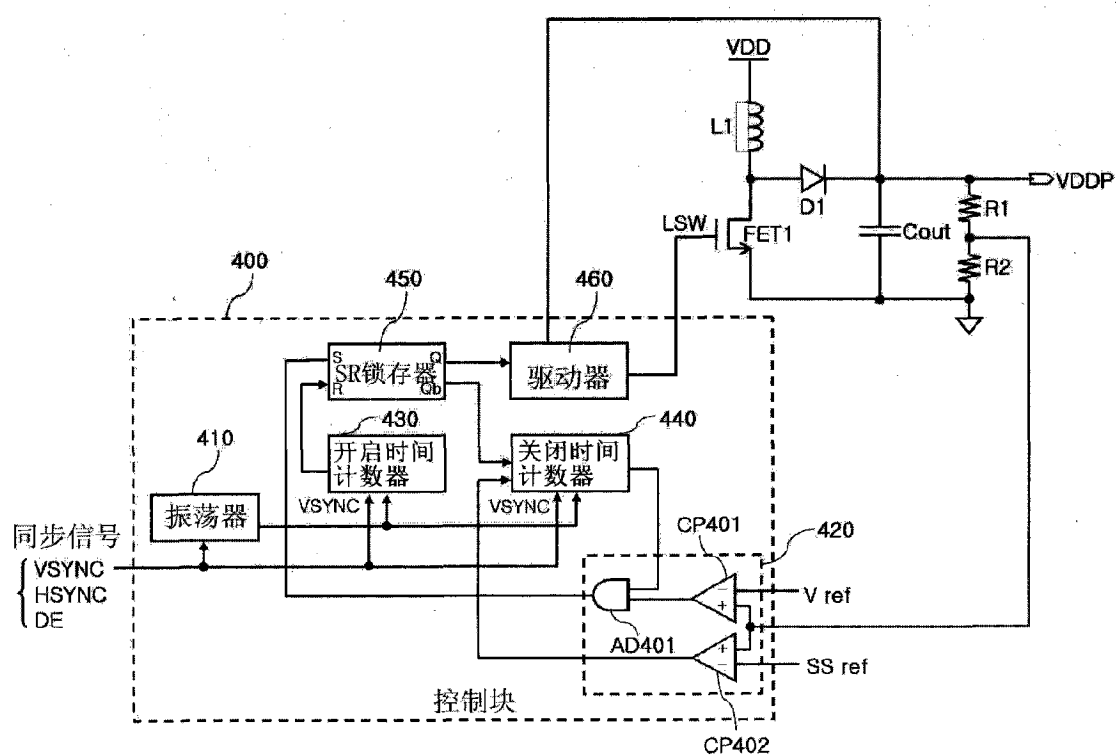


图 4

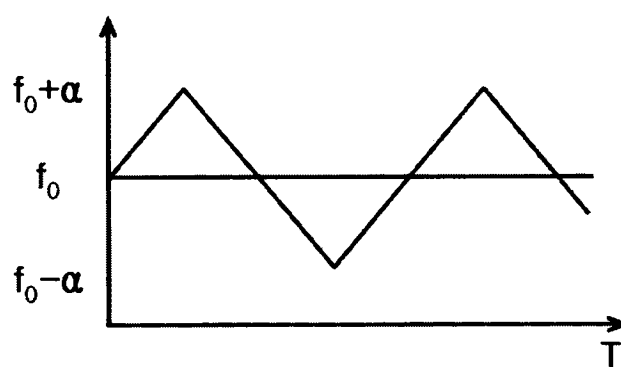


图 5(a)

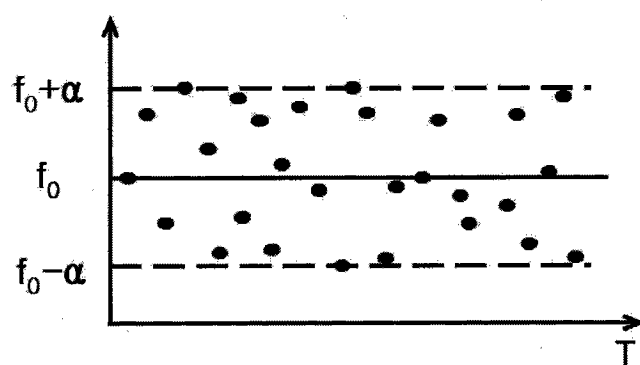


图 5(b)

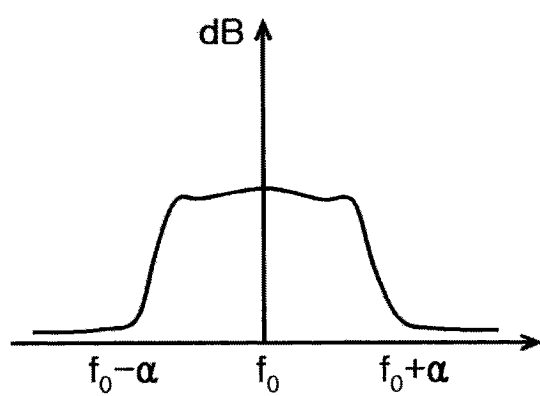


图 5(c)



图 5(d)

410

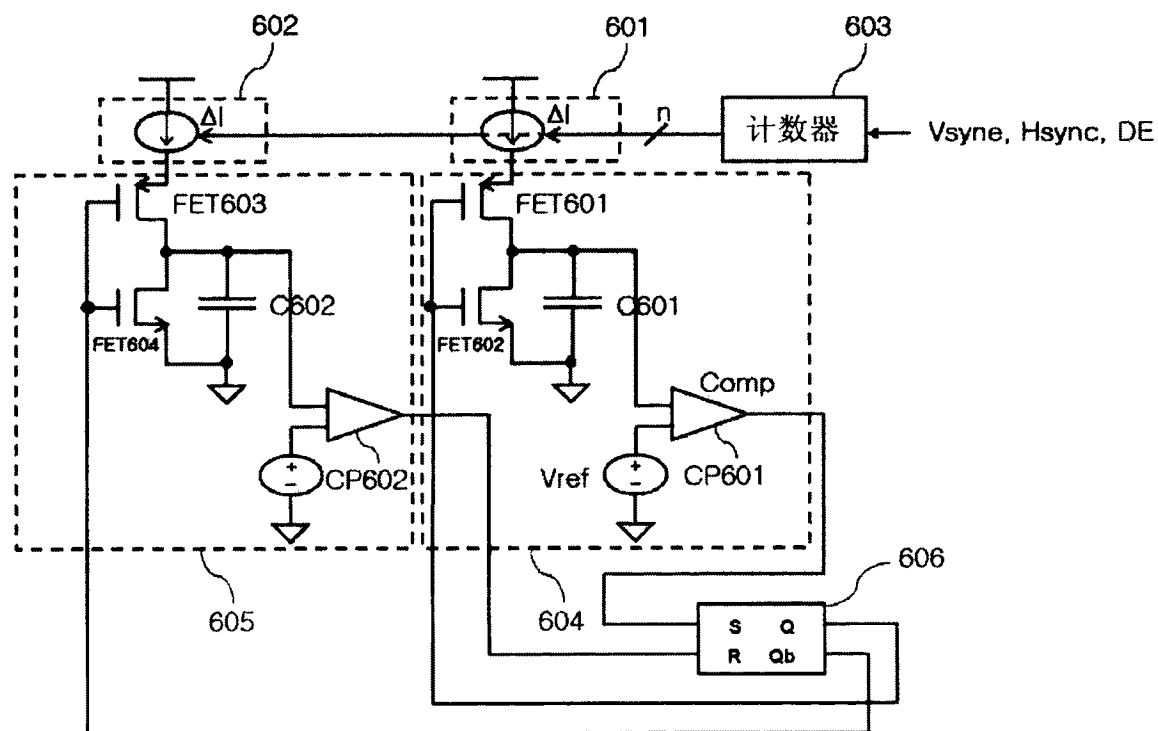


图 6

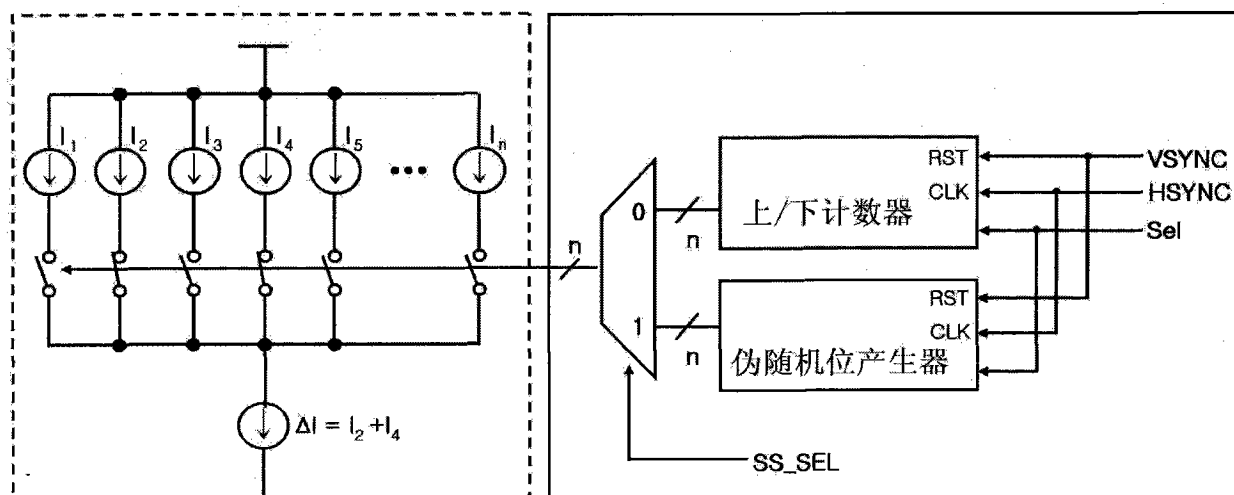
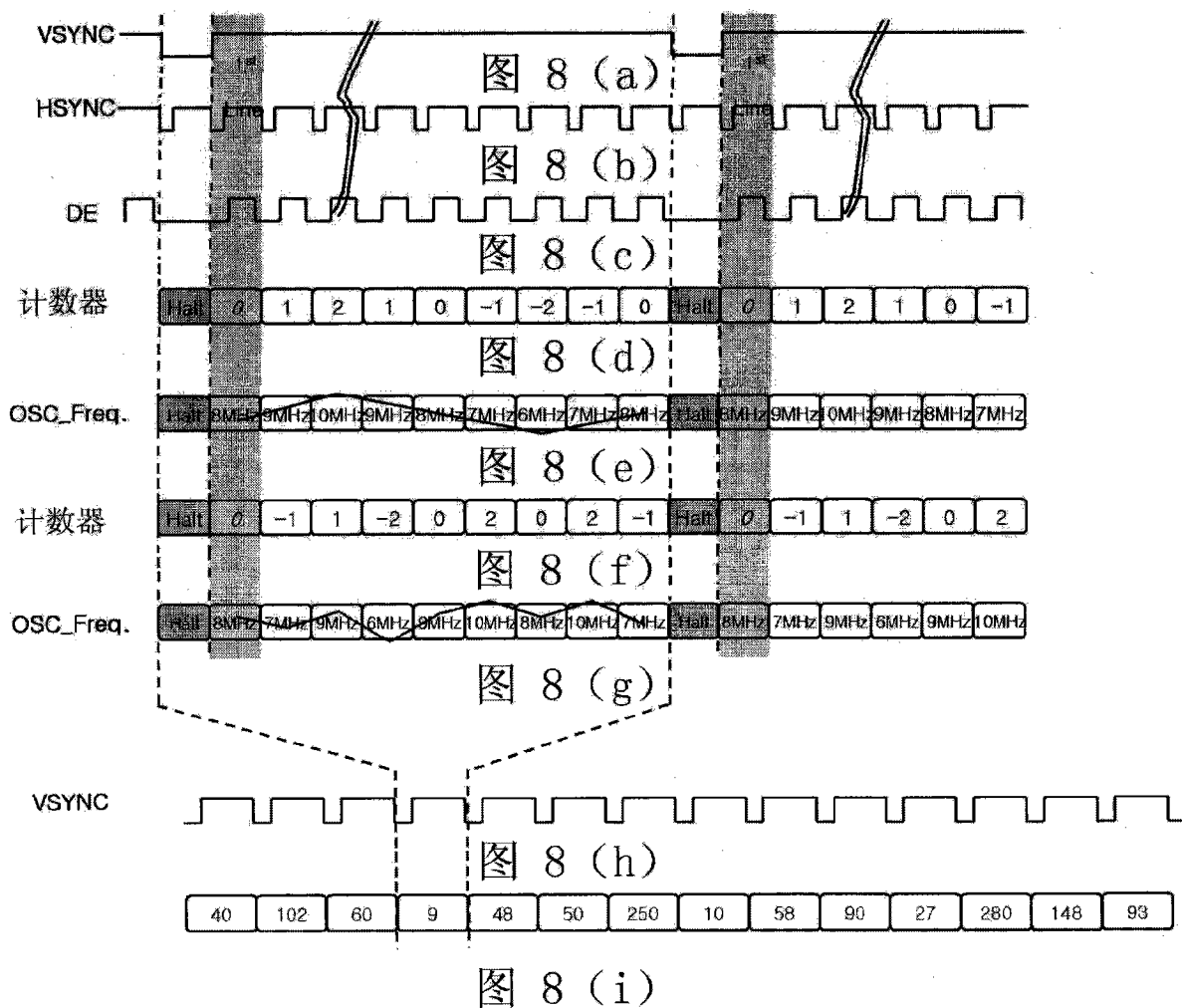


图 7



701

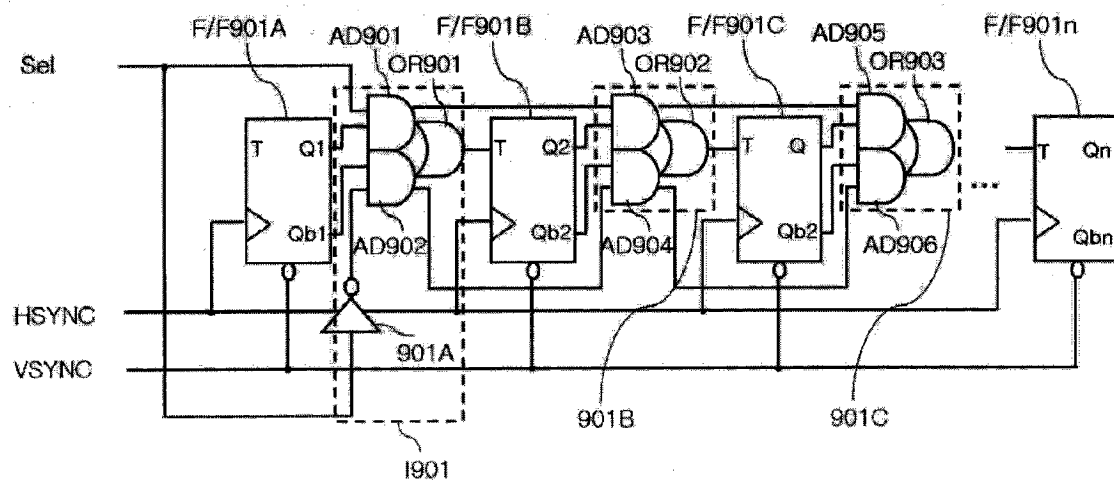


图 9

702

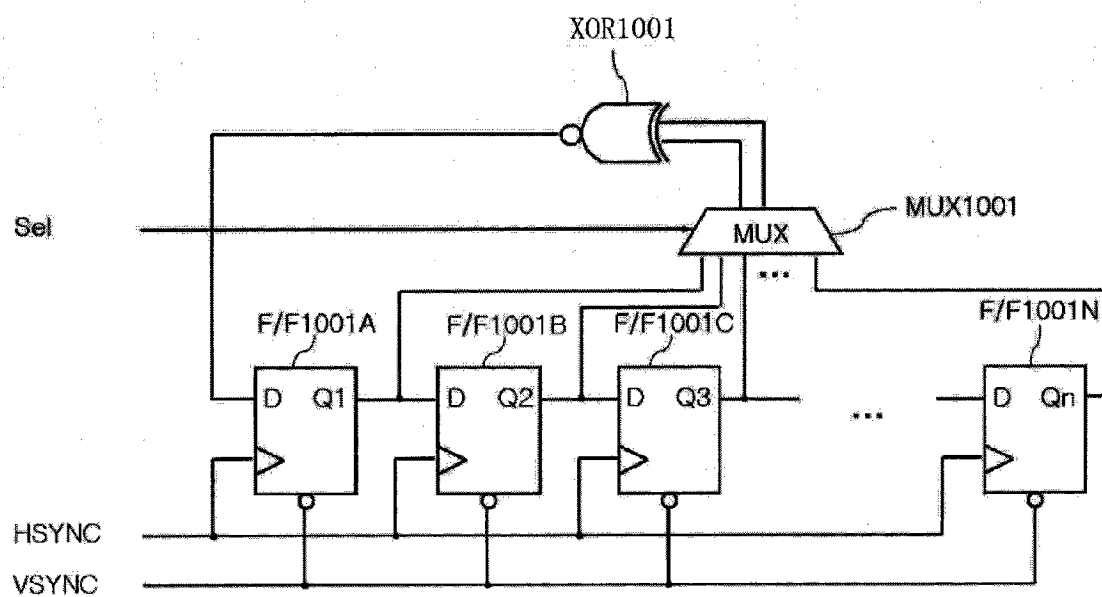


图 10

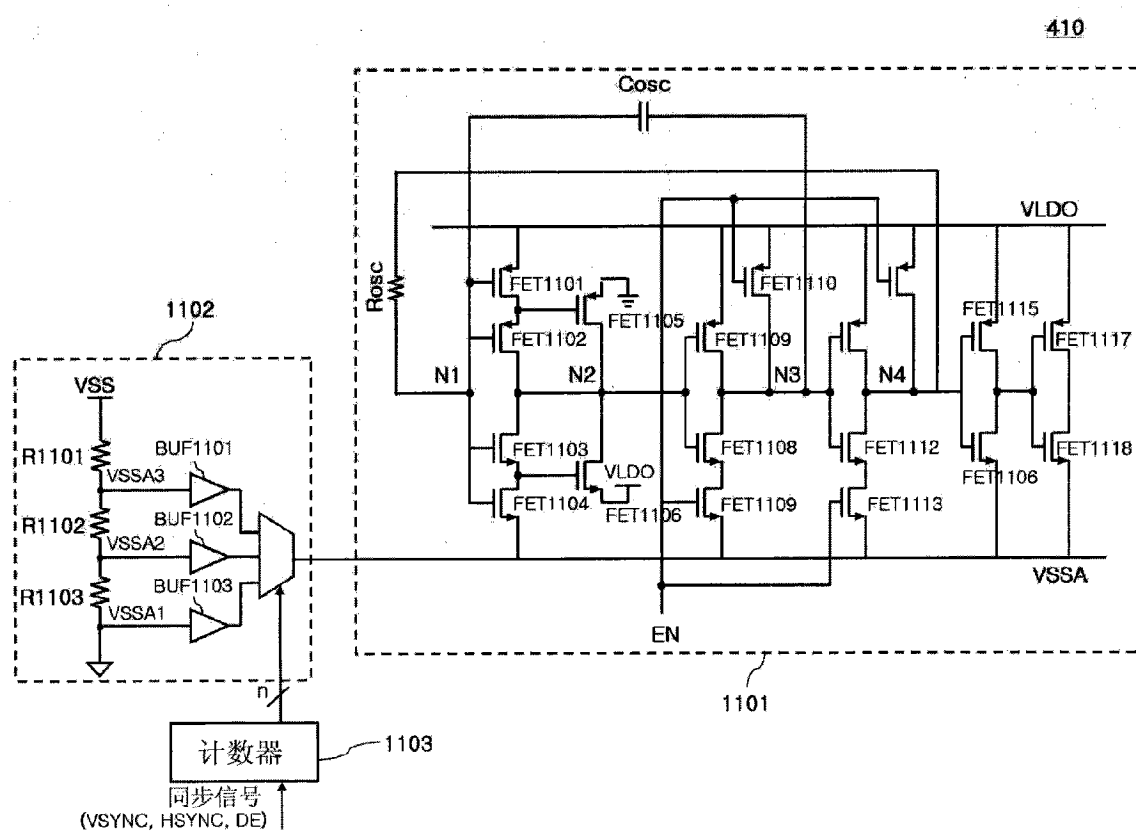
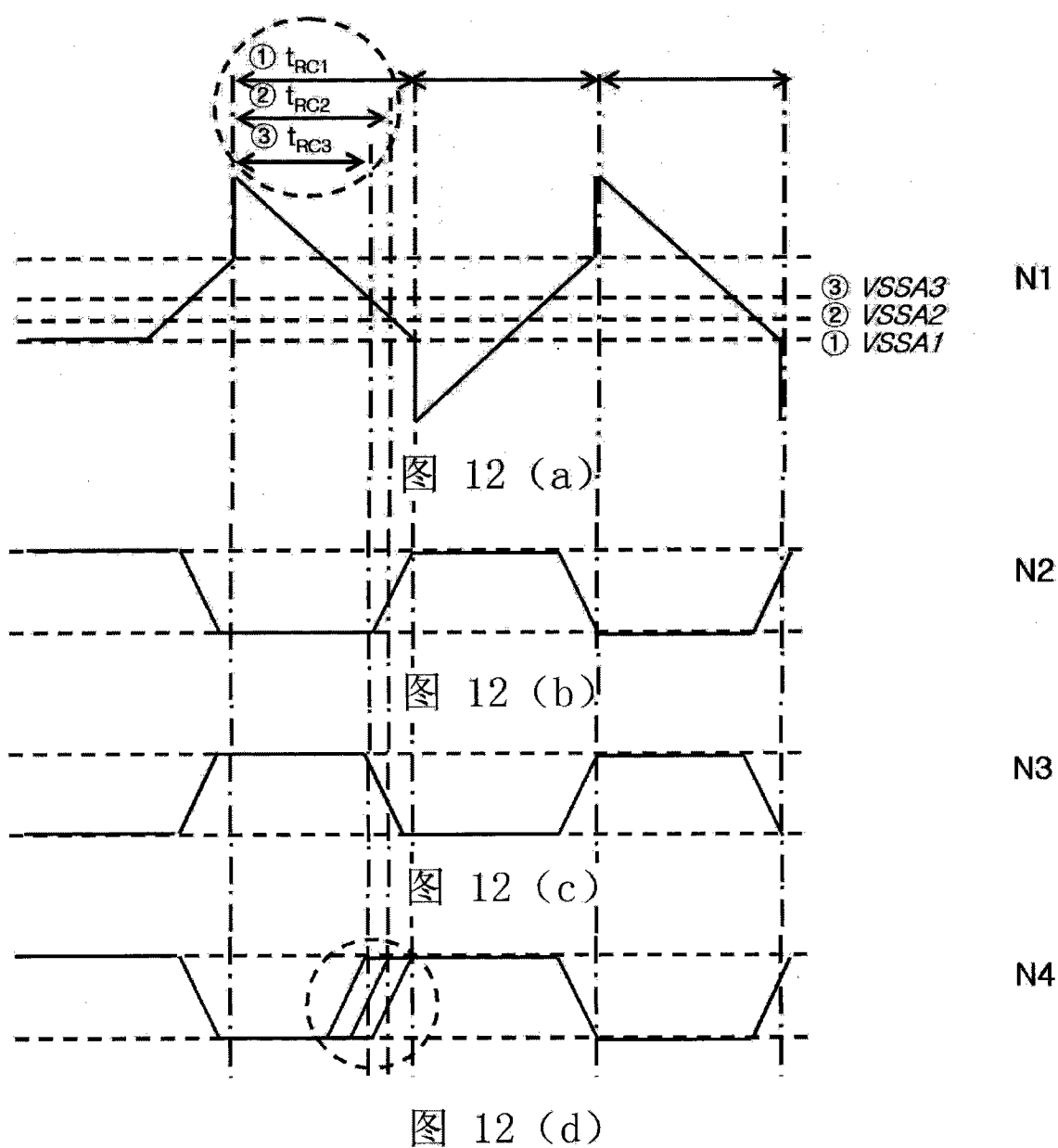
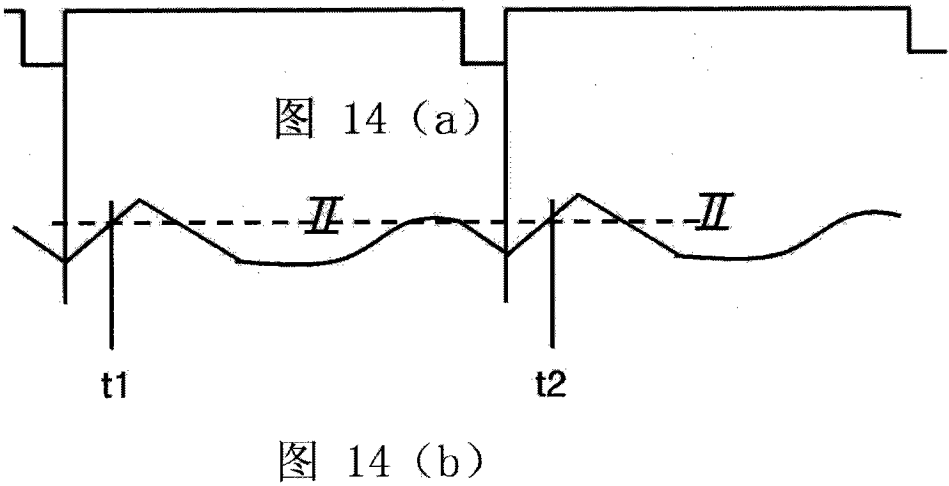
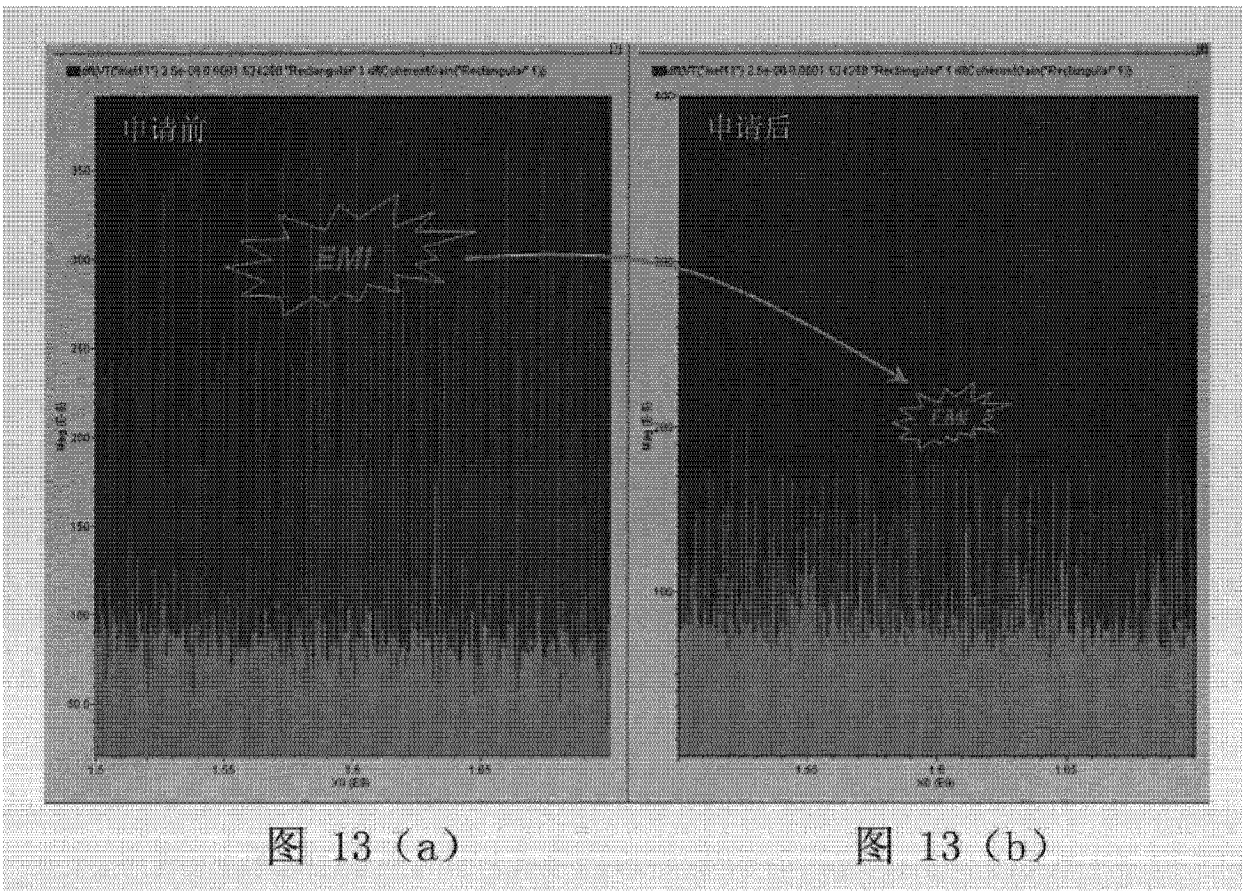


图 11





专利名称(译)	液晶显示器的升压型转换器		
公开(公告)号	CN102237059A	公开(公告)日	2011-11-09
申请号	CN201010269108.2	申请日	2010-09-01
[标]申请(专利权)人(译)	硅工厂股份有限公司		
申请(专利权)人(译)	硅工厂股份有限公司		
当前申请(专利权)人(译)	硅工厂股份有限公司		
[标]发明人	安容星 崔正珉 车相录		
发明人	安容星 崔正珉 车相录		
IPC分类号	G09G3/36 H02M3/156		
CPC分类号	G09G3/3696 H02M3/158 G09G2320/0233 G09G2330/06 G09G3/3648 H02M1/44		
代理人(译)	刘俊		
优先权	1020100042793 2010-05-07 KR		
其他公开文献	CN102237059B		
外部链接	Espacenet SIPO		

摘要(译)

为了实现LCD驱动器IC(以下简称LDI)的升压型转换器能通过使用变频产生面板驱动电压来减少电磁干扰,而每当每帧开始时都使用相同频率获得稳定升压运作,振荡器产生具有频率的振荡信号,该振荡信号在预定图形中变化或在围绕中心频率的随机图形中跳行,并且每当每帧开始时都产生具有预设固定频率的振荡信号。

