

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

H01L 29/786 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200510066936.5

[45] 授权公告日 2008 年 9 月 17 日

[11] 授权公告号 CN 100419842C

[22] 申请日 2003.4.21

[21] 申请号 200510066936.5

分案原申请号 03122005.3

[30] 优先权

[32] 2002. 6. 21 [33] US [31] 10/064,207

[32] 2002. 11. 7 [33] US [31] 10/065,665

[73] 专利权人 奇景光电股份有限公司

地址 台湾省台南县

[72] 发明人 卜令楷 程晋封 吴宗佑 萧全成

[56] 参考文献

JP2000047625A 2000.2.18

US20020050972A1 2002.5.2

US20030006997A1 2003.1.9

US6304241B1 2001.10.16

JP8315593A 1996.11.29

US6747624B1 2004.6.8

JP200156664A 2001.2.27

审查员 杨 雪

[74] 专利代理机构 北京市柳沈律师事务所

代理人 王志森 黄小临

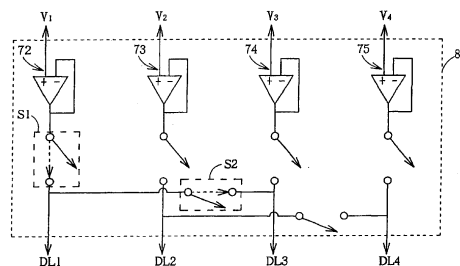
权利要求书 2 页 说明书 15 页 附图 8 页

[54] 发明名称

一种驱动平面显示装置的驱动装置

[57] 摘要

本发明提供一种驱动平面显示装置的驱动装置，该驱动装置包含有：一第一驱动单元，该第一驱动单元包含有：一第一输出缓冲器；以及一第一开关，连接在该第一输出缓冲器的输出端与该第一驱动单元的输出端之间；一第二驱动单元，该第二驱动单元包含有：一第二输出缓冲器；以及一第二开关，连接在该第二输出缓冲器的输出端与该第二驱动单元的输出端之间；以及一第三开关，连接在该第一输出缓冲器的输出端与该第二输出缓冲器的输出端之间，其中该第三开关可选择性地导通以使该第一输出缓冲器的输出电压与该第二输出缓冲器的输出电压趋近一平均电压。



1. 一种驱动平面显示装置的驱动装置，该驱动装置包含有：  
一第一驱动单元，该第一驱动单元包含有：  
一第一输出缓冲器；以及  
一第一开关，连接在该第一输出缓冲器的输出端与该第一驱动单元的输出端之间；  
一第二驱动单元，该第二驱动单元包含有：  
一第二输出缓冲器；以及  
一第二开关，连接在该第二输出缓冲器的输出端与该第二驱动单元的输出端之间；以及  
一第三开关，连接在该第一驱动单元的输出端与该第二驱动单元的输出端之间；  
其中该第三开关可选择性地导通以使该第一输出缓冲器的输出电压与该第二输出缓冲器的输出电压趋近一平均电压。
2. 如权利要求1所述的驱动装置，该驱动装置还包括有：  
一检测电路，用来决定该第三开关是否导通。
3. 如权利要求1所述的驱动装置，其中所述第一驱动单元与所述第二驱动单元不相邻。
4. 如权利要求2所述的驱动装置，其中所述第一驱动单元依据一第一电压驱动，所述第二驱动单元依据一第二电压驱动，所述检测电路依据该第一电压与该第二电压决定该第三开关是否导通。
5. 如权利要求4所述的驱动装置，其中若所述第一电压与所述第二电压相同，则所述第三开关会导通以连接所述第一驱动单元的输出端与该第二驱动单元的输出端。
6. 如权利要求2所述的驱动装置，其中所述第一驱动单元依据一第一显示驱动数据驱动，所述第二驱动单元依据一第二显示驱动数据驱动，所述检测电路依据所述第一显示驱动数据与该第二显示驱动数据决定所述第三开关是否导通。
7. 如权利要求6所述的驱动装置，其中若所述第一显示驱动数据与该第二显示驱动数据相同，则所述第三开关会导通以连接该第一驱动单元的

输出端与所述第二驱动单元的输出端。

8. 如权利要求 1 所述的驱动装置，还包括：

一时序控制器，用来控制所述平面显示装置的多个像素的驱动，所述时序控制器包含有：

一分频器，用来依据一预定除数对输入该分频器的时钟信号的频率进行分频而产生一输出信号；

一计数器，用来对该输出信号而产生一计数值进行计数；

一比较器，用来比较该计数值与一比较值；以及

一逻辑控制器，用来依据该比较器的比较结果断开所述第一开关和第二开关，且闭合第三开关。

9. 如权利要求 8 所述的驱动装置，其中所述分频器包括有一输入端口，用来接收一控制信号以设定该预定除数。

10. 如权利要求 8 所述的驱动装置，其中所述比较器包括有一输入端口，用来接收一控制信号以设定所述比较值。

11. 如权利要求 8 所述的驱动装置，其中所述时序控制器还包括有一逻辑控制器，其包含有一第一输入端口以接收该比较器所输出的比较结果，该逻辑控制器依据该比较结果来判断该计数值是否等于该比较值。

12. 如权利要求 11 所述的驱动装置，其中所述逻辑控制器还包含有一第二输入端口，用来接收一外部时钟信号，且所述逻辑控制器依据该外部时钟信号决定是否断开该第一开关。

13. 如权利要求 12 所述的驱动装置，其中所述逻辑控制器还包含有一第三输入端口，用来接收一选取控制信号，所述选取控制信号用来控制该逻辑控制器使用所述比较结果或所述外部时钟信号。

14. 如权利要求 8 所述的驱动装置，其中所述第一输出缓冲器的操作电压依据该比较器的比较结果停止输入该第一输出缓冲器。

## 一种驱动平面显示装置的驱动装置

本申请是发明名称为“一种驱动液晶显示屏幕的方法及其相关装置”(申请号: 03122005.3; 申请日: 2003年4月21日)的申请的分案申请。

### 技术领域

本发明涉及一种驱动平面显示装置的驱动装置, 特别是一种可驱动液晶板(LCD panel)上同一行的像素对应于同一电压电平以显示均匀(uniform)灰度值(gray level)的装置。

### 背景技术

一般而言, 液晶显示屏幕的优点包括有重量轻, 功率消耗少, 以及低辐射等等, 因此, 液晶显示屏幕已广泛地应用于市面上多种便携式(protable)信息产品, 例如笔记型计算机(notebook)以及个人数字助理(personal digital assistant, PDA)等商品。此外, 液晶显示屏幕亦已逐渐取代传统桌上型计算机(desktop computer)所使用的阴极射线管(cathode ray tube, CRT)显示器。对于液晶显示屏幕来说, 当液晶分子(liquid crystal molecule)的排列方向(alignment)不同时, 则一入射光会受该液晶分子的影响而产生不同程度的偏振(polarization)或折射(refraction)效应, 因此液晶显示屏幕主要是利用上述液晶分子本身的物理特性来产生具有不同灰度值的三原色光(红光, 蓝光, 以及绿光), 并且可输出多彩的影像。

请参阅图1, 图1为公知薄膜电晶体(thin film transistor, TFT)液晶显示装置10的示意图。液晶显示装置10包含有一液晶板(LCD panel)12, 一控制电路14, 一第一驱动电路16, 一第二驱动电路18, 一第一电源装置20, 以及一第二电源装置22。液晶板12是由两基板(substrate)以及一介于两基板之间的液晶元件层(LCD layer)所构成, 于一基板上设置有多条数据传输线(data line)24, 分别与数据传输线24垂直交错的多条栅极控制线(gate line)26, 以及多个薄膜电晶体28。一共用电极(common electrode)

安置于另一基板上输出经由第一电源装置 20 所提供的固定电压  $V_{com}$ 。为了便于说明，仅有一薄膜电晶体 28 显示于图 1 中，然而，实际上多个薄膜电晶体 28 是分别设置于每一数据传输线 24 与每一栅极控制线 26 的交错位置，因此多个薄膜电晶体 28 是以矩阵(matrix)的方式排列于液晶板 12 中。换句话说，每一数据传输线 24 对应于液晶显示装置 10 的一列(column)，每一栅极控制线 26 对应于液晶显示装置 10 的一行(row)，以及每一薄膜电晶体 28 是对应于液晶显示装置 10 上的一像素(pixel)，此外，液晶板 12 中的两基板可依据其对应的工作特性而可等效地视为一电容(capacitor) 30。

公知薄膜电晶体液晶显示装置 10 的驱动方法简单地描述如下，控制电路 14 用来控制液晶显示装置 10 的驱动流程，当控制电路 14 接收水平同步信号(horizontal synchronization) 32 以及垂直同步信号(vertical synchronization) 34 时，控制电路 14 分别输出相对应控制信号到第一驱动电路 16 以及第二驱动电路 18，然后，第一驱动电路 16 与第二驱动电路 18 便依据该控制信号而产生向每一数据传输线 24 (例如 DL3) 以及每一栅极控制线 26 (例如 GL3) 的输入信号，以控制相对应薄膜电晶体 28 的导通状态以及电容 30 两端之间所保持的电压差，并进一步地依据该电压差来更动相关液晶分子的排列方向与相对应的透光特性。举例来说，第二驱动电路 18 输入一信号脉冲(对应高电压电平)到栅极控制线 26 以导通相对应薄膜电晶体 28，所以由第一驱动电路 16 所输出的信号便可经由该导通的薄膜电晶体 28 而驱动等效电容 30，亦即第一驱动电路 16 可控制对应于薄膜电晶体 28 的像素的灰度值。此外，经由第一驱动电路 16 输入数据传输线 24 的不同信号是根据第二电源装置 22 所传输的电压  $V_0 \sim V_n$  而产生，第一驱动电路 16 包含有一分压电路(voltage divider) 17 以依据电压  $V_0 \sim V_n$  而输出多个电压  $V_0 \sim V_n$ ，举例来说，第二电源装置 22 可产生 10 种不同电压  $V_0 \sim V_9$ ，而分压电路 17 可对上述电压  $V_0 \sim V_9$  进行分压操作而最后产生 256 种不同电压  $V_0 \sim V_{255}$ ，然后，第一驱动电路 16 便依据显示驱动数据 36 而于所有可用电压  $V_0 \sim V_{255}$  中选取一适当电压来驱动薄膜电晶体 28，一般而言，不同电压是对应于不同的灰度值，因此经由各像素的灰度值的控制，对应显示驱动数据 36 的影像最后便可显示于液晶板 12 上。

请参阅图 1 与图 2，图 2 为图 1 所示的第一驱动电路 16 的示意图。第

一驱动电路 16 还包含有一电压选择电路 56 以及一运算放大电路 37, 以依据分压电路 17 所提供的不同电压  $V_0 \sim V_n$  来分别驱动相对应薄膜电晶体 28。运算放大电路 37 包含有多个运算放大器 (operational amplifier) 44、45、46、47、48、49, 每一运算放大器 44、45、46、47、48、49 用来作为一输出缓冲器 (output buffer), 其增益值 (gain) 为 1。此外, 于运算放大电路 37 中的每一运算放大器 44、45、46、47、48、49 电连接到一相对应多工选择器 (multiplexer, MUX), 该多工选择器 (如图 2 所示的 MUX3 ~ MUX8) 是设置于电压选择电路 56 之中, 请注意, 为了方便说明, 因此仅有六个运算放大器与相对应多工选择器显示于图 2 中。依据控制电路 14 所输出的控制信号 D3 到 D8, 相对应多工选择器会由分压电路 17 所产生的不同电压  $V_0 \sim V_n$  中选取一特定电压电平, 每一多工选择器 (例如 MUX3 ~ MUX8) 的操作可视为一模拟/数字转换器 (analog-to-digital converter, DAC) 或是解码器 (decoder) 以对显示驱动数据 36 进行信号转换或解码操作, 亦即于多工选择器完成显示驱动数据 36 的处理后, 该多工选择器便依据显示驱动数据 36 而开始由不同电压  $V_0 \sim V_n$  中选取一特定电压电平, 并且输出该特定电压电平到一相对应像素以驱动该像素。请注意, 每一电压  $V_0 \sim V_n$  是个别地经由一电源传输线 (例如图 2 所示的金属导线 66) 而传送, 当控制电路 14 接收到水平同步信号 32 以及垂直同步信号 34, 控制电路 14 会产生相对应信号并输入第一、二驱动电路 16、18。举例来说, 当第二驱动电路 18 产生一脉冲而促使同一行上的所有薄膜电晶体 28 均导通, 然后第一驱动电路 16 依据显示驱动数据 36 进一步地判断数据传输线 24 中 DL3、DL4、DL5、DL6、DL7、DL8 需以电压 V1 驱动, 并经由运算放大电路 27 来驱动薄膜电晶体 38、39、40、41、42、43 趋向电压电平 V1, 所以, 对应运算放大器 44、45、46、47、48、49 的多工选择器 MUX3、MUX4、MUX5、MUX6、MUX7、MUX8 则会受控制以分别选取所需的电压电平 (例如 V1), 而运算放大器 44、45、46、47、48、49 则使用多工选择器 MUX3、MUX4、MUX5、MUX6、MUX7、MUX8 所选取的电压电平 (例如 V1) 来作为其输入电压, 并进一步驱动薄膜电晶体 38、39、40、41、42、43。然而, 各运算放大器 44、45、46、47、48、49 本身分别具有不同的输出电压偏移量 (offset), 所以会影响其实际的输出电压, 亦即当运算放大器 44、45、46、47、48、49 均使用同一输入电压 V1 下, 最后会造成电容 50、51、52、53、54、55 两端保持的电压差不同。此外, 由显示驱动

数据 36 可知，对应数据传输线 DL3、DL4、DL5、DL6、DL7、DL8 的像素理应显示同一灰度，然而，由于运算放大器 44、45、46、47、48、49 的输出电压分别受到其输出电压偏移量影响而不同，亦即各像素会于显示屏幕上呈现不均匀的灰度分布而造成液晶显示装置 10 的显示品质不佳。

### 发明内容

因此本发明的主要目的在于提供一种驱动一液晶板上同一行的像素对应于同一电压电平而可显示均匀灰度值的方法及其相关装置，以解决上述问题。

本发明提供一种驱动平面显示装置的驱动装置，该驱动装置包含有：一第一驱动单元，该第一驱动单元包含有：一第一输出缓冲器；以及一第一开关，连接在该第一输出缓冲器的输出端与该第一驱动单元的输出端之间；一第二驱动单元，该第二驱动单元包含有：一第二输出缓冲器；以及一第二开关，连接在该第二输出缓冲器的输出端与该第二驱动单元的输出端之间；以及一第三开关，连接在该第一驱动单元的输出端与该第二驱动单元的输出端之间；其中该第三开关可选择性地导通以使该第一输出缓冲器的输出电压与该第二输出缓冲器的输出电压趋近一平均电压。

### 附图说明

图 1 为公知薄膜电晶体液晶显示装置的示意图。

图 2 为图 1 所示的第一驱动电路的示意图。

图 3 为本发明第一种运算放大电路的示意图。

图 4 为本发明第二种运算放大电路的示意图。

图 5 为本发明第三种运算放大电路的示意图。

图 6 为图 5 所示的运算放大电路与像素之间的连接示意图。

图 7 为本发明时序控制器的功能方块图。

图 8 为图 7 所示的时序控制器的操作时序图。

### 附图符号说明

10 液晶显示装置

12 液晶板

14 控制电路

16 第一驱动电路

17 分压电路

18 第二驱动电路

- |                                        |           |
|----------------------------------------|-----------|
| 20 第一电源装置                              | 22 第二电源装置 |
| 24 数据传输线                               | 26 栅极控制线  |
| 28、38、39、40、41、42、43 薄膜电晶体             |           |
| 30、50、51、52、53、54、55 电容                |           |
| 32 水平同步信号                              | 34 垂直同步信号 |
| 36 显示驱动数据                              |           |
| 37、60、70、80 运算放大电路                     |           |
| 44、45、46、47、48、49、62、72、73、74、75 运算放大器 |           |
| 56 电压选择电路                              | 64 开关     |
| 66 金属导线                                | 82 像素     |
| 90 时序控制器                               | 92 分频器    |
| 94 计数器                                 | 96 比较器    |
| 98 逻辑控制器                               |           |

#### 具体实施方式

请参阅图 1, 图 2, 以及图 3, 图 3 为本发明第一种运算放大电路 60 的示意图。本发明运算放大电路 60 用来取代图 2 所示的第一驱动电路 16 中的公知运算放大电路 37。请注意, 电压选择电路 56 的详细操作已经于上述先前技术段落说明中详细论述, 因此在不影响本发明技术公开的情况下, 上述电压选择电路 56 的冗长操作说明于下不再重复叙述。运算放大电路 60 包含有多个运算放大器 62 或是多个运算跨导放大器 (operational transconductance amplifier, OTA) 以形成输出缓冲器 (output buffer), 而该输出缓冲器具有的增益值为 1。此外, 运算放大电路 60 还包含有多个开关 (switch) 64 以控制电流路径。当第二驱动电路 18 依据水平同步信号 32 而输入一信号脉冲 (对应高电压电平) 到栅极控制线 26 时, 所有位于该栅极控制线 26 上的薄膜电晶体 28 均会导通, 然后, 第一驱动电路 16 便可依据显示驱动数据 36 而分别地输出相对应电压到数据传输线 24 中的 DL1 到 DLn 以于液晶板 12 上输出相对应灰度值。同时, 对应运算放大器的多工选择器亦会选择一所需电压 (例如 V1), 以及开关 64 亦会进行切换以选择导通两端点 E1 与 E2, 所以电压 V1 便可经由运算放大器 62 来驱动电容 30。然而, 各运算放大器 62 之间会因为其半导体制造过程不匹配 (mismatch) 而具

有一特定输出电压偏移量,即是说,于相同输入电压(例如  $V_1$ )的情况下,各运算放大器 62 的输出电压会因为不同输出电压偏移量而有所差异,所以,数据传输线 24 中的  $DL_1 \sim DL_n$  会因为上述运算放大器 62 的输出电压偏移量的影响而对应不同的电压电平,而数据传输线 24 中的  $DL_1 \sim DL_n$  所对应的电容 30 便会储存不同的电压电平。本实施例中,开关 64 紧接着会进一步地切换而导通端点 E1 与 E3 以改变电流路径,由于开关 64 的切换状态改变,所以经由金属导线 64 所传递的电压  $V_1$  便无法继续通过运算放大器 62 来驱动电容 30,然而,每一电容 30 会由于端点 E1 与 E3 的导通而电连接到同一金属导线 66。因此,所有的电容 30 则经由金属导线 66 而快速地进行平均电荷的操作,亦即所有的电容 30 会因此而对应于一平均输出电压偏移量(averaged offset),并且最后具有相同的电压电平。

举例来说,开关 64 首先切换到连接端点 E1 及 E2 的位置,假若电压  $V_1$  为 5 伏特,数据传输线 24 中  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  的电压则会通过运算放大器 62 所形成的输出缓冲器驱动而趋近 5 伏特,然而,每一运算放大器 62 本身具有不同的输出电压偏移量,因此数据传输线 24 中相对应  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  的电压亦会不相同,例如,数据传输线 24 中  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  的电压最后分别会成为 4.8 伏特、5.1 伏特、4.7 伏特、4.9 伏特。于本实施例中,开关 64 此时随即切换到连接端点 E1 与 E3 的位置,既然数据传输线 24 中  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  均通过端点 E1 与 E3 而电连接到同一金属导线 66,所以对应数据传输线 24 中  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  的不同电压电平必然会快速地趋近同一平均电压,换句话说,数据传输线 24 中每一  $DL_1$ 、 $DL_2$ 、 $DL_3$ 、 $DL_4$  原先分别对应 4.8 伏特、5.1 伏特、4.7 伏特、4.9 伏特,但是经由同一金属导线 66 而使不同电压电平均会趋近一平均电压。请注意,对于上述每一数据传输线 24 而言,原先的不同输出电压偏移量则经由金属导线 66 的辅助而会分别对应同一平均输出电压偏移量,因此当每一数据传输线 24 输入同一输入电压时,对于每一数据传输线 24 而言,由于该输入电压均受同一平均输出电压偏移量影响,因此每一数据传输线 24 最后均会驱动到同一输出电压,此外,若同一行上的像素经由分压电路 17 所产生的同一电压所驱动,则该同一行上的像素均会对应相同的灰度值。

请参阅图 4,图 4 为本发明第二种运算放大电路 70 的示意图。运算放大电路 70 包含有多个运算放大器 72、73、74、75 以作为输出缓冲器,请

注意, 为了便于说明, 仅有四个运算放大器显示于图 4 上, 且运算放大器 72、73、74、75 与开关 S1、S2 用来经由数据传输线 DL1、DL2、DL3、DL4 而驱动相对应像素。运算放大电路 70 的操作叙述如下, 首先, 导通每一开关 S1 以使运算放大器 72、73、74、75 分别电连接到相对应数据传输线 DL1、DL2、DL3、DL4, 如前所述, 每一运算放大器 72、73、74、75 各自具有特定输出电压偏移量而影响实际输出电压偏移输入电压, 换句话说, 对应运算放大器 72、73 的像素虽使用同一输入电压(例如 V1)来驱动, 然而, 由于运算放大器 72、73 本身输出电压偏移量的影响而使数据传输线 DL1、DL2 的电压彼此不同。然后, 对应运算放大器 72、73、74、75 的所有开关 S1 均同时被关断, 而假如运算放大器 72、73 经由数据传输线 DL1、DL2 而预定驱动相对应像素趋近同一灰度值, 则对应运算放大器 72、73 的开关 S2 会导通, 所以数据传输线 DL1、DL2 的电压电平便会快速地由两个不同电压趋近同一平均电压, 即是原先的输出电压偏移量经由平均后而产生数据传输线 DL1、DL2 上的平均电压。同样地, 假如运算放大器 73、74 经由数据传输线 DL2、DL3 而预定驱动相对应像素趋近同一灰度值, 则对应运算放大器 73、74 的开关 S2 亦会导通, 所以经由开关 S2 的帮助, 任何受同一输入电压所驱动的相邻像素最后均会拥有相同的灰度值。总而言之, 当关于运算放大器 72、73、74、75 的开关 S1 导通后, 数据传输线 DL1、DL2、DL3、DL4 的电压会先通过相对应运算放大器 72、73、74、75 来驱动, 然后每一开关 S2 均会被关断, 接着, 若相邻像素预定具有同一灰度值, 则对应该相邻像素的开关 S2 则会随即导通, 最后通过开关 S2 来平均对应相邻像素的运算放大器的输出电压偏移量, 并进一步地消除相邻数据传输线之间的电压误差(voltage deviation)。于本实施例中, 运算放大电路 70 是应用于以一行极性反相(line inversion)驱动方法所驱动的液晶板, 而依据该行极性反相驱动方法, 同一行上的像素均拥有相同的极性(polarity), 所以开关 S2 便可平均相邻数据传输线(例如 DL1、DL2)上具有同一极性的电压电平。此外, 本实施例中, 不同的输出电压偏移量并非由图 3 所示的电压选择电路 56 来进行平均电压的处理, 而是经由相关的开关 S2 来进行平均电压的处理, 所以, 任何可提供运算放大电路 70 所需不同电压电平的分压电路均可应用于本实施例的相对应第一驱动电路 16 中。

请参阅图 5, 图 5 为本发明第三种运算放大电路 80 的示意图。运算放

大电路 80 的操作类似于图 4 所示的运算放大电路 70，而仅是开关 S1、S2 的排列方式不同。如图 5 所示，有一开关 S2 电连接两运算放大器 72、74，以及另一开关 S2 电连接到两运算放大器 73、75，即是说，本实施例中，相邻数据传输线(例如 DL1、DL2)并非经由开关 S2 来连接，当像素经由一单点极性反相(dot inversion)驱动方法，一双点极性反相(two dot line inversion)驱动方法，或一列极性反相(column inversion)驱动方法来驱动时，则同一行上的相邻像素是分别由不同极性的电压来驱动，即是说，连接到数据传输线 DL1、DL2、DL3、DL4 的像素对应下列极性关系 “+” “-” “+” “-” 或 “-” “+” “-” “+”。所以，当驱动对应相同极性的像素趋近同一灰度值时，运算放大电路 80 是使用开关 S2 来连接对应同一极性的相邻运算放大器以用来平均前述的输出电压偏移量，举例来说，假如连接到数据传输线 DL1、DL3 的像素预定具有同一灰度值，则对应运算放大器 72、74 的开关 S1 一开始时便会先导通以使同一输入电压驱动数据传输线 DL1、DL3 的电压电平，因为运算放大器 72、74 本身具有的输出电压偏移量不同，所以造成数据传输线 DL1、DL3 上的电压电平亦会不一致。然后，对应数据传输线 DL1、DL3 的开关 S1 关断且对应数据传输线 DL1、DL3 的开关 S2 会同时导通，所以运算放大器 72、74 的输出电压偏移量于平均处理后会消除数据传输线 DL1、DL3 之间的电压误差。请注意，运算放大器 72、74 的不同输出电压偏移量是经由平均处理而最后产生一平均电压于两数据传输线 DL1、DL3 上，换句话说，于本实施例中，数据传输线 DL1、DL3 仍分别具有一平均输出电压偏移量，但是数据传输线 DL1、DL3 上的电压电平是相同的。此外，若两相邻像素(对应同一极性)并非预定被驱动到同一灰度值，则连接到两相邻像素之间的开关 S2 会保持关断状态而不影响该相邻像素的灰度值。本实施例中，开关 S2 连接到以同一极性驱动的两数据传输线，且该两数据传输线之间则间隔有另一以相反极性驱动的数据传输线，即是说，运算放大电路 80 是可应用于以单点极性反相驱动方法，一双点极性反相驱动方法，或一列极性反相驱动方法所驱动的液晶板上。此外，本实施例中，不同的输出电压偏移量并非由图 3 所示的电压选择电路 56 来进行平均电压的处理，而是经由相关的开关 S2 来进行平均电压的处理，所以，任何可提供运算放大电路 80 所需不同电压电平的分压电路均可应用于本实施例的相对应第一驱动电路 16 中。

请参阅图 6, 图 6 为图 5 所示的运算放大电路 80 与像素 82 之间的连接示意图。已知一特定颜色是由三原色光所混合产生, 例如由不同强度的红光, 蓝光, 以及绿光混合产生不同的色彩, 所以, 设置于同一列的像素 82 则必须个别地提供对应红光, 蓝光, 以及绿光的灰度值以显示不同的色彩, 如图 6 所示, 多个像素 82 用来表示一颜色次序 “RGBRGBRGBRGB”。当像素 82 经由一单点极性反相驱动方法, 一双点极性反相驱动方法, 或一列极性反相驱动方法来驱动时, 两相近像素 82 拥有不同极性, 例如同一行的像素 82 依据一极性次序 “-+-+--+” 而被驱动, 对于红光来说, 像素 82a、82c 拥有相同极性 “+”, 以及像素 82b、82d 拥有相同极性 “-”, 而对于用来显示红光的像素 82a、82b、82c、82d 而言, 一开关 S2 连接到以同一极性 “+” 驱动的像素 82a、82c 之间, 此外, 另一开关 S2 连接到以同一极性 “-” 驱动的像素 82b、82d 之间。所以, 当运算放大电路 80 驱动对应一特定单色光的多个像素时, 对于以同一极性驱动且预定对应同一灰度值的相邻像素, 开关 S2 则负责平均驱动该相邻像素的驱动电压。请注意, 上述驱动像素的方法亦可同样地应用于驱动对应绿光及蓝光的像素, 而相关驱动对应绿光及蓝光的像素的操作与驱动对应红光的像素的操作相同, 因此不再重复赘述。

图 3 所示的电压选择电路 56 用来提供运算放大电路 60 所需的适当电压电平, 此外, 电压选择电路 56 中的金属导线 66 不仅用来传送功率, 并且可平均不同数据传输线 24 的电压电平, 即是说, 当同一行上不同位置的像素经由电压选择电路 56 所提供的同一电压驱动时, 该不同位置的像素会拥有相同的灰度值, 而金属导线 66 则用来平均大范围的驱动电压。相反地, 分别于图 4 与图 5 所示的运算放大电路 70、80 则使用开关 S2 来平均小范围的驱动电压, 换句话说, 仅有当两相邻像素预定通过一相同电压驱动时, 对应该两相邻像素的开关 S2 才会导通。一般而言, 使用者只会察觉两相邻像素之间的灰度值差异, 而不会在意每一像素的实际灰度值, 所以当两相邻像素是经由同一输入电压驱动时, 运算放大电路 70、80 的主要目的则在于消除两相邻像素之间的灰度值差异, 亦即运算放大电路 70、80 所使用的开关 S2 是取代运算放大电路 60 中电压选择电路 56 所使用的金属导线 66, 并用来消除两相邻像素之间的灰度值差异而达到均匀化灰度值及改善显示品质的目的。

如上所述,运算放大电路 70 是应用于以行极性反相驱动方法所驱动的液晶显示装置,而运算放大电路 80 则应用于以列极性反相驱动方法,单点极性反相驱动方法,或双点极性反相驱动方法所驱动的液晶显示装置。换句话说,本发明运算放大电路可应用于使用一预定像素驱动方法的液晶显示装置以解决公知运算放大器的输出电压偏移量所带来的问题。此外,本发明公开的液晶显示装置中还包含有一异或(exclusive OR, XOR)逻辑电路或者一比较器(comparator)以用来决定开关 S2 是否需导通或是关断,亦即该异或逻辑电路用来比较关于两像素的数字输入显示驱动数据以判断两像素是否需驱动到同一灰度值,而该比较器用来比较关于两像素的模拟输入显示驱动数据以判断两像素是否需驱动到同一灰度值。当该异或逻辑电路或是该比较器确认两像素预定驱动到同一灰度值时,对应两像素的开关 S2 便会导通以进一步消除不同输出电压偏移量对实际影像显示品质的影响,换句话说,本发明公开的液晶显示装置包含有一检测电路,例如对应数字输入显示驱动数据的异或逻辑电路或对应模拟输入显示驱动数据的比较器,用来比较关于两像素的输入显示驱动数据,当两像素预定拥有相同灰度值时,开关 S2 会依据该异或逻辑电路或该比较器所产生的比较结果而被导通。另外,本发明的运算放大电路中亦可使用运算跨导放大器(operational transconductance amplifier, OTA)来取代运算放大器以驱动像素。

图 3 所示的开关 64 以及图 4 到图 6 所示的开关 S1、S2 的操作是由一时序控制器(timing controller)所控制,亦即该时序控制器与图 1 所示的控制电路 14 互相配合以正确地驱动图 1 所示的液晶板 12。请参阅图 7,图 7 为本发明时序控制器 90 的功能方块图。时序控制器 90 包含有一分频器(frequency divider)92,一计数器(counter)94,一比较器 96,以及一逻辑控制器(logic controller)98。时序控制器 90 的操作叙述如下,分频器 92 使用一除数(divisor)N1 来针对输入的时钟信号 CLK1 的频率进行分频的操作,而除数 N1 的数值是由一控制信号 Pd 所决定,例如控制信号 Pd 可以是包含两位的二进位数据“00”、“01”、“10”、“11”之一以用来分别设定除数 N1 为“1”、“2”、“3”、“4”,若时钟信号 CLK1 的频率为  $f_1$ ,则一输出信号 102 具有一频率  $f_2$ ,且该频率  $f_2$  会等于  $f_1/N_1$ ,即是说,当频率  $f_1$  等于 108 千赫兹(KHz),且输入分频器 92 的控制信号 Pd 对应一二进位数据

“11”时，则输出信号 102 的频率则成为 27 千赫兹(亦即  $108/4$ )，换句话说，输出信号 102 的频率可依据对应不同频率的时钟信号 CLK1 以及不同除数 N1 的设定值来进一步调整以符合要求。然后，输出信号 102 再传输到计数器 94，而计数器 94 是依据一预定计数值 N2 来计数(count)输出信号 102 的周期数，举例来说，当一信号不断触发计数器 94 而达到一预定计数时，计数器 94 会依据该预定计数值而输出不同信号 C0、C1、C2、C3 到比较器 96，即是不同的计数值 N2 会造成信号 C0、C1、C2、C3 分别对应不同输出数据，举例来说，当计数器 94 被输出信号 102 触发 216 次时，信号 C0、C1、C2、C3 分别对应数值“1”、“0”、“1”、“0”而输入比较器 96，如上述举例说明可知输出信号 102 的频率 f2 为 27 千赫兹，因此每秒之中，输出信号 102 会触发计数器 94 总共 27000 次，所以经过 8 毫秒(millisecond, ms)后，计数器 94 会输出分别对应数值“1”、“0”、“1”、“0”的信号 C0、C1、C2、C3 以表示计数值 N2 以计数达到 216，此时比较器 96 便会比较该信号 C0、C1、C2、C3 所对应的输出数据与一比较值 N3，该比较值 N3 是由控制信号 Pc 所决定，例如，当控制信号 Pc 以两位来表示一二进位数据为“10”而输入比较器 96 时，比较值 N3 会被设定为以四位表示的二进位数据“1010”，当信号 C0、C1、C2、C3 所对应的输出数据与比较值 N3 相符时，比较器 96 便会产生一电压电平转变(voltage level transition)。举例来说，于计数器 94 输出分别对应数值“1”、“0”、“1”、“0”的信号 C0、C1、C2、C3 前，比较器 96 原本输出逻辑值“1”，而于输出信号 102 触发计数器 94 而达到预定计数值 N2 后，计数器 94 随即输出分别对应数值“1”、“0”、“1”、“0”的信号 C0、C1、C2、C3，因此当比较器 96 检测到信号 C0、C1、C2、C3 所传输的输出数据(“1010”)等于比较值 N3(“1010”)时，比较器 96 会使其原本输出的逻辑值“1”转变为逻辑值“0”。经由选取控制信号 EN 的帮助，逻辑控制器 98 便可选择使用由比较器 96 所产生的输出信号 104 或是由一外部时钟产生器所产生的时钟信号 CLK2，如上所述，输出信号 104 是经由时序控制器 90 中的分频器 92，计数器 94，以及比较器 96 处理后产生，然而，输出信号 104(例如时钟信号 CLK2)亦可由一外部时钟产生器直接产生而输出时序控制器 90，其中时钟信号 CLK2 与比较器 96 输出的输出信号 104 对应相同波形(waveform)。因此，根据选取控制信号 EN 的设定，逻辑控制器 98 可决定使用时序控制器 90 内部产生的输出信号 104 或是时

序控制器 90 外部产生的时钟信号 CLK2。例如，当选取控制信号 EN 具有二进位数值“1”时，时序控制器 90 内部产生的输出信号 104 会被选取，相反地，当选取控制信号 EN 具有二进位数值“0”时，时序控制器 90 外部产生的时钟信号 CLK2 会被选取，请注意，上述选取控制信号 EN 的数值与相对应选择结果为可调整，亦即当选取控制信号 EN 具有二进位数值“0”时，时序控制器 90 内部产生的输出信号 104 会被选取而输出逻辑控制器 98，相反地，当选取控制信号 EN 具有二进位数值“1”时，时序控制器 90 外部产生的时钟信号 CLK2 会被选取而输出逻辑控制器 98，均属本发明的范畴。总而言之，使用者可控制逻辑控制器 98 采用时序控制器 90 内部产生的输出信号 104 或是时序控制器 90 外部产生的时钟信号 CLK2 以便适用于对应不同驱动需求的各种液晶显示装置。不论是比较器 96 所输出的输出信号 104 或是时序控制器 90 外部产生的时钟信号 CLK2 均可被逻辑控制器 98 使用以进一步控制图 3 所示的开关 64 以及图 4 到图 6 所示的开关 S1、S2 的操作，即是当输出信号 104 的电压或是时钟信号 CLK2 的电压由一电压电平转变到另一电压电平时，前述平均驱动电压以使多个像素最后对应同一灰度值的操作会被导通。

请参阅图 8，图 8 为图 7 所示的时序控制器 90 的操作时序图，且由上而下显示五个波形。第一波形代表图 1 所示的水平同步信号 32，用来决定启动一栅极控制线 26，已知每一栅极控制线 26 是由水平同步信号 32 所触发而启动，并于栅极控制线 26 被启动后开始驱动位于同一栅极控制线 26 上的像素。此外，本实施例中，于水平同步信号 32 的下降沿(falling edge)是对应一栅极控制线 26 的操作，例如该栅极控制线 26 将会被第二驱动电路 18 所启动，并且第一驱动电路 16 开始驱动位于该栅极控制线 26 上的像素而分别趋近相对应灰度值。每一栅极控制线 26 是依序地且重复地被启动，亦即一栅极控制线 26 是定期地被水平同步信号 32 所启动以便不停地驱动位于其上的像素。如图 8 所示，一栅极控制线于时间 T1 被启动一驱动周期(driving period)，而另一栅极控制线于时间 T2 被启动另一驱动周期，其中时间 T2 与时间 T1 之间的间隔即为水平同步信号 32 驱动一栅极控制线 26 的驱动周期。第二波形代表时钟信号 CLK1，而第三波形代表图 7 所示的分频器 92 所输出的输出信号 102，明显地，输出信号 102 的频率为时钟信号 CLK1 的频率的一半，换句话说，输入分频器 92 的控制信号 Pd 是设定除数

N1 为 2。假若计数器 94 获得其所要的计数值 N2 (设定为 8)，则计数器 94 会输出相对应信号 C0、C1、C2、C3 到比较器 96，所以控制信号 Pc 亦输入比较器 96 以设定对应计数值 N2 的信号 C0、C1、C2、C3 的比较值 N3，如图所示，第四波形代表输出信号 104，且于计数器 94 获得计数值 N2 的数值 8 之前，输出信号 104 会保持 (hold) 逻辑值 “1”，然而，当计数器 94 获得计数值 N2 的数值等于 8 时，输出信号 104 则于时间 T3 由逻辑值 “1” 转变为逻辑值 “0”，同时输出信号 104 于时间 T3 与时间 T2 之间会保持逻辑值 “0”，而于水平同步信号 32 于时间 T2 启动另一栅极控制线时，计数器 94 以及比较器 96 会被重置 (reset) 而回复其初始状态，即是计数器 94 重新计数输出信号 102 的周期数，且比较器 96 重新输出原先的初始逻辑值 “1”。第五波形代表一数据传输线上的电压电平，于时间 T1 时，第一驱动电路 16 开始驱动一像素由电压  $V_1$  到电压  $V_{254}$ ，且该像素是交换地 (alternatively) 以相反极性的电压值驱动以避免公知闪烁 (flicker) 问题。关于图 3 所示的开关 64，开关 64 是由逻辑控制器 98 所控制以依据输出信号 104 而连接端点 E1 与 E2，亦即当输出信号 104 由逻辑值 “0” 转换到逻辑值 “1” 时，逻辑控制器 98 驱使开关 64 连接端点 E1 与 E2，运算放大器 62 便依据电压  $V_{254}$  来驱动相对应像素，所以于时间 t4 后，输入该像素的驱动电压会趋近电压  $V_{254}$ ，而输出信号 104 于时间 T3 时由逻辑值 “1” 转变到逻辑值 “0”，同时逻辑控制器 98 检测到上述逻辑电平转变，因此于时间 T3 后，逻辑控制器 98 会驱使开关 64 连接端点 E1 与 E3。如前所述，因为以同一电压  $V_{254}$  驱动的多个像素经由传输该电压  $V_{254}$  的金属导线而互相电连接，所以于时间 T5 后，该多个像素预定朝预定电压  $V_{254}$  驱动的实际驱动电压则会经由平均处理而最后达到趋近该预定电压  $V_{254}$  的一平均电压 (例如  $V_1$ )。与相比较前次于时间 T2 与时间 T1 之间的驱动操作，该像素会于时间 T2 后的另一驱动操作中被相反极性的电压驱动以避免产生公知闪烁的问题。如上所述，分频器 92，计数器 94，以及比较器 96 用来产生该输出信号 104，且逻辑控制器 98 依据输出信号 104 来控制图 3 所示的开关 64 的操作，输出信号 104 于时间 T1 与 T3 保持逻辑值 “1” 的持续时间可经由适当的除数 N1，计数值 N2，以及比较值 N3 来调整。此外，本实施例中，运算放大器 62 于时间 T3 后不再被使用来驱动像素，因此本实施例会于时间 T3 到时间 T2 之间中断输入运算放大器 62 的相关操作电压，例如中断驱动运算放大器 62 所需的偏压 (bias

voltage)以降低运算放大电路的整体功率消耗。由于不同的液晶显示装置本身具有其特定电路负载(loadings),换句话说,与另一液晶显示装置相比较,一液晶显示装置可能需要较长时间来驱动像素达到预定灰度值,而时间 T1 到时间 T3 为运算放大器 62 的相对应驱动周期,所以对于具有较小电路负载的液晶显示装置来说,其所需的时间 T1 到时间 T3 的间隔较短,因此时序控制器 90 便可经由适当调整以使时间 T1 到时间 T3 之间对应较短的间隔,运算放大器 62 便可于时间 T3 到时间 T2 的间隔中中断其操作电压以达到省电的目的,同样地,对于具有较大电路负载的液晶显示装置来说,其所需的时间 T1 到时间 T3 的间隔较长,所以时序控制器 90 便可经由适当调整以使时间 T1 到时间 T3 之间对应较长的间隔以便顺利地驱动像素达到所需灰度值,因此运算放大器 62 便亦可于时间 T3 到时间 T2 的间隔中中断其操作电压以达到省电的目的。由上述叙述可知,同一本发明时序控制器 90 可应用于各种具有不同电路负载的液晶显示装置,且输出信号 104 的波形为可调整的,以便符合每一液晶显示装置的特定驱动需求来达到最佳的省电能力(optimum power saving capacity)。图 4 到图 6 所示的开关 S1、S2 的操作程序类似于图 3 所示的开关 62,于时间 T1 到时间 T3,开关 S1 被导通以使运算放大器 72、73、74、75 可驱动相对应像素,于时间 T3 时,开关 S1 被关断,并且若运算放大器于时间 T3 之前预定以同一输入电压驱动相邻像素到同一次阶值,则对应该的相邻像素的开关 S2 亦会同时导通,因此驱动相邻像素的电压便会于时间 T3 到 T2 被平均而均对应于一平均电压。同样地,运算放大器 72、73、74、75 于时间 T3 后亦不再用来驱动像素。本实施例中,输出运算放大器 72、73、74、75 的操作电压(例如偏压)会中断输入以降低功率消耗,此外,亦可切断使用于第二电源装置 22 及分压电路 17 的功率供应以大幅降低功率消耗,并且可依据液晶显示装置的电路负载来适度调整时间 T1 到 T3 的时段,以及通过时序控制器 90 中除数 N1,计数值 N2,以及比较值 N3 的适当设定来使液晶显示装置可以节省最多的功率。

与公知技术相比较,本发明驱动方法使用开关来连接输出缓冲器的输出端,所以电源装置可输出一目标电压电平来驱动同一行上的多个像素趋近相同目标电压电平。虽然不同驱动元件的输出端的电压值因为该驱动元件本身的输出电压偏移量影响而不一致,然而当输出缓冲器的输出端经由

开关辅助而互相电连接时，原先各驱动元件的输出端的不同电压值会朝该不同电压值的平均电压驱动，纵然该平均电压可能并非精确地等于该目标电压电平，但是经由本发明驱动方法可使位于同一行且预定朝同一目标电压准驱动的像素最后均对应同一平均电压，所以，本发明驱动方法可解决公知由于不同输出电压偏移量所带来的灰度输出一致性(uniformity)问题。此外，当平均电压的操作启动后，相关输出缓冲器(例如运算放大器)于平均电压的操作过程中不再需要用来驱动像素，所以，本发明驱动方法于平均电压的操作启动后便切断该输出缓冲器的操作电压(例如驱动该输出缓冲器的偏压)以降低功率消耗。再者，本发明驱动方法使用一时序控制器来决定平均电压操作的启始时间，且该启始时间可经由控制输入该时序控制器的设定值来进一步地调整，以便符合不同电路负载的液晶显示装置的需求。经由适当启始时间的调整，相对应液晶显示装置便可具有最大的省电能力。

以上所述仅为本发明的优选实施例，凡依本发明权利要求书所做的等效变化与修改，皆应属本发明的涵盖范围。

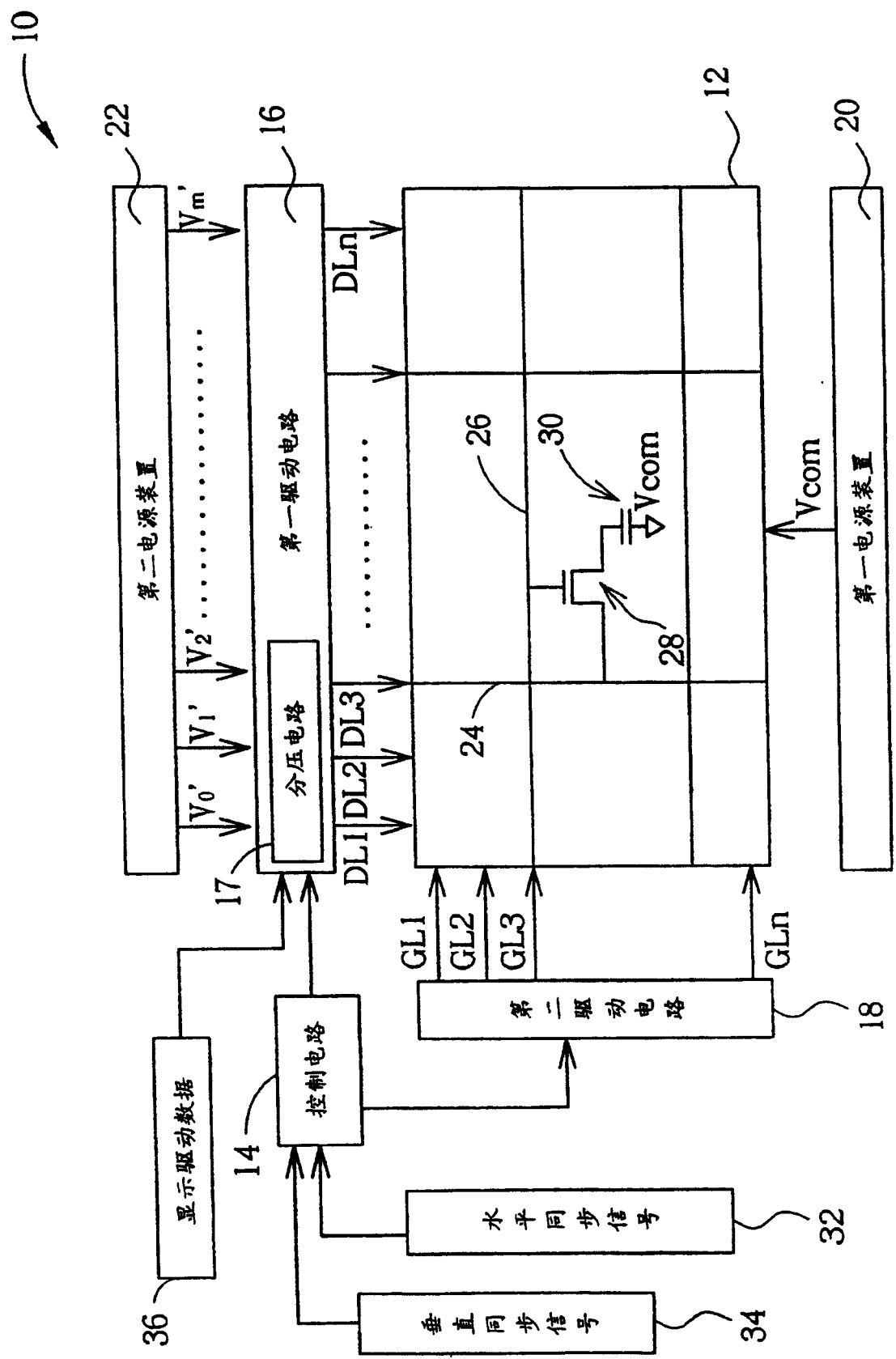


图 1

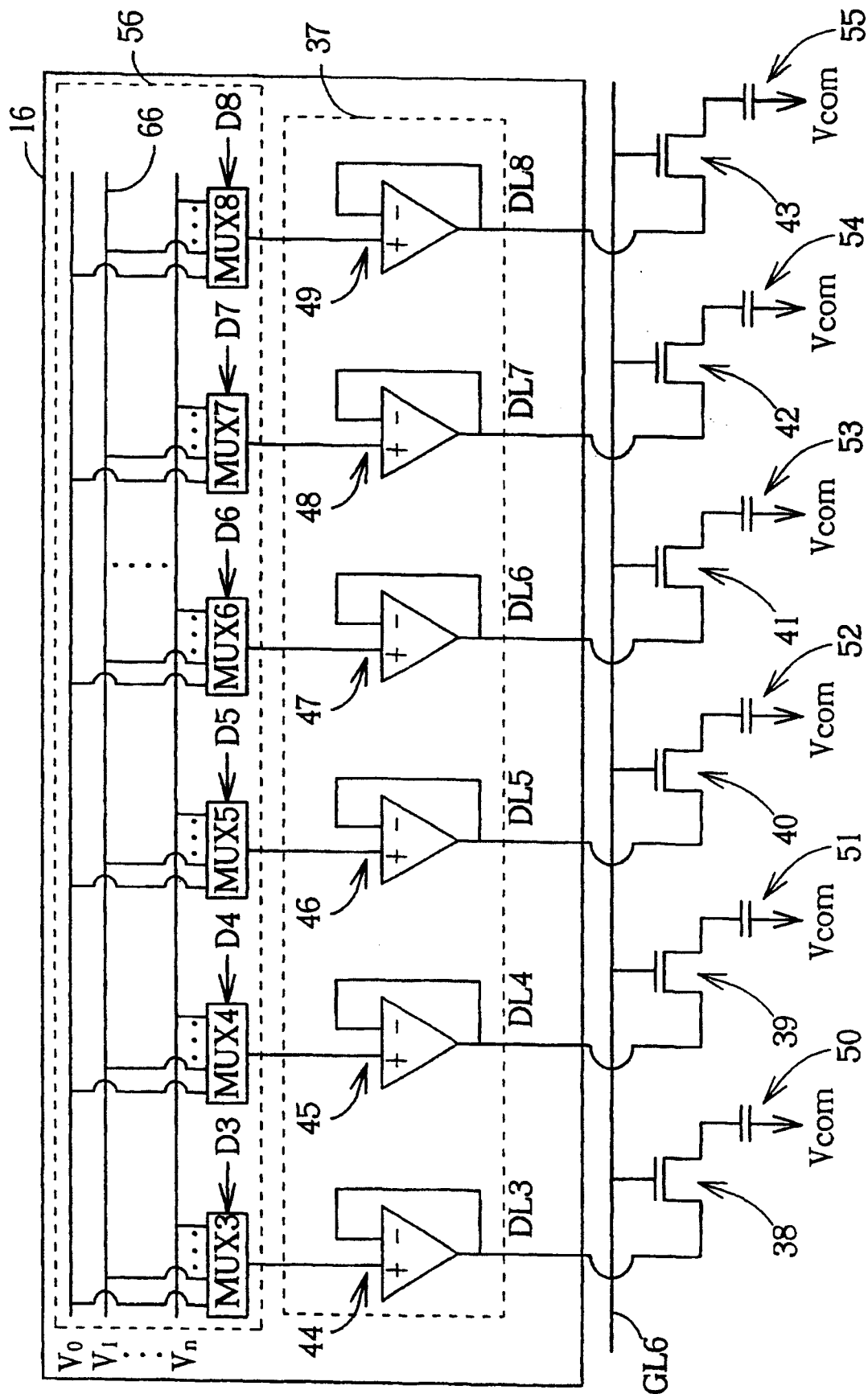


图 2

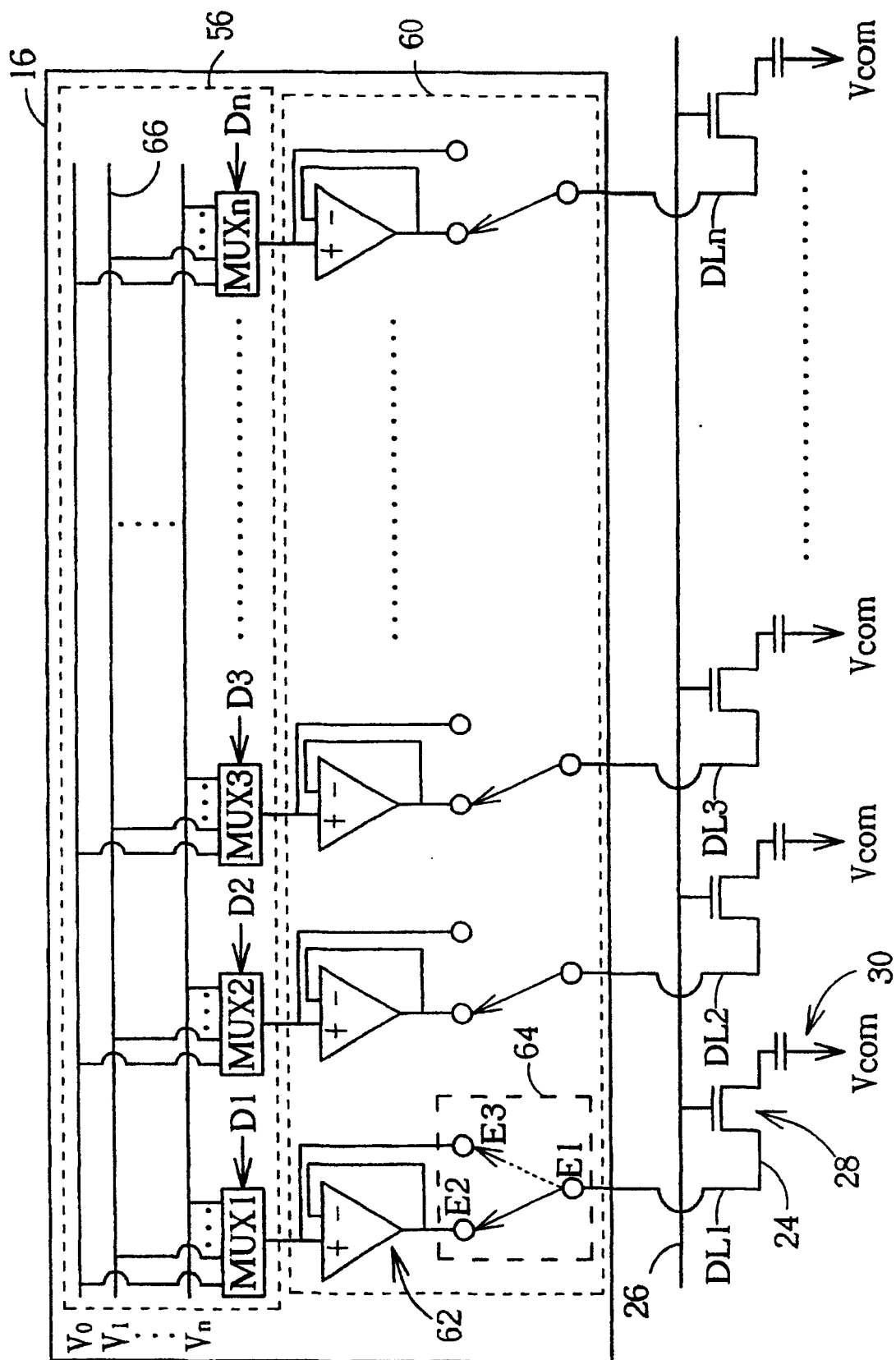


图 3

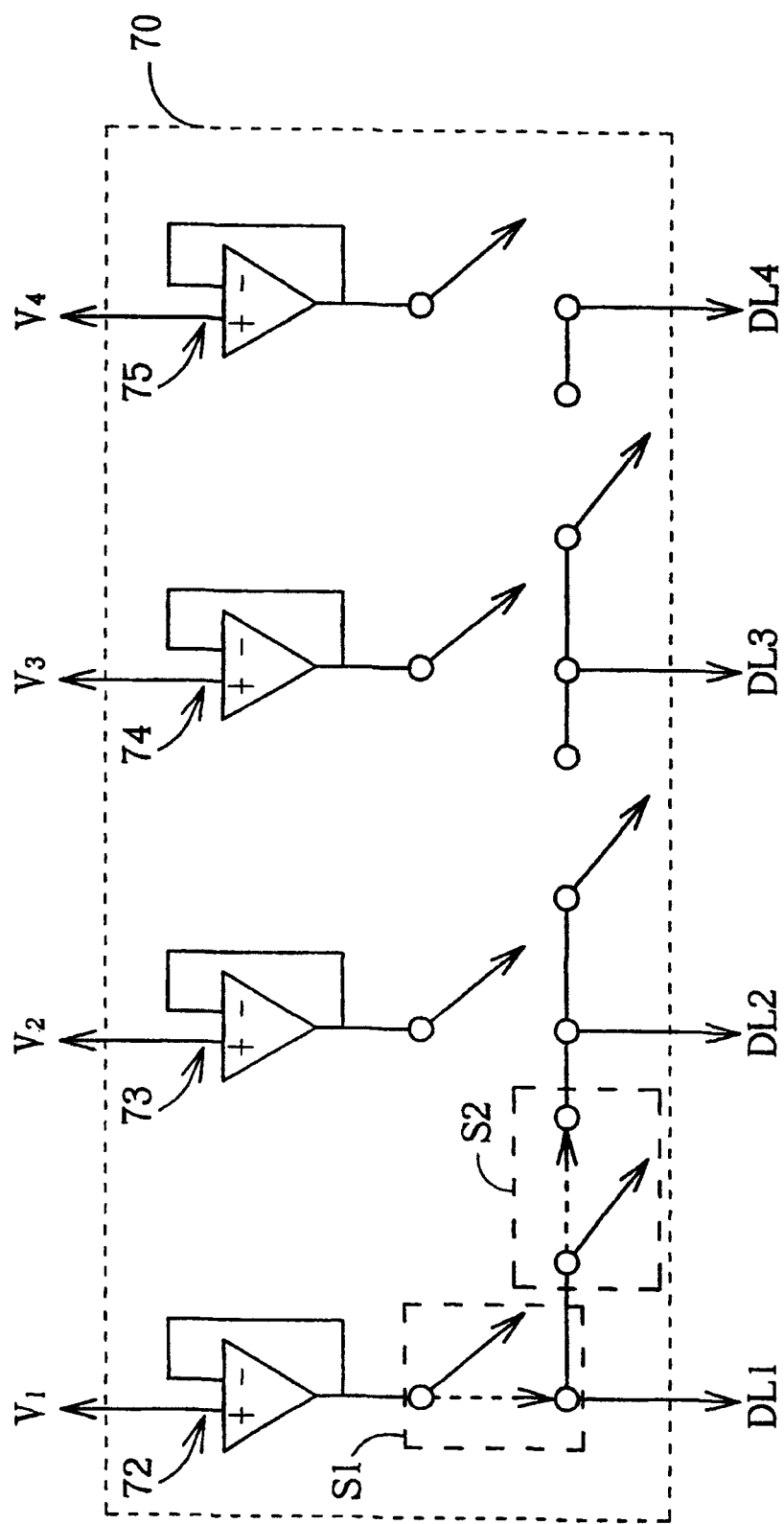


图 4

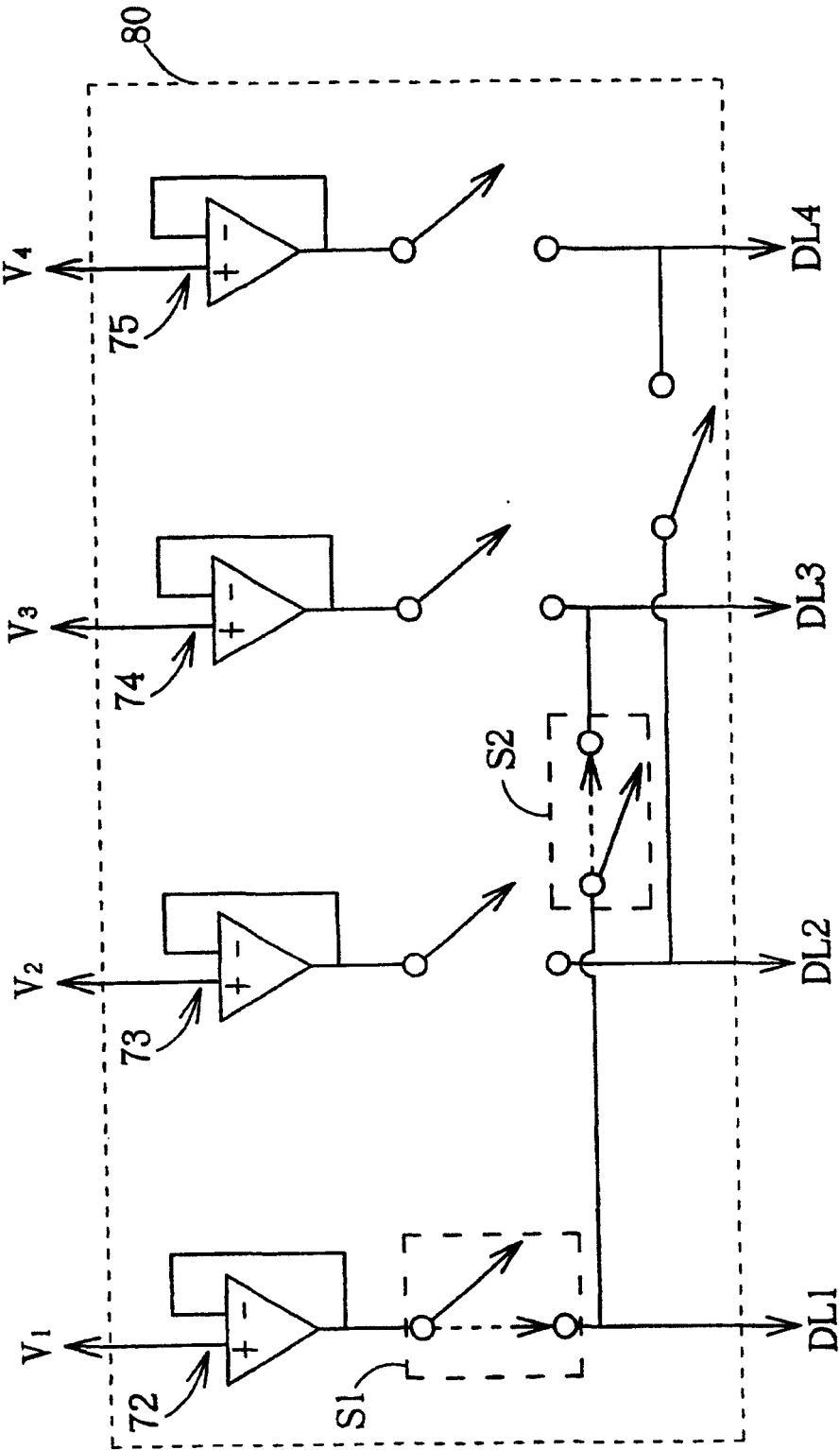


图 5

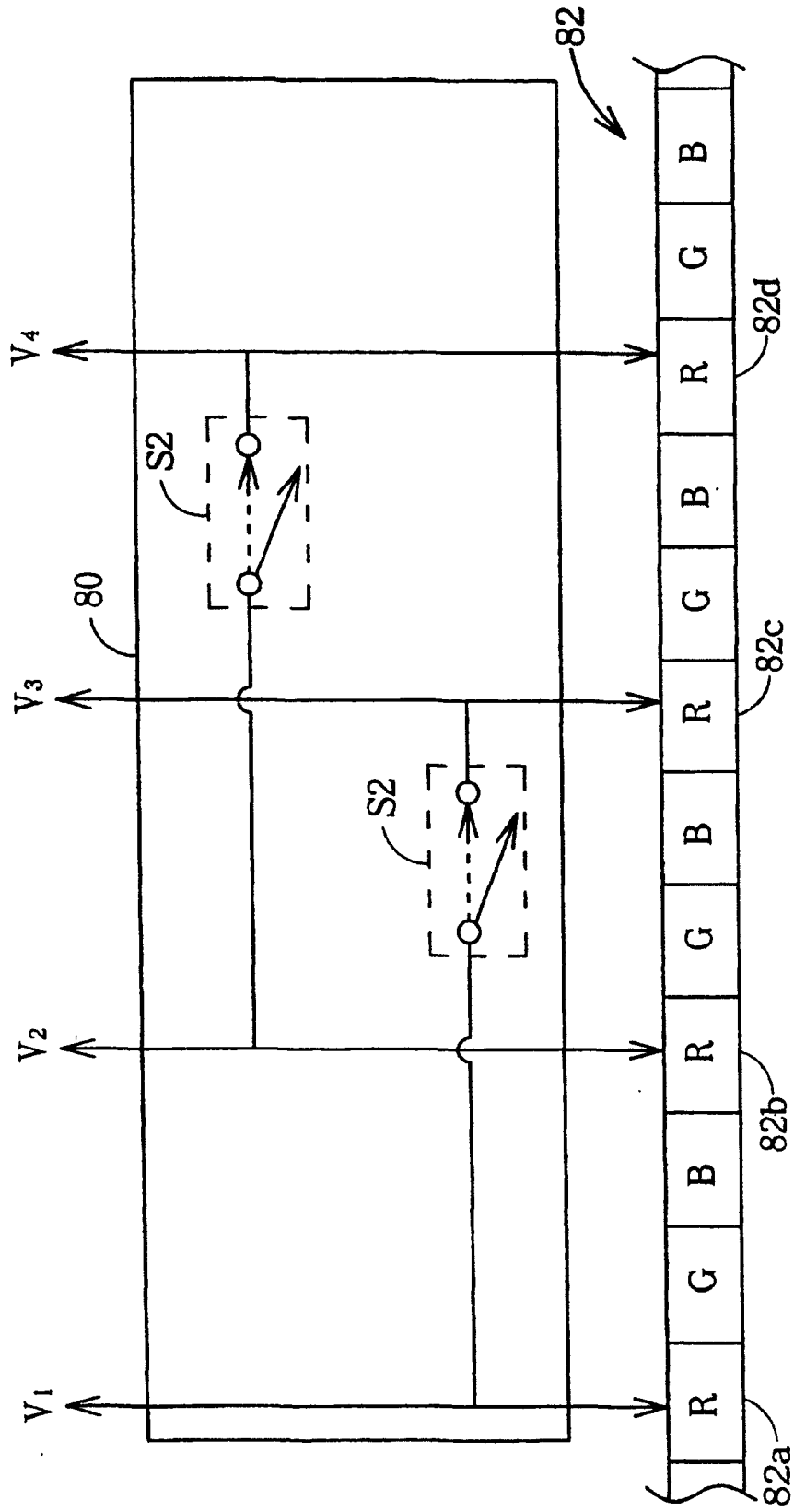


图 6

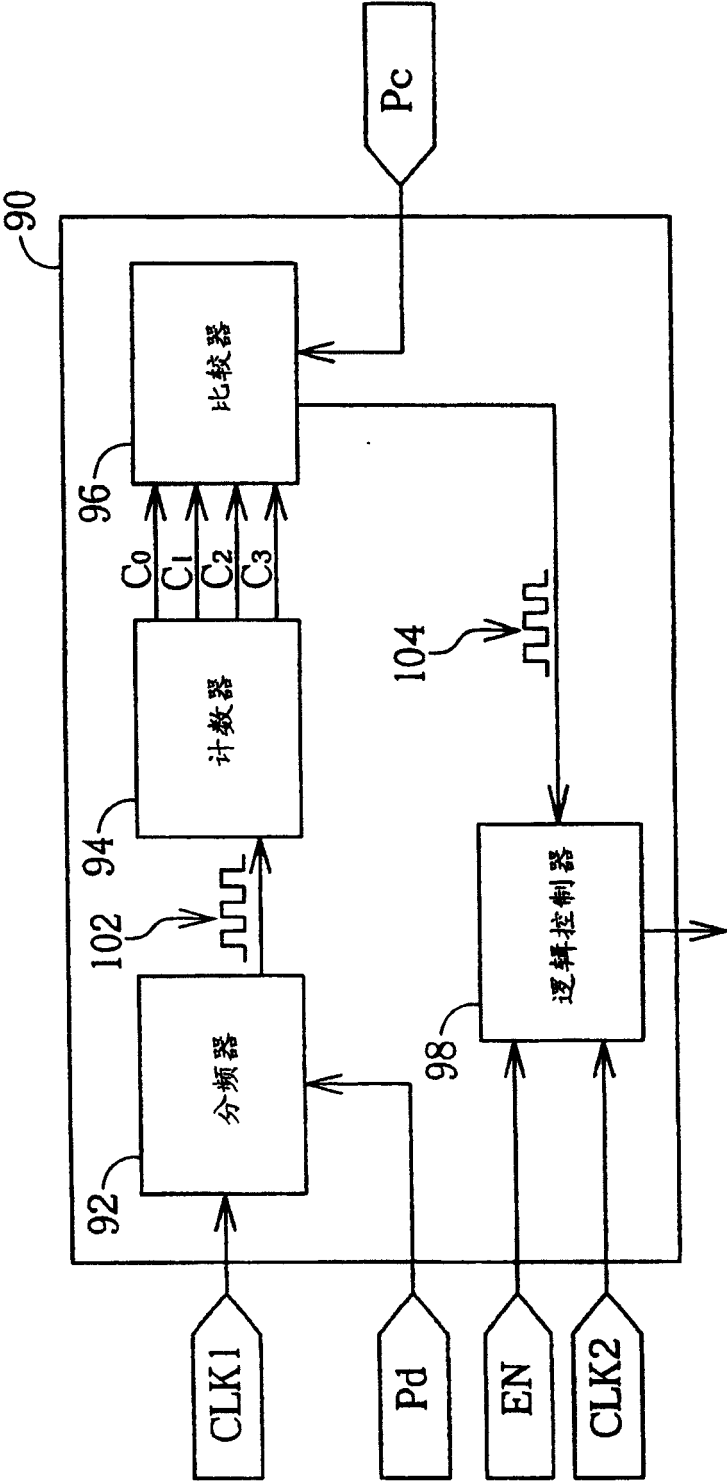


图 7

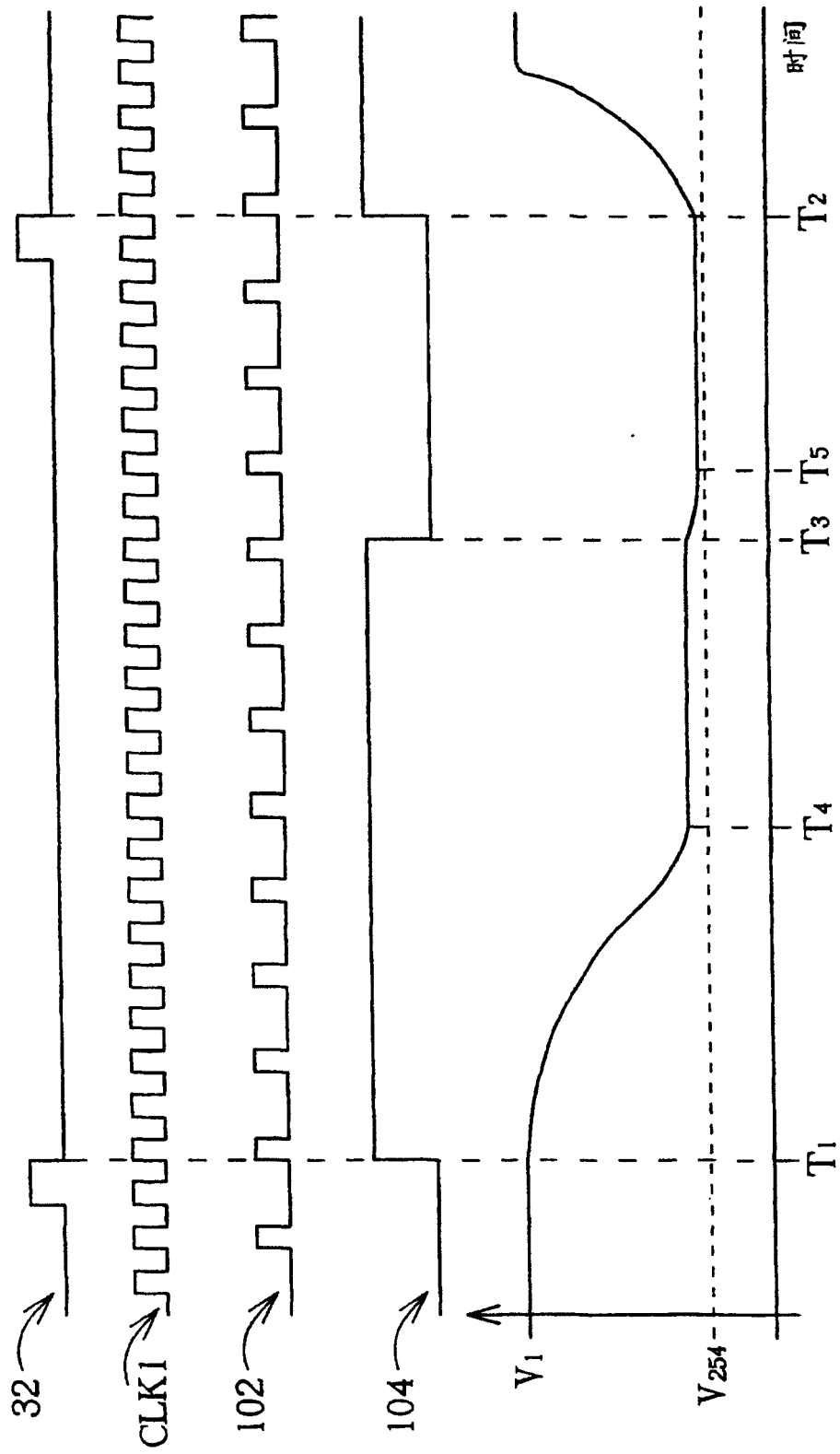


图 8

本发明提供一种驱动平面显示装置的驱动装置，该驱动装置包含有：一第一驱动单元，该第一驱动单元包含有：一第一输出缓冲器；以及一第一开关，连接在该第一输出缓冲器的输出端与该第一驱动单元的输出端之间；一第二驱动单元，该第二驱动单元包含有：一第二输出缓冲器；以及一第二开关，连接在该第二输出缓冲器的输出端与该第二驱动单元的输出端之间；以及一第三开关，连接在该第一输出缓冲器的输出端与该第二输出缓冲器的输出端之间，其中该第三开关可选择性地导通以使该第一输出缓冲器的输出电压与该第二输出缓冲器的输出电压趋近一平均电压。

