

1. 一种显示装置，其包括：
以相互交叉的方式配置的多条漏极线以及多条栅极线；
分别包含辅助电容的第一像素部件以及第二像素部件，该辅助电容具有与像素电极连接的第一电极与第二电极；
与前述第一像素部件的前述辅助电容的第二电极连接的第一辅助电容线；
与前述第二像素部件的前述辅助电容的第二电极连接的第二辅助电容线；以及
包含多个信号供给电路部件的信号供给电路，该信号供给电路部件用以将具有第一电压的第一信号以及具有第二电压的第二信号分别供给至前述第一像素部件的第一辅助电容线以及前述第二像素部件的第二辅助电容线。
2. 如权利要求 1 所述的显示装置，其中，前述信号供给电路部件对应于前述多条栅极线的每一条分别设置一个，前述各个信号供给电路部件依序将前述第一信号以及第二信号分别供给至所对应的前述各个栅极线的第一辅助电容线以及第二辅助电容线。
3. 如权利要求 1 所述的显示装置，其中，前述信号供给电路部件对应于每多条前述栅极线分别设置一个，前述信号供给电路部件分别将前述第一信号以及前述第二信号同时供给至所对应的前述多条栅极线的第一辅助电容线以及第二辅助电容线。
4. 如权利要求 1-3 中任一项所述的显示装置，其进一步包括：
包含用以依序驱动前述多条栅极线的第一移位寄存器的栅极线驱动电路；以及
与包含前述第一移位寄存器的栅极线驱动电路分别设置，用以依序驱动前述多个信号供给电路部件的第二移位寄存器。

5. 如权利要求 4 所述的显示装置, 其中, 前述第二移位寄存器以具有用以驱动前述第一移位寄存器的第一脉冲信号的周期的两倍周期的第二脉冲信号加以驱动。

6. 如权利要求 1-3 中任一项所述的显示装置, 其进一步包括:
包含用以依序驱动前述多条栅极线的移位寄存器的栅极线驱动电路; 及
前述多个信号供给电路部件由前述栅极线驱动电路的移位寄存器所依序驱动。

7. 如权利要求 6 所述的显示装置, 其中前述栅极线驱动电路的移位寄存器包含多个移位寄存器电路部件, 预定段的信号供给电路部件响应前述预定段的下一段以后的移位寄存器电路部件的输出信号, 而输出前述第一信号以及第二信号。

8. 如权利要求 1-3 中任一项所述的显示装置, 其中前述第一像素部件以及第二像素部件以相互邻接的方式配置。

9. 如权利要求 1-3 中任一项所述的显示装置, 其中前述信号供给电路部件在完成对沿着至少一条栅极线而配置的所有的像素部件的图像信号写入后, 将前述第一信号以及第二信号分别供给至前述第一辅助电容线以及第二辅助电容线。

10. 如权利要求 9 所述的显示装置, 其中, 前述信号供给电路部件在每一完成对所有像素部件的图像信号写入的期间, 亦即每一帧期间, 交互切换分别供给至前述第一辅助电容线以及第二辅助电容线的前述第一信号以及第二信号。

11. 如权利要求 1-3 中任一项所述的显示装置, 其中前述第一像素部件以及第二像素部件以相互邻接的方式配置, 供给至前述第一像素部件与第二像素部件的第一电极的图像信号具有相互反转的波形。

12. 如权利要求 1-3 中任一项所述的显示装置, 其中, 以多个前述第一像素部件构成的第一区块与以多个前述第二像素部件构成的第二区块以相互邻接的方式配置, 供给至构成前述第一区块的多个前述第一像素部件以及构成前述第二区块的多个前述第二像素部件的信号具有相互反转的波形。

显示装置

技术领域

本发明涉及显示装置，特别是涉及具有像素部件的显示装置。

背景技术

在现有的显示装置中，人们已熟知具备有包含液晶的像素部件的液晶显示装置。现有的液晶显示装置包含：由像素电极与对向电极（共通电极）将像素部件的液晶层夹在中间的构成。此外，现有的液晶显示装置通过控制施加于像素部件的像素电极的电压（图像信号）来变化液晶分子的排列，而使对应图像信号的图像显示于显示部件。

在上述液晶显示装置中，长时间将直流电压施加于像素部件的液晶（像素电极）时，将会产生所谓的残像现象。因此，在驱动液晶显示装置时，必须使用一种以预定的周期使像素电极的电压（像素电压）相对于对向电极的电压而反转的驱动方法。这种液晶显示装置的驱动方法的一例，可列举一种将直流电压施加于对向电极的直流驱动法。此外，直流驱动法又因为在每一水平期间，使像素电压相对于施加有直流电压的对向电极的电压而反转的线反转驱动法为人们所熟知（参照例如：铃木八十二著“液晶显示器工学入门”，日刊工业新闻社，1998年11月20日，第101-103页）。其中所谓一水平期间是指完成在沿着一条栅极线而配置的所有像素部件中写入图像信号的时间。

图14为使用现有的线反转驱动法来驱动液晶显示装置时的波形图。参照图14，使用现有的线反转驱动法来驱动液晶显示装置时，在每一水平期间，使像素电压（图像信号）VIDEO相对于对向电极的电压COM而反转。此外，在每个像素部件A至F中，使像素电压（图像信号）VIDEO依据所要显示的图像而变化。

然而，使用图14所示的现有的线反转驱动法来进行液晶显示装置的驱动时，若要通过以低频率进行驱动来降低功率消耗，则会有容易察觉闪烁（flicker）的问题。具体而言，以低频率进行液晶显示装置

的驱动时，因保持像素电压的时间变长，故像素电压的变化会变大与该变长对应的份量。这样，当像素电压的变化变大时，通过像素部件 A 至 F 的光的亮度会偏离所希望的亮度，而产生闪烁。此外，在现有的线反转驱动法中，因上述闪烁呈线状而发生，故闪烁的情形十分容易被察觉。

因此，现有技术揭示了一种液晶显示装置，其利用在每一邻接的像素部件 A 至 F 中，使像素电压（图像信号）VIDEO 相对于对向电极的电压 COM 而反转的点反转驱动法。

图 15 为使用现有的点反转驱动法来驱动液晶显示装置时的波形图。参照图 15，使用现有的点反转驱动法来驱动液晶显示装置时，不同于现有的线反转驱动法的地方是在每一个像素部件 A 至 F，使对应于要显示的图像的像素电压（图像信号）VIDEO，相对于对向电极的电压 COM 而反转。利用这种现有的点反转驱动法进行液晶显示的驱动时，即使因为以低频率进行驱动而导致闪烁产生，也因该闪烁图像不会呈线状而发生，故闪烁的情形较不易被察觉。

发明内容

然而，在图 15 所示的现有的点反转驱动法中，为使像素电压（图像信号）VIDEO 相对于施加有直流电压的对向电极的电压 COM 而反转，需要具有液晶驱动电压的两倍电压的图像信号。例如：在图 15 中，将液晶驱动电压设为 V_1 时，为了使像素电压（图像信号）VIDEO 相对于对向电极的电压 COM 而反转前后均可获得相同的液晶驱动电压 V_1 ，必须具有液晶驱动电压 V_1 的两倍电压的图像信号。因此，即使欲以低频率驱动液晶显示装置来降低功率消耗，在功率消耗的降低上仍有其限制。

为解决上述的问题，本发明的目的在于提供一种不易察觉闪烁，而且可降低功率消耗的显示装置。

为实现上述目的，根据本发明的一形态的显示装置包含：以相互交叉的方式配置的多条漏极线以及多条栅极线；分别包含辅助电容的第一像素部件以及第二像素部件，该辅助电容具有与像素电极连接的第一电极及第二电极；与前述第一像素部件的前述辅助电容的第二电极

连接的第一辅助电容线；与前述第二像素部件的前述辅助电容的第二电极连接的第二辅助电容线；以及包含多个信号供给电路部件的信号供给电路，该信号供给电路部件用以将具有第一电压的第一信号以及具有第二电压的第二信号分别供给至第一像素部件的第一辅助电容线以及第二像素部件的第二辅助电容线。

在上述形态的显示装置中，通过设置上述信号供给电路，例如：当第一电压为高电平、第二电压为低电平、且第一信号被供给至第一像素部件的第一辅助电容线及第二信号被供给至第二像素部件的第二辅助电容线时，因高电平的第一信号是通过第一辅助电容线而供给至第一像素部件的辅助电容的第二电极，因此得以使第一像素部件的辅助电容的电压上升至高电平。此外，低电平的第二信号是通过第二辅助电容线而供给至第二像素部件的辅助电容的第二电极，因此得以使第二像素部件的辅助电容的电压下降至低电平。藉此，在完成对第一像素部件的高电平的图像信号的写入后，只要将高电平的第一信号供给至第一像素部件的辅助电容的第二电极，即可使第一像素部件的像素电极的电压，高于刚完成图像信号写入时的状态。此外，在完成对第二像素部件的低电平的图像信号的写入后，只要将低电平的第二信号供给至第二像素部件的辅助电容的第二电极，即可使第二像素部件的像素电极的电压低于刚完成图像信号写入时的状态。如此一来，由于无需增加图像信号的电压，故可以很容易地抑制因图像信号电压增加而导致的功率消耗的增加。结果，可降低功率的消耗。此外，在每一邻接的像素部件中，进行使像素电压（图像信号）相对于共通电极的电压而反转的点反转驱动时，只需通过以邻接的方式配置第一像素部件与第二像素部件，即可轻易进行点反转驱动。此外，在多个像素部件的每一个进行使像素电压（图像信号）相对于共通电极的电压而反转的块反转驱动时，通过以多个第一像素部件构成一区块（block），而以多个第二像素部件构成另一区块，并以邻接的方式配置一区块与另一区块，即可轻易地进行块反转驱动。如上所述，通过进行点反转驱动或块反转驱动，不同于在每条邻接的栅极线中使像素电压（图像信号）相对于共通电极的电压而反转的线反转驱动，由于闪烁不会呈线状发生，故闪烁较不易察觉。

在上述形态的显示装置中，优选对应于多条栅极线的每一条分别

设置一个信号供给电路部件，且各个信号供给电路部件依序将第一信号以及第二信号分别供给至所对应的各条栅极线的第一辅助电容线以及第二辅助电容线。根据这种构成，沿着各栅极线配置第一像素部件以及第二像素部件时，当图像信号依序被写入各栅极线的第一像素部件以及第二像素部件时，可通过各个信号供给电路部件，依序将第一信号以及第二信号的一方以及另一方轻易地供给至对应于各栅极线的第一辅助电容线以及第二辅助电容线。

在上述形态的显示装置中，优选对应于每多条栅极线分别设置一个信号供给电路部件，且信号供给电路部件分别将第一信号以及第二信号同时供给至所对应的多条栅极线的第一辅助电容线以及第二辅助电容线。通过这种构成，相较于对应于多条栅极线的每一条配置一个信号供给电路部件的情形，可减少信号供给电路部件的数量，因此可在缩小电路规模的同时提升成品率。

在上述形态的显示装置中，优选还具备有：包含用以依序驱动多条栅极线的第一移位寄存器的栅极线驱动电路；以及与包含第一移位寄存器的栅极线驱动电路分别设置，用以依序驱动多个信号供给电路部件的第二移位寄存器。通过这种构成，即可轻易地通过第二移位寄存器依序驱动：与由包含第一移位寄存器的栅极线驱动电路所依序驱动的栅极线对应的信号供给电路部件。

此时，优选第二移位寄存器以具有用以驱动第一移位寄存器的第一脉冲信号的周期的两倍周期的第二脉冲信号加以驱动。通过这种构成，在分别将第一信号以及第二信号的一方以及另一方同时供给至对应于预定的两条栅极线的第一辅助电容线以及第二辅助电容线时，可将构成第二移位寄存器的移位寄存器电路部件的数量减低为构成第一移位寄存器的移位寄存器电路部件的数量的一半，因此，可在缩小电路规模的同时进一步提升成品率。

在上述形态的显示装置中，优选还具备有：包含用以依序驱动多条栅极线的移位寄存器的栅极线驱动电路，且多个信号供给电路部件由栅极线驱动电路的移位寄存器所依序驱动。通过这种构成，由于无需在依序驱动多条栅极线的移位寄存器之外，另行设置用以依序驱动多个信号供给电路部件的移位寄存器，因此，可在缩小电路规模的同

时进一步提升成品率。

此时，优选栅极线驱动电路的移位寄存器包含多个移位寄存器电路部件，且预定段的信号供给电路部件响应该预定段的下一段以后的移位寄存器电路部件的输出信号而输出第一信号以及第二信号。通过这种构成，由于预定段的下一段以后的移位寄存器电路部件所输出的输出信号在输出用以驱动预定段的栅极线的移位寄存器的输出信号后才被输出，因此可更容易地在完成对沿着预定段的栅极线而配置的第一像素部件及第二像素部件的图像信号写入后，将第一信号以及第二信号的一方及另一方分别供给至对应于预定段的栅极线的第一辅助电容线以及第二辅助电容线。

在上述形态的显示装置中，优选第一像素部件以及上述第二像素部件以相互邻接的方式配置。通过这种构成，可轻易地进行在每一邻接的像素部件使像素电压（图像信号）相对于共通电极的电压而反转的点反转驱动。

在上述形态的显示装置中，优选信号供给电路部件在完成对沿着至少一条栅极线而配置的所有像素部件的图像信号写入后，将第一信号以及第二信号分别供给至第一辅助电容线以及第二辅助电容线。通过这种构成，可轻易地使沿着至少一条栅极线而配置的所有像素部件的像素电压高于或低于刚完成图像信号写入时的状态。

此时，优选信号供给电路部件在完成对所有像素部件的图像信号写入的期间（一帧期间）的每一个以相互切换的方式，将第一信号以及第二信号分别供给至第一辅助电容线以及第二辅助电容线。通过这种构成，可在每一帧期间内，通过使写入第一像素部件的像素电极以及第二像素部件的像素电极的图像信号电压相对于共通电极的电压而反转，而轻易地进行点反转驱动或块反转驱动。此时，也可抑制残像现象的产生。

在上述形态的显示装置中，优选第一像素部件以及第二像素部件以相互邻接的方式配置，且供给至第一像素部件与第二像素部件的第一电极的图像信号具有相互反转的波形。通过这种构成，即可轻易地进行点反转驱动。

在上述形态的显示装置中，优选仅由多个第一像素部件构成的第

一区块与仅由多个第二像素部件构成的第二区块以相互邻接的方式配置，且供给至构成第一区块的多个第一像素部件以及构成第二区块的多个第二像素部件的信号具有相互反转的波形。通过这种构成，即可轻易地进行块反转驱动。

附图说明

图 1 为根据本发明第一实施例的液晶显示装置的平面图。

图 2 为图 1 所示第一实施例的液晶显示装置的方框图。

图 3 为显示图 1 以及图 2 所示第一实施例的液晶显示装置的信号供给电路部件的电路图。

图 4 为用以说明图 2 所示第一实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图。

图 5 为用以说明图 1 所示第一实施例的液晶显示装置的像素部件的动作的波形图。

图 6 为用以说明图 1 所示第一实施例的液晶显示装置的像素部件的动作的波形图。

图 7 为根据本发明第二实施例的液晶显示装置的方框图。

图 8 为显示图 7 所示第二实施例的液晶显示装置的信号供给电路部件的电路图。

图 9 为用以说明图 7 所示第二实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图。

图 10 为根据本发明第三实施例的液晶显示装置的方框图。

图 11 为用以说明图 10 所示第三实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图。

图 12 为根据本发明第四实施例的液晶显示装置的平面图。

图 13 为图 12 所示第四实施例的液晶显示装置的方框图。

图 14 为使用现有的线反转驱动法驱动液晶显示装置时的波形图。

图 15 为使用现有的点反转驱动法驱动液晶显示装置时的波形图。

具体实施方式

下面结合附图说明本发明的具体实施例。

图 1 为根据本发明第一实施例的液晶显示装置的平面图，图 2 为图 1 所示第一实施例的液晶显示装置的方框图。图 3 为显示图 1 以及图 2 所示第一实施例的液晶显示装置的信号供给电路部件的电路图。

首先参照图 1，在第一实施例中，基板 1 上配置有显示部件 2。显示部件 2 中配置有像素部件 3a 及 3b。此外，在图 1 中为简化图面，仅显示一条栅极线 G1 及与该栅极线 G1 交叉的两条漏极线 D1 及 D2，以及沿着栅极线 G1 配置的像素部件 3a 及 3b，但实际上是以多条栅极线与多条漏极线相互交叉的方式配置，而且像素部件 3a 及 3b 是以相互邻接的方式配置为矩阵状。此外，像素部件 3a 及 3b 分别为本发明的“第一像素部件”以及“第二像素部件”的一例。

像素部件 3a 及 3b 分别由液晶层 31、n 沟道晶体管 32 以及辅助电容 33 所构成。像素部件 3a 及 3b 的液晶层 31 分别配置于像素电极 34 以及共通的対向电极（共用电极）35 之间。

此外，像素部件 3a 的 n 沟道晶体管 32 的漏极连接至漏极线 D1，像素部件 3b 的 n 沟道晶体管 32 的漏极连接至漏极线 D2。像素部件 3a 及 3b 的源极分别连接至像素电极 34。

此外，像素部件 3a 及 3b 的辅助电容 33 的一电极 36 分别连接至像素电极 34。像素部件 3a 的辅助电容 33 的另一电极 37a 连接至辅助电容线 SC1-1，像素部件 3b 的辅助电容 33 的另一电极 37b 则连接至辅助电容线 SC2-1。此外，电极 36 为本发明的“第一电极”的一例，电极 37a 及 37b 为本发明的“第二电极”的一例。此外，辅助电容线 SC1-1 为本发明的“第一辅助电容线”的一例，而辅助电容线 SC2-1 则为本发明的“第二辅助电容线”的一例。

此外，在基板 1 上配置有：用以驱动（扫描）漏极线 D1 及 D2 以及未显示于图中的三段以后的漏极线的 n 沟道晶体管（H 开关）4a 及 4b；以及 H 驱动器 5。此外，对应于像素部件 3a（漏极线 D1）的 n 沟道晶体管 4a 连接至图像信号线 VIDEO1，对应于像素部件 3b（漏极线 D2）的 n 沟道晶体管 4b 则连接至图像信号线 VIDEO2。此外，在基板 1 上配置：用以驱动（扫描）第一段的栅极线 G1 以及未显示于图 1 中的第二段以后的栅极线的 V 驱动器 6。此外，V 驱动器 6 为本发明的“栅极线驱动电路”以及“第一移位寄存器”的一例。

在第一实施例中，基板 1 上配置有信号供给电路 7 以及移位寄存器 8。此外，对应于像素部件 3a 的辅助电容线 SC1-1 以及对应于像素部件 3b 的辅助电容线 SC2-1 连接至信号供给电路 7（信号供给电路部件 7a）。信号供给电路部件 7 具有在每一帧期间，将高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 的一方及另外一方交互供给至辅助电容线 SC1-1 及 SC2-1 的功能。此外，所谓的一帧期间是指：对构成显示部件 2 的所有像素部件 3a 及 3b，完成像素信号的写入的时间。此外，移位寄存器 8 具有驱动信号供给电路 7 的功能，使得信号供给电路 7 的信号得以依序对从沿着第一段的栅极线 G1 延伸的一对辅助电容线 SC1-1 及 SC2-1 至沿着最终段的栅极线延伸的一对辅助电容线（未显示于图中）进行供给。此外，移位寄存器 8 为本发明的“第二移位寄存器”的一例。

此外，在基板 1 的外部配置有驱动 IC。正电平 HVDD、负电平 HVSS、激活信号 STH 以及时钟信号 CKH 系由该驱动 IC9 供给至 H 驱动器 5。而正电平 VVDD、负电平 VVSS、激活信号 STV、时钟信号 CKV 以及使能信号 ENB 则由该驱动 IC9 供给至 V 驱动器 6。此外，高电平 VSCH、低电平 VSCL 以及时钟信号 CKVSC 由驱动 IC9 供给至信号供给电路 7。此外，与供给至 V 驱动器 6 的信号相同的信号由驱动 IC9 供给至移位寄存器 8。

下面参照图 2，说明 V 驱动器 6、信号供给电路 7 以及移位寄存器 8 的内部构成。V 驱动器 6 包含移位寄存器电路部件 61a 至 61f。此外，V 驱动器 6 包含具有三个输入端以及一个输出端的 AND 电路部件 62a 至 62e。

AND 电路部件 62a 的输入端的输入为移位寄存器电路部件 61a 及 61b 的输出信号以及使能信号 ENB。而在 AND 电路部件 62b 的输入端的输入为移位寄存器电路部件 61b 及 61c 的输出信号以及使能信号 ENB。以此类推，AND 电路部件 62c 的输入为与 AND 电路部件相错一段的两段的移位寄存器电路部件的输出信号以及使能信号 ENB。此外，在 AND 电路部件 62a 至 62e 只在三个输入信号皆为高电平时，才输出高电平信号，三个输入信号中只要其中一个信号是低电平，即输出低电平信号。另外，AND 电路部件 62a 至 62e 的输出端分别连接至栅极线 G1 至

G5。此外，虽没有在图中显示，但在 AND 电路部件与栅极线之间连接有移位寄存器电路。

此外，信号供给电路 7 包含信号供给电路部件 7a 至 7d。此外，信号供给电路部件 7a 至 7d 以分别对应于栅极线 G1 至 G4 的方式设置。另外，为简化图面，图中并未显示对应于栅极线 G5 的信号供给电路部件。

此外，有关信号供给电路部件 7a 的详细电路组成如图 3 所示，其由：反相器 71a 至 71c；时控反相器（clocked inverter）72a 及 72b；以及开关 73a 至 73d 所构成。另外，开关 73a 至 73d 分别由 n 沟道晶体管与 p 沟道晶体管构成。

反相器 71a 的输入端 A 的输入为由移位寄存器 8（参照图 2）所输出的输出信号。另外，时控反相器 72a 的输入端 B 的输入为移位寄存器 8 所输出的输出信号，时控反相器 72a 的输入端 C 连接至反相器 71a 的输出端 X。时控反相器 72a 的输入端 A 的输入为时钟信号 CKVSC，时控反相器 72a 的输入端 X 连接至反相器 71b 的输入端 A。此外，反相器 71b 的输出端 X 连接至节点 ND1。此外时控反相器 72b 的输入端 B 连接至反相器 71a 的输出端 X，时控反相器 72b 的输入端 C 的输入为移位寄存器 8 所输出的输出信号。时控反相器 72b 的输入端 A 连接至节点 ND1。此外，时控反相器 71c 的输入端 A 连接至节点 ND1，反相器 71c 的输出端 X 连接至节点 ND2。

此外，开关 73a 及 73d 的输入端 A，以及开关 73b 及 73c 的输入端 A，分别输入有高电平 VSCH 以及低电平 VSCL。开关 73a 及 73b 的输出端 X 以及开关 73c 及 73d 的输出端 X 分别连接至辅助电容线 SC1-1 及 SC2-1。开关 73a 及 73c 的 n 沟道晶体管的栅极连接至节点 ND1，开关 73a 及 73c 的 p 沟道晶体管的栅极连接至节点 ND2。开关 73b 及 73d 的 n 沟道晶体管的栅极连接至节点 ND2，开关 73b 及 73d 的 p 沟道晶体管的栅极连接至节点 ND1。

此外，图 2 所示的信号供给电路部件 7b 至 7d 的电路构成，除所连接的辅助电容线外，其它均与信号供给电路部件 7a 相同。

此外，如图 2 所示，移位寄存器 8 包含移位寄存器电路部件 81a 至 81f。该移位寄存器电路部件 81a 至 81f 的电路构成分别与 V 驱动器

6 的移位寄存器电路部件 61a 至 61f 相同。此外，移位寄存器 8 包含具有三个输入端与一个输出端的 AND 电路部件 82a 至 82d。

AND 电路部件 82a 的输入端的输入为移位寄存器电路部件 81b 及 81c 的输出信号以及使能信号 ENB。类似的，AND 电路部件 82b 的输入为与 AND 电路部件相错一段的两段移位寄存器电路部件的输出信号以及使能信号 ENB。此外，AND 电路部件 82a 至 82d 的输出端分别连接至信号供给电路部件 7a 至 7d。此外，不同于 V 驱动器 6，在移位寄存器 8 中并未设置输入为移位寄存器电路部件 81a 及 81b 的输出信号的 AND 电路部件。这样做的理由如下。亦即，移位寄存器 8 的输入为与 V 驱动器 6 相同的激活信号 STV、时钟信号 CKV 以及使能信号 ENB。因此，对第一段的像素部件完成图像信号的写入后，为了第一段的辅助电容的电压变化，必须根据第二段的 AND 电路部件的高电平信号来使第一段的辅助电容的电压变化。因此不需设置输入为移位寄存器电路部件 81a、81b 的输出信号的第一段的 AND 电路部件。

图 4 为用以说明图 2 所示第一实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图，图 5 以及图 6 为用以说明图 1 所示第一实施例的液晶显示装置的像素部件的动作的波形图。下面，参照图 1 至图 6 说明第一实施例的液晶显示装置的动作。

首先，如图 4 所示，对图 2 所示的 V 驱动器 6 以及移位寄存器 8 输入高电平的激活信号 STV。接着，在 V 驱动器 6 中，当时钟信号 CKV1 变为高电平，高电平的信号即从移位寄存器电路部件 61a（参照图 2）输入至 AND 电路部件 62a。之后，当时钟信号 CKV1 变为低电平，且时钟信号 CKV2 变为高电平，高电平的信号即从移位寄存器电路部件 61b 输入至 AND 电路部件 62a 及 62b。接着，当使能信号 ENB 变为高电平，输入 AND 电路部件 62a 的三个信号（移位寄存器电路部件 61a 及 61b 的信号以及使能信号 ENB）即全部变为高电平，因此高电平的信号即从 AND 电路部件 62a 供给至栅极线 G1。之后，当使能信号 ENB 变为低电平，低电平的信号即从 AND 电路部件 62a 供给至栅极线 G1，且该低电平信号，在一帧期间中保持低电平。之后，时钟信号 CKV2 变为低电平。

接着，当时钟信号 CKV1 再次变为高电平，高电平的信号即从移位寄存器电路部件 61c 输入至 AND 电路部件 62b 及 62c。之后，当使能信

号 ENB 变为高电平，输入 AND 电路部件 62b 的三个信号（移位寄存器电路部件 61b 及 61c 的信号以及使能信号 ENB）即全部变为高电平，高电平的信号即从 AND 电路部件 62b 供给至栅极线 G2。之后，当使能信号 ENB 变为低电平，低电平的信号即从 AND 电路部件 62b 供给至栅极线 G2，且在一帧期间内保持低电平。之后，该时钟信号 CKV1 变为低电平。

接着，与上述 AND 电路部件 62a 及 62b 相同，与时钟信号 CKV1 及 CKV2 同步，从移位寄存器电路部件 61d 至 61f 输出的高电平的信号依序输入至 AND 电路部件 62c 至 62e。藉此，与上述栅极线 G1 及 G2 相同，与使能信号 ENB 同步，从 AND 电路部件 62c 至 62e 输出的高电平的信号依序供给至栅极线 G3 至 G5。之后，与使能信号 ENB 同步，从 AND 电路部件 62c 至 62e 输出的低电平的信号依序供给至栅极线 G3 至 G5，并在一帧期间内保持低电平。此外，如图 4 所示，使能信号 ENB 为低电平的期间，因栅极线 G1 至 G5 被强制变为低电平，故邻接的栅极线的高电平期间并不会重叠。

此外，在移位寄存器 8（AND 电路部件 82a 至 82d）（参照图 2）中，与上述的 AND 电路部件 62a 至 62e 相同，与时钟信号 CKV1 及 CKV2 同步，从移位寄存器电路部件 81b（81a）至 81f 输出的高电平的信号依序供给至 AND 电路部件 82a 至 82d。因此，与使能信号 ENB 同步，从 AND 电路部件 82a 至 82d 依序输出高电平的信号。通过上述方式，即可从移位寄存器 8 依序输出高电平的信号。此外，从移位寄存器 8 输出的高电平的信号以与将高电平的信号供给至栅极线 G2 至 G5 的时序相同的时序依序输出。

此外，从移位寄存器 8 输出的高电平的信号依序被输入到信号供给电路 7 的信号供给电路部件 7a 至 7d（参照图 2）。

图 3 显示信号供给电路部件 7a，在输入移位寄存器 8 所输出的高电平的输入信号后，时控反相器 72a 即变为导通（ON）状态。此时，因时控反相器 72a 的输入端 A，输入有高电平的时钟信号 CKVSC，因此会从时控反相器 72a 的输出端 X 输出低电平的信号。该低电平的信号通过反相器 71b 而反转为高电平。因而，节点 ND1 变为高电平，而节点 ND2 则通过反相器 71c 变为低电平。藉此，开关 73a 及 73c 会变为

导通 (ON) 状态, 而开关 73b 及 73d 则变为关断 (OFF) 状态。结果, 高电平侧的信号 VSCH 被供给至辅助电容线 SC1-1, 而低电平侧的信号 VSCL 则被供给至辅助电容线 SC2-1。

此外, 移位寄存器 8 所输出的输入信号变为低电平时, 时控反相器 72a 虽变为关断 (OFF) 状态, 但由于时控反相器 72b 变为导通状态, 因此低电平的信号持续输入反相器 71b 的输入端 A。如此一来, 因节点 ND1 保持在高电平, 节点 ND2 保持在低电平, 故高电平侧的信号 VSCH 得以持续被供给至辅助电容线 SC1-1, 而低电平侧的信号 VSCL 则持续被供给至辅助电容线 SC2-1。此外, 在图 2 所示的信号供给电路部件 7b 至 7d 中, 也进行与信号供给电路部件 7a 相同的动作。

如上所述, 信号供给电路部件 7a 至 7d 所输出的高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 以与将高电平侧的信号供给至栅极线 G1 至 G5 的时序相同的时序, 依序供给至辅助电容线 SC1-1 至 SC1-4 以及辅助电容线 SC2-1 至 SC2-4。此外, 辅助电容线 SC1-2、SC1-3 及 SC1-4 为本发明的“第一辅助电容线”的一例, 而辅助电容线 SC2-2、SC2-3 及 SC2-4 为本发明的“第二辅助电容线”的一例。

此外, 在图 1 所示的显示部件 2 中进行例如以下的动作。亦即, 首先将高电平侧的图像信号供给至图像信号线 VIDEO1, 同时将低电平侧的图像信号供给至图像信号线 VIDEO2。通过将 H 驱动器 5 所输出的高电平的信号依序供给至 n 沟道晶体管 4a 及 4b 的栅极, n 沟道晶体管 4a 及 4b 依序变为导通状态。如此一来, 图像信号线 VIDEO1 输出的高电平侧的图像信号供给至像素部件 3a 的漏极线 D1, 且图像信号线 VIDEO2 输出的低电平侧的图像信号供给至像素部件 3a 的漏极线 D2。之后, 如上所述, 高电平的信号即被供给至栅极线 G1。

此时, 在像素部件 3a 中, n 沟道晶体管 32 变为导通状态, 高电平侧的图像信号即写入像素部件 3a。亦即, 如图 5 所示, 像素电压 V_{p1} 上升至图像信号线 VIDEO1 的电压。接着, 因供给至栅极线 G1 的信号变为低电平, 故 n 沟道晶体管 32 变为关断状态。藉此, 可完成对像素部件 3a 的高电平的图像信号写入。此时, 像素电压 V_{p1} , 因供给至栅极线 G1 的信号变为低电平, 而下降 $\Delta V1$ 。此外, 对向电极 35 的电压 COM, 因顾虑到像素电压 V_{p1} 会下降 $\Delta V1$, 故预先将其设定为: 较图像

信号线 VIDE01 的电压的中间电平 CL 下降 $\Delta V1$ 的电压。

在此，在本实施例中，当供给至栅极线 G1 的信号变为低电平后，通过将高电平侧的信号 VSCH 供给至辅助电容线 SC1-1，而使高电平侧的信号 VSCH 得以供给至辅助电容 33 的另一电极 37a（参照图 1），同时使辅助电容 33 的电压上升至高电平。如此，因液晶层 31 与辅助电容 33 之间会产生电荷的再分配，故如图 5 所示，像素电压 V_{p1} 会上升 $\Delta V2$ 。上升 $\Delta V2$ 的像素电压 V_{p1} ，将维持一帧期间（到 n 沟道晶体管 32 再次变为导通状态为止的期间）。此外，受漏电流等的影响，像素电压 V_{p1} 会随着时间的经过而产生若干变化。

此外，在像素部件 3b（参照图 1）中，n 沟道晶体管 32 变为导通状态，低电平侧的图像信号即写入像素部件 3b。亦即，如图 6 所示，像素电压 V_{p2} 会下降至图像信号线 VIDE02 的电压。接着，因供给至栅极线 G1 的信号变为低电平，n 沟道晶体管 32 变为关断状态。藉此，完成对像素部件 3b 的低电平的图像信号的写入，且像素电压 V_{p2} 会下降 $\Delta V1$ 。此外，在供给至栅极线 G1 的信号变为低电平后，通过将低电平侧的信号 VSCL 会供给至辅助电容线 SC2-1，而使低电平侧的信号供给至辅助电容 33 的另一电极 37b（参照图 1），同时使辅助电容 33 的电压下降至低电平侧。因此，像素电压 V_{p2} 下降 $\Delta V2$ ，且下降 $\Delta V2$ 的像素电压 V_{p2} 将维持一帧期间。

沿着第二段以后的栅极线 G2 至 G5（参照图 2）而配置的像素部件中，也进行与沿着第一段的栅极线 G1 而配置的像素部件 3a 及 3b 相同的动作。此外，在第一帧的动作结束后，使供给至图像信号线 VIDE01 的图像信号相对于对向电极 35 的电压 COM 而反转至低电平侧，且使供给至图像信号线 VIDE02 的图像信号相对于对向电极 35 的电压 COM 而反转至高电平侧。

接着，将供给至信号供给电路 7 的时钟信号 CKVSC 切换为低电平。此时，如图 3 所示，在信号供给电路部件 7a 中，因低电平的时钟信号 CKVSC 输入时控反相器 72a 的输入端 A，因此，时钟信号 CKVSC 会与位于高电平时相反，开关 73a 及 73c 变为关断状态，且开关 73b 及 73d 变为导通状态。结果，低电平侧的信号 VSCL 供给至辅助电容线 SC1-1，高电平侧的信号 VSCH 供给至辅助电容线 SC2-1。此外，在信号供给电

路部件 7b 至 7d (参照图 2) 中, 也进行与信号供给电路部件 7a 相同的动作。

藉此, 在第二帧期间, 在像素部件 3a 中进行图 6 所示的动作, 且在像素部件 3b 中进行图 5 所示的动作。此外, 在第三帧之后, 会在每一帧期间, 将供给至图像信号线 VIDEO1 的图像信号, 交互切换至高电平侧以及低电平侧, 并将供给至图像信号线 VIDEO2 的图像信号, 交互切换至低电平侧及高电平侧。此外, 通过将供给至信号供给电路 7 的时钟信号 CKVSC, 交互切换为高电平及低电平, 即可交互切换分别供给至辅助电容线 SC1-1 至 1-4 及 SC2-1 至 2-4 的高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 的一方及另一方。以此方式, 驱动第一实施例的液晶显示装置。

在第一实施例中, 如上所述, 通过设置包含用以将高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 供给至像素部件 3a 的辅助电容线 SC1-1 至 SC1-4 的信号供给电路部件 7a 至 7d 的信号供给电路部件 7, 即可例如将像素部件的辅助电容 33 的电压设定在任意的电平。此外, 在完成对像素部件的图像信号的写入后, 只要对像素部件的辅助电容 33 的电极供给所需的信号, 即可使像素部件的像素电压从刚完成图像信号写入的状态变化。如此一来, 由于并不需要增加图像信号的电压, 故得以降低功率消耗。此外, 由于像素部件 3a 及 3b 以相互邻接的方式配置, 因此较容易进行点反转驱动。此时, 不同于线反转驱动, 因闪烁图像不会呈线状而发生, 故闪烁较不易察觉。

此外, 在第一实施例中, 以分别对应于栅极线 G1 至 G4 的方式设置信号供给电路部件 7a 至 7d, 因此将图像信号依序写入各栅极线 G1 至 G5 的像素部件 3a 及 3b 时, 可通过各信号供给电路部件 7a 至 7d, 而分别将高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 的一方以及另一方, 依序供给至对应于各栅极线 G1 至 G4 的辅助电容线 SC1-1 至 SC1-4 及 SC2-1 至 SC2-4。

此外, 在第一实施例中, 由于在每一帧期间, 交互切换分别供给至辅助电容线 SC1-1 至 SC1-4 及 SC2-1 至 SC2-4 的高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 的一方以及另一方, 因此可通过在每一帧期间, 使写入像素部件 3a 及 3b 的图像信号的电压相对于对向电极 35 的

电压 COM 形成反转, 而更容易地进行点反转驱动。此时, 也较容易控制残像现象。

图 7 为本发明第二实施例的液晶显示装置的方框图, 图 8 为显示图 7 所示第二实施例的液晶显示装置的信号供给电路部件的电路图。参照图 7 以及图 8, 第二实施例针对不同于上述第一实施例的下列情况进行说明: 也就是每两条栅极线分别配置一个信号供给电路部件, 并分别将高电平侧的信号及低电平侧的信号的一方及另一方同时供给至对应于两条栅极线的两对辅助电容线。

在第二实施例的液晶显示装置中, 如图 7 所示, V 驱动器 6 的电路构成与上述第一实施例相同。但是, 在图 7 中, 图标出八个移位寄存器电路部件 61a 至 61h, 及七个 AND 电路部件 62a 至 62g。

在第二实施例中, 信号供给电路 17 包含信号供给电路部件 17a 至 17c, 且该信号供给电路部件 17a 至 17c 分别配置于两条栅极线。具体而言, 是以信号供给电路部件 17a 对应于栅极线 G1 及 G2, 信号供给电路部件 17b 对应于栅极线 G3 及 G4, 而信号供给电路部件 17c 对应于栅极线 G5 及 G6 的方式配置。此外, 对应于栅极线 G7 的信号供给电路部件, 则为了简化图面而未示出。

此外, 图 8 显示有关信号供给电路部件 17a 的详细电路构成, 开关 73a 及 73b 的输出端 X 连接至两条辅助电容线 SC1-1, 而开关 73c 及 73d 的输出端 X 则连接至两段的辅助电容线 SC2-1。此外, 信号供给电路部件 17a 的其它电路构成与图 3 所示第一实施例的信号供给电路部件 7a 相同。另外, 除连接的辅助电容线外, 图 7 所示的信号供给电路部件 17b 及 17c 的电路构成均与信号供给电路部件 17a 相同。

此外, 如图 7 所示, 移位寄存器 18 包含: 移位寄存器电路部件 181a 至 181h。此外, 移位寄存器 18 为本发明的“第二移位寄存器”的一例。该移位寄存器电路部件 181a 至 181h 的电路构成分别与 V 驱动器 6 的移位寄存器电路部件 61a 至 61h 相同。此外, 移位寄存器 18 包含具有三个输入端及一个输出端的 AND 电路部件 182a 至 182c。

AND 电路部件 182a 的输入端的输入为移位寄存器电路部件 181a 及 181d 的输出信号以及使能信号 ENB。AND 电路部件 182b 的输入端的输入为移位寄存器电路部件 181e 及 181f 的输出信号以及使能信号

ENB。AND 电路部件 182c 的输入端的输入为移位寄存器电路部件 181g 及 181h 的输出信号以及使能信号 ENB。此外,AND 电路部件 182a 至 182c 的输出端分别连接至信号供给电路部件 17a 至 17c。此外,不同于 V 驱动器 6,移位寄存器 18 中并未设置输入为移位寄存器电路部件 181a 及 181b 以及移位寄存器电路部件 181b 及 181c 的输出信号的 AND 电路部件。此外,也未设置输入为移位寄存器电路部件 181d 及 181e 以及移位寄存器电路部件 181f 及 181g 的输出信号的 AND 电路部件。这样做的理由与上述第一实施例相同,与 V 驱动器 6 相同,由于移位寄存器 18 的输入为激活信号 STV、时钟信号 CKV 以及使能信号 ENB,故无需输入为移位寄存器电路部件 181a 及 181b 的输出信号的第一段的 AND 电路部件。此外,在第二实施例中,两条辅助电容线连接至一个信号供给电路部件,因此,AND 电路部件也只需针对两条辅助电容线连接一个即可。因此,不需另外设置输入为移位寄存器电路部件 181b 及 181c、移位寄存器电路部件 181d 及 181e 以及移位寄存器电路部件 181f 及 181g 的输出信号的 AND 电路部件。

图 9 用以说明图 7 所示第二实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图。接着,参照图 7 至图 9 说明第二实施例的液晶显示装置的动作。此外,与第一实施例相同的部分省略其说明。

首先,如图 9 所示,将高电平的激活信号 STV 输入图 7 所示的 V 驱动器 6 以及移位寄存器 18。接着,在 V 驱动器 6 中,进行与图 2 所示第一实施例的 V 驱动器 6 相同的动作。亦即,依序将高电平的信号供给至栅极线 G1 至 G7 后,再依序将低电平的信号供给至栅极线 G1 至 G7。此外,依序供给至栅极线 G1 至 G7 的低电平信号在一帧期间保持低电平。

此外,在移位寄存器 18 (参照图 7) 中,通过使时钟信号 CKV1 变为高电平,而驱动移位寄存器电路部件 181a。之后,时钟信号 CKV1 会变为低电平。接着,再通过使时钟信号 CKV2 变为高电平,而驱动移位寄存器电路部件 181b。之后,时钟信号 CKV2 会变为低电平。

接着,当时钟信号 CKV1 再次变为高电平后,高电平的信号即从移位寄存器电路部件 181c 输入至 AND 电路部件 182a。之后,当时钟信号

CKV1 变为低电平，且时钟信号 CKV2 再次变为高电平，高电平的信号即从移位寄存器电路部件 181d 输入至 AND 电路部件 182a。接着，当使能信号 ENB 变为高电平后，高电平的信号即从 AND 电路部件 182a 输出。之后，当使能信号 ENB 变为低电平时，AND 电路部件 182a 即输出低电平的信号，且该低电平的信号会在一帧期间保持低电平。之后，时钟信号 CKV2 变为低电平。

同样地，当时钟信号 CKV1 再次变为高电平后，高电平的信号即从移位寄存器电路部件 181e 输入至 AND 电路部件 182b，接着，当时钟信号 CKV2 再次变为高电平，高电平的信号即从移位寄存器电路部件 181f 输入至 AND 电路部件 182b。之后，当使能信号 ENB 变为高电平，AND 电路部件 182a 即输出高电平的信号。接着，当使能信号 ENB 变为低电平，AND 电路部件 182b 即输出低电平的信号，且该低电平的信号会在一帧期间保持低电平。之后，时钟信号 CKV2 变为低电平。

接着，与上述 AND 电路部件 182a 及 182b 相同，与时钟信号 CKV1 及 CKV2 同步，从移位寄存器电路部件 181g 及 181h 输出的高电平的信号被输入到 AND 电路部件 182c，并与使能信号 ENB 同步，从 AND 电路部件 182c 输出高电平的信号。通过上述方式，高电平的信号从移位寄存器 18 依序被输出至两条栅极线。此外，从移位寄存器 18 输出的高电平的信号中，自 AND 电路部件 182a 至 182c 输出的信号，以与将高电平的信号输出至栅极线 G3、G5 及 G7 的时序相同的时序而输出。

此外，从移位寄存器 18 依序输出的高电平的信号依序被输入到信号供给电路 17 的信号供给电路部件 17a 至 17c（参照图 7）。此外，信号供给电路部件 17a 进行与图 3 所示第一实施例的信号供给电路 7a 相同的动作。亦即，如图 8 所示，当开关 73a 及 73c 变为导通状态且开关 73b 及 73d 变为关断状态，高电平侧的信号 VSCH 即供给至辅助电容线 SC1-1，且低电平侧的信号 VSCL 供给至辅助电容线 SC2-1。此外，图 7 所示的信号供给电路部件 17b 至 17d 进行与信号供给电路部件 17a 相同的动作。

如上所述，从信号供给电路部件 17a 至 17c 输出的高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 以与将高电平的信号供给至栅极线 G3、G5、G7 的时序相同的时序，依序供给至两条辅助电容线 SC1-1 至

SC1-3 以及辅助电容线 SC2-1 至 SC2-3。

此外，第二实施例的显示部件（未显示于图中）所进行的动作与上述第一实施例所进行的动作相同。

如上所述，在第二实施例中，以分别对应于两条栅极线 G1 及 G2，两条栅极线 G3 及 G4，以及两条栅极线 G5 及 G6 的方式配置信号供给电路部件 17a 至 17c，相对对应于多条栅极线——配置信号供给电路部件来说，这可减少信号供给电路部件的数量，故可在缩小电路规模的同时提升成品率。

此外，第二实施例的其它效果与上述第一实施例相同。

图 10 为本发明第三实施例的液晶显示装置的方框图。参照图 10，不同于上述第一以及第二实施例，第三实施例说明将用以驱动移位寄存器的脉冲信号的周期提升为用以驱动 V 驱动器的脉冲信号的周期的两倍的情况。

如图 10 所示，在第三实施例的液晶显示装置中，V 驱动器 6 以及信号供给电路 17 的电路构成与上述第二实施例相同。此外，用以驱动 V 驱动器 6 的激活信号 STV1、时钟信号 CKV1-1/CKV1-2 以及使能信号 ENB1 的周期与上述第二实施例的激活信号 STV、时钟信号 CKV 以及使能信号 ENB 相同。

在第三实施例中，移位寄存器 28 包含：四个移位寄存器电路部件 281a 至 281d。亦即，构成移位寄存器 28 的移位寄存器电路部件（281a 至 281d）的数量是构成 V 驱动器 6 的移位寄存器电路部件（61a 至 61h）的数量的一半。此外，移位寄存器 28 为本发明的“第二移位寄存器”的一例。该移位寄存器电路部件 281a 至 281d 的电路构成分别与 V 驱动器 6 的移位寄存器电路部件 61a 至 61d 相同。此外，移位寄存器 28 包含：具有三个输入端与一个输出端的 AND 电路部件 282a 至 282c。

AND 电路部件 282a 的输入端的输入为移位寄存器电路部件 281a 及 281b 的输出信号以及使能信号 ENB2。AND 电路部件 282b 的输入端的输入为移位寄存器电路部件 281b 及 281c 的输出信号以及使能信号 ENB2。AND 电路部件 282c 的输入端的输入为移位寄存器电路部件 281c 及 281d 的输出信号以及使能信号 ENB2。此外，AND 电路部件 282a 至 282c 的输出端分别连接至信号供给电路部件 17a 至 17c。此外，用以

驱动移位寄存器 28 的激活信号 STV2、时钟信号 CKV2-1/CKV2-2 以及使能信号 ENB2 的周期，是用以驱动 V 驱动器 6 的激活信号 STV1、时钟信号 CKV1-1/CKV1-2 以及使能信号 ENB1 的两倍。

图 11 说明图 10 所示第三实施例的液晶显示装置的 V 驱动器、信号供给电路以及移位寄存器的动作的时序图。接着，参照图 10 以及图 11，说明第三实施例的液晶显示装置的动作。

首先，如图 11 所示，分别将高电平的激活信号 STV1 及 STV2 输入到图 10 所示的 V 驱动器 6 以及移位寄存器 28。接着，在 V 驱动器 6 中，进行与图 2 所示第一实施例的 V 驱动器 6 相同的动作。亦即，将高电平的信号依序供给至栅极线 G1 至 G7 后，再依序供给低电平的信号，并在一帧期间保持低电平。

此外，移位寄存器 28（参照图 10）中，当时钟信号 CKV2-1 变为高电平，高电平的信号即从移位寄存器电路部件 281a 输入至 AND 电路部件 282a。之后，时钟信号 CKV2-1 变为低电平。然后，当时钟信号 CKV2-2 变为高电平，高电平的信号即从移位寄存器电路部件 281b 输出至 AND 电路部件 282a 及 282b。接着，当使能信号 ENB2 变为高电平，高电平的信号即从 AND 电路部件 282a 输出。之后，当使能信号 ENB2 变为低电平，AND 电路部件 282a 即输出低电平的信号，且该低电平的信号会在一帧期间保持低电平。之后，时钟信号 CKV2-2 变为低电平。

接着，与上述 AND 电路部件 282a 相同，与时钟信号 CKV2-1 及 CKV2-2 同步，从 AND 电路部件 282b 及 282c 输出高电平的信号。通过上述方式，从移位寄存器 28 依序输出高电平的信号。此外，从移位寄存器 28 输出的高电平的信号中，从 AND 电路部件 282a 至 282c 输出的信号以与将高电平的信号供给至栅极线 G3、G5、G7 的时序相同的时序输出。

此外，从移位寄存器 28 依序输出的高电平的信号依序输入到信号供给电路 17 的信号供给电路部件 17a 至 17c（参照图 10）。此外，在信号供给电路部件 17a 中，进行与图 8 所示第二实施例的信号供给电路 17a 相同的动作。亦即，当开关 73a 及 73c 变为导通状态且开关 73b 及 73d 变为关断状态，高电平侧的信号 VSCH 即供给至辅助电容线 SC1-1，且低电平侧的信号 VSCL 供给至辅助电容线 SC2-1。此外，图

10 所示的信号供给电路部件 17b 至 17d 中，也进行与信号供给电路部件 17a 相同的动作。

如上所述，与上述第二实施例相同，将与将高电平的信号供给至栅极线 G3、G5、G7 的时序相同的时序，将信号供给电路部件 17a 至 17c 所输出的高电平侧的信号 VSCH 以及低电平侧的信号 VSCL，依序供给至两条辅助电容线 SC1-1 至 SC1-3 以及辅助电容线 SC2-1 至 SC2-3。

此外，在第三实施例的显示部件（未显示于图中）中所进行的动作与上述第一实施例所进行的动作相同。

如上所述，在第三实施例中，将用以驱动移位寄存器 28 的激活信号 STV2、时钟信号 CKV2-1/CKV2-2 以及使能信号 ENB2 的周期设定为用以驱动 V 驱动器 6 的激活信号 STV1、时钟信号 CKV1-1/1-2 以及使能信号 ENB1 的两倍，藉此可将构成移位寄存器 28 的移位寄存器电路部件（281a 至 281d）的数量减低为构成 V 驱动器 6 的移位寄存器电路部件（61a 至 61h）的数量的一半，因此相较于上述第二实施例，可减少移位寄存器电路部件的数量。藉此，可在缩小电路规模的同时，进一步提升成品率。

此外，第三实施例的其它效果与上述第一实施例相同。

图 12 为显示本发明第四实施例的液晶显示装置的平面图，图 13 为图 12 所示第四实施例的液晶显示装置的方框图。参照图 12 以及图 13，不同于上述第一至第三实施例，在第四实施例中说明将信号供给电路内建于 V 驱动器，且利用用以驱动（扫瞄）栅极线的信号来驱动信号供给电路的情况。

如图 12 所示，在第四实施例中，在基板 1 上设置内建有信号供给电路 47（参照图 13）的 V 驱动器 46。此外，对应于像素部件 3a 的辅助电容线 SC1-1 以及对应于像素部件 3b 的辅助电容线 SC2-1 均连接至内建在 V 驱动器 46 的信号供给电路 47。此外，V 驱动器 46 为本发明的“栅极线驱动电路”以及“移位寄存器”的一例。此外，第四实施例的其它的构成与第一实施例相同。

下面参照图 13 说明有关 V 驱动器 46 的内部构成。V 驱动器 46 包含：移位寄存器电路部件 461a 至 461f。此外，V 驱动器 46 还包含：具有三个输入端与一个输出端的 AND 电路部件 462a 至 462e。

AND 电路部件 462a 的输入端的输入为移位寄存器电路部件 461a 及 461b 的输出信号以及使能信号 ENB。同样地, AND 电路部件 462b 之后, 分别输入与 AND 电路部件相错一段的两段移位寄存器电路部件的输出信号及使能信号 ENB。此外, AND 电路部件 462a 至 462e 的输出端分别连接至栅极线 G1 至 G5。

如上所述, 在第四实施例中, V 驱动器 46 中内建有信号供给电路 47。该信号供给电路 47 包含信号供给电路部件 47a 至 47d。此外, 信号供给电路部件 47a 至 47d 以分别对应栅极线 G1 至 G4 的方式配置。此外, 对应于栅极线 G5 的信号供给电路部件, 为了简化图面而未示出。

此外, 信号供给电路部件 47a 的电路构成与图 3 所示第一实施例的信号供给电路部件 7a 相同。但如图 13 所示, 在第四实施例中, 对应于栅极线 G1 的信号供给电路部件 47a 的输入为输出端连接于栅极线 G2 的 AND 电路部件 462b 的输出信号。亦即, 在第四实施例中, 对应于预定段的栅极线的辅助电容线所连接的信号供给电路部件的输入为输出端连接于下一段栅极线的 AND 电路部件的输出信号。此外, 信号供给电路部件 47b 至 47d 的电路构成与信号供给电路部件 47a 的构成相同。

此外, 在第四实施例中, 内建有信号供给电路 47 的 V 驱动器 46, 其以与图 4 所示第一实施例的 V 驱动器 6、信号供给电路 7 以及移位寄存器 8 的时序相同的时序加以驱动。但不同于上述第一实施例, 在第四实施例中, 对第二段以后的栅极线供给信号的 AND 电路部件 462b 至 462e 所输出的高电平的信号, 依序被输入到信号供给电路部件 47a 至 47d。藉此, 信号供给电路部件 47a 至 47d 可进行与上述第一实施例的信号供给电路部件 7a 相同的动作。

如上所述, 在第四实施例中, 通过在 V 驱动器 46 中内建信号供给电路 47, 并使用用以依序驱动栅极线 G2 至 G5 的信号来依序驱动信号供给电路部件 47a 至 47d, 从而不需将用以依序驱动信号供给电路部件 47a 至 4d 的移位寄存器独立于用以依序驱动栅极线 G1 至 G5 的 V 驱动器 46 而设置, 故相较于第三实施例, 可在进一步缩小电路规模的同时, 进一步提升成品率。

此外, 在第四实施例中, 通过将输出端连接于下一段栅极线的 AND

电路部件的输出信号输入至对应于预定段的栅极线的信号供给电路部件，而驱动对应于预定段的栅极线的信号供给电路部件，使从预定段的下一段的移位寄存器电路部件输出的输出信号，在用以驱动预定段的栅极线的移位寄存器电路部件的输出信号输出后才输出，因此，可更容易地在完成对沿着预定段的栅极线而配置的像素部件的图像信号写入后，将高电平侧的信号 VSCH 以及低电平侧的信号 VSCL 的一方及另一方分别供给至对应于预定段的栅极线的一对的辅助电容线。

应该理解的是，以上所揭示的实施例，其中各点均为例示而不应视为一种限制。本发明的范围并不在于上述实施例的说明，而是如权利要求所记载，而且包含与权利要求具有均等的意义及范围内的所有变更。

例如：在上述第一至第四实施例中，将信号供给电路部件的电路构成作为图 3 或图 8 所示的电路构成，但本发明并不限于此，只要可将高电平侧的信号以及低电平侧的信号的一方及另一方供给到至少一对的辅助电容线即可。此外，可在每一帧期间，相互切换分别供给至少一对的辅助电容线的高电平侧的信号及低电平侧的信号的一方及另一方。

此外，在上述第一至第四实施例中，以相互邻接的方式配置像素部件 3a 及 3b 而进行点反转驱动，但本发明并不限于此，也可用多个像素部件 3a 构成一方的区块，并用多个像素部件 3b 构成另一方的区块，再以邻接的方式配置一方的区块与另一方的区块，而进行区块反转驱动。

此外，在上述第一至第四实施例中，将用以驱动漏极线的 n 沟道晶体管配置为依序成为导通状态的构成，但本发明并不限于此，本发明也可将用以驱动漏极线的所有 n 沟道晶体管配置为同时成为导通状态的构成。

此外，在上述第一至第三实施例中，使用包含有与 V 驱动器的移位寄存器电路部件具有相同电路构造的移位寄存器电路部件的移位寄存器，而依序驱动多个信号供给电路部件，但本发明并不限于此，只要可依序驱动多个信号供给电路部件，也可使用包含有与 V 驱动器的移位寄存器电路部件的电路构造不同的移位寄存器电路部件的移位寄存

器。

此外，在上述第一至第三实施例中，以与对沿着预定段的下一段栅极线而配置的像素部件进行图像信号写入的时序相同的时序，将高电平侧的信号以及低电平侧的信号的一方以及另一方分别供给至对应于预定段的栅极线的至少一对辅助电容线，但本发明并不限于此，将预定信号供给至对应于预定段的栅极线的至少一对辅助电容线的时序，不必限定为将图像信号写入沿着下一段的栅极线而配置的像素部件的时序。

此外，在上述第二以及第三实施例中，对每两条栅极线配置一个信号供给电路部件，但本发明并不限于此，本发明也可对每三条以上的栅极线分别配置一个信号供给电路部件。

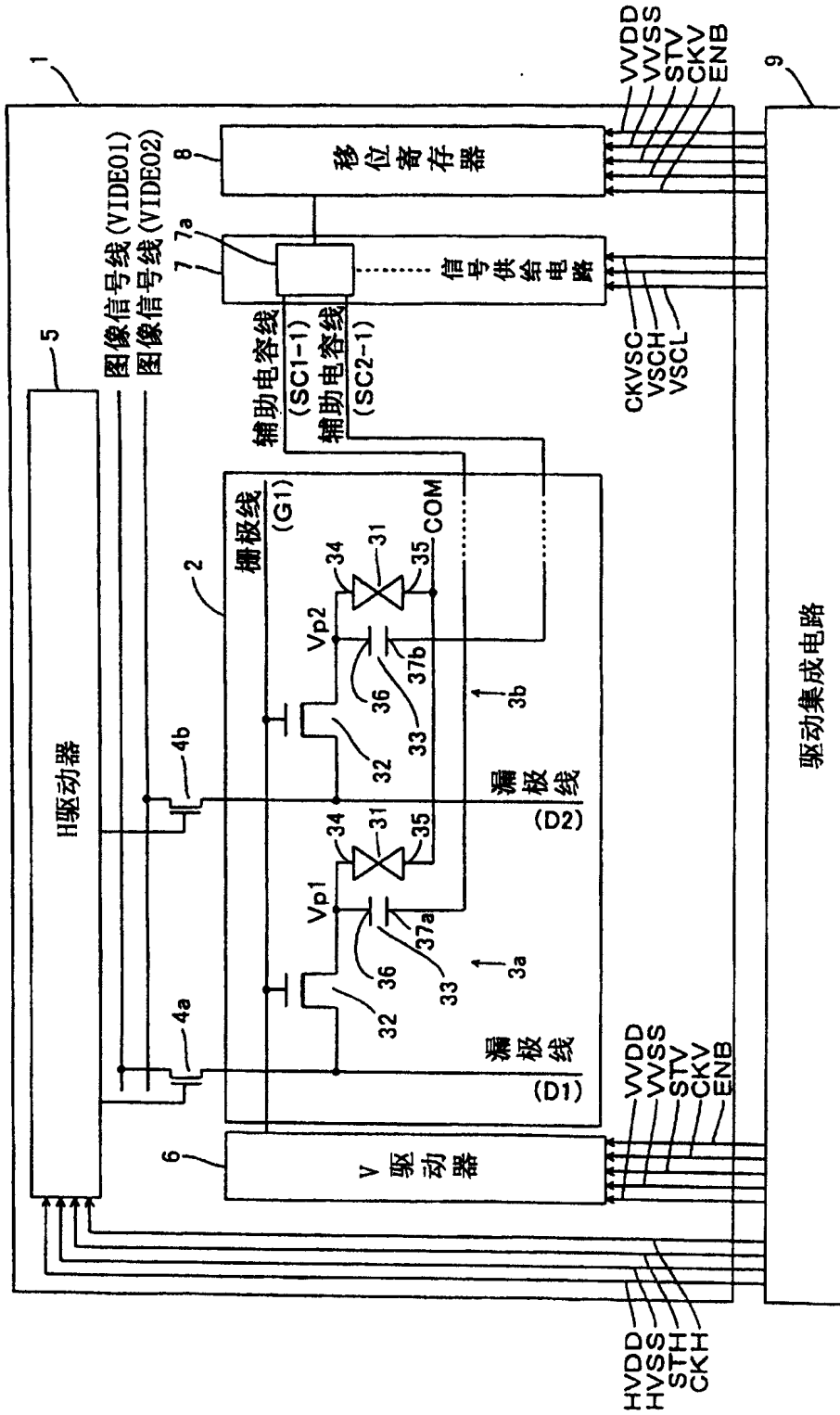
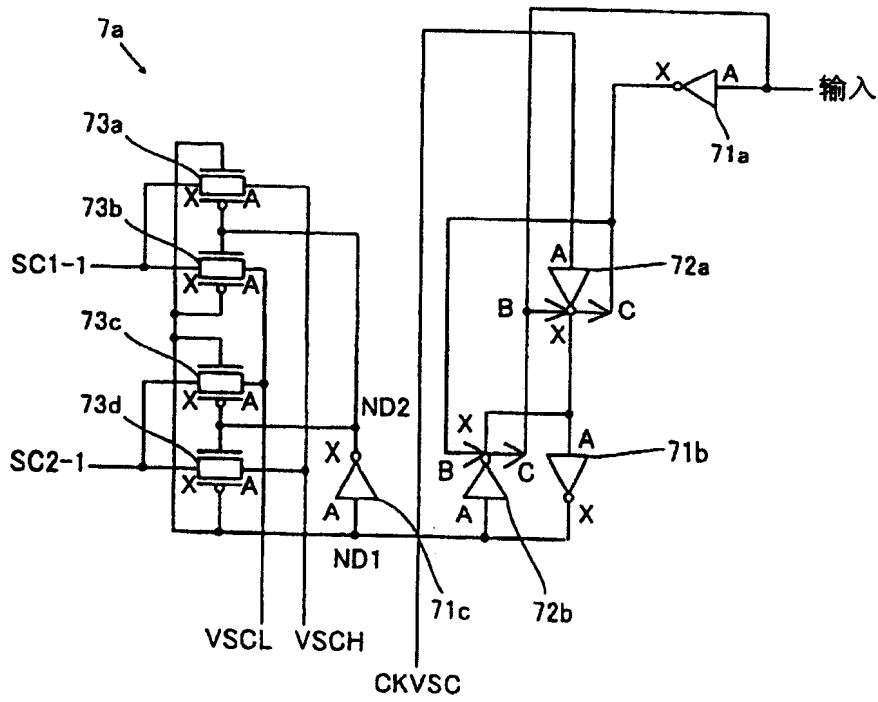
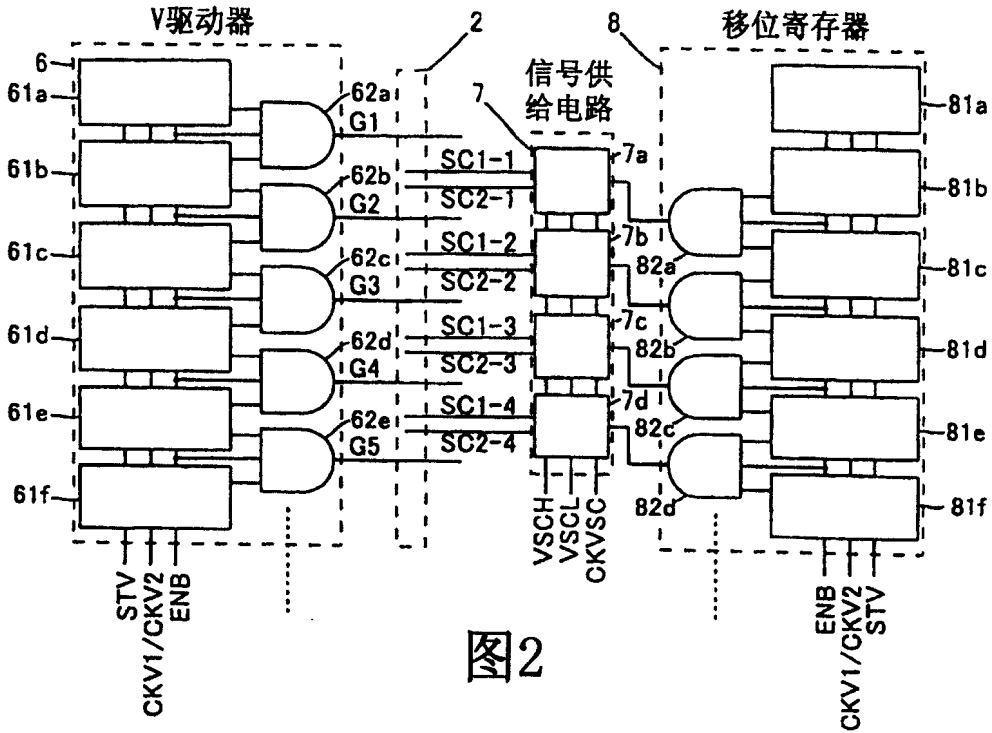


图1



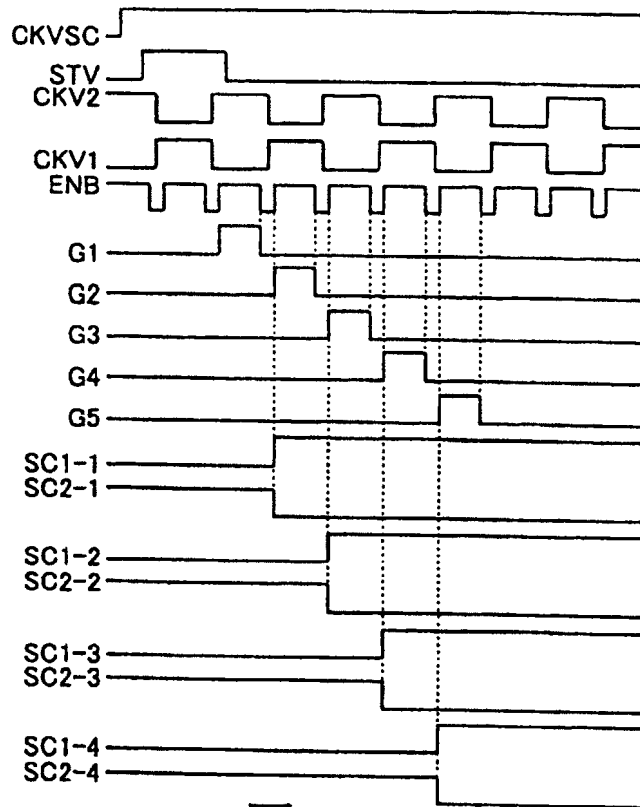


图4

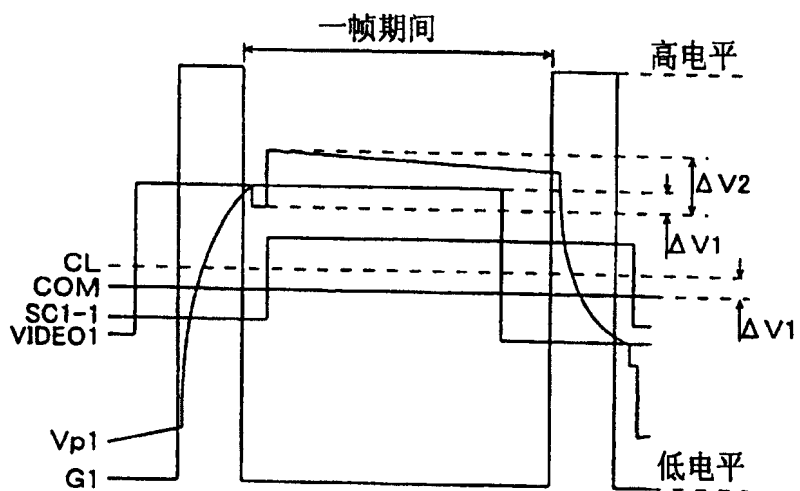


图5

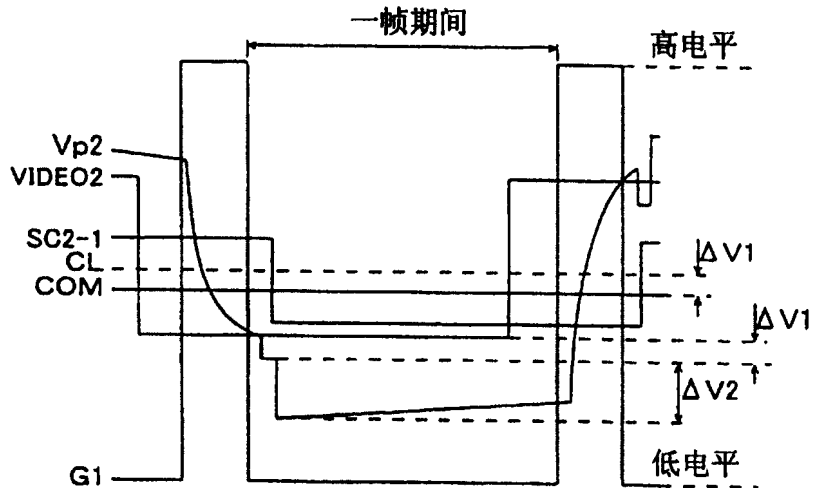


图6

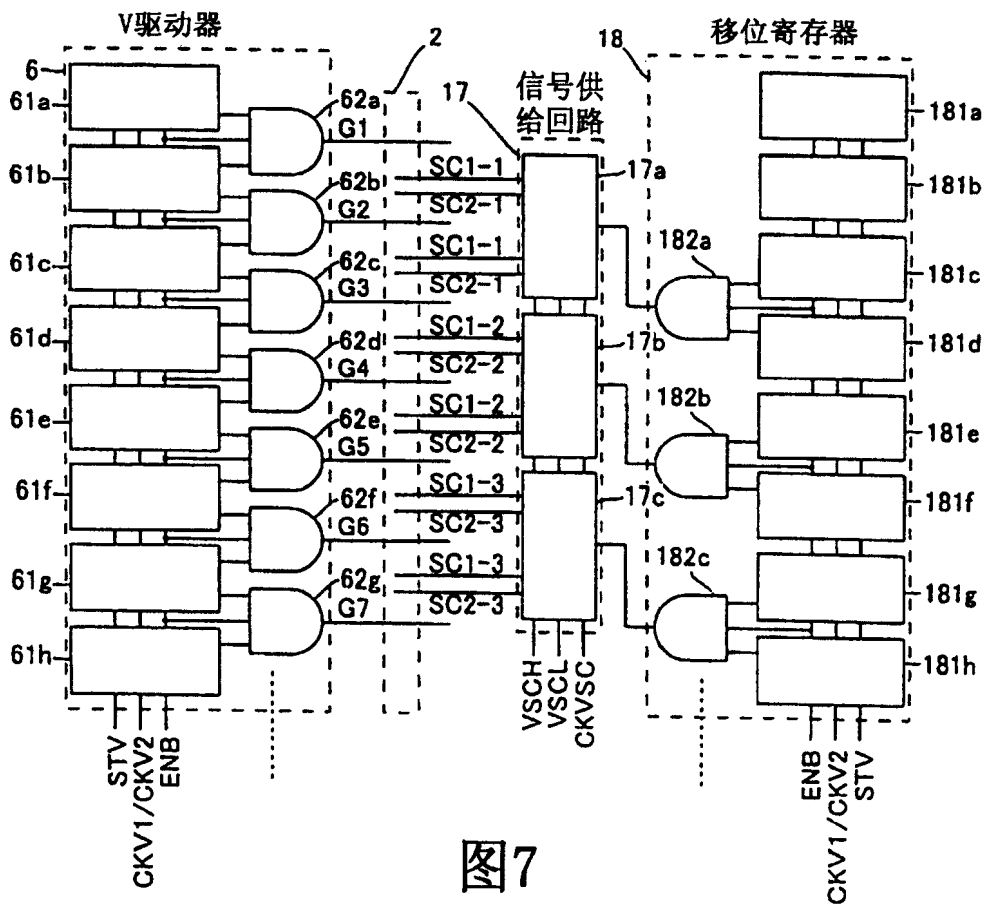


图7

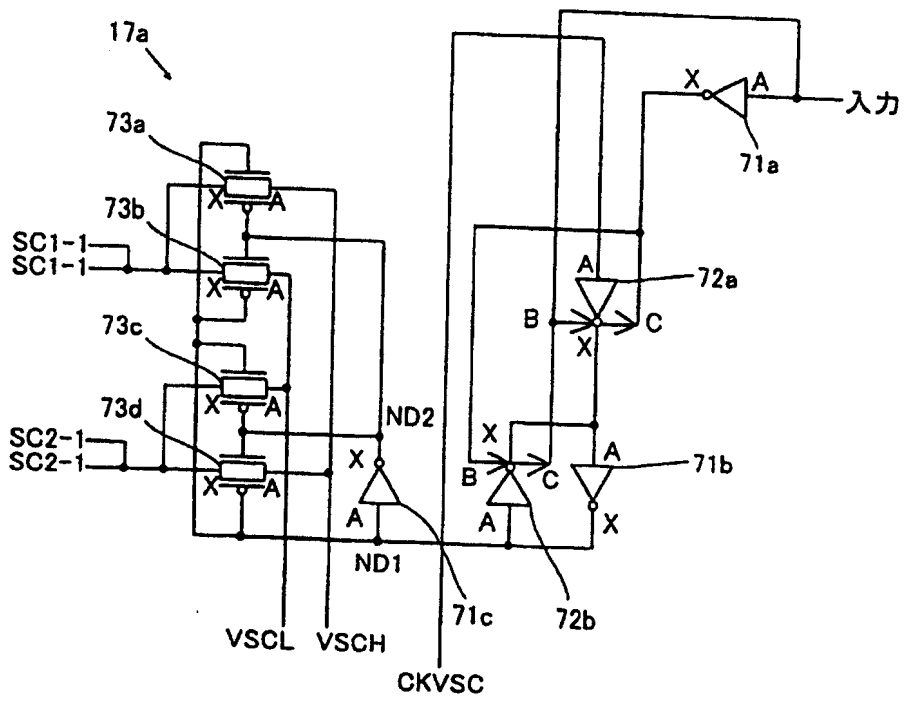


图8

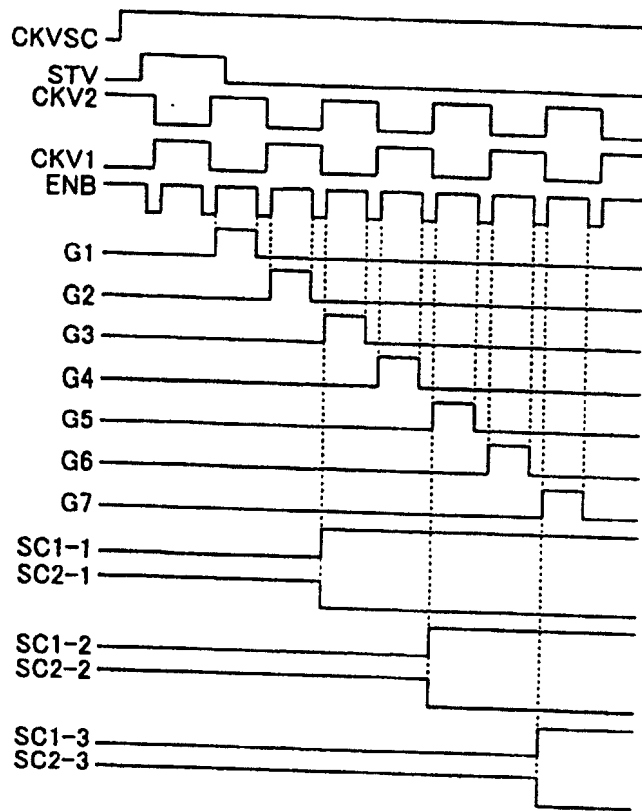


图9

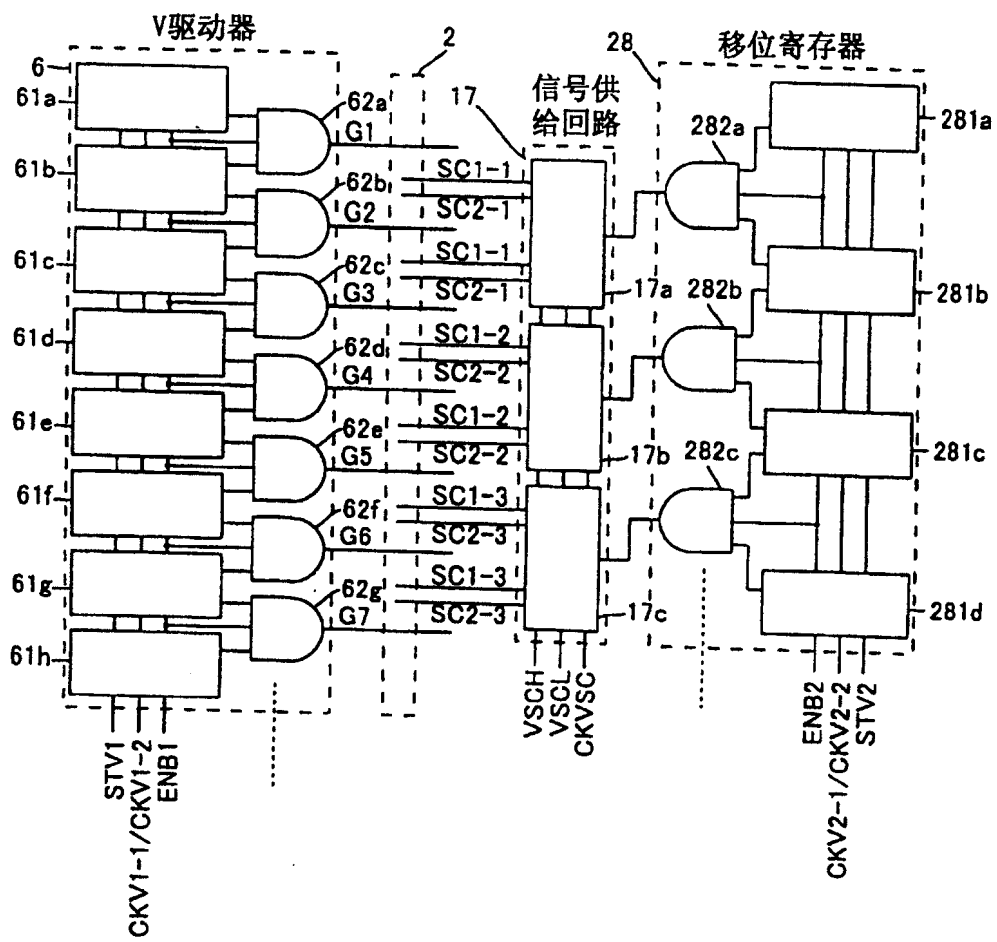


图10

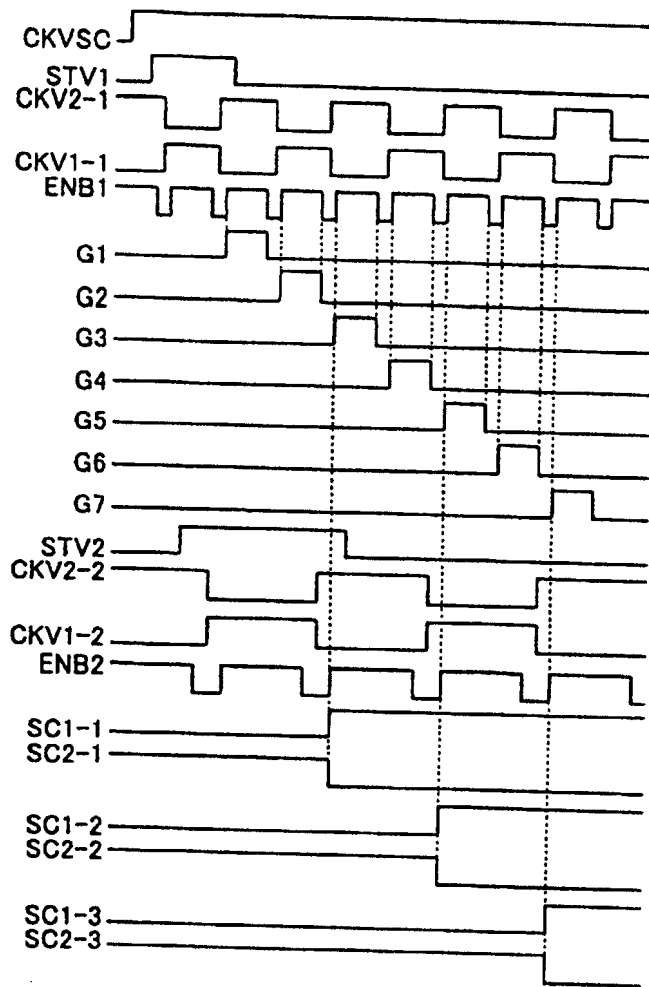


图11

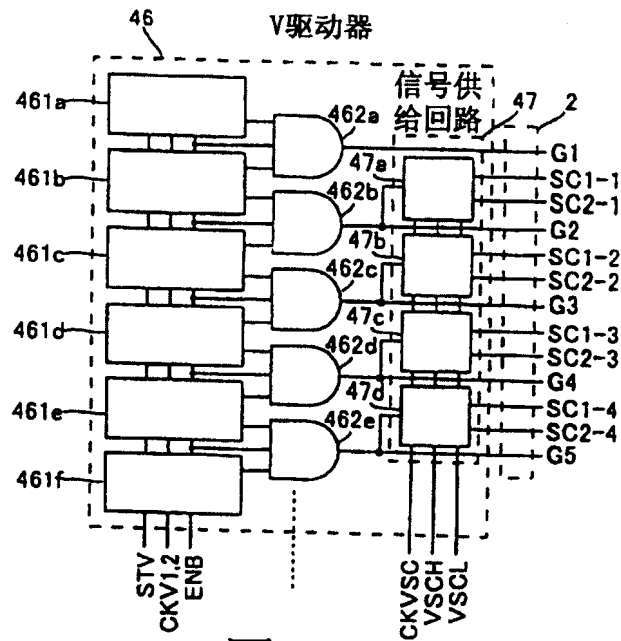


图13

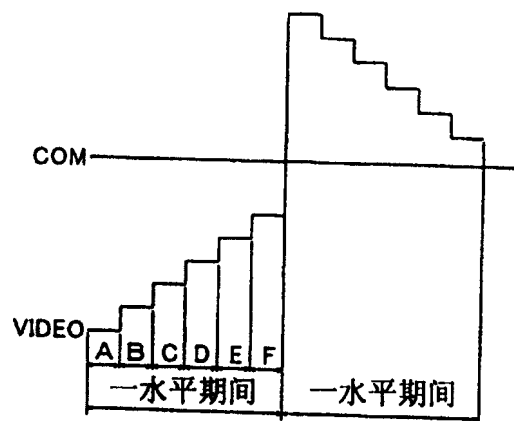


图14

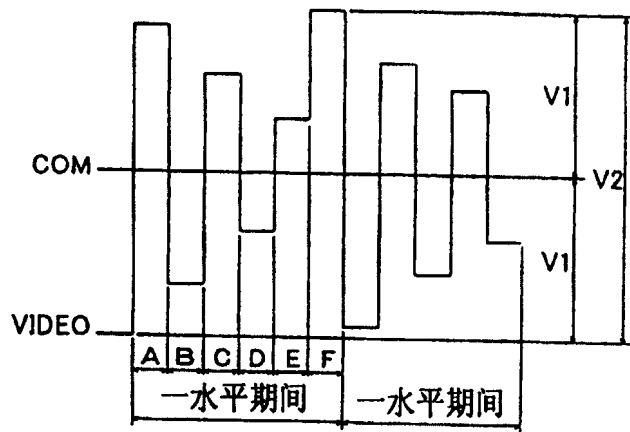


图15

专利名称(译)	显示装置		
公开(公告)号	CN100371963C	公开(公告)日	2008-02-27
申请号	CN200410091678.1	申请日	2004-11-24
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
当前申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	广泽考司		
发明人	广泽考司		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G2320/0247 G09G2330/021 G09G2320/0219 G09G3/3655 G09G3/3614 G09G2300/0876		
代理人(译)	程伟 王锦阳		
审查员(译)	李军		
优先权	2003393285 2003-11-25 JP		
其他公开文献	CN1622149A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的在于提供一种不易察觉闪烁，而且可降低功率消耗的显示装置。本发明的显示装置包括：分别包含辅助电容33的像素部件3a及3b，该辅助电容33具有连接于像素电极34的一电极36与另一电极37；分别连接于像素部件3a及3b的辅助电容33的另一电极37的辅助电容线SC1-1至SC1-4及SC2-1至SC2-4；以及包含信号供给电路部件7a至7d的信号供给电路7，该信号供给电路部件7a至7d用以将高电平侧的信号VSCH及低电平侧的信号VSCL的一方及另一方分别供给至像素部件3a的辅助电容线SC1-1至SC1-4及像素部件3b的辅助电容线SC2-1至SC2-4。

