

[51] Int. Cl⁷

H03F 3/50

G09G 3/36

G02F 1/133



[12] 发明专利申请公开说明书

[21] 申请号 200510051698.0

[43] 公开日 2005 年 10 月 19 日

[11] 公开号 CN 1684362A

[22] 申请日 2005.2.25

[21] 申请号 200510051698.0

[30] 优先权

[32] 2004. 4.15 [33] JP [31] 119997/04

[71] 申请人 三菱电机株式会社

地址 日本东京都

[72] 发明人 飞田洋一

[74] 专利代理机构 中国专利代理(香港)有限公司

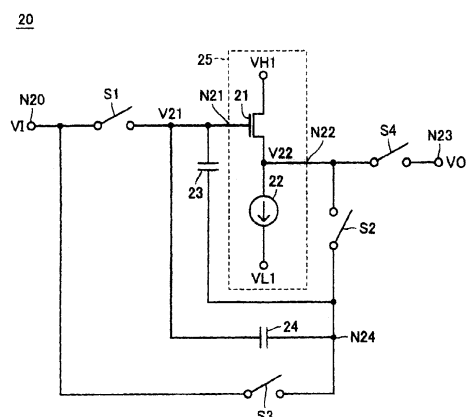
代理人 浦柏明 刘宗杰

权利要求书 4 页 说明书 14 页 附图 17 页

[54] 发明名称 具有偏移补偿功能的驱动电路以及使用该驱动电路的液晶显示装置

[57] 摘要

在该彩色液晶显示装置所含的模拟放大器单位电路(20)中,覆盖着驱动电路(25)的输入晶体管(21)的栅电极(21g)形成铝布线(32),将栅电极(21g)和铝布线(32)之间的电容作为偏移补偿用电容器(23)来使用。因此,能够减小输入晶体管(21)的栅电极(21g)的寄生电容,可以不增大电容器(24)所占面积而正确地消除偏移电压。



LSSN 1008-4274

1. 一种具有偏移补偿功能的驱动电路，
具备：驱动电路，包含其栅电极连接到输入节点的第 1 晶体管，
将与上述输入节点的电位对应的电位输出给输出节点；以及
5 偏移补偿电路，包含被充电为上述驱动电路的偏移电压的第 1 电
容器，用来补偿上述偏移电压，
上述第 1 电容器包含：
作为上述第 1 晶体管的栅电极的第 1 电极；以及
与第 1 电极相对设置的第 2 电极。
- 10 2. 如权利要求 1 所述的具有偏移补偿功能的驱动电路，
上述第 1 晶体管包含在绝缘体基板的表面上形成的半导体薄膜，
上述栅电极在上述半导体薄膜的表面上隔着绝缘层形成，
上述第 1 电容器的第 2 电极在上述栅电极的表面上隔着绝缘层形
成。
- 15 3. 如权利要求 1 所述的具有偏移补偿功能的驱动电路，
上述偏移补偿电路包含：
第 1 切换电路，向上述输入节点提供输入电位，并且将上述第 1
电容器的第 2 电极连接到上述输出节点，使上述第 1 电容器充电为上
述偏移电压；以及
20 第 2 切换电路，向上述第 1 电容器的第 2 电极提供上述输入电位。
4. 如权利要求 1 所述的具有偏移补偿功能的驱动电路，
上述偏移补偿电路包含：
第 1 切换电路，向上述输入节点提供基准电位，并且将上述第 1
电容器的第 2 电极连接到上述输出节点，使上述第 1 电容器充电为上
25 述偏移电压；以及
第 2 切换电路，向上述第 1 电容器的第 2 电极提供输入电位。
5. 如权利要求 1 所述的具有偏移补偿功能的驱动电路，
上述偏移补偿电路包含：
副驱动电路，输出与输入电位相对应的电位；
30 第 1 切换电路，向上述输入节点提供上述副驱动电路的输出电位，
并且将上述第 1 电容器的第 2 电极连接到上述输出节点，使上述第 1
电容器充电为上述偏移电压；以及

第2切换电路,向上述第1电容器的第2电极提供上述输入电位。

6. 如权利要求1所述的具有偏移补偿功能的驱动电路,

上述偏移补偿电路还包含与上述第1电容器并联连接的第2电容器。

5 7. 如权利要求1所述的具有偏移补偿功能的驱动电路,

上述驱动电路还包含连接到上述输出节点与第1电源电位的线路之间的第1恒流电路,

上述第1晶体管的漏极连接到第2电源电位的线路,其源极连接到上述输出节点。

10 8. 如权利要求1所述的具有偏移补偿功能的驱动电路,

上述第1晶体管为第1导电形式,

上述驱动电路还包含:

第2晶体管,其漏极连接到上述输出节点,其源极连接到第1电源电位的线路,并采用第2导电形式;

15 第1恒流电路,连接到第2电源电位的线路与上述输出节点之间;以及

第2恒流电路,连接到上述第2晶体管的栅电极与第3电源电位的线路之间,

20 上述第1晶体管的漏极连接到第4电源电位的线路,其源极连接到上述第2晶体管的栅电极。

9. 如权利要求8所述的具有偏移补偿功能的驱动电路,

上述驱动电路还包含:

25 第3晶体管,采用插在上述第1晶体管的源极与上述第2晶体管的栅电极之间,其栅电极连接到上述第2晶体管的栅电极的第2导电形式;以及

第4晶体管,采用插在上述输出节点与上述第2晶体管的源极之间,其栅电极连接到上述输出节点的第1导电形式。

10. 如权利要求1所述的具有偏移补偿功能的驱动电路,

上述驱动电路具有:

30 第2晶体管,连接到第1电源电位的线路与上述输出节点之间;

恒流电路,连接到上述输出节点与第2电源电位的线路之间;以及

差动放大电路，具有上述第 1 晶体管、以及其栅电极连接到上述输出节点的第 3 晶体管，用来控制上述第 2 晶体管的栅电极的电位，使上述输出节点的电位与上述输入节点的电位一致。

11. 一种液晶显示装置，具备：

5 如权利要求 1 所述的具有偏移补偿功能的驱动电路；以及
依照上述具有偏移补偿功能的驱动电路的输出电位改变其透光率的液晶盒。

12. 一种具有偏移补偿功能的驱动电路，

具备：驱动电路，包含其栅电极连接到输入节点的晶体管，将与
10 上述输入节点的电位对应的电位输出给输出节点；以及
偏移补偿电路，包含被充电为上述驱动电路的偏移电压的电容器，用来补偿上述偏移电压，

上述电容器包含：

第 1 电极，连接到上述晶体管的栅电极；

15 第 2 电极，在上述第 1 电极的一侧隔着绝缘层形成；以及

第 3 电极，在上述第 1 电极的另一侧隔着绝缘层形成，并连接到
上述第 2 电极。

13. 如权利要求 12 所述的具有偏移补偿功能的驱动电路，

上述晶体管包含在绝缘体基板的表面上形成的半导体薄膜的一部分，
20 分，

上述栅电极包含在上述半导体薄膜的表面上隔着绝缘层形成的第
1 导电体层的一部分，

上述第 1 电极包含上述第 1 导电体层的其他部分，

上述第 2 电极包含上述半导体薄膜的其他部分，

25 上述第 3 电极包含在上述第 1 导电体层的表面上隔着绝缘层形成的
的第 2 导电体层的一部分。

14. 一种具有偏移补偿功能的驱动电路，

具备：驱动电路，包含其栅电极连接到输入节点的晶体管，将与
上述输入节点的电位对应的电位输出给输出节点；以及

30 偏移补偿电路，包含被充电为上述驱动电路的偏移电压的电容器，
用来补偿上述偏移电压，

上述电容器包含：

作为上述晶体管的栅电极的第1电极;

与上述第1电极相对设置的第2电极;

第3电极;

第4电极,在上述第3电极的表面上隔着绝缘层形成,并连接到
5 上述第1电极;

第5电极,在上述第4电极的表面上隔着绝缘层形成,并连接到
上述第2和第3电极。

15. 如权利要求14所述的具有偏移补偿功能的驱动电路,

上述晶体管包含在绝缘体基板的表面上形成的半导体薄膜的一部
10 分,

上述栅电极包含在上述半导体薄膜的表面上隔着绝缘层形成的第
1导电体层的一部分,

上述第2电极包含在上述第1导电体层的表面上隔着绝缘层形成
的第2导电体层的一部分。

15 上述第3电极包含上述半导体薄膜的其他部分,
上述第4电极包含上述第1导电体层的其他部分,
上述第5电极包含上述第2导电体层的其他部分。

具有偏移补偿功能的驱动电路 以及使用该驱动电路的液晶显示装置

5

技术领域

本发明涉及一种具有偏移补偿功能的驱动电路以及使用该驱动电路的液晶显示装置，特别是能够输出与输入电位对应的电位的具有偏移补偿功能的驱动电路以及使用该驱动电路的液晶显示装置。

10

背景技术

以前已经提出了用来消除驱动电路的偏移电压的偏移补偿电路。在该偏移补偿电路中，将电容器充电达到偏移电压，通过将该电容器连接到驱动电路的输入节点来补偿偏移电压（例如参照特开 2000-114889 号公报）。

15

但是，在现有的偏移补偿电路中，由于驱动电路的输入节点寄生电容的影响，电容器的电压有所损失，存在着难以正确地消除偏移电压的问题。

20

如果使电容器的电容充分大于寄生电容，就能够减小电压损失，但是，为此需要增大电容器的面积，导致偏移补偿电路所占面积增大。将偏移补偿电路用于液晶显示装置的数据线驱动电路时，就需要有多个偏移补偿电路，因此，问题会变得更加。

发明内容

25

因此，本发明的主要目的是提供一种所占面积小、能够正确地消除偏移电压的具有偏移补偿功能的驱动电路以及使用该驱动电路的液晶显示装置。

30

本发明的具有偏移补偿功能的驱动电路具备：驱动电路，包含其栅电极连接到输入节点的第 1 晶体管，将与输入节点的电位对应的电位输出给输出节点；以及偏移补偿电路，包含被充电为驱动电路的偏移电压的第 1 电容器，用来补偿偏移电压。这里，第 1 电容器包含：作为第 1 晶体管的栅电极的第 1 电极、以及与第 1 电极相对设置的第 2 电极。

因此，由于将驱动电路的输入晶体管的栅电极用作进行偏移补偿的电容器的一个电极，所以能够减小输入晶体管的栅极的寄生电容，可以不会增大所占面积而正确地补偿偏移电压。

另外，本发明的其他的具有偏移补偿功能的驱动电路具备：驱动电路，包含其栅电极连接到输入节点的晶体管，将与输入节点的电位对应的电位输出给输出节点；以及偏移补偿电路，包含被充电为驱动电路的偏移电压的电容器，用来补偿偏移电压。这里，电容器包含：第1电极，连接到晶体管的栅电极；第2电极，在第1电极下侧隔着绝缘层形成；第3电极，在第1电极上侧隔着绝缘层形成并连接到第2电极。

因此，由于连接到驱动电路的输入晶体管的栅电极的用于偏移补偿的电容器的一个电极设置于另2个电极之间，所以能够减小输入晶体管的栅电极的寄生电容，可以不会增大所占面积而正确地补偿偏移电压。

参照附图对关于本发明的下述详细说明进行理解，即可明确本发明的上述以及其他目的、特征、方面和优点。

附图说明

图1是表示本发明的第1实施方式的彩色液晶显示装置的整体结构的框图。

图2是表示对应于图1所示的各液晶盒设置的液晶驱动电路的结构的电路图。

图3是表示图1所示的水平扫描电路的结构的电路框图。

图4是表示图3所示的模拟放大器所含的模拟放大器单位电路的结构的电路图。

图5是表示图4所示的N型晶体管21及电容器23的布局的图。

图6是沿图5的VI-VI线的剖视图。

图7是表示第1实施方式的比较例的电路图。

图8是表示图7所示的N型晶体管21的结构的剖视图。

图9是表示本发明的第2实施方式的模拟放大器单位电路的主要部分的电路图。

图10是表示第2实施方式的变形例的电路图。

图 11 是表示第 2 实施方式的另一变形例的电路图。

图 12 是表示第 2 实施方式的又一变形例的电路图。

图 13 是表示第 2 实施方式的又一变形例的电路图。

图 14 是表示第 2 实施方式的又一变形例的电路图。

5 图 15 是表示第 2 实施方式的又一变形例的电路图。

图 16 是表示本发明的第 3 实施方式的模拟放大器单位电路的结构
的电路图。

图 17 是表示本发明的第 4 实施方式的模拟放大器单位电路的结构
的电路图。

10 图 18 是表示本发明的第 5 实施方式的模拟放大器单位电路的结构
的电路图。

图 19 是表示图 18 所示的 N 型晶体管 21 及电容器 23、24、86 的
布局的图。

图 20 是沿图 19 的 XX-XX 线的剖视图。

15

具体实施方式

[第 1 实施方式]

图 1 是表示本发明的第 1 实施方式的彩色液晶显示装置的结构
的框图。在图 1 中，该彩色液晶显示装置具备液晶面板 1、垂直扫描电
20 路 7 和水平扫描电路 8，设置在例如便携式电话机中。

液晶面板 1 包含排列为多行多列的多个液晶盒 2、对应各行而设
的栅线 4 及公共电位线 5、对应各列而设的数据线 6。在各行中预先
将液晶盒 2 以 3 个为单位分组。各组的 3 个液晶盒 2 之中，分别设置
了 R、G、B 滤色器。各组的 3 个液晶盒 2 构成了 1 个像素 3。

25 各液晶盒 2 中，如图 2 所示，设置了液晶驱动电路 10。液晶驱动
电路 10 包含 N 型晶体管 11 和电容器 12。N 型晶体管 11 连接到数据
线 6 和液晶盒 2 的一个电极 2a 之间，其栅电极连接到栅线 4。电容器
12 连接到液晶盒 2 的一个电极 2a 和公共电位线 5 之间。液晶盒 2 的
另一电极上施加公共电位 VCOM，公共电位线 5 上施加公共电位 VCOM。

30 返回图 1，垂直扫描电路 7 按照图像信号，以各个指定时间依次
选择多个栅线 4，将所选择的栅线 4 置为选择电平“H”。栅线 4 被置
为选择电平“H”时，图 2 的 N 型晶体管 11 导通，对应于该栅线 4 的

各液晶盒 2 的一个电极 2a 与对应于该液晶盒 2 的数据线 6 被耦合。

水平扫描电路 8 依照图像信号，在垂直扫描电路 7 选择出 1 条栅线 4 期间内，向各数据线 6 施加灰度电位 VG。液晶盒 2 的透光率依照灰度电位 VG 的电平而变化。利用垂直扫描电路 7 和水平扫描电路 8，
5 液晶面板 1 的全部液晶盒 2 受到扫描时，在液晶面板 1 上显示出 1 幅图像。

图 3 是表示水平扫描电路 8 的结构的电路框图。在图 3 中，水平扫描电路 8 包含移位寄存器 13、数据锁存电路 14、15、灰度电位发生电路 16、解码电路 18 及模拟放大器 19。移位寄存器 13 与开始信号 ST 和时钟信号 CLK 同步，对数据锁存电路 14 进行控制。数据锁存电路 14 受到移位寄存器 13 控制，将图像数据信号 D0~D5 以每 1 数据线 6 为单位依次锁存，锁存 1 行的图像数据信号 D0~D5。数据锁存电路 15 由锁存信号 LT 控制，将数据锁存电路 14 所锁存的 1 行的图像数据信号 D0~D5 进行一次锁存。
10

灰度电位发生电路 16 包含串联连接的多个阻抗元件 17，将高电位 VH 和低电位 VL 之间的电压进行分压，生成 64 个灰度电位 VG1~VG64。解码电路 18 为各数据线 6 中的每一个，依照数据锁存电路 15 所提供的图像数据信号 D0~D5 从 64 个灰度电位 VG1~VG64 之中选择某一个灰度电位，将所选择的灰度电位提供给模拟放大器 19。模拟放大器 19 将解码电路 18 所提供的各灰度电位进行电流放大后，提供给对应的数据线 6。
15

模拟放大器 19 包含有与数据线 6 同样数量的模拟放大器单位电路。各模拟放大器单位电路具有高输入阻抗和低输出阻抗，将输入电位进行电流放大后，输出与输入电位相等的电位。

图 4 是表示模拟放大器单位电路 20 的结构的电路图。在图 4 中，模拟放大器单位电路 20 包含 N 型晶体管 21、恒流电路 22、电容器 23、24 和开关 S1~S4。
20

N 型晶体管 21 连接到高电位 VH1 的线路与节点 N22 之间，其栅电极连接到节点 N21。恒流电路 22 连接到节点 N22 与低电位 VL1 的线路之间，预定值的电流从节点 N22 流向低电位 VL1 的线路。N 型晶体管 21 和恒流电路 22 构成了驱动电路 25。
25

由于 N 型晶体管 21 的驱动电流设定得充分小于恒流电路 22 的电

流值，所以 N 型晶体管 21 执行源极跟随器 (source follower) 动作，节点 N22 的电位 V_{22} 低于节点 N21 的电位 V_{21} ，差值为 N 型晶体管 21 的阈值电压 V_{TN} ，即 $V_{22}=V_{21}-V_{TN}$ 。因此，驱动电路 25 的偏移电压 V_{OF} 为 $V_{OF}=-V_{TN}$ 。

5 开关 S1 连接到输入节点 N20 与节点 N21 之间，开关 S3、S2 串联连接到输入节点 N20 与节点 N22 之间，开关 S4 连接到节点 N22 与输出节点 N23 之间。电容器 23、24 并联连接到节点 N21 与开关 S2、S3 之间的节点 N24 之间。开关 S1~S4 和电容器 23、24 构成了用来消除驱动电路 25 的偏移电压 V_{OF} 的偏移补偿电路。

10 下面说明该模拟放大器单位电路 20 的动作。首先，在第 1 期间内，在开关 S1、S2 被打开的同时，开关 S3、S4 被关闭，输入电位 V_I 经由开关 S1 提供到 N 型晶体管 21 的栅电极，同时，电容器 23、24 通过开关 S2 并联连接到节点 N21、N22 之间。由此，节点 N22 的电位 V_{22} 成为 $V_{22}=V_I-V_{TN}$ ，电容器 23、24 被充电为偏移电压 $V_{OF}=-V_{TN}$ 。

15 在第 1 期间之后的第 2 期间内，在开关 S1、S2、S4 被关闭的同时，开关 S3 被打开，节点 N21 的电位 V_{21} 成为从输入电位 V_I 减去电容器 23、24 的端子间电压 $V_{OF}=-V_{TN}$ 后的电位 $V_{21}=V_I+V_{TN}$ ，节点 N22 的电位 V_{22} 成为 $V_{22}=V_{21}-V_{TN}=V_I+V_{TN}-V_{TN}=V_I$ 。依照此种方式，驱动电路 25 的偏移电压 V_{OF} 被消除。

20 此外，实际上，由于节点 N21 中存在寄生电容，因此开关 S3 被打开时，节点 N21 的电位 V_{21} 成为 $V_{21}=V_I+V_{TN}-\Delta V$ ，驱动电路 25 的输出电位 V_{22} 成为 $V_{22}=V_I-\Delta V$ 。假设节点 N21 的寄生电容的电容值为 C_{21} ，电容器 23、24 的电容值为 C_{23} 、 C_{24} ，则该损失电压 ΔV 可以以下算式表示：

25
$$\Delta V = V_{OF} \cdot C_{21} / (C_{21} + C_{23} + C_{24}) \quad \dots\dots (1)$$

但是，在该模拟放大器单位电路 20 中，由于节点 N21 的寄生电容的一部分被用作电容器 23，所以 ΔV 足够小。关于这一点，在后面详细叙述。在第 2 期间之后的第 3 期间内，在开关 S1、S2 被关闭的同时，开关 S3、S4 被打开，如果 $\Delta V=0$ ，则输出电位 V_O 成为 $V_O=V_I$ 。

30 图 5 是表示图 4 所示的 N 型晶体管 21 及电容器 23 的布局的图，图 6 是沿图 5 的 VI-VI 线的剖视图。在图 5 和图 6 中，玻璃基板 30 的表面上形成有沿着图中 Y 方向的带状多晶硅薄膜 31，多晶硅薄膜 31

的中央部位的上方，隔着绝缘层（未图示）形成有沿着图中 X 方向的栅电极 21g。用栅电极 21g 作为掩模，向多晶硅薄膜 31 中注入杂质。栅电极 21g 的一侧的多晶硅薄膜成为漏极 21d，栅电极 21g 的另一侧的多晶硅薄膜成为源极 21s。

5 栅电极 21g 的端部延伸到多晶硅薄膜 31 的区域之外，经由连接孔 CH 和铝布线 35 连接到节点 N21。漏极 21d 经由连接孔 CH 和铝布线 33 连接到高电位 VH1 的线路，源极 21s 经由连接孔 CH 和铝布线 34 连接到节点 N22。栅电极 21g 的上方隔着绝缘层（未图示）形成有铝布线 32，铝布线 32 连接到节点 N24。铝布线 32 覆盖着栅电极 21g 形成。

10 栅电极 21g 与其周围部分之间存在着图 6 中虚线所示的电场，该电场成为寄生电容的起因。栅电极 21g 的下面的电场所产生的寄生电容最大，这对于晶体管 21 的动作是必须的。栅电极 21g 的侧面和上面的电场对于晶体管 21 的工作并不必要。

因此，在该第 1 实施方式中，覆盖着栅电极 21g 形成铝布线 32，
15 在减小栅电极 21g 的侧面和上面的电场所产生的寄生电容的同时，将栅电极 21g 和铝布线 32 之间的电容用作电容器 23 来消除偏移。即，将本来起不良影响的栅电极 21g 的侧面和上面的电场，反过来使其发挥正面作用，因此其效果很明显。

铝布线 32 的宽在图 6 中的横向越宽，越能够减小栅电极 21g 和
20 铝布线 33、34 之间的电场，可以减小寄生电容值。另外，栅电极 21g 和铝布线 33、34 之间的距离越大，越能够减小栅电极 21g 和铝布线 33、34 之间的电场，可以减小寄生电容值。

在该第 1 实施方式中，覆盖着驱动电路 25 的输入晶体管 21 的栅
25 电极 21g 形成铝布线 32，将栅电极 21g 和铝布线 32 之间的电容作为补偿偏移用电容器 23 来使用。因此，能够减小输入晶体管 21 的栅电极 21g 的寄生电容，可以不增大电容器 24 所占面积而正确地消除偏移电压。

图 7 是表示与该第 1 实施方式的形成比较的模拟放大器单位电路
30 36 的结构的电路图，与图 4 形成对比。参照图 7，该模拟放大器单位电路 36 与图 4 的模拟放大器单位电路 20 的不同点在于，电容器 23 被去除了。因此，在该模拟放大器单位电路 36 中，N 型晶体管 21 的栅电极的寄生电容很大，不能正确地消除偏移电压 VOF。图 7 中，寄

生电容表示为连接到节点 N21 和地电位 GND 的线路之间的电容器 37。

假设电容器 37 的电容值为 C37，算式 (1) 中说明的损失电压 ΔV 可以表示为以下算式：

$$\Delta V = V_{OF} \cdot C_{37} / (C_{37} + C_{24}) \quad \dots\dots (2)$$

5 其中 $C_{21} < C_{37} < C_{21} + C_{23}$ ，算式 (1) 与算式 (2) 相比，分母大而分子小，因此，算式 (1) 的损失电压 ΔV 小于算式 (2) 的损失电压 ΔV 。

图 8 是表示图 7 所示的 N 型晶体管 21 的结构剖视图，与图 6 形成对比。在图 8 中，栅电极 21g 的上方没有铝布线 32，因此，栅电极 21g 的侧面和上面与铝布线 33、32 之间的电场变强，栅电极 21g 的寄生电容变大。

[第 2 实施方式]

图 9 是表示本发明的第 2 实施方式的模拟放大器单位电路的主要部分的电路图。参照图 9，该模拟放大器单位电路与图 4 的模拟放大器单位电路的不同点在于，驱动电路 25 被置换为驱动电路 40。

驱动电路 40 包含恒流电路 41 和 P 型晶体管 42。恒流电路 41 连接到高电位 VH2 的线路与节点 N22 之间，预定值的电流从高电位 VH2 的线路流向节点 N22。P 型晶体管 42 连接到节点 N22 与低电位 VL2 的线路之间，其栅电极连接到节点 N22。

20 由于 P 型晶体管 42 的驱动电流设定得充分大于恒流电路 41 的电流值，所以 P 型晶体管 42 执行源极跟随器动作，节点 N22 的电位 V22 高于节点 N21 的电位 V21，差值为 P 型晶体管 42 的阈值电压 VTP 的绝对值 $|VTP|$ ，即 $V22 = V21 + |VTP|$ 。因此，该驱动电路 40 的偏移电压 VOF 成为 $VOF = |VTP|$ 。

25 图 4 所示的电容器 23 如图 5 和图 6 所示，通过 P 型晶体管 42 的栅电极和覆盖其上形成的铝布线 32 而形成。其他的结构和动作与图 4 ~ 图 6 所示的模拟放大器单位电路 20 相同，因此不进行重复说明。

在该第 2 实施方式中，也可以获得与第 1 实施方式同样的效果。

下面说明该第 2 实施方式的各种变形例。图 10 的驱动电路 45 是图 4 的驱动电路 25 与图 9 的驱动电路 40 的组合。P 型晶体管 42 的栅电极接受 N 型晶体管 21 与恒流电路 22 之间的节点 N40 的电位 V40。V40 成为 $V40 = V21 - V_{TN}$ ，V22 成为 $V22 = V40 + |VTP| = V21 - V_{TN} + |VTP|$ 。该驱动

电路 45 的偏移电压 V_{OF} 成为 $V_{OF} = -V_{TN} + |V_{TP}|$ 。

图 11 的驱动电路 46 是图 9 的驱动电路 40 与图 4 的驱动电路 25 的组合。N 型晶体管 21 的栅电极接受恒流电路 41 与 P 型晶体管 42 之间的节点 N41 的电位 V_{41} 。 V_{41} 成为 $V_{41} = V_{21} + |V_{TP}|$ ， V_{22} 成为
5 $V_{22} = V_{41} - V_{TN} = V_{21} + |V_{TP}| - V_{TN}$ 。该驱动电路 46 的偏移电压 V_{OF} 成为 $V_{OF} = |V_{TP}| - V_{TN}$ 。

图 12 的驱动电路 50 在图 10 的驱动电路 45 上增加了 P 型晶体管 51 和 N 型晶体管 52。P 型晶体管 51 插在 N 型晶体管 21 的漏极和节点 N40 之间，其栅电极连接到节点 N40。N 型晶体管 52 插在节点 N22 和
10 P 型晶体管 42 的源极之间，其栅电极连接到节点 N22。各个晶体管 51、52 构成了二极管元件。 V_{40} 成为 $V_{40} = V_{21} - V_{TN} - |V_{TP}|$ ， V_{22} 成为 $V_{22} = V_{40} + |V_{TP}| + V_{TN} = V_{21} - V_{TN} - |V_{TP}| + |V_{TP}| + V_{TN} = V_{21}$ 。

在该驱动电路 50 中，当 N 型晶体管 21 和 52 的阈值电压相等、并且 P 型晶体管 51 和 42 的阈值电压相等时，偏移电压 V_{OF} 成为 0V。
15 但是，由于晶体管的阈值电压的偏差，N 型晶体管 21 和 52 的阈值电压不等、或者 P 型晶体管 51 和 42 的阈值电压不等时，偏移电压 V_{OF} 不为 0V。该偏移电压 V_{OF} 被图 4 的电容器 23、24 和开关 S1 ~ S4 所构成的偏移补偿电路消除。

图 13 的驱动电路 55 在图 11 的驱动电路 46 上增加了 N 型晶体管 56 和 P 型晶体管 57。N 型晶体管 56 插在节点 N41 和 P 型晶体管 42 的源极之间，其栅电极连接到节点 N41。P 型晶体管 57 插在 N 型晶体管 21 的源极和节点 N22 之间，其栅电极连接到节点 N22。各个晶体管 56、57 构成了二极管元件。 V_{41} 成为 $V_{41} = V_{21} + |V_{TP}| + V_{TN}$ ， V_{22} 成为
20 $V_{22} = V_{41} - V_{TN} - |V_{TP}| = V_{21} + |V_{TP}| + V_{TN} - V_{TN} - |V_{TP}| = V_{21}$ 。

在该驱动电路 55 中，当 P 型晶体管 42 和 57 的阈值电压相等、并且 N 型晶体管 56 和 21 的阈值电压相等时，偏移电压 V_{OF} 成为 0V。
25 其中，由于晶体管的阈值电压的偏差，P 型晶体管 42 和 57 的阈值电压不等、或者 N 型晶体管 56 和 21 的阈值电压不等时，偏移电压 V_{OF} 不为 0V。该偏移电压 V_{OF} 被图 4 的电容器 23、24 和开关 S1 ~ S4 所构成的偏移补偿电路消除。
30

图 14 的驱动电路 58 包含差动放大电路 60、P 型晶体管 66 和恒流电路 67。差动放大电路 60 包含 P 型晶体管 61、62、N 型晶体管 63、

64 和恒流电路 65。P 型晶体管 61、62 分别连接到高电位 VH1 的线路与节点 N61、N62 之间，它们的栅电极一起连接到节点 N62。P 型晶体管 61、62 构成了电流反射镜电路。N 型晶体管 63、64 分别连接到节点 N61、N62 和节点 N63 之间，它们的栅电极分别接受节点 N21 的电位 V21 和节点 N22 的电位 V22。恒流电路 65 使预定值的恒定电流 I1 从节点 N63 流向低电位 VL1 的线路。P 型晶体管 66 连接到高电位 VH2 的线路和节点 N22 之间，其栅电极接受节点 N61 的电位 V61。恒流电路 67 使预定值的恒定电流 I2 从节点 N22 流向低电位 VL2 的线路。

N 型晶体管 63、64 中流过电流值分别对应于节点 N21、N22 的电位 V21、V22 的电流。N 型晶体管 64 和 P 型晶体管 62 串联连接，P 型晶体管 61 和 62 构成了电流反射镜电路，所以 P 型晶体管 61 中流过电流值对应于节点 N22 的电位 V22 的电流。当 V22 高于 V21 时，P 型晶体管 61 中的电流比 N 型晶体管 63 中的电流大，节点 N61 的电位 V61 上升，P 型晶体管 66 中的电流减小，V22 降低。当 V22 低于 V21 时，P 型晶体管 61 中的电流比 N 型晶体管 63 中的电流小，节点 N61 的电位 V61 下降，P 型晶体管 66 中的电流增加，V22 上升。

因此，导致 $V22=V21$ ，偏移电压 VOF 变为 0V。其中，当存在晶体管特性偏差，例如晶体管 63 和 64 的阈值电压存在偏差时，V22 与 V21 不相等。这种情况下，这 2 个晶体管 63、64 的阈值电压差成为偏移电压 VOF。该偏移电压 VOF 被图 4 的电容器 23、24 和开关 S1~S4 所构成的偏移补偿电路消除。

图 15 的驱动电路 68 包含差动放大电路 70、恒流电路 76 和 N 型晶体管 77。差动放大电路 70 包含恒流电路 71、P 型晶体管 72、73、以及 N 型晶体管 74、75。恒流电路 71 使得预定值的恒定电流 I1 从高电位 VH1 的线路流入节点 N71。P 型晶体管 72、73 分别连接到节点 N71 和节点 N72、N73 之间，它们的栅电极分别接受节点 N21 的电位 V21 和节点 N22 的电位 V22。N 型晶体管 74、75 分别连接到节点 N72、N73 与低电位 VL1 的线路之间，它们的栅电极一起连接到节点 N73。N 型晶体管 74 和 75 构成了电流反射镜电路。恒流电路 76 使得预定值的恒定电流 I2 从高电位 VH2 的线路流入节点 N22。N 型晶体管 77 连接到节点 N22 和低电位 VL2 的线路之间，其栅电极接受节点 N72 的电位 V72。

P 型晶体管 72、73 中流过电流值分别对应于节点 N21、N22 的电位 V21、V22 的电流。P 型晶体管 73 和 N 型晶体管 75 串联连接，N 型晶体管 74 和 75 构成了电流反射镜电路，所以 N 型晶体管 74 中流过电流值对应于节点 N22 的电位 V22 的电流。当 V22 高于 V21 时，N 型晶体管 74 中的电流比 P 型晶体管 72 中的电流小，节点 N72 的电位 V72 上升，N 型晶体管 77 中的电流增加，V22 降低。当 V22 低于 V21 时，N 型晶体管 74 中的电流比 P 型晶体管 72 中的电流大，节点 N72 的电位 V72 下降，N 型晶体管 77 中的电流减小，V22 上升。

因此，导致 $V_0 = V_I$ ，偏移电压 V_{OF} 变为 0V。但是，当存在晶体管特性偏差，例如晶体管 72 和 73 的阈值电压存在偏差时，V22 与 V21 不相等。这种情况下，这 2 个晶体管 72、73 的阈值电压差成为偏移电压 V_{OF} 。该偏移电压 V_{OF} 被图 4 的电容器 23、24 和开关 S1~S4 所构成的偏移补偿电路消除。

将图 4 的驱动电路 25 置换为图 9~图 15 所示的驱动电路 40、45、46、50、55、58、68 之中的某一个驱动电路，利用输入了 V21 的晶体管 21、42、63 或 72 的栅电极以及覆盖其上形成的图 6 的铝布线 32，构成用来消除偏移的电容器 23，由此，能够获得与第 1 实施方式相同的效果。

[第 3 实施方式]

图 16 是表示本发明的第 3 实施方式的模拟放大器单位电路 80 的结构 的电路框图。参照图 16，该模拟放大器单位电路 80 以图 4 的模拟放大器单位电路 20 的开关 S1 的一个端子代替输入节点 N20 连接到基准电位 VR 的节点 N80。基准电位 VR 既可以由液晶显示装置外部直接供给，也可以由内置于液晶显示装置的低输出阻抗电源电路供给。输入节点 N20 连接到开关 S3 的一个端子。开关 S1~S4 的控制方法如第 1 实施方式中所说明。

下面说明该模拟放大器单位电路 80 的效果。首先，开关 S1、S2 被打开时，驱动电路 25 的输入电位 V21 变为基准电位 VR，驱动电路 25 的输出电位 V22 变为 $V_{22} = V_{21} - V_{TN} = VR - V_{TN}$ ，电容器 23、24 被充电为偏移电压 $V_{OF} = -V_{TN}$ 。

接着，开关 S1、S2 被关闭时，电容器 23、24 保持偏移电压 V_{OF} 。接着，开关 S3 被打开时，节点 N24 的电位由 $VR - V_{OF}$ 变为 V_I 。该变化

量经由电容器 23、24 传输到驱动电路 25 的输入节点 N21。如果 $V_I > V_R - V_{OF}$ ，则驱动电路 25 的输入节点 N21 的电压变化 ΔV_1 可以表示为以下算式：

$$\Delta V_1 = [V_I - (V_R - V_{OF})] \cdot C_1 / (C_0 + C_1) \quad \dots\dots (3)$$

5 这里， C_0 是节点 N21 的寄生电容的电容值， C_1 是电容器 23、24 的电容值之和。如果 $C_1 / (C_0 + C_1) = 1 / (1 + C_0 / C_1)$ 、 $C_0 \ll C_1$ ，则 $1 / (1 + C_0 / C_1) \doteq 1 - C_0 / C_1$ 。如果 $C_0 / C_1 = r$ ，则 $1 - C_0 / C_1 = 1 - r$ ，将该式代入上式 (3)，可得以下算式：

$$\Delta V_1 = [V_I - (V_R - V_{OF})] \cdot (1 - r) \quad \dots\dots (4)$$

10 驱动电路 25 的输入电位 V_{21} 等于基准电位 V_R 上加上 ΔV_1 的电位 $V_R + \Delta V_1$ ，表示为以下算式：

$$\begin{aligned} V_{21} &= V_R + \Delta V_1 = V_R + [V_I - (V_R - V_{OF})] \cdot (1 - r) \\ &= V_R + V_I - V_R + V_{OF} - [V_I - (V_R - V_{OF})] \cdot r \\ &= V_I + V_{OF} - r \cdot V_{OF} - r \cdot (V_I - V_R) \quad \dots\dots (5) \end{aligned}$$

15 对图 4 的模拟放大器单位电路 20 进行同样的计算，结果如下：

$$\begin{aligned} V_{21} &= V_I + V_{OF} - V_{OF} \cdot C_0 \cdot (C_0 + C_1) \\ &= V_I + V_{OF} - V_{OF} \cdot (C_0 / C_1) / (C_0 / C_1 + 1) \\ &= V_I + V_{OF} - V_{OF} \cdot r / (1 + r) \\ &\doteq V_I + V_{OF} - V_{OF} \cdot r \cdot (1 - r) \\ &= V_I + V_{OF} - V_{OF} \cdot (r - r^2) \end{aligned}$$

20 这里，假设 $r^2 \doteq 0$ ，可得以下算式：

$$V_{21} \doteq V_I + V_{OF} - r \cdot V_{OF} \quad \dots\dots (6)$$

比较算式 (5) 和 (6) 可知，图 16 的模拟放大器单位电路 80 的 V_{21} 小于图 4 的模拟放大器单位电路 20 的 V_{21} ，其差为算式 (5) 的
25 第 4 项部分 $[-r \cdot (V_I - V_R)]$ ，而通过减小 r 的值，该值可以忽略不计。

当从图 3 所示的灰度电位发生电路 16 向多个模拟放大器单位电路 20 提供同一灰度电位 V_G 时，灰度电位发生电路 16 的负载电容值为多个模拟放大器单位电路 20 的输入电容值 C_0 的总和，灰度电位 V_G 达到稳定所需时间变长。但是，如果将模拟放大器单位电路 20 置换
30 为图 16 的模拟放大器单位电路 80，则模拟放大器单位电路 80 的输入电容被基准电位 V_R 充电，因此，灰度电位发生电路 16 的负载电容值大幅度减小，灰度电位 V_G 在短时间内达到稳定。

[第 4 实施方式]

图 17 是表示本发明的第 4 实施方式的模拟放大器单位电路 81 的结构电路图，与图 4 形成对比。参照图 17，该模拟放大器单位电路 81 与图 4 的模拟放大器单位电路 20 的不同点在于，输入节点 N20 与开关 S1 的一个端子之间增加了图 9 的驱动电路 40。P 型晶体管 42 的栅电极连接到输入节点 N20，恒流电路 41 和 P 型晶体管 42 之间的节点 N41 连接到开关 S1 的一个端子。N 型晶体管 21 需要用来驱动数据线 6，但也可以由 P 型晶体管 42 驱动 N 型晶体管 21，所以 P 型晶体管 42 的尺寸设定为充分小于 N 型晶体管 21 的尺寸，P 型晶体管 42 的输入电容值也充分小于 N 型晶体管 21 的输入电容值。开关 S1~S4 的控制方法如第 1 实施方式中所说明。

如果将算式 (4) 的 VR 置换为 $V_{41}=V_I+|V_{TP}|$ ，则 V_{21} 可表示为以下算式：

$$\begin{aligned} V_{21} &= V_I + V_{OF} - r \cdot V_{OF} - r \cdot (V_I - V_I - |V_{TP}|) \\ &= V_I + V_{OF} - r \cdot V_{OF} + r \cdot |V_{TP}| \quad \dots\dots (7) \end{aligned}$$

比较算式 (7) 和 (6) 可知，图 17 的模拟放大器单位电路 81 的 V_{21} 大于图 4 的模拟放大器单位电路 20 的 V_{21} ，其差为算式 (7) 的第 4 项部分 $r \cdot |V_{TP}|$ 。通常， $V_{OF} (=V_{TN})$ 与 $|V_{TP}|$ 设定为大致相等的值，因此第 3 项被第 4 项抵消，偏移电压 V_{OF} 得到补偿。

在该第 4 实施方式中，灰度电位发生电路 16 的负载电容值大幅度减小，灰度电位 VG 在短时间内达到稳定。

[第 5 实施方式]

图 18 是表示本发明的第 5 实施方式的模拟放大器单位电路 85 的结构电路图，与图 4 形成对比。参照图 18，该模拟放大器单位电路 85 与图 4 的模拟放大器单位电路 20 的不同点在于，增加了电容器 86。电容器 86 与电容器 24 并联连接。

这里，设节点 N21 的寄生电容的电容值为 C_{21} ，电容器 23、24、86 的电容值为 C_{23} 、 C_{24} 、 C_{86} ，则第 1 实施方式中所说明的损失电压 ΔV 表示为以下算式：

$$\Delta V = V_{OF} \cdot C_{21} / (C_{21} + C_{23} + C_{24} + C_{86}) \quad \dots\dots (8)$$

其中，在该模拟放大器单位电路 85 中，N 型晶体管 21 的栅电极的寄生电容被用作电容器 23，进而，电容器 24 的一个电极（连接到

节点 N21 的电极) 的寄生电容被用作电容器 86, 因此, C21 变得足够小, ΔV 变得足够小。

图 19 是表示图 18 所示的 N 型晶体管 21 及电容器 23、24、86 的布局的图, 图 20 是沿图 19 的 XX-XX 线的剖视图。在图 19 和图 20 中, 玻璃基板 30 的表面上形成有沿着图中 Y 方向延伸的带状多晶硅薄膜 31, 多晶硅薄膜 31 的中央部位的上方, 隔着绝缘层(未图示)形成有沿着图中 X 方向延伸的栅电极 21g。用栅电极 21g 作为掩模, 向多晶硅薄膜 31 中注入杂质。栅电极 21g 的一侧的多晶硅薄膜成为漏极 21d, 栅电极 21g 的另一侧的多晶硅薄膜成为源极 21s。

栅电极 21g 的端部延伸到多晶硅薄膜 31 的区域之外。漏极 21d 经由连接孔 CH 和铝布线 33 连接到高电位 VH1 的线路, 源极 21s 经由连接孔 CH 和铝布线 34 连接到节点 N22。在栅电极 21g 的上方, 隔着绝缘层(未图示)形成有铝布线 32。铝布线 32 覆盖着栅电极 21g 形成。栅电极 21g 构成了电容器 23 的一个电极, 铝布线 32 构成电容器 23 的另一个电极。

另外, 与带状多晶硅薄膜 31 邻接, 玻璃基板 30 的表面上形成有矩形多晶硅膜 90。多晶硅膜 90 被注入例如 N 型杂质成为导体。在多晶硅膜 90 的上方, 隔着绝缘层(未图示)形成有近似矩形的电极 91。电极 91 由与栅电极 21g 同样的导电体层形成, 比多晶硅膜 90 还小。在电极 91 的上方, 隔着绝缘层(未图示)形成有矩形的铝电极 92。铝电极 92 覆盖着多晶硅膜 90 和电极 91 形成。

电极 91 连接到栅电极 21g, 并通过布线 93 连接到节点 N21。铝电极 92 通过连接孔 CH 连接到多晶硅膜 90, 并通过铝布线 94 连接到节点 N24。电极 91 构成了电容器 24、86 的一个电极, 多晶硅膜 90 和铝电极 92 分别构成电容器 24、86 的另一个电极。

如图 6 所说明, 栅电极 21g 和电极 91 与其周围部分之间存在着电场, 该电场成为寄生电容的起因。因此, 在该第 5 实施方式中, 覆盖着电极 91 形成铝电极 92, 在减小电极 91 的侧面和上面的电场所产生的寄生电容的同时, 将电极 91 和铝电极 92 之间的电容用作电容器 86 来消除偏移。即, 将本来起不良影响的电极 91 的侧面和上面的电场, 反过来使其发挥正面作用, 因此其效果很明显。

在该第 5 实施方式中, 覆盖着偏移补偿用电容器 24 的一个电极 91

形成铝电极 92，将电极 91 和铝电极 92 之间的电容作为偏移补偿用电容器 86 来使用。因此，能够减小输入晶体管 21 的栅电极 21g 的寄生电容，可以不增大电容器 24 所占面积而正确地消除偏移电压。

- 5 本次公开的实施方式的各个方面均为示例，不应被当作限制性要求。本发明的范围不限于上述说明，而是由权利要求书示出，并包含权利要求书的等价意义以及权利要求范围内的所有变化。

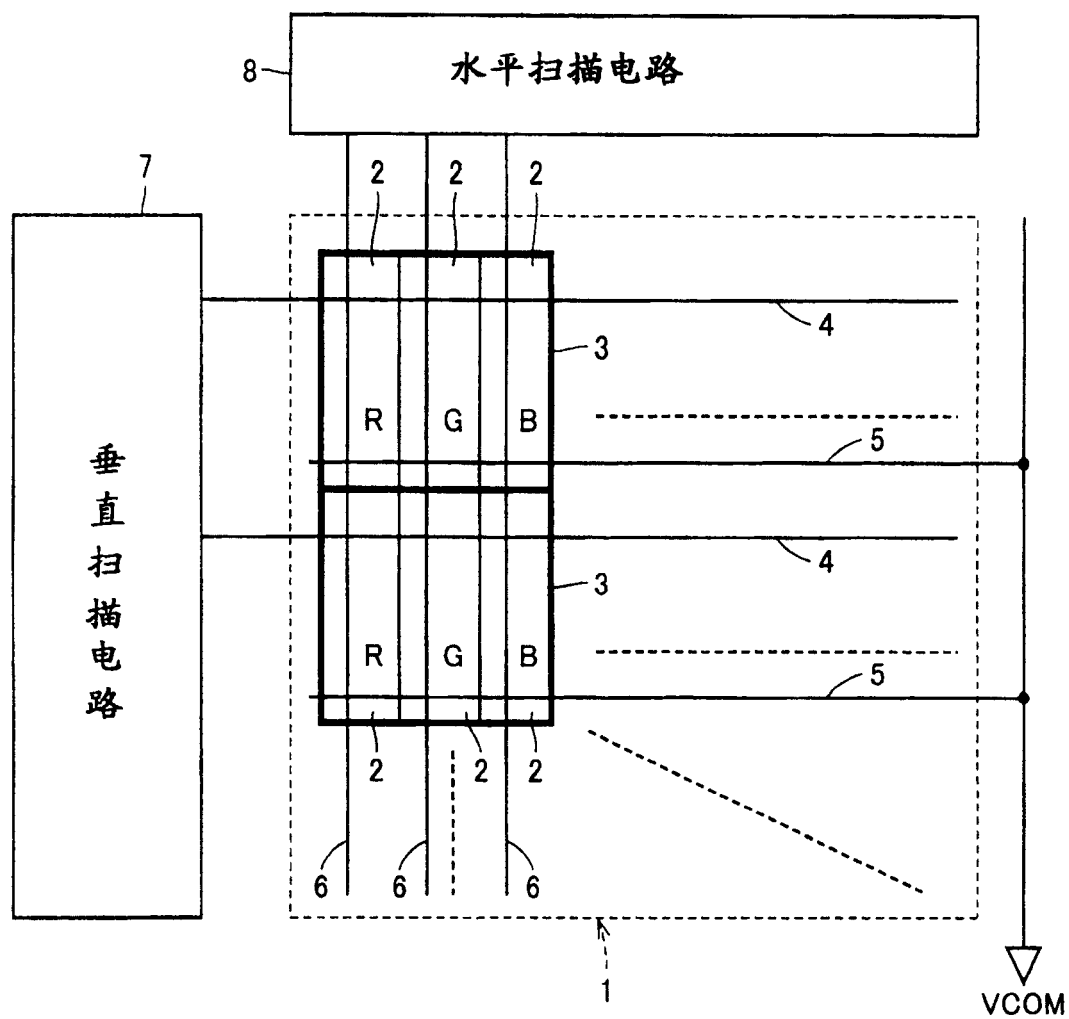


图 1

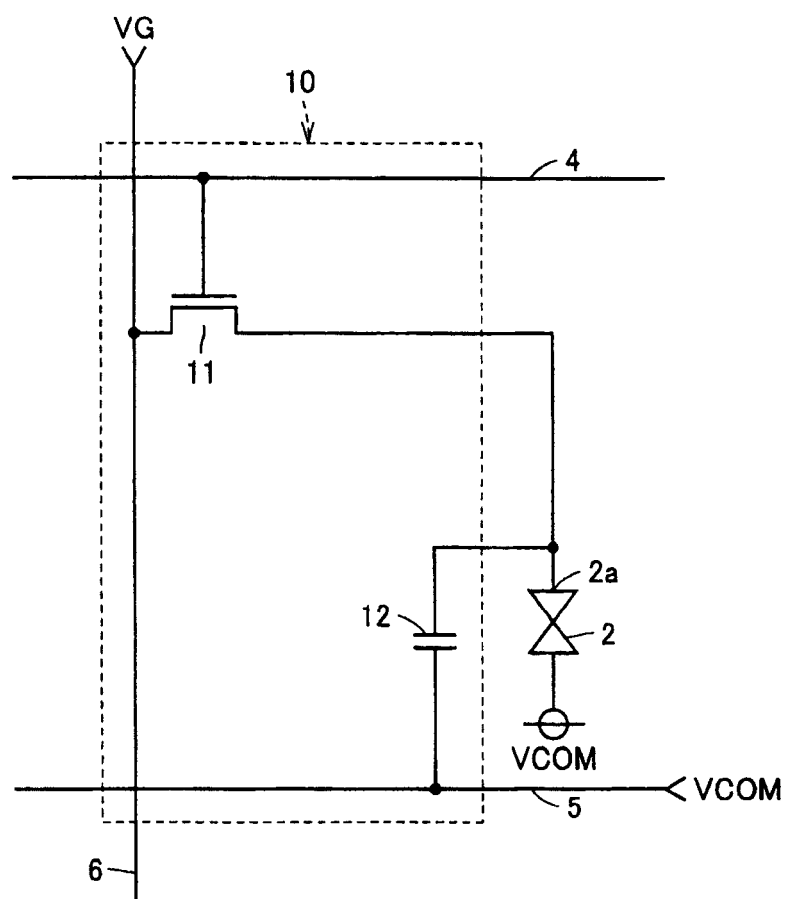


图 2

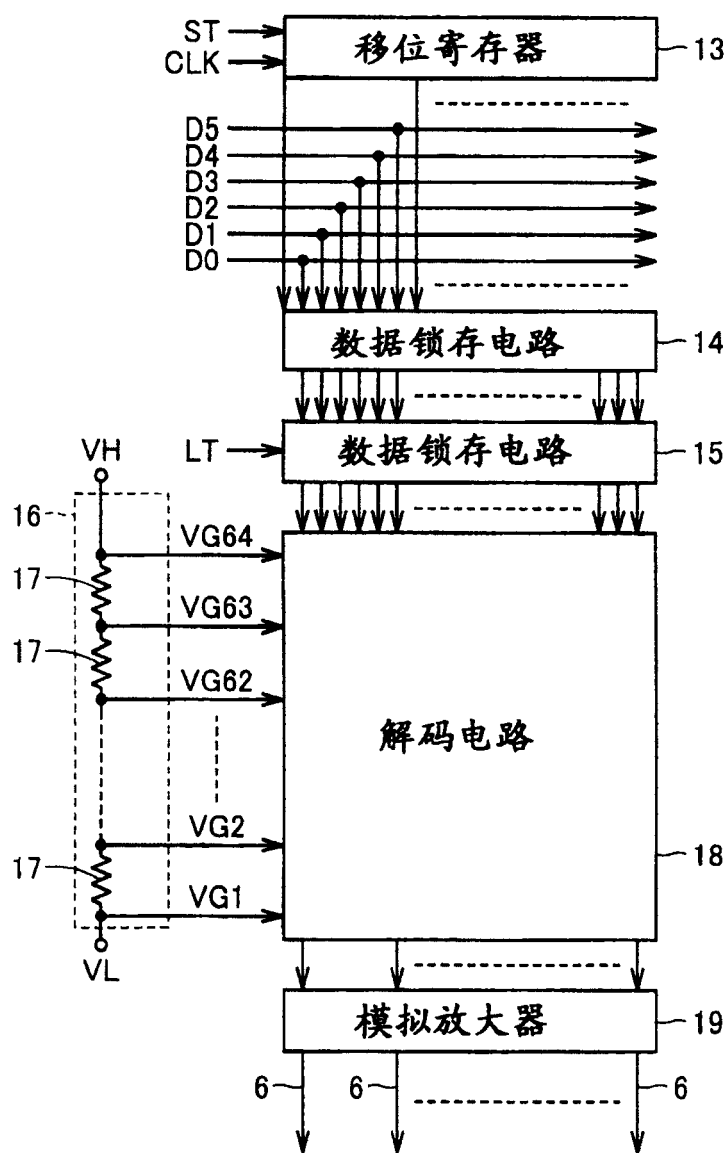
8

图 3

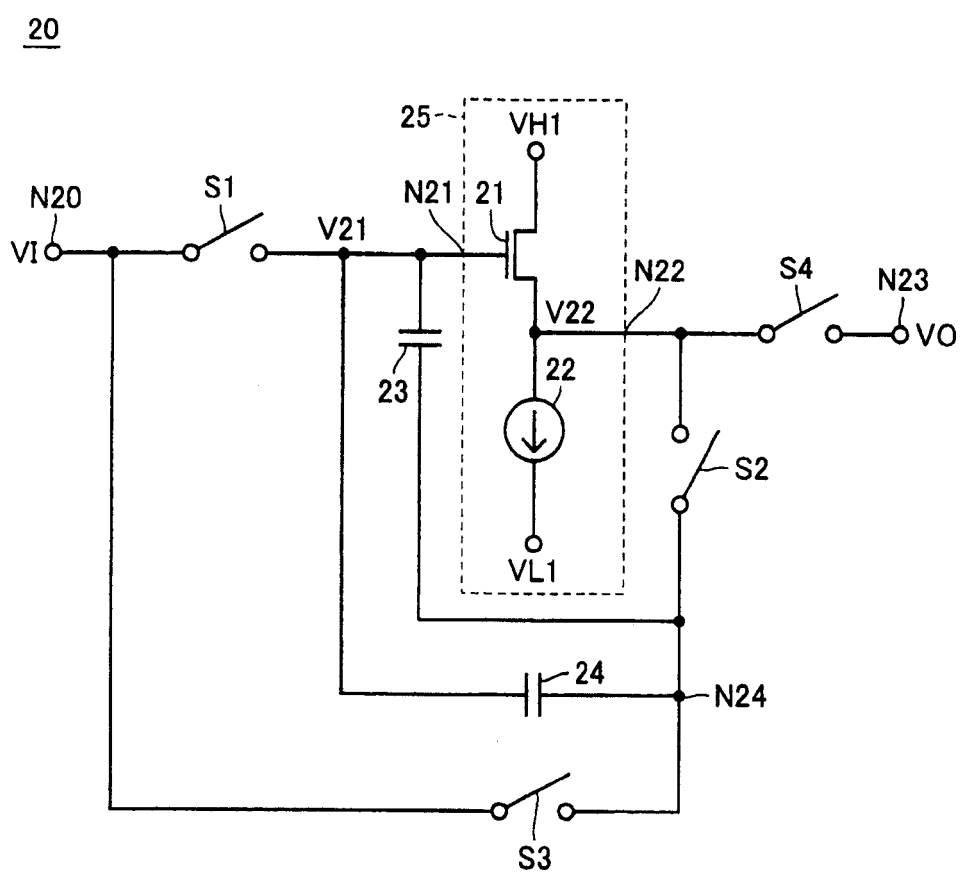


图 4

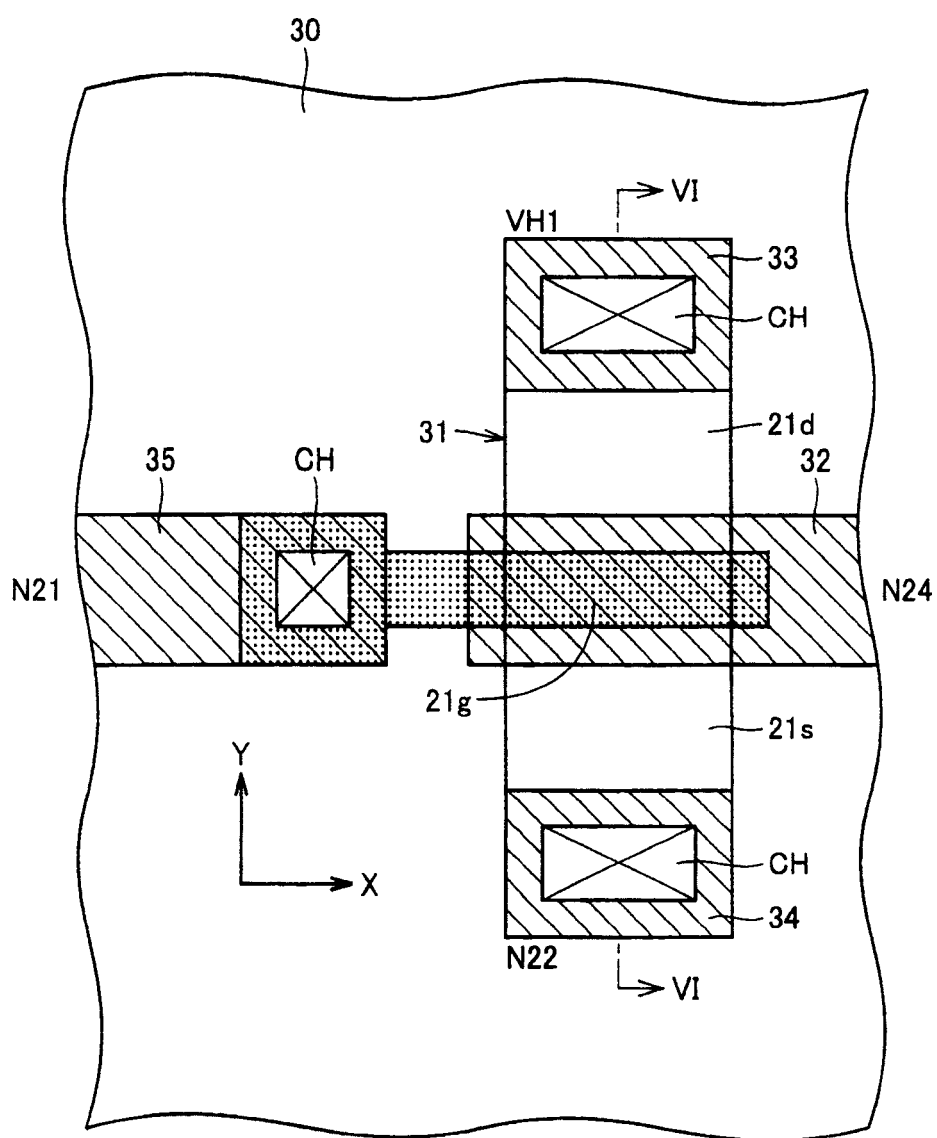


图 5

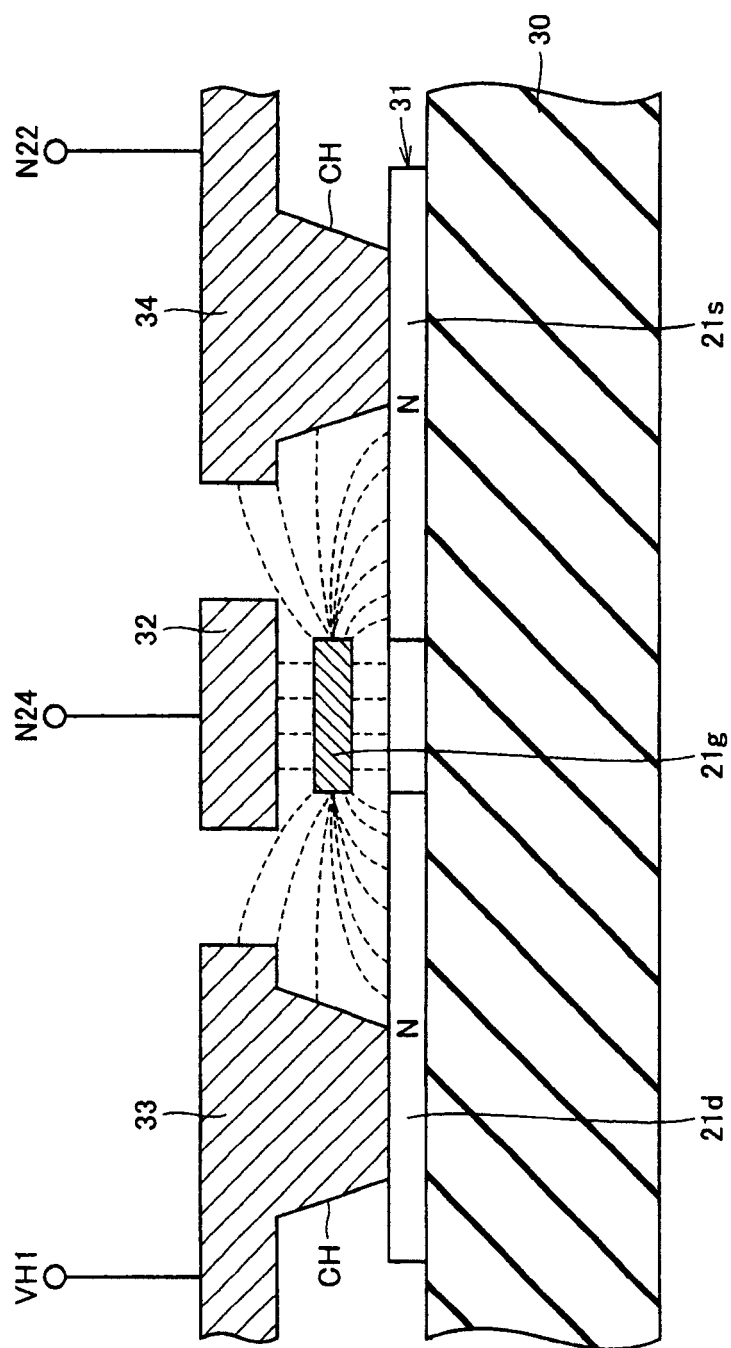


图 6

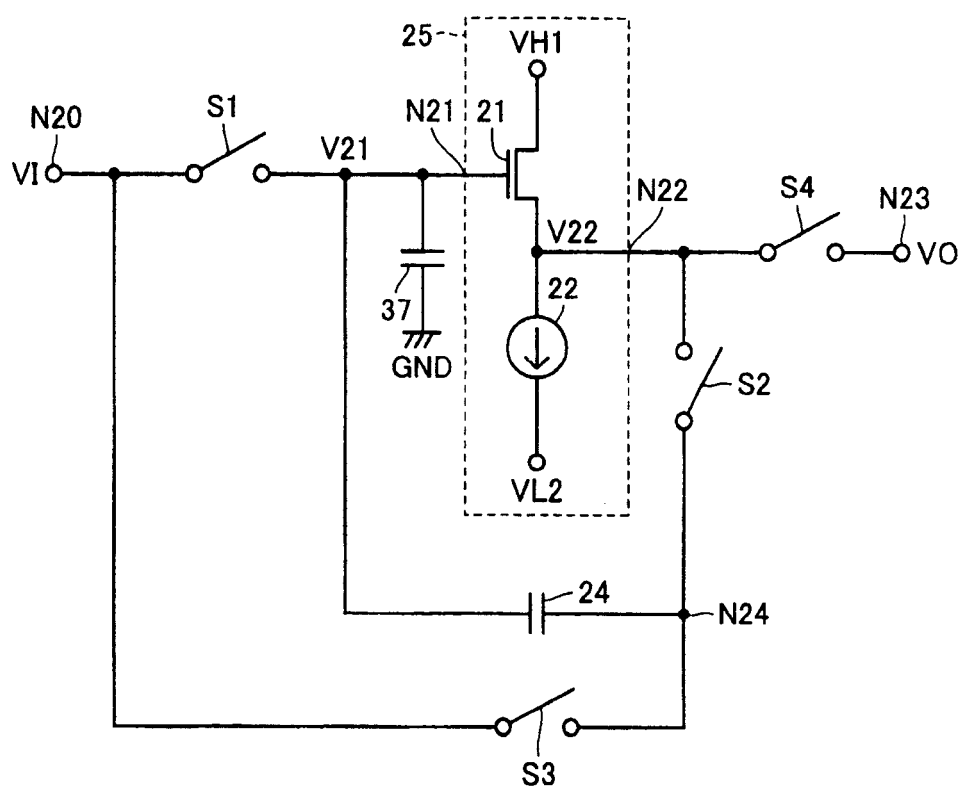
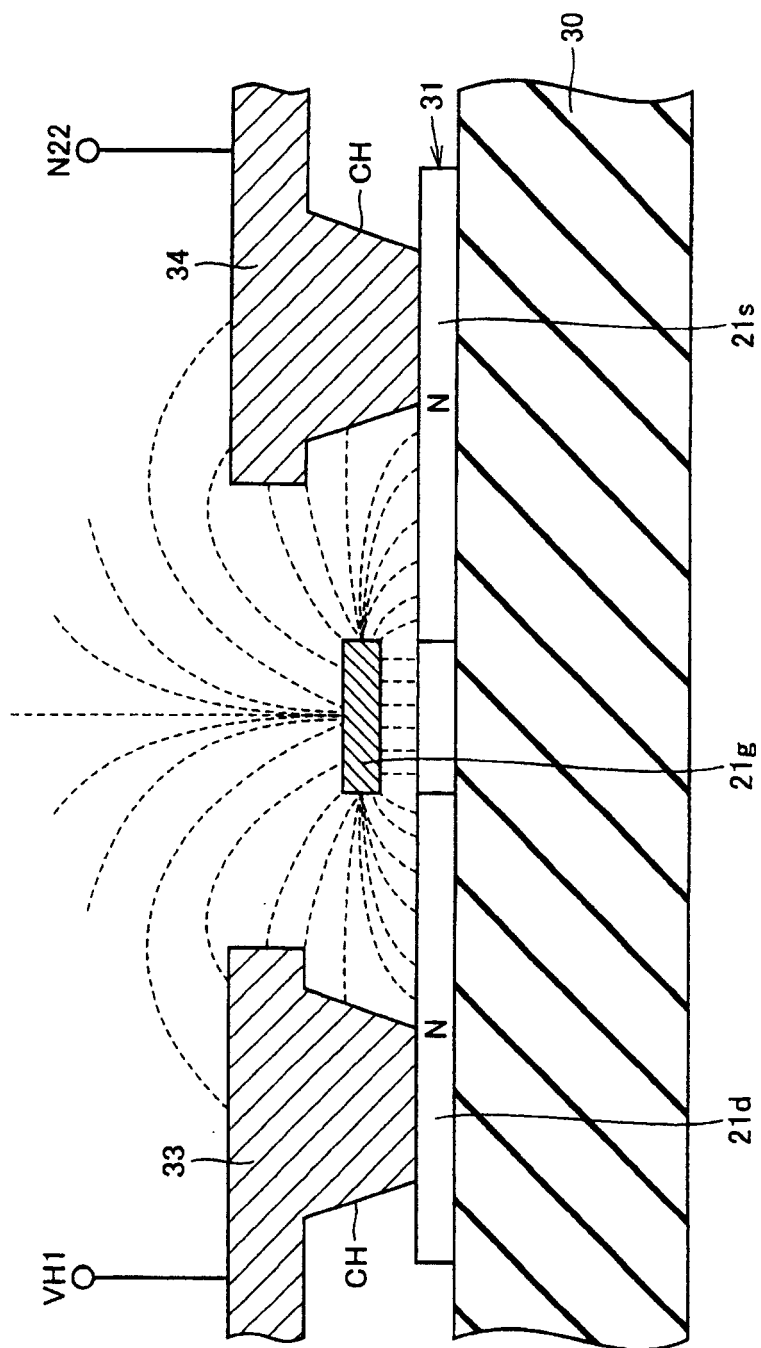
36

图 7



8
[X]

40

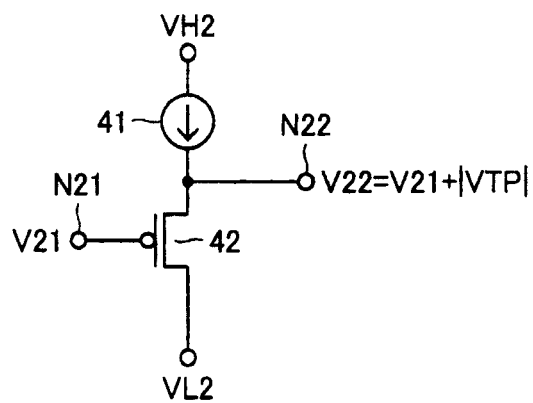


图 9

45

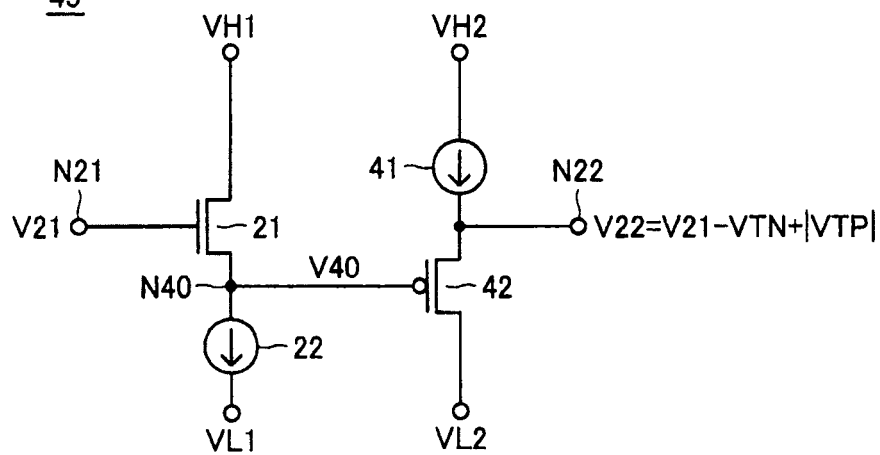


图 10

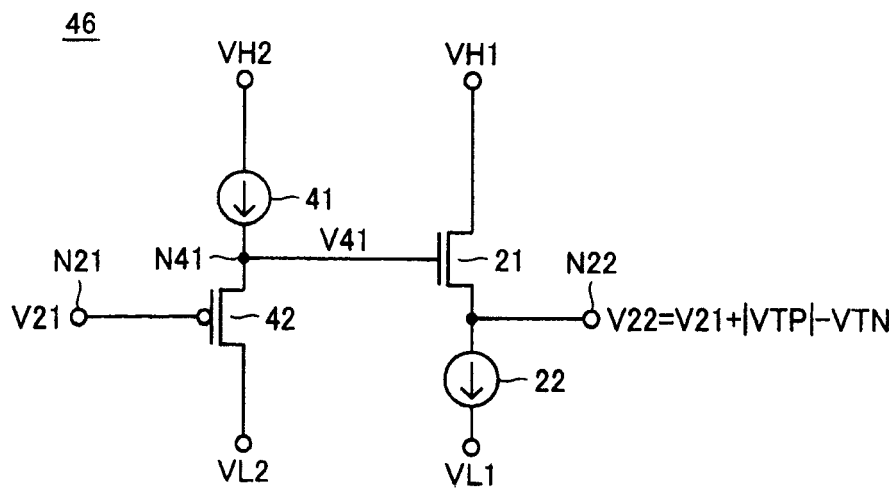


图 11

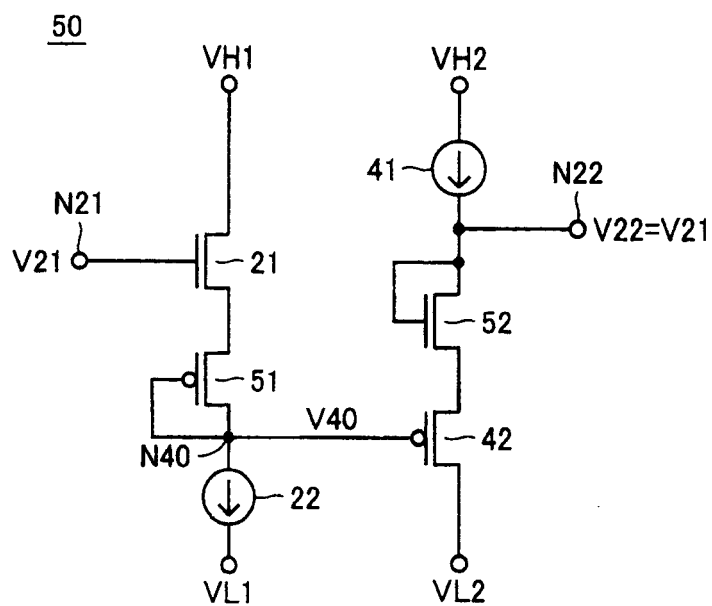


图 12

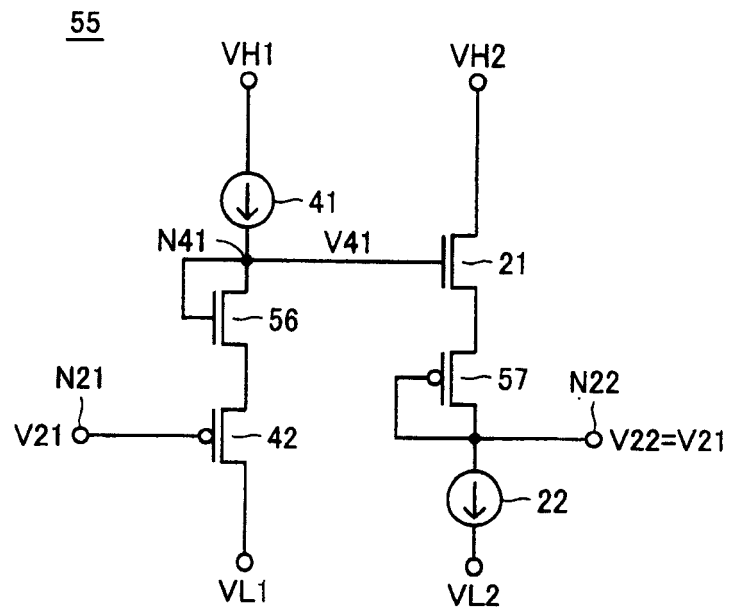


图 13

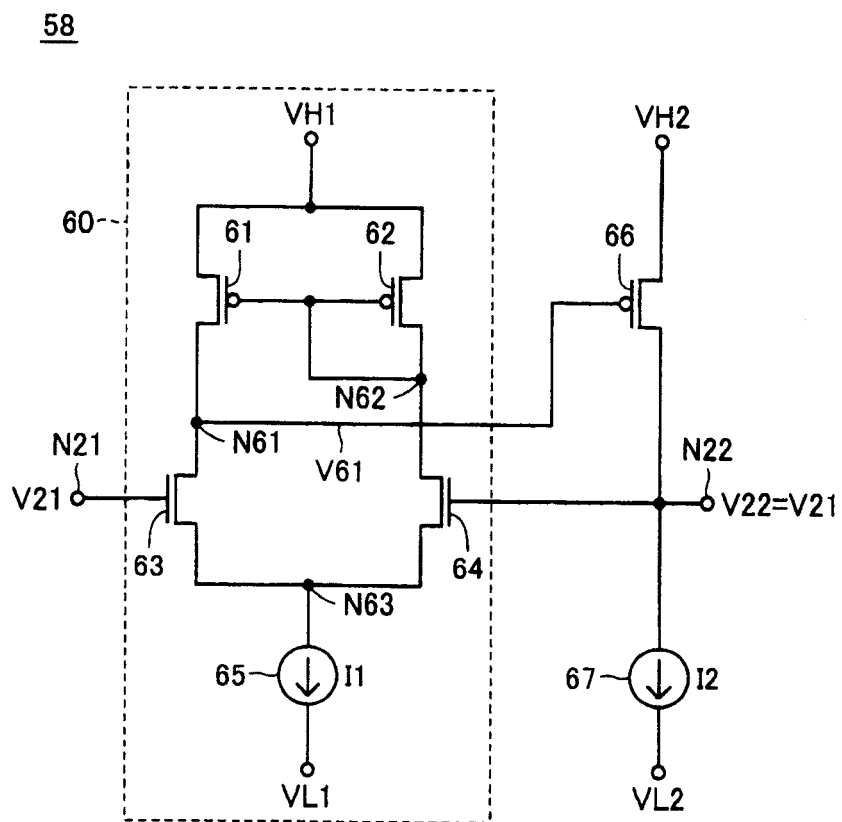


图 14

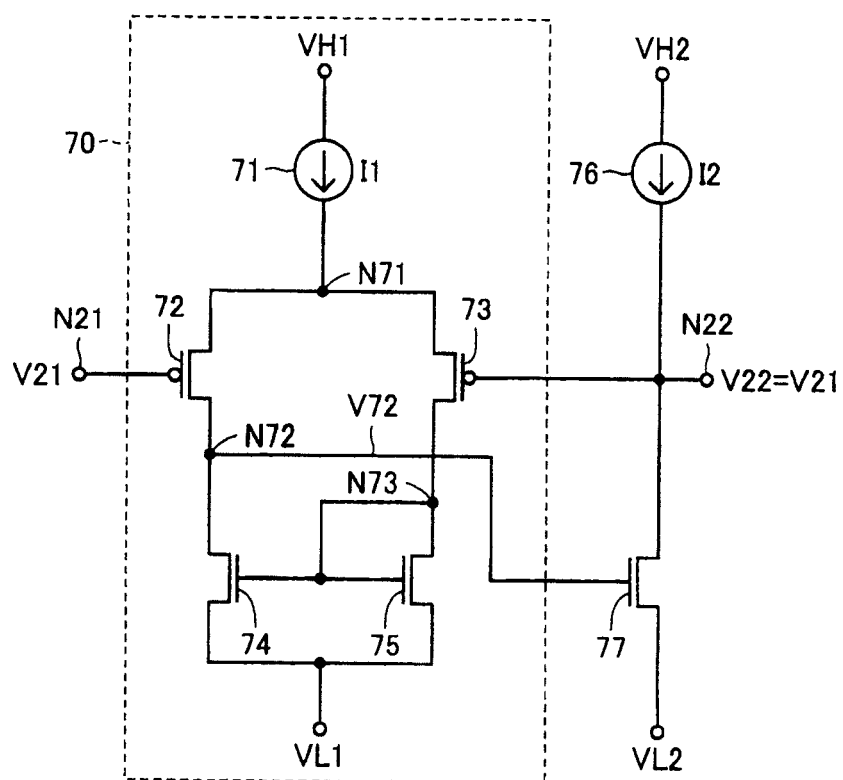
68

图 15

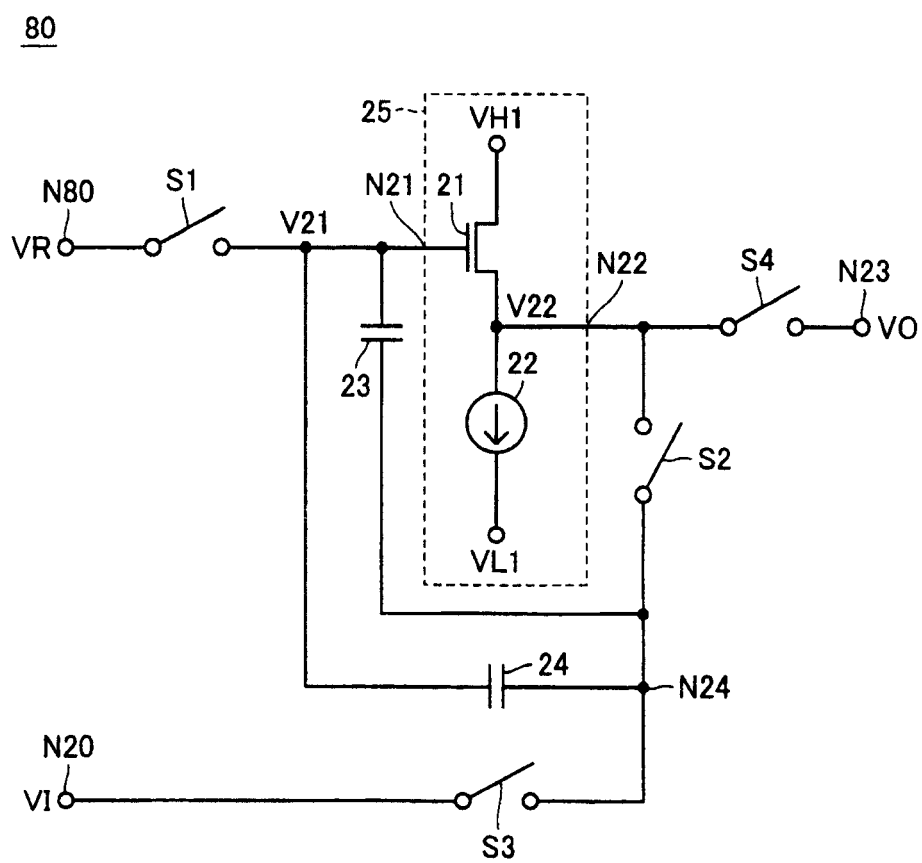


图 16

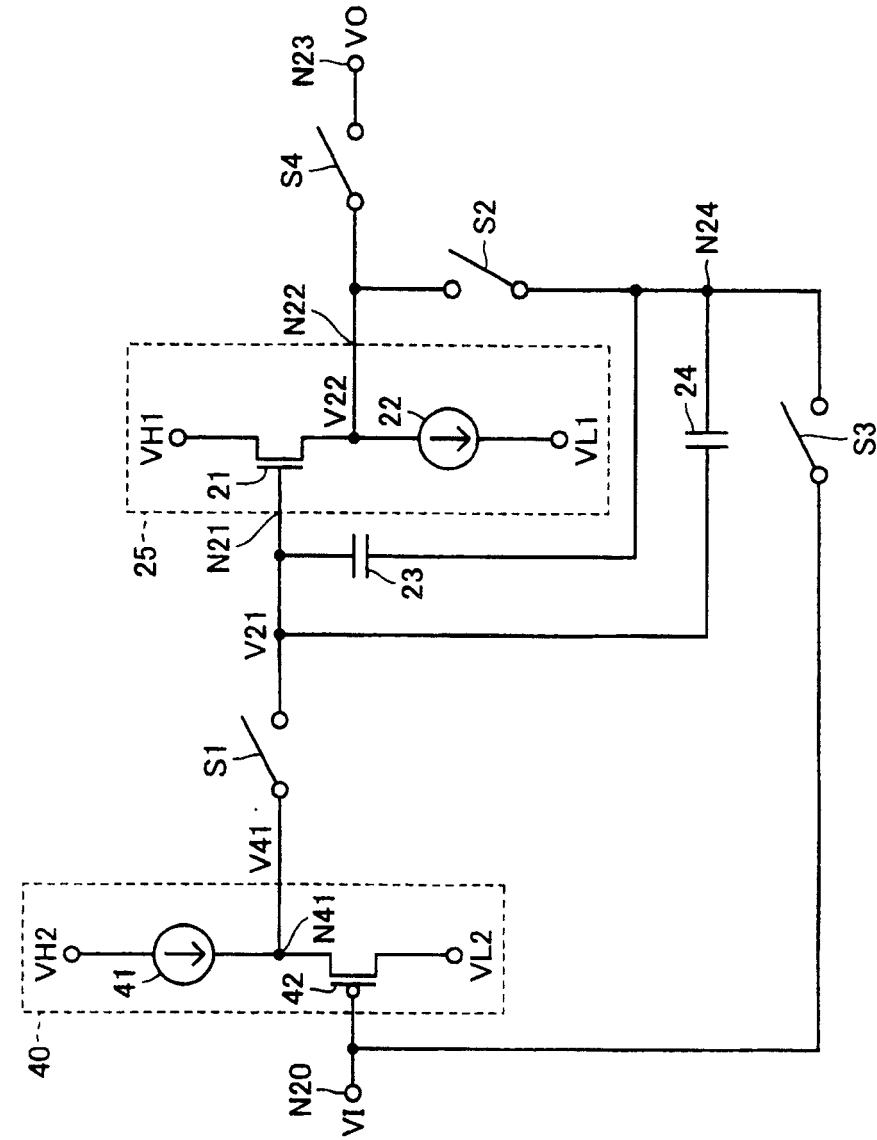


图 17

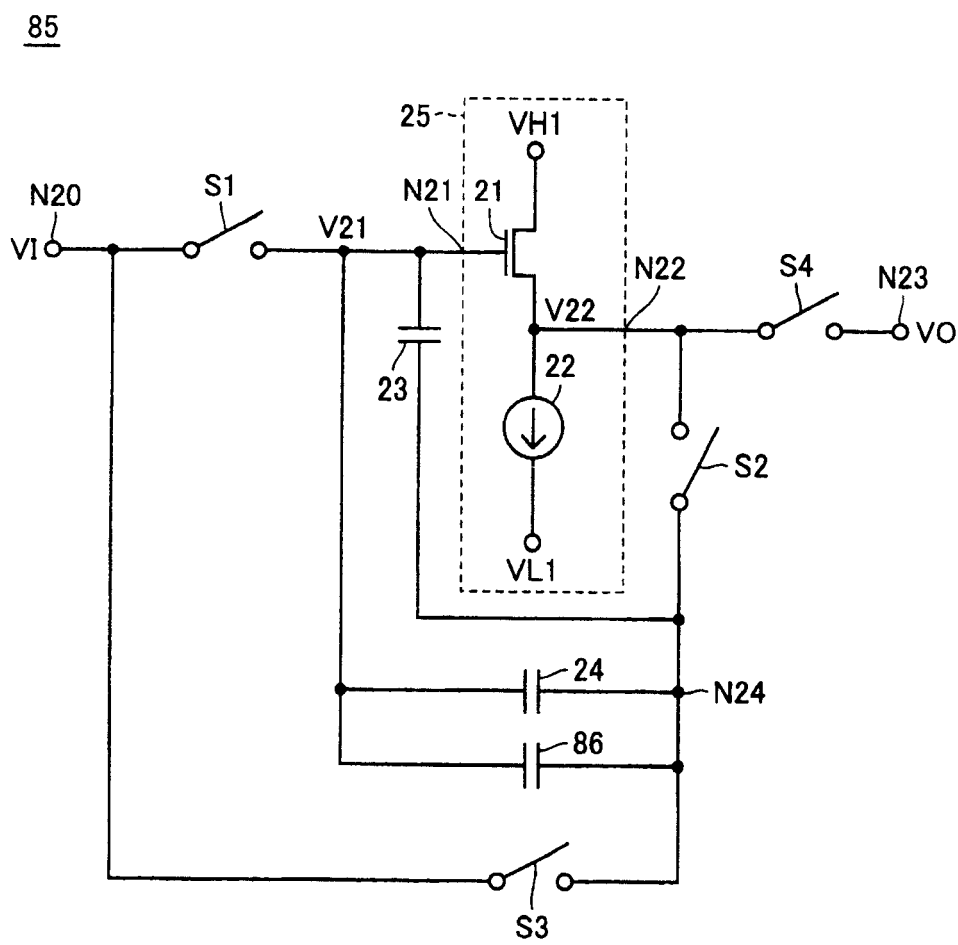
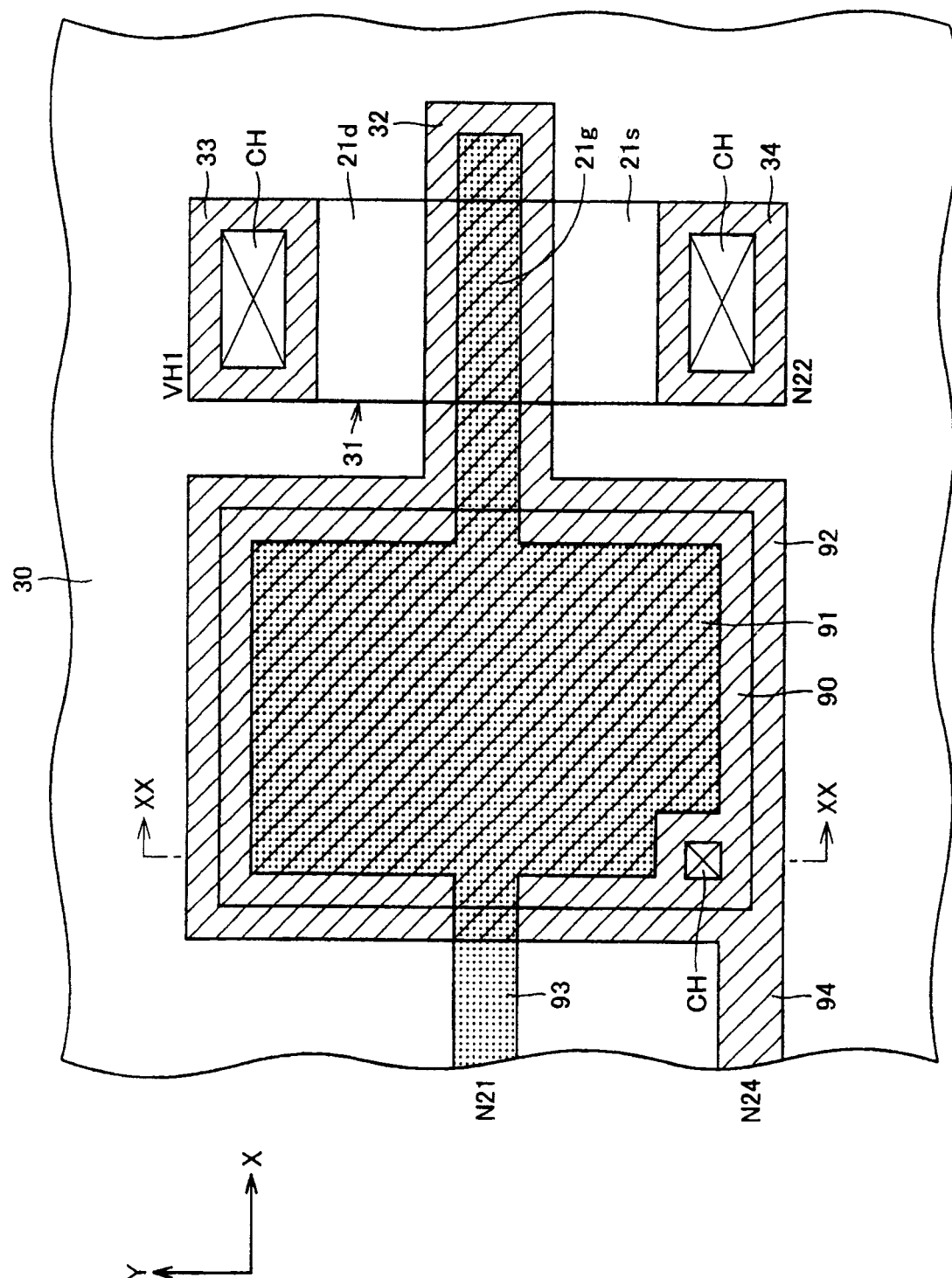


图 18



19 圖

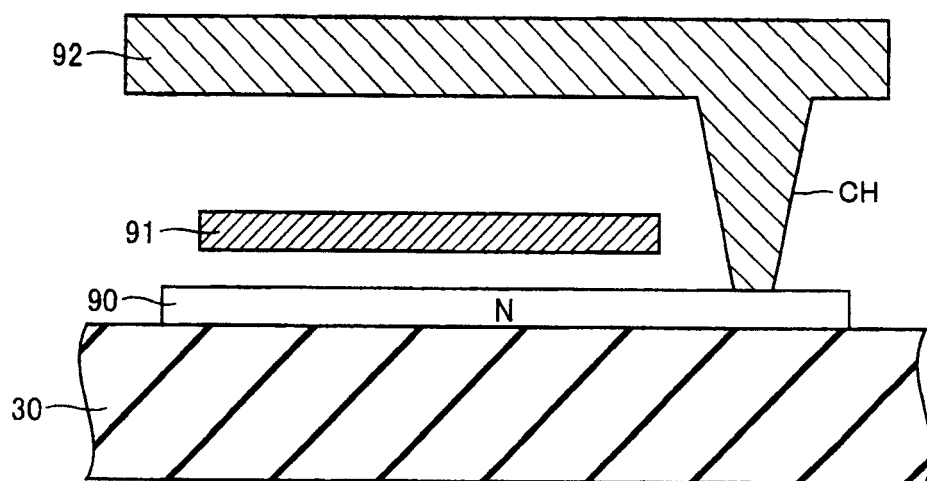


图 20

专利名称(译)	具有偏移补偿功能的驱动电路以及使用该驱动电路的液晶显示装置		
公开(公告)号	CN1684362A	公开(公告)日	2005-10-19
申请号	CN200510051698.0	申请日	2005-02-25
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	飞田洋一		
发明人	飞田洋一		
IPC分类号	G02F1/133 G02F1/1362 G09G3/36 H03F3/50		
CPC分类号	G09G3/3688 G02F1/136213 G09G2310/027 B65B11/025 B65B41/12 B65B61/10 B65H35/06 B65H81/00 B65H2301/51532 B65H2801/81		
代理人(译)	刘宗杰		
优先权	2004119997 2004-04-15 JP		
外部链接	Espacenet SIPO		

摘要(译)

在该彩色液晶显示装置所含的模拟放大器单位电路(20)中，覆盖着驱动电路(25)的输入晶体管(21)的栅电极(21g)形成铝布线(32)，将栅电极(21g)和铝布线(32)之间的电容作为偏移补偿用电容器(23)来使用。因此，能够减小输入晶体管(21)的栅电极(21g)的寄生电容，可以不增大电容器(24)所占面积而正确地消除偏移电压。

