



[12] 发明专利申请公开说明书

[21] 申请号 200410049335.9

[43] 公开日 2004 年 12 月 29 日

[11] 公开号 CN 1558393A

[22] 申请日 2004.6.11

[21] 申请号 200410049335.9

[30] 优先权

[32] 2004. 1. 22 [33] US [31] 10/761, 211

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 叶信宏

[74] 专利代理机构 北京市柳沈律师事务所

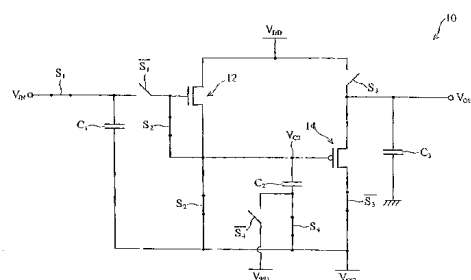
代理人 王志森 黄小临

权利要求书 3 页 说明书 6 页 附图 7 页

[54] 发明名称 用于液晶显示器的缓冲器及其偏移电压的补偿方法

[57] 摘要

一种用于液晶显示器的缓冲器，其中第一晶体管包括连接到输入信号的栅极、连接到第一电源的第一电极、及连接到第二电源的第二电极。第二晶体管包括连接到第一晶体管的第二电极的栅极、连接到第一电源的第一电极、及连接到第二电源的第二电极。当第一电容与输入信号连接时，第一电容连接存储输入信号电压的输入信号。第二电容还包括一端连接到第一晶体管的第二电极及第二晶体管的栅极，第一晶体管导通时在该端提供第二电压。第三电容连接到第二晶体管的第一电极，第二晶体管导通时提供第三电压，其中，第二电压还包括第一偏移，第一偏移包含第一晶体管的栅极对源极的电压，第三电压还包括第二偏移，第二偏移包含第二晶体管的栅极对源极的电压。



1. 一种用于液晶显示器的缓冲器, 包括:

5 一第一晶体管还包括一可连接到一输入信号的栅极、一连接到一第一电源的第一电极、以及一可连接到一第二电源的第二电极;

一第二晶体管还包括一连接到该第一晶体管的该第二电极的栅极、一可连接到该第一电源的第一电极、以及一可连接到该第二电源的第二电极;

10 一第一电容, 当连接到该输入信号时, 可连接存储该输入信号的电压的该输入信号, 而当与该输入信号断线时, 可提供一第一电压给该第一晶体管的该栅极;

一第二电容还包括一端连接到该第一晶体管的该第二电极以及该第二晶体管的该栅极, 以于该第一晶体管导通时在该端提供一第二电压; 以及

一第三电容连接到该第二晶体管的该第一电极, 以于该第二晶体管导通时提供一第三电压;

15 其中, 该第二电压还包括一第一偏移, 该第一偏移包含了该第一晶体管的栅极对源极的电压, 而第三电压还包括一第二偏移, 该第二偏移包含了该第二晶体管的栅极对源极的电压。

20 2. 如权利要求 1 所述的用于液晶显示器的缓冲器, 还包括一第四电容, 包含一端可连接到该第二晶体管的该第二电极, 以及另一端可连接到该第一电容。

3. 如权利要求 1 所述的用于液晶显示器的缓冲器, 该第一电压还包括该输入信号的该电压。

4. 如权利要求 1 所述的用于液晶显示器的缓冲器, 该第一电压还包括一参考电压。

25 5. 如权利要求 1 所述的用于液晶显示器的缓冲器, 该第一电压还包括该输入信号的该电压以及数个各包含该第一晶体管与该第二晶体管的偏移电压。

6. 如权利要求 1 所述的用于液晶显示器的缓冲器, 该第二电压还包括该第一电压与一包含该第一晶体管的栅极对源极电压的偏移电压。

30 7. 如权利要求 1 所述的用于液晶显示器的缓冲器, 该第三电压以该第一晶体管与该第二晶体管各别的阈值电压作补偿。

8. 如权利要求 2 所述的用于用于液晶显示器的缓冲器, 当该第二晶体管导通时, 该第四电容提供一第四电压。

9. 如权利要求 8 所述的用于用于液晶显示器的缓冲器, 该第四电压还包括该第一晶体管与该第二晶体管的栅极对源极电压的偏移电压。

5 10. 一用于液晶显示器的缓冲器, 包括:

一第一晶体管还包括一可连接到一输入信号的栅极;

一第二晶体管还包括一连接到该第一晶体管的一电极的栅极;

一第一电容, 当该第一电容与该输入信号连接时, 可连接到该输入信号以及该第一晶体管的该栅极; 而当该第一电容与该输入信号断线时, 可提供
10 该输入信号的该电压给该第一晶体管的该栅极。

一第二电容, 连接到该第二晶体管的该栅极, 以于该第一晶体管导通时提供一电压给该第二晶体管的该栅极, 其中, 该电压包含一第一偏移分量; 以及

一第三电容, 提供一电压, 该电压包含一第二偏移分量, 该第二偏移分量于该第二晶体管导通时将该第一偏移分量予以中和。
15

11. 如权利要求 10 所述的用于液晶显示器的缓冲器, 该第一偏移分量还包括该第一晶体管的栅极对源极的电压。

12. 如权利要求 10 所述的用于液晶显示器的缓冲器, 该第一偏移分量还包括该第一晶体管的阈值电压。

20 13. 如权利要求 10 所述的用于液晶显示器的缓冲器, 该第二偏移分量还包括该第二晶体管的栅极对源极的电压。

14. 如权利要求 10 所述的用于液晶显示器的缓冲器, 该第二偏移分量还包括该第二晶体管的阈值电压。

15. 一种用于液晶显示器的缓冲器, 包括:

25 一第一电容可连接到一输入信号, 于第一周期中, 存储一参考电压, 且于该第一周期后的第二周期中, 存储该输入信号的电压;

一第二电容于该第一周期中提供一包含一第一偏移的电压, 且于该第二周期中, 提供一电压包含另一第一偏移, 以中和已存的第一偏移;

一第三电容于该第一周期中提供一电压, 该电压包含一第二偏移; 并于
30 第二周期中, 提供一包含另一第二偏移的电压, 以中和已存的第二偏移; 以及

一第四电容于该第一周期中，存储该第一与第二偏移。

16. 如权利要求 15 所述的用于液晶显示器的缓冲器，还包括一第一晶体管与一第二晶体管。

17. 如权利要求 16 所述的用于液晶显示器的缓冲器，该第一与第二偏移还分别包括该第一晶体管与第二晶体管的栅极对源极的电压。

18. 如权利要求 16 所述的用于液晶显示器的缓冲器，该另一第一与另一第二偏移还分别包括该第一晶体管与第二晶体管的栅极对源极的电压。

19. 如权利要求 15 所述的用于液晶显示器的缓冲器，该参考电压还包括一零电压。

用于液晶显示器的缓冲器及其偏移电压的补偿方法

5 技术领域

本发明有关于一种液晶显示器装置，且特别是有关于一种用于液晶显示器装置的模拟缓冲电路，以及一种补偿用于液晶显示器装置的模拟缓冲电路中的偏移电压的方法。

10 背景技术

有源矩阵液晶显示器通常包含一显示面板与一驱动显示面板的驱动电路；驱动电路还包含用以选定栅极线的栅极驱动器以及数据驱动器，数据驱动器依据所选定的栅极线将像素信号通过数据线提供给像素。在低温多晶硅有源矩阵液晶显示器中，驱动电路可直接形成于一玻璃基板上，一低温多晶硅有源矩阵液晶显示器的数据驱动器通常在输出端使用源极跟随(source follower)模拟缓冲器，使用源极跟随放大器的缓冲器输出一电压，该电压经源极跟随放大器将输入电压减去晶体管的栅极对源极的电压而产生，然而，缓冲器的输出电压亦受组件特性的变异影响，因此对不受组件特性影响且有简单电路的缓冲器的需求日益增加。

20 常规的源极跟随技术的范例公开于美国专利号 6,469,562 (此后以'562 专利代表)，发明人为 Shih 等人，标题为“具有 V_{GS} 补偿的源极跟随器”，'562 专利公开一包含一定电流源的源极跟随器电路，然而，在低温多晶硅有源矩阵液晶显示器中，每一数据线对应于一缓冲器，由于对高分辨率面板的需求日增，'562 专利的缓冲器电路会产生过多的功耗，尤有甚者，虽然理论上当晶体管工作于饱和区时，定电流正比于 $(V_{GS}-V_T)^2$ ，此处的 V_{GS} 为栅极对源极的电压， V_T 为晶体管的阈值电压，但实际上定电流会受到晶体管的漏极对源极电压 V_{DS} 的影响，结果平方 $(V_{GS}-V_T)$ 会受到影响，而无法适当地提供线性补偿。

发明内容

30 因此，本发明有关于一种模拟缓冲电路，以及一种补偿模拟缓冲电路中的偏移电压的方法，以消除因常规技术的限制与缺点所产生的问题。

为实现这些或其它的好处，本发明提供一用于液晶显示器装置的缓冲电路，包括一第一晶体管、一第二晶体管、一第一电容、一第二电容以及一第三电容。第一晶体管包括可连接到一输入信号的栅极、一连接到一第一电源的第一电极、以及一可连接到一第二电源的第二电极。第二晶体管包括一连接到第一晶体管的第二电极的栅极、一可连接到一第一电源的第一电极、以及一可连接到一第二电源的第二电极。当第一电容与输入信号连接时，第一电容可连接存储输入信号电压的输入信号；而当第一电容与输入信号断线时，可提供一第一电压给第一晶体管的栅极。第二电容还包括一端连接到第一晶体管的第二电极以及第二晶体管的栅极，以于第一晶体管导通时在该端提供一第二电压。第三电容连接到第二晶体管的第二电极，以于第二晶体管导通时提供一第三电压，其中，第二电压还包括一第一偏移，第一偏移包含了第一晶体管的栅极对源极的电压，而第三电压还包括一第二偏移，第二偏移包含了第二晶体管的栅极对源极的电压。

依据本发明，提供一用于液晶显示器的缓冲电路，包括一第一晶体管、一第二晶体管、一第一电容、一第二电容以及一第三电容。第一晶体管包括可连接到一输入信号的栅极。第二晶体管还包括一连接到第一晶体管的一电极的栅极。第一电容可连接到输入信号以及第一晶体管的栅极，当第一电容与输入信号连接时，存储一输入信号的电压；而当第一电容与输入信号断线时，可提供输入信号的电压给第一晶体管的栅极。第二电容连接到第二晶体管的栅极，以于第一晶体管导通时提供一电压给第二晶体管的栅极，其中，该电压包含一第一偏移分量。第三电容提供一电压，该电压包含一第二偏移分量，第二偏移分量于第二晶体管导通时将第一偏移分量予以中和。

依据本发明，还提供一用于液晶显示器的缓冲电路，包括一第一电容、一第二电容、一第三电容以及一第四电容。第一电容可连接到一输入信号，于第一周期中，存储一参考电压，且于第一周期后的第二周期中，存储输入信号的电压。第二电容于第一周期中提供一电压，该电压包含一第一偏移；且于第二周期中，提供一电压包含另一第一偏移，以中和已存的第一偏移。第三电容于第一周期中提供一电压，该电压包含一第二偏移；并于第二周期中，提供一包含另一第二偏移的电压，以中和已存的第二偏移。第四电容于第一周期中，存储第一与第二偏移。

为了让本发明的上述和其它目的、特征、和优点能更明显易懂，下文特举

出较佳实施例，并配合附图，详细说明如下：

附图说明

图 1A 至 1C 为依据本发明的一实施例模拟缓冲器电路图。

5 图 2A 至 2D 为依据本发明的另一实施例模拟缓冲器电路图。

10-模拟缓冲器； V_{IN} -输入电压； V_{OUT} -输出电压；12-第一晶体管；14-第二晶体管； C_1 -第一电容； C_2 -第二电容； C_3 -第三电容； S_1 、 $\overline{S_1}$ 、 S_2 、 S_3 、 $\overline{S_3}$ 、 S_4 、 $\overline{S_4}$ -开关； V_{DD} & V_{SS1} & V_{SS2} -电源线；30-模拟缓冲器；32-第一晶体管；34-第二晶体管； CP_1 -第一电容； CP_2 -第二电容； CP_3 -第三电容； CP_4 -第四电容； SW_1 、 $\overline{SW_1}$ 、 SW_2 、 SW_3 、 $\overline{SW_3}$ 、 SW_4 、 $\overline{SW_4}$ -开关。

具体实施方式

图 1A-1C 为依据本发明实施例的一模拟缓冲器 10 的电路图；模拟缓冲器 10 作为一源极跟随器而动作，其中，输出电压 V_{OUT} 随输入电压 V_{IN} 而变动，模拟缓冲器 10 包含一第一晶体管 12、一第二晶体管 14、一第一电容 C_1 、一第二电容 C_2 、以及一第三电容 C_3 ，模拟缓冲器 10 还包含多个开关 S_1 、 $\overline{S_1}$ 、 S_2 、 S_3 、 $\overline{S_3}$ 、 S_4 、 $\overline{S_4}$ ，其中， S_1 与 $\overline{S_1}$ 、 S_3 与 $\overline{S_3}$ 、 S_4 与 $\overline{S_4}$ 为开关对，开关对指一对工作于相对开关状况下的开关，举例而言，当开关 S_1 为关， $\overline{S_1}$ 便为开，反之亦然。

20 第一晶体管 12 包含一栅极(未编号)、一源极(未编号)以及一漏极(未编号)，第一晶体管 12 通过开关对 S_1 与 $\overline{S_1}$ 连接到 V_{IN} ，通过开关 $\overline{S_1}$ 连接到第一电容 C_1 ，通过开关 S_2 连接到第二电容 C_2 与第二晶体管 14，第一晶体管 12 的漏极连接到一电源线 V_{DD} ，第一晶体管 12 的源极连接到一第二电容与第二晶体管 14 的栅极，且亦通过另一开关 S_2 连接到一电源线 V_{SS2} 。第二晶体管 14 包含一栅极(未编号)、一源极(未编号)以及一漏极(未编号)，第二晶体管 14 连接到第一晶体管 12 的源极以及第二电容 C_2 ，第二晶体管 14 的漏极通过开关 $\overline{S_3}$ 连接到 V_{SS2} ，第二晶体管 14 的源极通过开关 S_3 连接到 V_{DD} ，并连接到第三电容 C_3 。第二电容 C_2 包含一端(未编号)，连接到第一晶体管 12 的源极与第二晶体管 14 的栅极，同时第二电容 C_2 包含另一端(未编号)，通过开关 S_4 连接到 V_{SS2} ，
30 并通过开关 $\overline{S_4}$ 连接到一电源线 V_{SS1} 。

依据本发明的一实施例中， V_{DD} 约为 9 伏特， V_{SS2} 约为 -6 伏特， V_{SS1} 大于 V_{SS2}

或约为 0 伏特, 而 V_{IN} 约介于 0 至 4 伏特之间。

模拟缓冲器 10 依序于三阶段中操作以提供输出电压 V_{OUT} , 此三阶段为重设与取样、充电、以及放电与维持, 分别示于图 1A-1C。

请参照图 1A, 模拟缓冲器 10 工作于重设与取样的阶段中, 在此阶段, 5 开关 S_1 、 S_2 、 $\overline{S_3}$ 与 S_4 为闭合, 而 $\overline{S_1}$ 、 S_3 与 $\overline{S_4}$ 为断开。由于开关 S_1 为闭合, 而 $\overline{S_1}$ 为断开, 输入电压 V_{IN} 存储于第一电容 C_1 , 并与第一晶体管 12 的栅极隔绝。在第一电容 C_1 的一端(未编号)的电压 V_{C1} 约为 V_{IN} , 由于第一晶体管 12 的栅极的偏压为 V_{SS2} , 第一晶体管 12 为关断, 又因开关 S_2 为闭合, 第二电容 C_2 放电至电源线 V_{SS2} , 第二电容 C_2 一端(未编号)的电压 V_{C2} 被拉至 V_{SS2} , 于是, 在重设与取样阶段, 输入电压 V_{IN} 被取样且第二电容 C_2 被重设。10

请参照图 1B, 模拟缓冲器 10 工作于充电的阶段中, 在此阶段, 开关 $\overline{S_1}$ 、 S_3 与 S_4 为闭合, 而 S_1 、 S_2 、 $\overline{S_3}$ 与 $\overline{S_4}$ 为断开。第一晶体管 12 因第一电容 C_1 所提供的电压 V_{C1} 而导通, 且工作于饱和区, 第一晶体管 12 的源极的电压(亦即 V_{C2}) 被拉至 $V_{C1} - V_{GS1}$, 其中 V_{GS1} 为第一晶体管 12 的栅极对源极的电压, 于是, 第二15 电容 C_2 会充电至 $V_{C1} - V_{GS1}$, 另一方面, 由于开关 S_3 为闭合, 第三电容会充电至 V_{DD} 。

请参照图 1C, 模拟缓冲器 10 工作于放电与维持的阶段中, 在此阶段, 开关 $\overline{S_1}$ 、 $\overline{S_3}$ 与 S_4 为闭合, 而 S_1 、 S_2 、 S_3 与 $\overline{S_4}$ 为断开。由于开关 S_3 为断开, 且开关 $\overline{S_3}$ 为闭合, 第二晶体管 14 导通并工作于饱和区, 第三电容 C_3 通过第二晶体管 14 放电, 在第二晶体管 14 的源极的电压 V_{C3} 放电至约为 $V_{C2} + V_{SG2}$, 亦即20 $V_{C1} - V_{GS1} + V_{SG2}$ 或 $V_{IN} - V_{GS1} + V_{SG2}$, 其中 V_{SG2} 为第二晶体管 14 的源极对栅极的电压, 于是, 输出电压 V_{OUT} 维持于电压电平 $V_{IN} - V_{GS1} + V_{SG2}$ 。

在放电与维持的阶段之后, 开关 $\overline{S_4}$ 为闭合, 且开关 S_4 为断开, 以关断第一晶体管 12 与第二晶体管 14, 而造成漏电流的减少, 当晶体管 12 与 14 从25 饱和区切换至关断时, 电压 V_{GS1} 与 V_{SG2} 大致上约分别等于第一晶体管 12 与第二晶体管 14 的阈值电压 V_{th1} 与 V_{th2} , 输出电压 V_{OUT} 变成约为 $V_{IN} - V_{th1} + |V_{th2}|$, 有助于造成输入电压 V_{IN} 的线性补偿。

图 2A-2D 为依据本发明另一实施例的模拟缓冲器 30 的电路图; 模拟缓冲器 30 包含一第一晶体管 32、一第二晶体管 34、一第一电容 CP_1 、一第二电容30 CP_2 、一第三电容 CP_3 以及一第四电容 CP_4 , 模拟缓冲器 30 还包含多个开关 SW_1 、 SW_2 、 SW_3 、 $\overline{SW_3}$ 、 SW_4 、 $\overline{SW_4}$ 、 SW_5 、 $\overline{SW_5}$ 、 SW_6 与 SW_7 , 其中, SW_3 与 $\overline{SW_3}$ 、 SW_4 与 $\overline{SW_4}$

以及 SW_5 与 $\overline{SW_5}$ 为开关对。

第一晶体管 32 包含一栅极(未编号)、一源极(未编号)以及一漏极(未编号), 第一晶体管 32 的栅极通过开关 SW_1 连接到 V_{IN} , 并通过开关 SW_7 连接到一接地电平, 同时还连接到第一电容 CP_1 的一端(未编号), 第一电容 CP_1 的另一端(未编号)通过开关 SW_5 连接到第四电容 CP_4 的一端, 并过开关 SW_6 连接到一接地电平; 第一晶体管 32 的漏极连接到一电源线 V_{DD} ; 第一晶体管 32 的源极连接到第二电容 CP_2 与第二晶体管 34 的栅极, 并通过开关 SW_2 连接到电源线 V_{SS2} 。

第二晶体管 34 包含一栅极(未编号)、一源极(未编号)以及一漏极(未编号), 第二晶体管 34 的栅极连接到第一晶体管 32 的源极以及第二电容 CP_2 , 第二晶体管 34 的漏极通过开关 $\overline{SW_3}$ 连接到 V_{SS2} , 第二晶体管 34 的源极通过开关 SW_3 连接到 V_{DD} , 还连接到第三电容 CP_3 , 并通过开关 SW_7 连接到第四电容 CP_4 。

第二电容 CP_2 包含一端(未编号), 连接到第一晶体管 32 的源极、第二晶体管 34 的栅极, 并通过开关 $\overline{SW_4}$ 连接到一电源线 V_{SS1} , 同时第二电容 CP_2 的另一端(未编号)通过开关 SW_4 连接到 V_{SS2} 。第四电容 CP_4 包含一端(未编号), 通过 SW_7 连接到第二晶体管 34 的源极, 并通过开关 SW_5 连接到一接地电平, 同时第四电容 CP_4 的另一端(未编号)通过开关 SW_5 连接到第一电容 CP_1 , 并通过开关 $\overline{SW_5}$ 连接到一接地电平。

模拟缓冲器 30 依序于四阶段中操作以提供输出电压 V_{OUT} , 此四阶段为第一重设与取样、第一放电与维持、第二重设与取样以及第二放电与维持, 分别示于图 2A-2D。

请参照图 2A, 模拟缓冲器 30 工作于第一重设与取样的阶段中, 在此阶段, 开关 SW_2 、 SW_3 、 SW_4 、 $\overline{SW_5}$ 与 SW_7 为闭合, 而开关 SW_1 、 $\overline{SW_3}$ 、 $\overline{SW_4}$ 、 SW_5 与 SW_6 为断开。由于开关 SW_1 为断开, 输入电压 V_{IN} 与第一晶体管 32 隔绝; 由于开关 SW_7 为闭合, 在第一电容 CP_1 的一端的电压 V_{CP1} 为零。由于开关 SW_2 与 SW_4 为闭合, 在第二电容 CP_2 的一端的电压 V_{CP2} 被拉至 V_{SS2} , 第一晶体管 32 会导通, 并工作于饱和模式, 于是, 一零电压被取样且第二电容 CP_2 会重设, 在开关 SW_7 、 SW_2 与 SW_4 闭合之后, 开关 SW_3 与 $\overline{SW_5}$ 亦变成为闭合, 以对第三电容 CP_3 与第四电容 CP_4 进行充电, 第三电容 CP_3 一端的电压 V_{CP3} 与第四电容 CP_4 一端的电压 V_{CP4} 会充电至 V_{DD} 。

请参照图 2B, 模拟缓冲器 30 工作于第一放电与维持的阶段中, 在此阶

段, 开关 SW_4 、 $\overline{SW_3}$ 、 $\overline{SW_5}$ 与 SW_7 为闭合, 而开关 SW_1 、 SW_2 、 SW_3 、 $\overline{SW_4}$ 、 SW_5 与 SW_6 为断开。由于开关 SW_2 为断开, 第一晶体管 32 的源极电压, 亦即 V_{CP2} , 会拉至 $0-V_{GS1}$ 或 $-V_{GS1}$, 其中, V_{GS1} 为第一晶体管 12 的栅极对源极电压, 由于开关 SW_3 为断开且开关 $\overline{SW_3}$ 为闭合, 第二晶体管会导通并工作于饱和区, 第三电容 CP_3 与第四电容 CP_4 通过第二晶体管 34 而放电, 电压 V_{CP3} 与 V_{CP4} 会放电至 $-V_{GS1} + V_{SG2}$, 其中 V_{SG2} 为在时间 t_0 时, 第二晶体管 34 的源极对栅极的电压, 于是, 零输入电平会产生一偏移电压 $-V_{GS1} + V_{SG2}$ 并维持于电容 CP_3 , 第一级与第二级所决定的偏移电压会用以补偿输入信号 V_{IN} 。

请参照图 2C, 模拟缓冲器 30 工作于第二重设与取样的阶段中, 在此阶段, 开关 SW_1 、 SW_2 、 SW_3 、 SW_4 、 $\overline{SW_5}$ 与 $\overline{SW_6}$ 为闭合, 而开关 $\overline{SW_3}$ 、 $\overline{SW_4}$ 、 SW_5 与 SW_7 为断开。由于开关 SW_1 与 SW_6 为闭合, 且开关 SW_7 为断开, V_{CP1} 会充电至 V_{IN} , 由于开关 SW_2 与 SW_4 为闭合, V_{CP2} 会被拉至 V_{SS2} , 于是, 输入电压 V_{IN} 会被取样, 且 V_{CP2} 会再次被重设, 由于开关 SW_3 为闭合, V_{CP3} 会充电至 V_{DD} , 由于 SW_5 与 SW_7 为断开, 且开关 $\overline{SW_5}$ 为闭合, 偏移电压 $-V_{GS1} + V_{SG2}$ 会保持在第四电容 CP_4 。

请参照图 2D, 模拟缓冲器 30 工作于第二放电与维持的阶段中, 在此阶段, 开关 $\overline{SW_3}$ 、 SW_4 、与 SW_5 为闭合, 而开关 SW_1 、 SW_2 、 SW_3 、 $\overline{SW_4}$ 、 $\overline{SW_5}$ 、 SW_6 与 SW_7 为断开。由于开关 SW_5 为闭合, 第一电容 CP_1 与第四电容 CP_4 背对背耦接, 电压 V_{CP1} 会被拉至 $V_{IN} - (-V_{GS1} + V_{SG2})$, 由于开关 SW_2 为断开, V_{CP2} 会被拉至 $V_{IN} - (-V_{GS1} + V_{SG2}) - V_{GS1}$, 当第二晶体管 34 导通时, V_{CP3} 会放电至 $V_{IN} - (-V_{GS1} + V_{SG2}) - V_{GS1} + V_{SG2}$ 或 V_{IN} , 并维持在第三电容 CP_3 , 于是, 输入电压 V_{IN} 在第一与第二级所得的偏移电压 $(-V_{GS1} + V_{SG2})$ 也就是可在第三与第四级得到补偿。

综上所述, 虽然本发明已以一较佳实施例公开如上, 然其并非用以限定本发明, 任何本领域技术人员, 在不脱离本发明的精神和范围的情况下, 可进行各种更动与修改, 因此本发明的保护范围当视所提出的权利要求限定的范围为准。

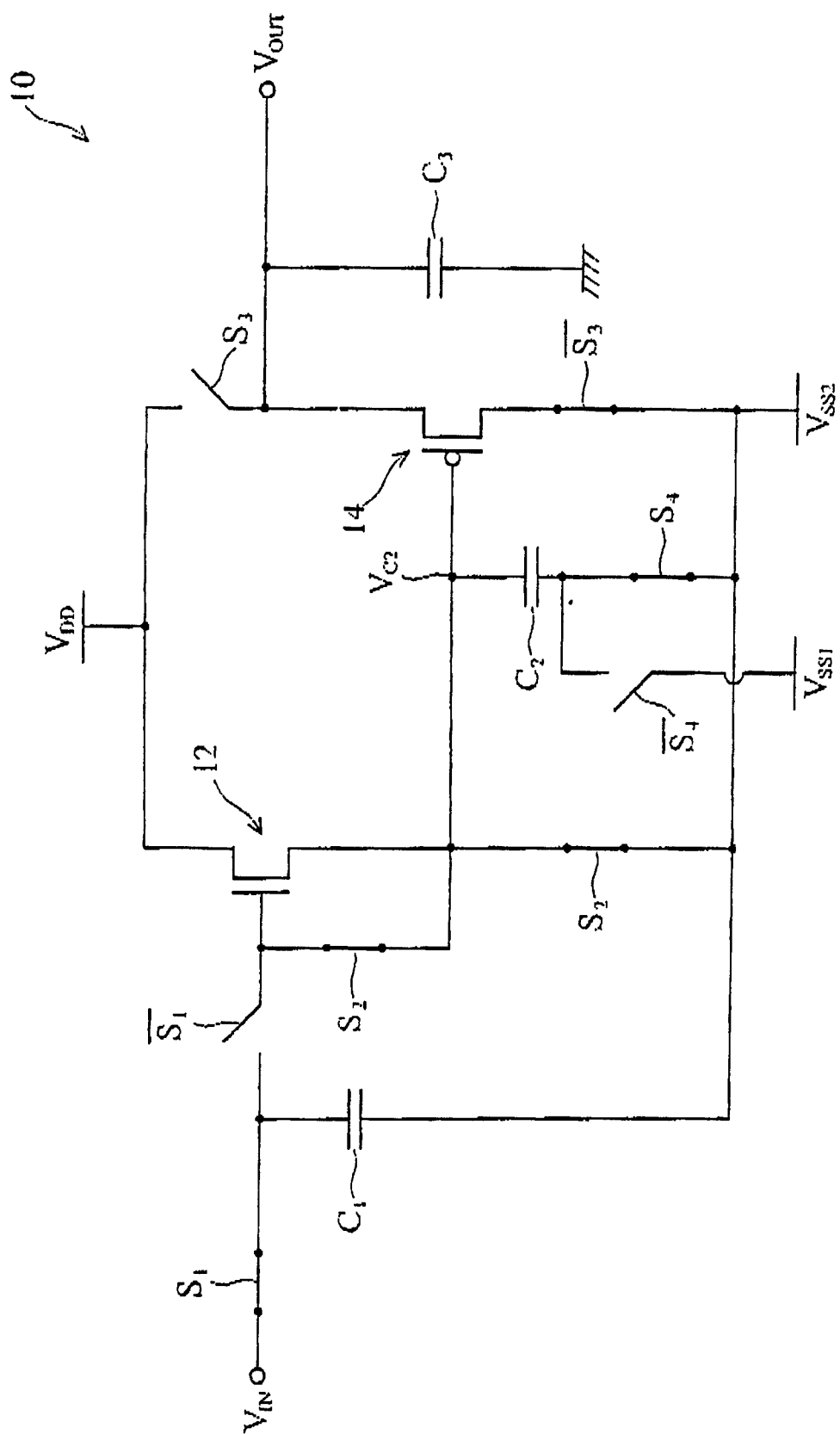


图 1A

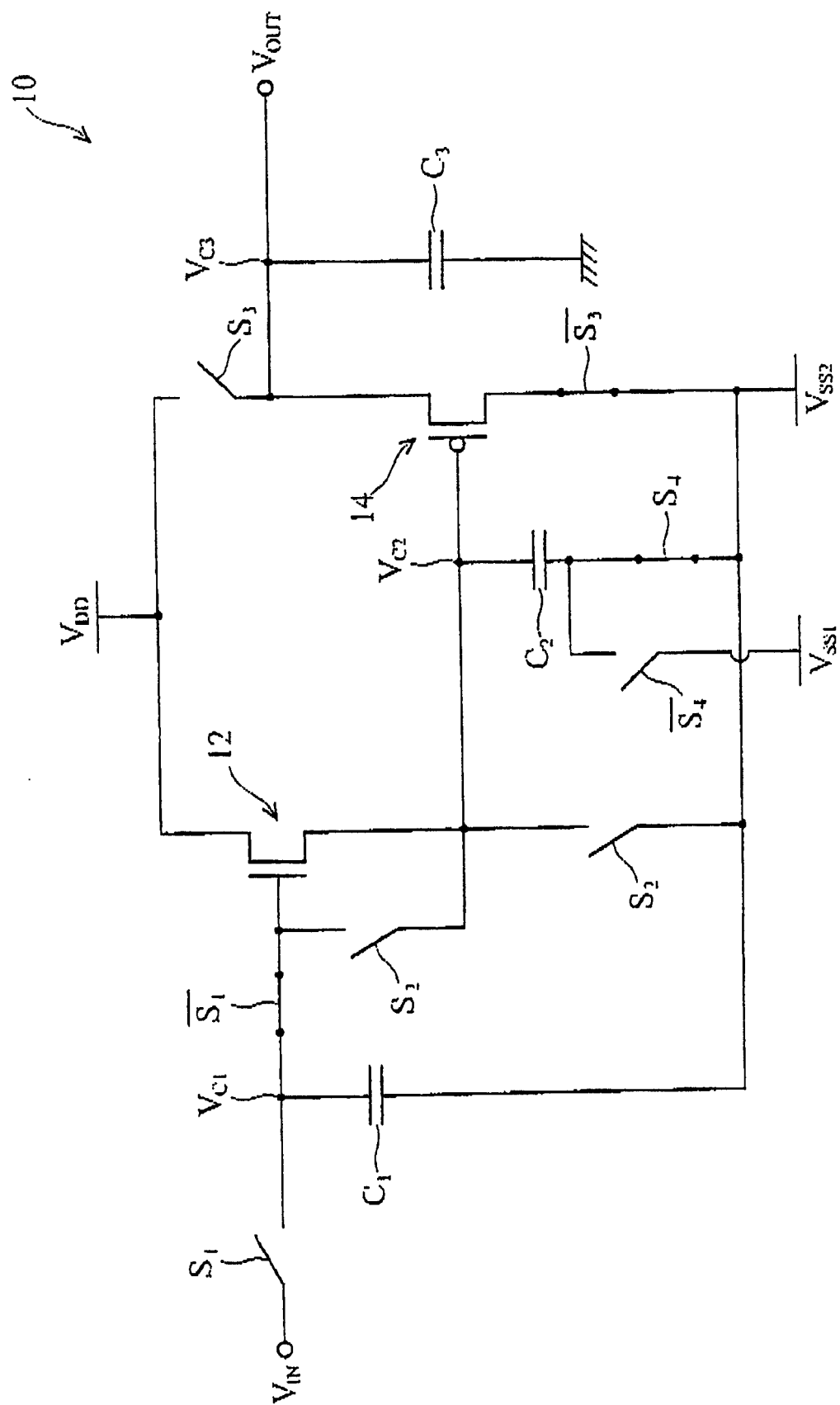


图 1C

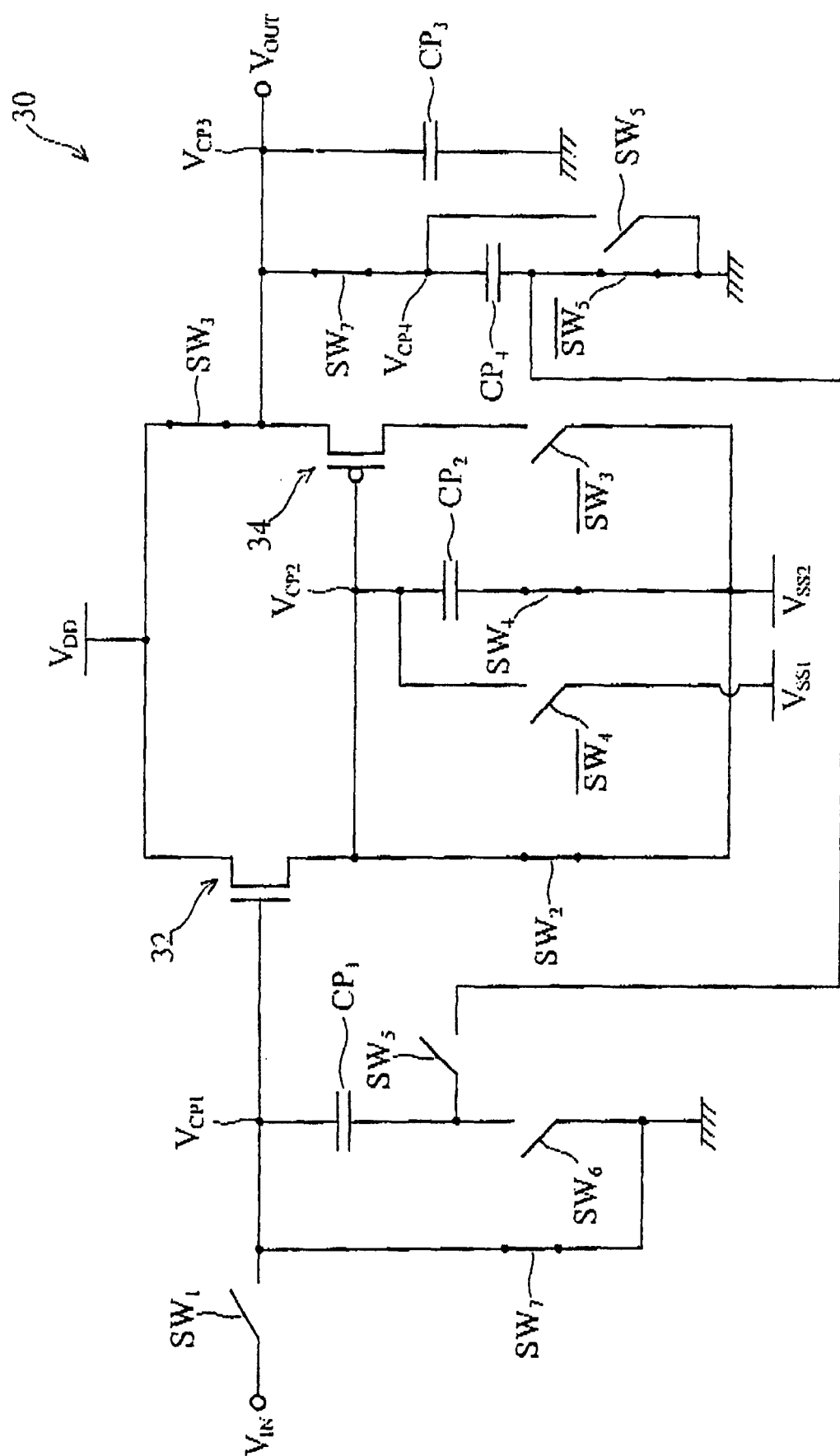


图 2A

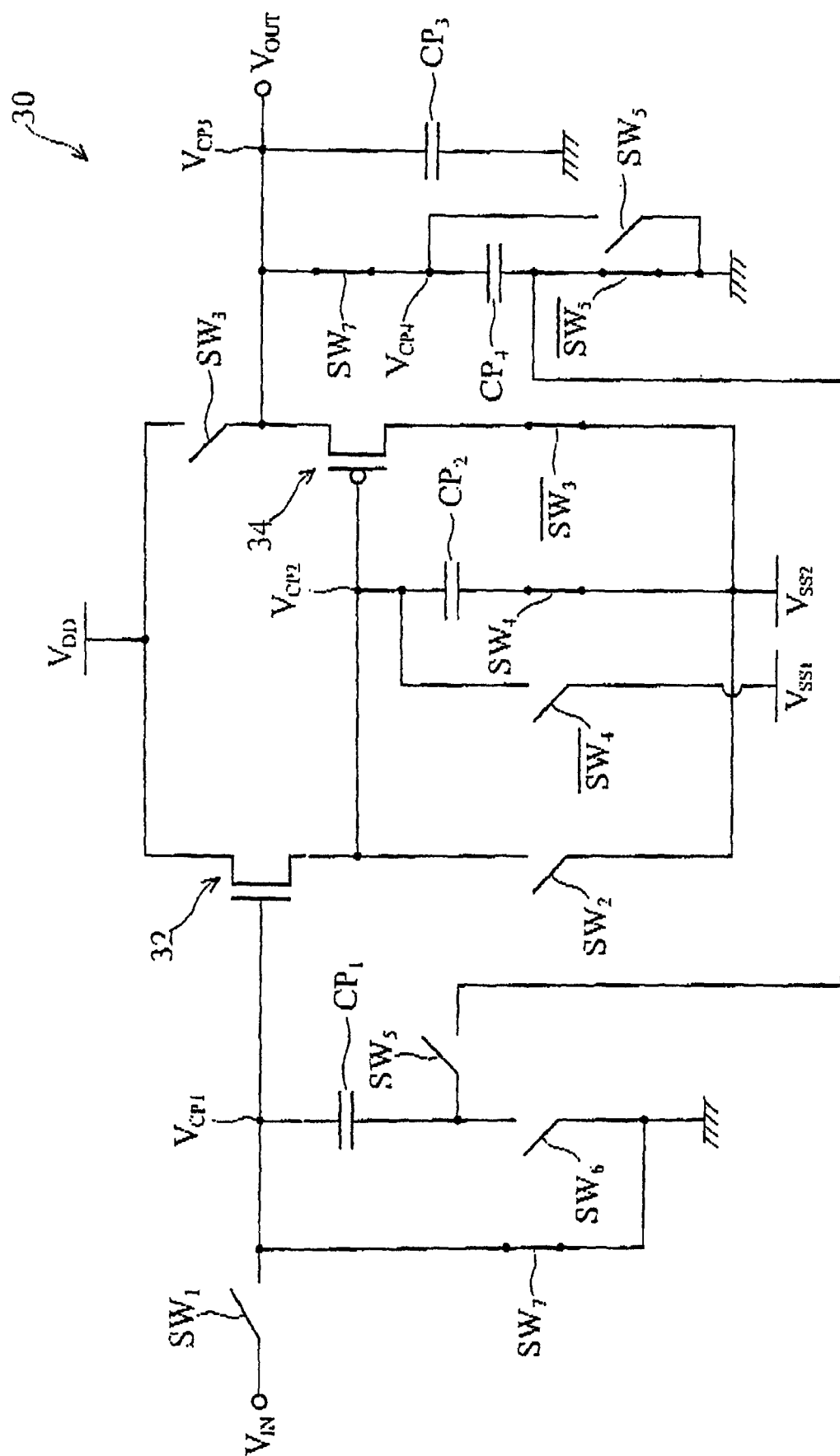


图 2B

专利名称(译)	用于液晶显示器的缓冲器及其偏移电压的补偿方法		
公开(公告)号	CN1558393A	公开(公告)日	2004-12-29
申请号	CN200410049335.9	申请日	2004-06-11
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	叶信宏		
发明人	叶信宏		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3611		
代理人(译)	王志森		
优先权	10/761211 2004-01-22 US		
其他公开文献	CN100399401C		
外部链接	Espacenet SIPO		

摘要(译)

一种用于液晶显示器的缓冲器，其中第一晶体管包括连接到输入信号的栅极、连接到第一电源的第一电极、及连接到第二电源的第二电极。第二晶体管包括连接到第一晶体管的第二电极的栅极、连接到第一电源的第一电极、及连接到第二电源的第二电极。当第一电容与输入信号连接时，第一电容连接存储输入信号电压的输入信号。第二电容还包括一端连接到第一晶体管的第二电极及第二晶体管的栅极，第一晶体管导通时在该端提供第二电压。第三电容连接到第二晶体管的第一电极，第二晶体管导通时提供第三电压，其中，第二电压还包括第一偏移，第一偏移包含第一晶体管的栅极对源极的电压，第三电压还包括第二偏移，第二偏移包含第二晶体管的栅极对源极的电压。

