

[51] Int. Cl⁷

G02F 1/133

H01L 29/786 G03F 7/00



[12] 发明专利申请公开说明书

[21] 申请号 03121973.X

[43] 公开日 2004 年 10 月 20 日

[11] 公开号 CN 1538206A

[22] 申请日 2003.4.18 [21] 申请号 03121973.X

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 陈坤宏 叶光兆

[74] 专利代理机构 北京三友知识产权代理有限公司

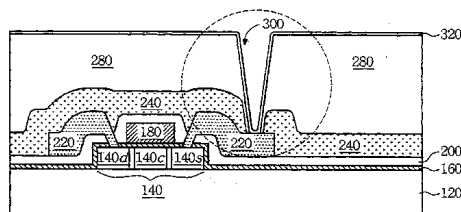
代理人 李 强

权利要求书 2 页 说明书 9 页 附图 6 页

[54] 发明名称 液晶显示器及其制作方法

[57] 摘要

一种液晶显示器，至少包含一层间介电层，是形成于一玻璃底材上，用以覆盖玻璃底材上表面的一元件；一第一接触开口，位于层间介电层中；一内连线层，形成于层间介电层上表面，并填满第一接触开口，以与元件产生电性连结；一防护层，形成于内连线层上表面，并覆盖于元件上方；一第二接触开口，形成于防护层中，以曝露出内连线层的部分上表面；一平坦层，用以完全遮覆防护层，而裸露出第一接触开口的部分底面；一画素电极层，透过第二接触开口的部分底面，与内连线层产生电性连接。利用本发明技术，可避免包覆于平坦层中的防护层受到后续移除程序所使用气体的侵蚀，亦可降低画素电极层与内连线层间的接触阻抗，进而提高此两层间的接触特性。



ISSN 1008-4274

1、一种液晶显示器，至少包含：

5 一层间介电层，形成于一玻璃底材上，用以覆盖该玻璃底材上表面的一元件；

一第一接触开口，位于该层间介电层中；

一内连线层，形成于该层间介电层上表面，并填满该第一接触开口，以与该元件产生电性连结；

一防护层，形成于该内连线层上表面，并覆盖于该元件上方；

10 一第二接触开口，形成于该防护层中，以曝露出该内连线层的部份上表面；其特征还在于还包括：

一平坦层，用以完全遮覆该防护层，而裸露出该第二接触开口的部分底面；以及

15 一画素电极层，透过该第二接触开口的部分底面，而与该内连线层电性连接。

2、如权利要求1所述的液晶显示器，其特征在于：该元件为薄膜电晶体。

3、如权利要求1所述的液晶显示器，其特征在于：该防护层的材料是选自
20 氮化硅、氧化硅或其任意组合。

4、如权利要求1所述的液晶显示器，其特征在于：该平坦层的材料为感光材料。

25 5、如权利要求1所述的液晶显示器，其特征在于：该内连线层的材料是选自铝、钛或其任意组合。

6、一种制作液晶显示器的方法，该方法至少包括下列步骤：

形成一层间介电层于一玻璃底材上，以覆盖该玻璃底材上表面的一元件；

形成一第一接触开口于该层间介电层中，以曝露出该元件的部分上表面；

形成一内连线层于该第一接触开口中，用以与该元件产生电性连结；

5 形成一防护层于该内连线层上表面，并覆盖于该元件上方；

进行微影蚀刻程序，以形成一第二接触开口于该防护层中，并裸露出该内连线层的部分上表面；

其特征还在于还包括下列步骤：

形成一平坦层于该防护层上表面，并填满该第二接触开口；

10 进行移除程序，以形成一第三接触开口于该平坦层中，并裸露出该内连线层的部分上表面，其中该第三接触开口位于该第二接触开口内，且该第二接触开口的侧壁是被该平坦层完全遮覆；以及

形成一画素电极层于该平坦层上表面，并贴附该第三接触开口的表面。

15 7、如权利要求6的方法，其特征在于：该元件为薄膜电晶体。

8、如权利要求6的方法，其特征在于：该防护层的材料是选自氮化硅、氧化硅或其任意组合。

20 9、如权利要求6的方法，其特征在于：该平坦层的材料为感光材料。

10、如权利要求6的方法，其特征在于：该移除程序为显影程序、蚀刻程序或其组合。

液晶显示器及其制作方法

技术领域

- 5 本发明是关于一种液晶显示器结构，特别是一种降低画素电极层与内连线层间接触阻抗（contact resistance）的液晶显示器及其制作方法。

发明背景

近几年来，笔记型电脑、监视器、手机、个人数位助理器（personal digital assistant: PDA）等资讯产品的蓬勃发展，造成全球液晶显示器（liquid crystal display; LCD）面板市场需求量大幅扩增。

请参照图1，显示习知技术中的液晶显示器结构10。如图所示，硅基底层14是配置于一玻璃底材12上表面，其中在此硅基底层14的两端区域个别具有一源极掺杂区14s与一汲极掺杂区14d，通道区14c则包夹于源极掺杂区14s与汲极掺杂区14d间。闸极氧化层16是形成于玻璃底材12上表面，并覆盖硅基底层14。至于闸极电极18则位于通道区14c正上方的闸极氧化层16上表面。上述的闸极电极18、闸极氧化层16以及硅基底层14构成一薄膜电晶体。

层间介电层20是形成于玻璃底材12上，并覆盖薄膜电晶体。第一接触开口（未标号）是制作于层间介电层20与闸极氧化层16中，用以曝露出源极掺杂区14s与汲极掺杂区14d上表面。内连线层22，是配置于层间介电层20的部分上表面，并藉由第一接触开口而与源极掺杂区14s、汲极掺杂区14d产生电性连结。

防护层24，是形成于层间介电层20上表面，并覆盖内连线层22，用以避免薄膜电晶体受到后续制程的影响。第二接触开口26，是制作于防护层24中，以裸露出与源极掺杂区14s产生电性连结的部分内连线层22上表

面。平坦层 2 8，是形成于防护层 2 4 上表面。一般而言，防护层 2 4 的厚度约为 1, 0 0 0 至 5, 0 0 0 埃，而平坦层 2 8 的厚度则为 1 0, 0 0 0 至 5 0, 0 0 0 埃。

第三接触开口 3 0，是制作于平坦层 2 8 中。兹将图 1 中的虚线圆圈部分放大成图 2。如图 2 所示，上述第三接触开口 3 0 位于第二接触开口 2 6 正上方，且第三接触开口 3 0 的宽度大于第二接触开口 2 6 的宽度，而裸露出第二接触开口 2 6 中的侧壁。

请参照图 3。画素电极层 3 2 是形成于平坦层 2 8 上表面，并沿着第三接触开口 3 0 与第二接触开口 2 6 的表面贴附，而与第二接触开口 2 6 底面的内连线层 2 2 产生电性连结。

图 4 至图 6 揭露制作上述液晶显示器结构 1 0 的步骤。首先，如图 4 所示，形成一硅材层（未标号）于一玻璃底材 1 2 上表面。对此硅材层施以微影蚀刻程序，以定义出硅基层 1 4 于玻璃底材 1 2 上表面。接着，进行离子掺杂程序，以个别形成源极掺杂区 1 4 s 与汲极掺杂区 1 4 d 于硅基层 1 4 的两端区域。进行快速热制程（rapid thermal process; RTP），以形成闸极氧化层 1 6 于玻璃底材 1 2 上表面，并覆盖硅基层 1 4。随后，形成一闸极电极 1 8 于源极掺杂区 1 4 s 与汲极掺杂区 1 4 d 之间硅基层区域 1 4 c 正上方的部分闸极氧化层 1 6 上表面。上述的闸极电极 1 8、闸极氧化层 1 6 以及硅基层 1 4 构成一薄膜电晶体。

请参照图 5，形成一层间介电层 2 0 于玻璃底材 1 2 上表面，并覆盖薄膜电晶体。接着，进行微影蚀刻程序，以形成第一接触开口（未标号）于部分层间介电层 2 0 与闸极氧化层 1 6 中，用以曝露出源极掺杂区 1 4 s 的上表面。随后，形成一内连线层 2 2 于第一接触开口中，以电性连结源极掺杂区 1 4 s。

请继续参阅图 5，形成防护层 2 4 于层间介电层 2 0 上表面，并覆盖内连线层 2 2。接着，对防护层 2 4 施以微影蚀刻程序，以形成第二接触开口 2 6 于防护层 2 4 中，而裸露出内连线层 2 2 的部分上表面。之后，形成一平坦层 2

8 于防护层 2 4 上表面。一般而言, 此防护层 2 4 的厚度约为 1, 0 0 0 至 5, 0 0 0 埃, 平坦层 2 8 的厚度则为 1 0, 0 0 0 至 5 0, 0 0 0 埃。

仍请参照图 5, 对平坦层 2 8 进行移除程序, 以形成第三接触开口 3 0 于其中。如图所示, 第三接触开口 3 0 是位于第二接触开口 2 6 正上方, 且第三接触开口 3 0 的宽度大于第二接触开口 2 6 的宽度, 而曝露出第二接触开口 2 6 中的防护层 2 4 侧壁。最后, 请参阅图 6, 形成一画素电极层 3 2 于平坦层 2 8 上表面, 并沿着第三接触开口 3 0 与第二接触开口 2 6 的表面贴附, 而藉由第二接触开口 2 6 的底面与内连线层 2 2 产生电性连结。

然而, 请参阅图 7, 在形成第三接触开口 3 0 于平坦层 2 8 中的过程里, 移除程序中所使用的气体 (如 SF_6) 不但会侵蚀第二接触开口 2 6 中的裸露防护层 2 4, 亦会使此裸露防护层 2 4 吸附移除程序中产生的水气。另, 画素电极层 3 2 是直接接于第三接触开口 3 0 中的平坦层 2 8 侧壁, 以及第二接触开口 2 6 中的裸露防护层 2 4。这样的结果, 会导致画素电极层 3 2 与内连线层 2 2 于产生电性连结时, 两层间的接触特性不良, 而产生接触阻抗升高的问题。

15 发明内容

本发明的第一目的在于提供一种增进画素电极层与内连线层间接触特性的液晶显示器及其制作方法。

本发明的第二目的在于提供一种降低画素电极层与内连线层间接触阻抗的液晶显示器及其制作方法。

20 本发明所提供的一种液晶显示器, 至少包含:

一层间介电层, 形成于一玻璃底材上, 用以覆盖该玻璃底材上表面的一元件;

一第一接触开口, 位于该层间介电层中;

25 一内连线层, 形成于该层间介电层上表面, 并填满该第一接触开口, 以与该元件产生电性连结;

一防护层, 形成于该内连线层上表面, 并覆盖于该元件上方;

一第二接触开口，形成于该防护层中，以曝露出该内连线层的部份上表面；
其中还包括有：

一平坦层，用以完全遮覆该防护层，而裸露出该第二接触开口的部分底面；
以及

- 5 一画素电极层，透过该第二接触开口的部分底面，而与该内连线层电性连接。

所述的内连线层的材料是选自铝、钛或其任意组合。

还提供一种制作液晶显示器的方法，该方法至少包括下列步骤：

形成一层间介电层于一玻璃底材上，以覆盖该玻璃底材上表面的一元件；

- 10 形成一第一接触开口于该层间介电层中，以曝露出该元件的部分上表面；

形成一内连线层于该第一接触开口中，用以与该元件产生电性连结；

形成一防护层于该内连线层上表面，并覆盖于该元件上方；

进行微影蚀刻程序，以形成一第二接触开口于该防护层中，并裸露出该内连线层的部份上表面；

- 15 其还包括下列步骤：

形成一平坦层于该防护层上表面，并填满该第二接触开口；

进行移除程序，以形成一第三接触开口于该平坦层中，并裸露出该内连线层的部份上表面，其中该第三接触开口位于该第二接触开口内，且该第二接触开口的侧壁是被该平坦层完全遮覆；以及

- 20 形成一画素电极层于该平坦层上表面，并贴附该第三接触开口的表面。

所述的元件为薄膜电晶体。

所述的防护层的材料是选自氮化硅、氧化硅或其任意组合。

所述的平坦层的材料为感光材料。

所述的移除程序为显影程序、蚀刻程序或其组合。

- 25 本发明具有下列优点：

1、由于第二接触开口的侧壁是被平坦层完全遮覆，可避免包覆于平坦层

中的防护层受到后续移除程序所使用气体的侵蚀。

2、由于画素电极层仅直接接触于平坦层，可降低画素电极层与内连线层间的接触阻抗，进而提高此两层间的接触特性。

附图说明

- 5
- 图1所示为习知技术中液晶显示器结构的截面图；
图2所示为习知技术中液晶显示器结构的部分放大截面图；
图3所示为习知技术中液晶显示器结构的截面图；
图4所示为习知技术中液晶显示器结构的截面图，显示形成薄膜电晶体于玻璃底材上表面；
- 10
- 图5所示为制作习知技术中液晶显示器结构的步骤；
图6所示为制作习知技术中液晶显示器结构的步骤；
图7所示为习知技术中液晶显示器结构的部分放大截面图，显示画素电极层是贴附于第二接触开口与第三接触开口的表面；
图8所示为本发明液晶显示器结构的截面图；
- 15
- 图9所示为本发明液晶显示器结构的部分放大截面图；
图10所示为本发明液晶显示器结构的截面图；
图11所示为本发明液晶显示器结构的截面图，显示形成薄膜电晶体于玻璃底材上表面；
图12所示为制作本发明液晶显示器结构的步骤；
- 20
- 图13所示为显示制作本发明液晶显示器结构的步骤；以及
图14所示为本发明液晶显示器结构的部分放大截面图，显示画素电极层是贴附于第三接触开口的表面。

液晶显示器结构 1 0	玻璃底材 1 2
硅基层层 1 4	
源极掺杂区 1 4 s	汲极掺杂区 1 4 d
通道区 1 4 c	

25

	闸极氧化层 1 6	闸极电极 1 8
	层间介电层 2 0	内连线层 2 2
	防护层 2 4	第二接触开口 2 6
	平坦层 2 8	第三接触开口 3 0
5	画素电极层 3 2	
	液晶显示器结构 1 0 0	玻璃底材 1 2 0
	硅基层层 1 4 0	
	源极掺杂区 1 4 0 s	汲极掺杂区 1 4 0 d
	通道区 1 4 0 c	
10	闸极氧化层 1 6 0	闸极电极 1 8 0
	层间介电层 2 0 0	内连线层 2 2 0
	防护层 2 4 0	平坦层 2 8 0
	第三接触开口 3 0 0	画素电极层 3 2 0

具体实施方式

15 本发明揭露一种液晶显示器结构及其形成方法，现依据本发明的较佳实施例，详述如下。

请参照图8，显示本发明所揭露的液晶显示器结构 1 0 0。如图所示，硅基层层 1 4 0 是配置于一玻璃底材 1 2 0 上表面，其中在此硅基层层 1 4 0 的两端区域个别具有一源极掺杂区 1 4 0 s 与一汲极掺杂区 1 4 0 d，通道区 1 4 0 c 是包夹于源极掺杂区 1 4 0 s 与汲极掺杂区 1 4 0 d 间。闸极氧化层 1 6 0 是形成于玻璃底材 1 2 0 上表面，并覆盖硅基层层 1 4 0。至于，闸极电极 1 8 0 则位于通道区 1 4 0 c 正上方的闸极氧化层 1 6 0 上表面。上述的闸极电极 1 8 0、闸极氧化层 1 6 0 以及硅基层层 1 4 0 构成一薄膜电晶体。

层间介电层 2 0 0 是形成于玻璃底材 1 2 0 上，并覆盖薄膜电晶体。第一
25 接触开口（未标号）是制作于层间介电层 2 0 0 与闸极氧化层 1 6 0 中，用以曝露出源极掺杂区 1 4 0 s 与汲极掺杂区 1 4 0 d 上表面。内连线层 2 2 0，是

配置于层间介电层 2 0 0 的部分上表面，并藉由第一接触开口而与源极掺杂区 1 4 0 s、汲极掺杂区 1 4 0 d 产生电性连结。以较佳实施例而言，内连线层 2 2 0 的材料可选自铝、钛或其任意组合。

防护层 2 4 0，是形成于层间介电层 2 0 0 上表面，并覆盖内连线层 2 2 0，用以避免薄膜电晶体受到后续制程的影响。第二接触开口（未标号）是制作于防护层 2 4 0 中，以裸露出与源极掺杂区 1 4 0 s 电性连结的内连线层 2 2 0 的部分上表面。平坦层 2 8 0，是制作于防护层 2 4 0 上表面，用以完全遮覆防护层 2 4 0，而裸露出第二接触开口的部份底面。在较佳情况中，上述防护层 2 4 0 的材料可为氮化硅、氧化硅或其任意组合，厚度约为 1, 0 0 0 至 5, 0 0 0 埃，而平坦层 2 8 0 的材料则可为一般感光材料，厚度约为 1 0, 0 0 0 至 5 0, 0 0 0 埃。

第三接触开口 3 0 0，是制作于平坦层 2 8 0 中。兹将图 8 中的虚线圆圈部分放大成图 9。如图 9 所示，上述第三接触开口 3 0 0 位于第二接触开口中，而裸露出第二接触开口的部分底面。值得注意的是，第二接触开口的侧壁是被平坦层 2 8 0 完全遮覆。

请参照图 10。画素电极层 3 2 0 是形成于平坦层 2 8 0 上表面，并沿着第三接触开口 3 0 0 的表面贴附，以藉由第三接触开口 3 0 0 的底面，与内连线层 2 2 0 产生电性连结。一般而言，此画素电极层 3 2 0 的材料为铟锡氧化物（indiumtin oxide; ITO）。

图 11 至图 13 揭露制作上述液晶显示器结构 1 0 0 的步骤。首先，如图 11 所示，形成一硅材层（未标号）于一玻璃底材 1 2 0 上表面。对此硅材层施以微影蚀刻程序，以定义出硅基层 1 4 0 于玻璃底材 1 2 0 上表面。接着，进行离子掺杂程序，以个别形成源极掺杂区 1 4 0 s 与汲极掺杂区 1 4 0 d 于硅基层 1 4 0 的两端区域。进行快速热制程（rapid thermal process; RTP）而形成闸极氧化层 1 6 0 于玻璃底材 1 2 0 上表面，并覆盖硅基层 1 4 0。随后，形成一闸极电极 1 8 0 于源极掺杂区 1 4 0 s 与汲极掺杂区 1 4 0 d 之间硅基底

层区域 1 4 0 c 正上方的部分闸极氧化层 1 6 0 上表面。上述的闸极电极 1 8 0、闸极氧化层 1 6 0 及硅基层 1 4 0 构成一薄膜电晶体。

请参照图12，形成一层间介电层 2 0 0 于玻璃底材 1 2 0 上表面，并覆盖薄膜电晶体。接着，进行微影蚀刻程序，而形成第一接触开口（未标号）于部分层间介电层 2 0 0 与闸极氧化层 1 6 0 中，用以曝露出源极掺杂区 1 4 0 s 的上表面。随后，形成一内连线层 2 2 0 于第一接触开口中，以与源极掺杂区 1 4 0 s 产生电性连结。在较佳情况中，此内连线层 2 2 0 的材料可选自铝、钛或其任意组合。

请继续参阅图12，形成防护层 2 4 0 于层间介电层 2 0 0 上表面，并覆盖内连线层 2 2 0。其中，防护层 2 4 0 的材料可为氮化硅、氧化硅或其任意组合，厚度约为 1, 0 0 0 至 5, 0 0 0 埃。接着，对此防护层 2 4 0 施以微影蚀刻程序，而形成第二接触开口（未标号）于其中，用以裸露出内连线层 2 2 0 的部分上表面。之后，形成一平坦层 2 8 0 于防护层 2 4 0 上表面，并填满第二接触开口。此平坦层 2 8 0 的使用具有提高开口率与避免离散电容产生的优点。

接着，进行移除程序，以形成一第三接触开口 3 0 0 于平坦层 2 8 0 中。如图所示，上述第三接触开口 3 0 0 是位于第二接触开口中，而裸露出第二接触开口的部分底面（亦即裸露出内连线层 2 2 0 的部分上表面）。值得注意的是，第二接触开口的侧壁是被平坦层 2 8 0 完全遮覆。在较佳情况中，上述平坦层 2 8 0 可由光阻材料所构成，厚度约为 1 0, 0 0 0 至 5 0, 0 0 0 埃，且上述的移除程序可为显影程序、蚀刻程序或其组合。最后，请参照图13，形成一画素电极层 3 2 0 于平坦层 2 8 0 上表面，并贴附第三接触开口 3 0 0 的表面，以藉由第三接触开口 3 0 0 的底面，与内连线层 2 2 0 产生电性连结。一般而言，此画素电极层 3 2 0 的材料为铟锡氧化物(indium tin oxide; ITO)。

本发明具有下列优点：

1、由于第二接触开口的侧壁是被平坦层完全遮覆，可避免包覆于平坦层

中的防护层受到后续移除程序所使用气体的侵蚀。

2、由于画素电极层仅直接接触于平坦层，可降低画素电极层与内连线层间的接触阻抗，进而提高此两层间的接触特性。

5 本发明虽以较佳实例阐明如上，然其它未脱离本发明所揭示精神下所完成的等效变换或修饰者，均应视为本发明的保护范畴。举例而言，本实施方式中的顶部闸极（top gate）亦可以底部闸极（bottom gate）所取代。因此，本发明的专利保护范围更当视后附的专利申请范围、附图及其等同领域而定。

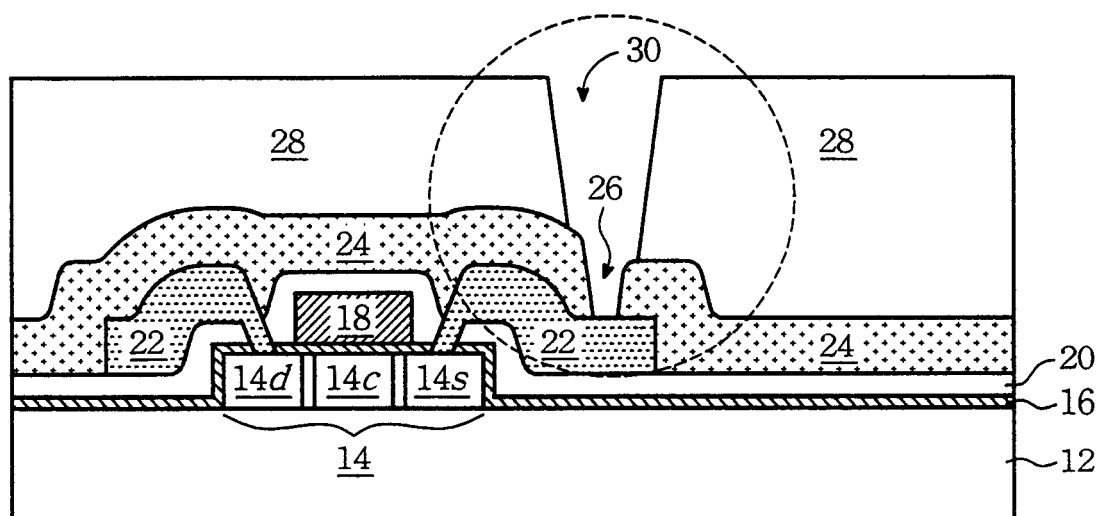


图 1

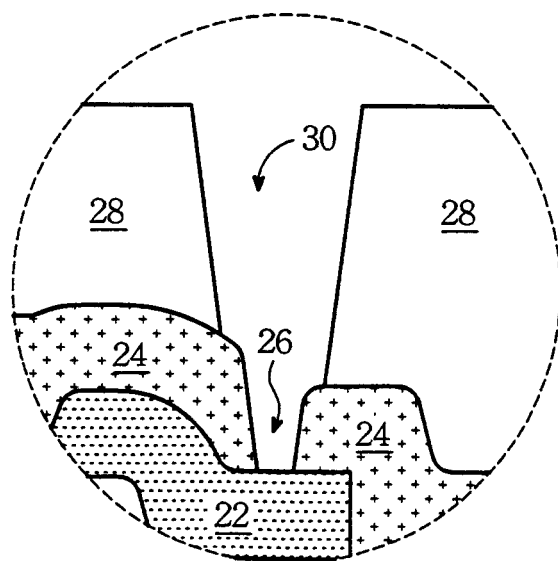


图 2

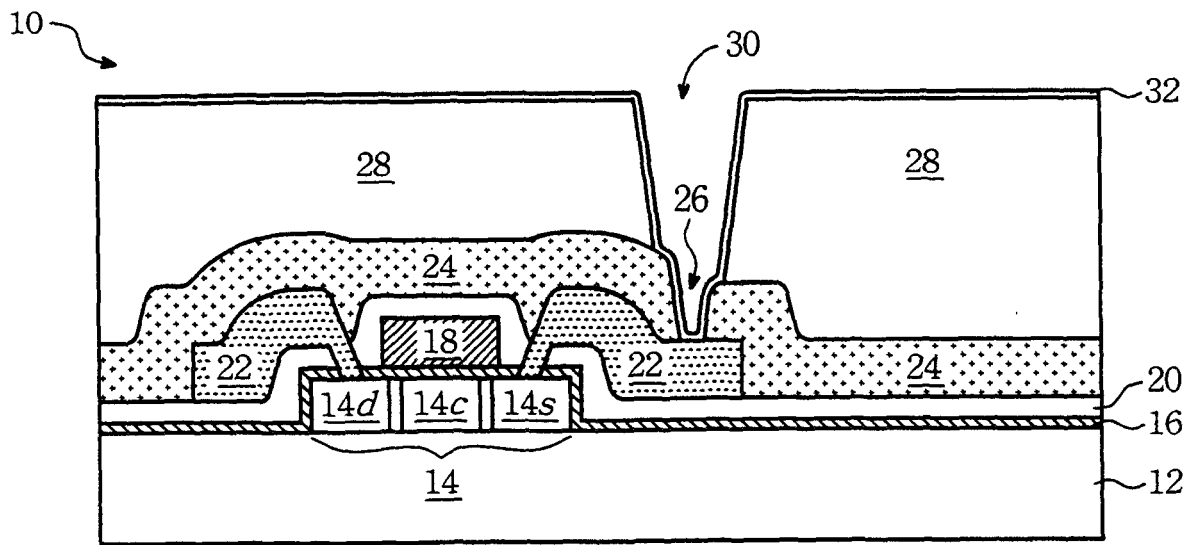


图 3

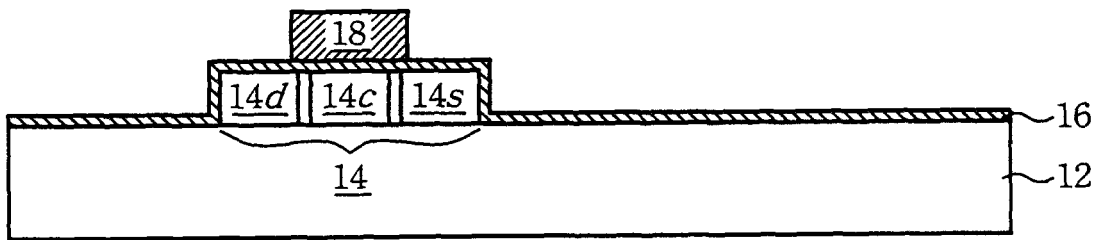


图 4

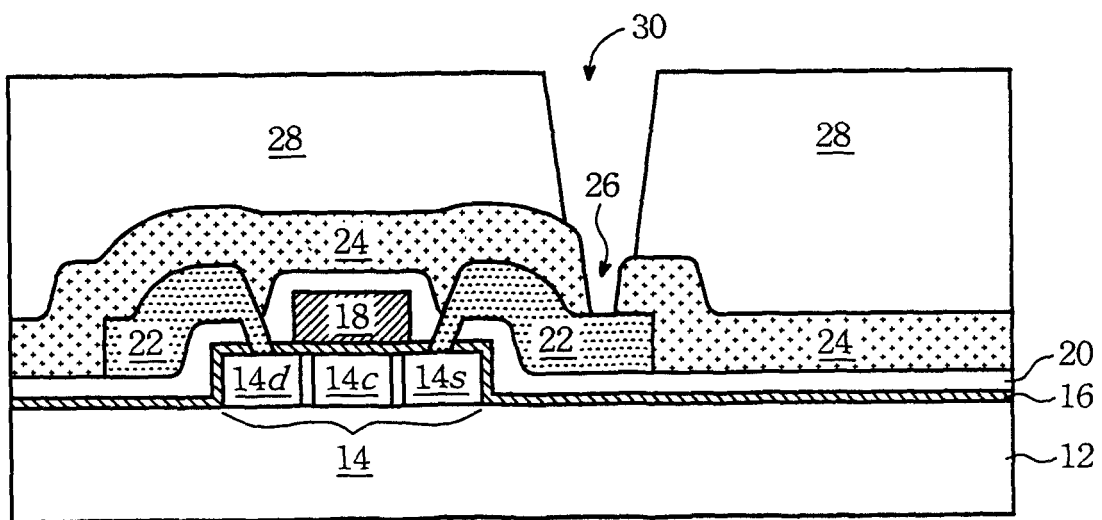


图 5

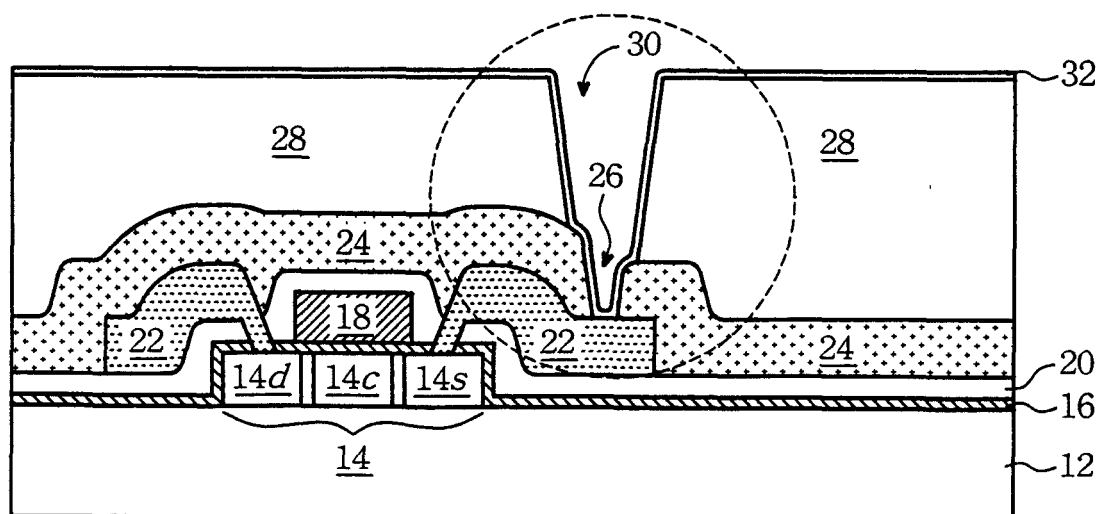


图 6

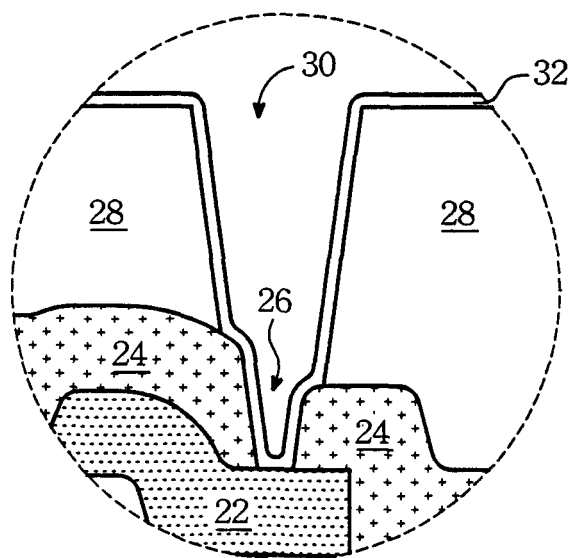


图 7

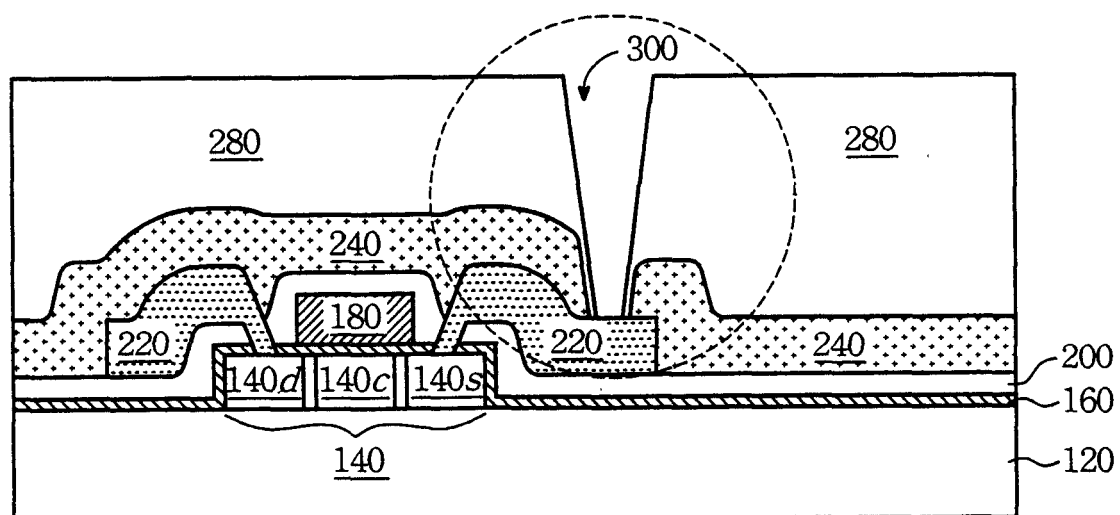


图 8

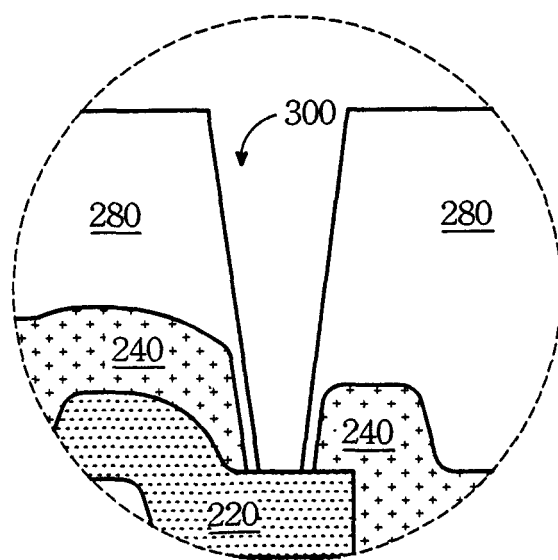


图 9

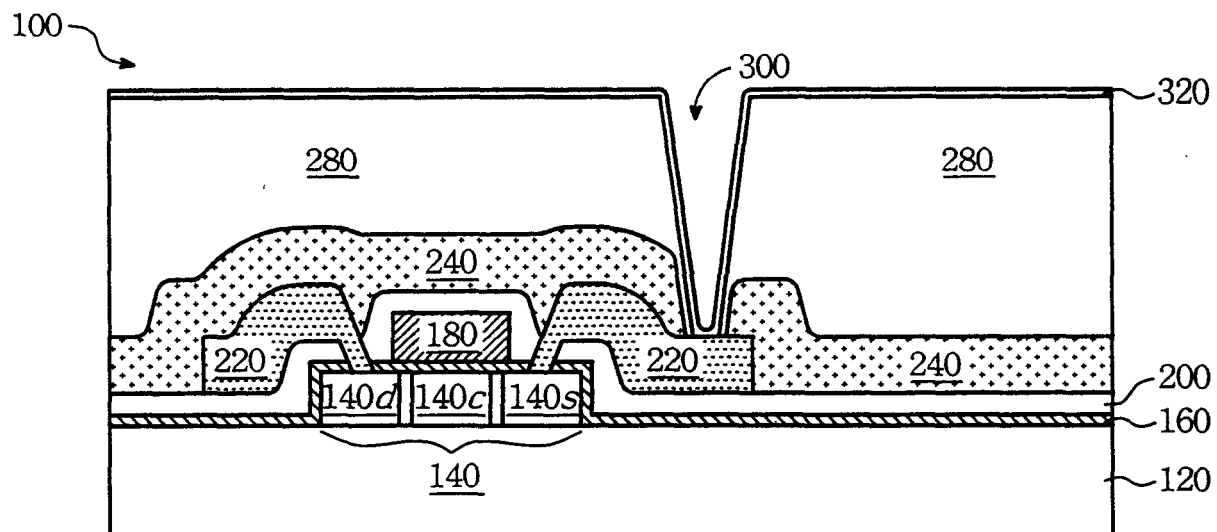


图 10

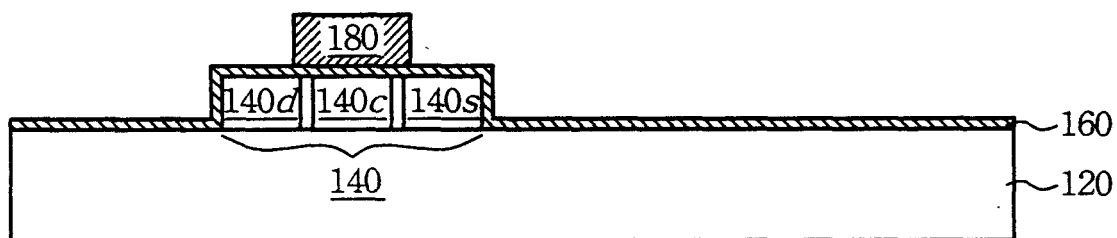


图 11

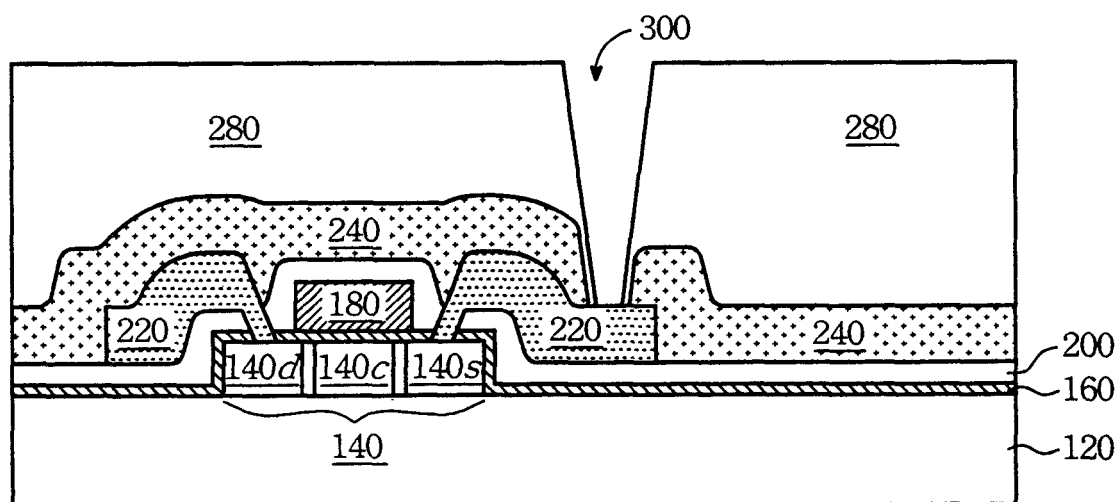


图 12

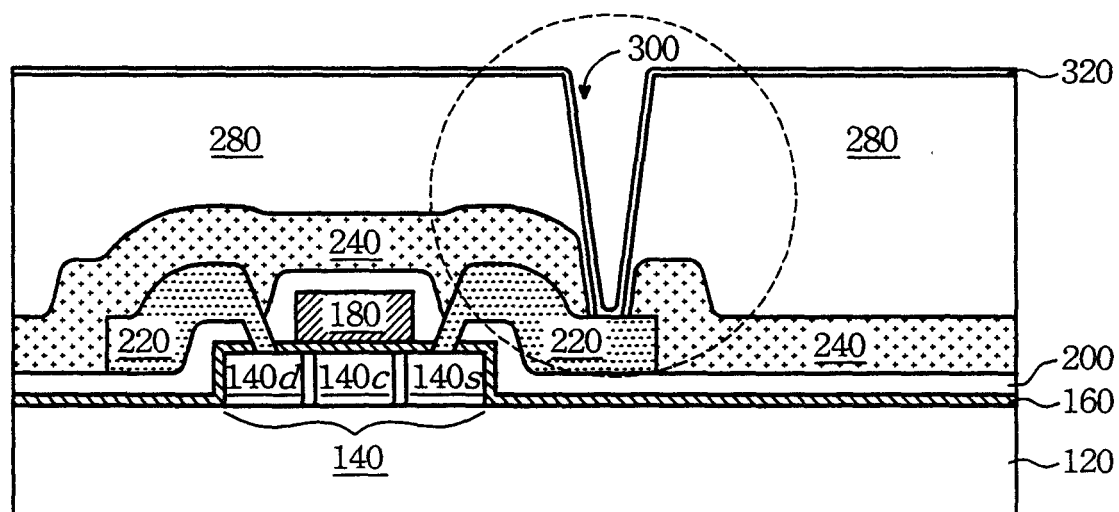


图 13

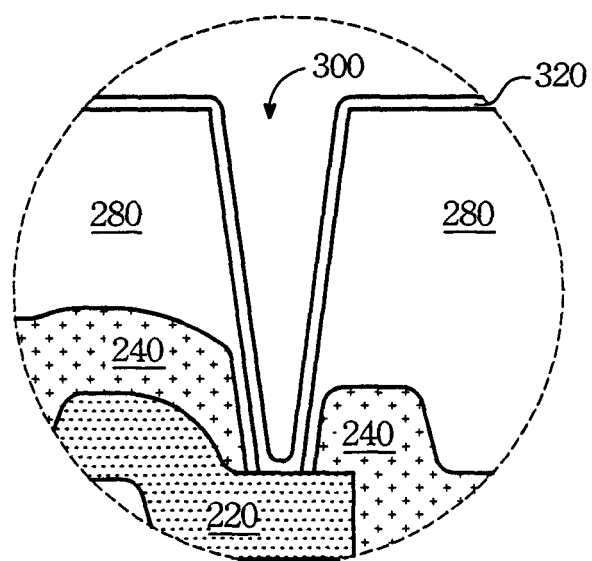


图 14

专利名称(译)	液晶显示器及其制作方法		
公开(公告)号	CN1538206A	公开(公告)日	2004-10-20
申请号	CN03121973.X	申请日	2003-04-18
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈坤宏 叶光兆		
发明人	陈坤宏 叶光兆		
IPC分类号	G02F1/133 G03F7/00 H01L29/786		
代理人(译)	李强		
其他公开文献	CN100340916C		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器，至少包含一层间介电层，是形成于一玻璃底材上，用以覆盖玻璃底材上表面的一元件；一第一接触开口，位于层间介电层中；一内连线层，形成于层间介电层上表面，并填满第一接触开口，以与元件产生电性连结；一防护层，形成于内连线层上表面，并覆盖于元件上方；一第二接触开口，形成于防护层中，以曝露出内连线层的部分上表面；一平坦层，用以完全遮覆防护层，而裸露出第一接触开口的部分底面；一画素电极层，透过第二接触开口的部分底面，与内连线层产生电性连接。利用本发明技术，可避免包覆于平坦层中的防护层受到后续移除程序所使用气体的侵蚀，亦可降低画素电极层与内连线层间的接触阻抗，进而提高此两层间的接触特性。

