

[12] 发明专利申请公开说明书

[21] 申请号 01115458.6

[43]公开日 2002 年 12 月 4 日

[11]公开号 CN 1383123A

[22] 申请日 2001.4.26 [21] 申请号 01115458.6
[71] 申请人 凌阳科技股份有限公司
地址 台湾省新竹县
[72] 发明人 庄达昌

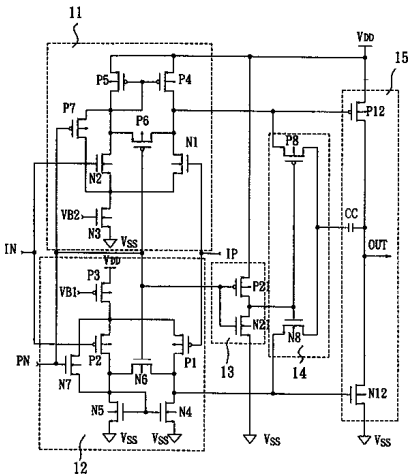
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 汤保平

权利要求书 3 页 说明书 8 页 附图 8 页

[54] 发明名称 液晶显示器的源驱动放大器

[57] 摘要

本发明为一种液晶显示器的源驱动放大器,其具有第一及第二输入电路,其中切换为 NMOS 差动放大电路的第一输出电路的输出推动一输出晶体管对的 PMOS 晶体管,作为源出的放大输出级,并以输出晶体管对的 NMOS 晶体管所提供的电流为偏压,而作为 PMOS 差动放大电路的第二输出电路的输出则推动该输出晶体管对的 NMOS 晶体管,以作为汲入的放大输出级,并以输出晶体管对的 PMOS 晶体管所提供的电流作为偏压。



1、一种液晶显示器的源驱动放大器，其特征在于，其包括：

5 一第一输入电路，可由一极性切换信号以切换成为 NMOS 差动放大电路或偏压电路；

一第二输入电路，可由该极性切换信号以切换成为偏压电路或 PMOS 差动放大电路，其中，当该极性切换信号为第一状态时，该第一、第二输入电路分别被切换成为 NMOS 差动放大电路及偏压电路，而当该极性
10 切换信号为第二状态时，该第一、第二输入电路分别被切换成偏压电路及 PMOS 差动放大电路；以及

一输出晶体管对，具有一 NMOS 晶体管及一 PMOS 晶体管，其中，切换为 NMOS 差动放大电路的第一输出电路的输出系推动该输出晶体管对的 PMOS 晶体管，以作为源出的放大输出级，并以该 NMOS 晶体管
15 所提供的电流作为偏压；而作为 PMOS 差动放大电路的第二输出电路的输出则推动该输出晶体管对的 NMOS 晶体管，以作为汲入的放大输出级，并以该 PMOS 晶体管所提供的电流作为偏压。

2、如权利要求 1 所述的液晶显示器的源驱动放大器，其特征在于，其中该第一输入电路由第一至第三 NMOS 晶体管及第四至第七晶体管所
20 构成，当中，第一及第二 NMOS 晶体管的源极连接第三 NMOS 及第七 PMOS 晶体管的汲极，第一 NMOS、第六及第四 PMOS 晶体管的汲极连接在一起，第五 PMOS 晶体管的闸极与汲极相连，再与第四 PMOS 晶体管的闸极、第六及第七 PMOS 晶体管的源极及第二 NMOS 晶体管的汲极相连，第一及第二 NMOS 晶体管的闸极分别连接第一及第二差动电压
25 输入端，第三 NMOS 晶体管的闸极连接第一偏压端，其源极连接系统低电位，第四及第五 PMOS 晶体管的源极连接电压源，第六及第七 PMOS 晶体管的闸极则连接该极性切换信号端。

3、如权利要求 2 所述的液晶显示器的源驱动放大器，其特征在于，其中该第二输入电路由第一至第三 PMOS 晶体管及第四至第七 NMOS
30 晶体管所构成，当中，第一及第二 PMOS 晶体管的源极连接第三 PMOS

及第七 NMOS 晶体管的汲极，第一 PMOS、第六及第四 NMOS 晶体管的汲极连接在一起，第五 NMOS 晶体管的栅极与汲极相连，再与第四 PMOS 晶体管的栅极、第六及第七 NMOS 晶体管的源极及第二 PMOS 晶体管的汲极相连，第一及第二 PMOS 晶体管的栅极分别连接第一及第二差动电压输入端，第三 PMOS 晶体管的栅极连接第二偏压端，其源极连接电压源，第四及第五 NMOS 晶体管的源极连接系统低电位，第六及第七晶体管的栅极则连接该极性切换信号端。

4、如权利要求 3 所述的液晶显示器的源驱动放大器，其特征在于，更包含：

10 一补偿电容；以及

一切换电路，在该极性切换信号为第一状态时，将第一输出电路的输出切换连接至该补偿电容，而在该极性切换信号为第二状态时，将第二输出电路的输出切换连接至该补偿电容。

5、如权利要求 4 所述的液晶显示器的源驱动放大器，其特征在于，更包含一反相器，将该极性切换信号反相以产生一反相极性切换信号，并输入该切换电路以供判断极性切换信号的状态。

6、如权利要求 4 所述的液晶显示器的源驱动放大器，其特征在于，其中该反相器由一 PMOS 晶体管及一 NMOS 晶体管所构成，以将极性切换信号予以反相而产生一反相信号。

20 7、如权利要求 4 所述的液晶显示器的源驱动放大器，其特征在于，其中该输出晶体管对由一 PMOS 晶体管连接一 NMOS 晶体管所构成，其中，该两晶体管的汲极连接该补偿电容的一端。

8、如权利要求 7 所述的液晶显示器的源驱动放大器，其特征在于，其中该切换电路由一 PMOS 晶体管及一 NMOS 晶体管所构成，其中，
25 该两晶体管的栅极相连且连接至反相器的输出端，该两晶体管的汲极相连并连接至该补偿电容的另一端，该切换电路的 PMOS 晶体管的源极与该第一输入电路的第一 NMOS 晶体管的汲极及该输出晶体管对的 PMOS 晶体管的栅极相连，该切换电路的 NMOS 晶体管的源极与该第二输入电路的第一 PMOS 晶体管的汲极及该输出晶体管对的 NMOS 晶体管的栅极相连。
30

9、如权利要求 8 所述的液晶显示器的源驱动放大器，其特征在于，其中该极性切换信号的第一状态为电压源电位。

10、如权利要求 8 所述的液晶显示器的源驱动放大器，其特征在于，其中该极性切换信号的第二状态为系统低电压。

液晶显示器的源驱动放大器

5

本发明是有关液晶显示器驱动电路的技术领域，尤指一种可用于例如薄膜晶体管液晶显示器的驱动电路的源驱动放大器。

薄膜晶体管液晶显示器（TFT LCD）是一种主动式阵列型的显示器，构成阵列的每一个单位像素（Dot 或称 Pixel）都含有一个驱动电极与一个跟其它像素共用的共同电极（Common）。而 LCD 需要交流（AC）信号来驱动，也就是在显示第一个图框（Frame）时，加在驱动电极的电压相对于共同电极则必需是负电压。

由于阵列与共同电极规划的不同及影像品质的考量，最常用的驱动方式有两种，一是点反转（Dot inversion）驱动，另一种是线反转（Row inversion 或）驱动。其中，在点反转驱动的系统，如第一个图框的奇数线的奇数点以相对于共同电极的负电压驱动，而第一个图框的偶数线的奇数点则以相对于共同电极的负电压驱动，偶数点则以相对于共同电极的正电压驱动；之后，第二个图框的奇数线的奇数点则以相对于共同电极的负电压驱动，该线的偶数点以相对于共同电极正电压驱动，同时，第二图框的偶数线的奇数点则以相对于共同电极的正电压驱动，偶数点则以相对于共同电极的负电压驱动。

在线反转的系统，第一个图框的奇数线的所有点若是以相对于共同电极的正电压驱动，是偶数线的所有点以相对于共同电极的负电压驱动，之后，第二个图框的奇数线的所有点以相对于共同电极的负电压驱动，偶数线的所有点则以相对于共同电极的正电压驱动。

图 5 显示一个 K 行 X L 行（K columns by L rows）的主动式薄膜晶体管液晶显示器的驱动构造，如图所示，在水平方向若需 K 个像素 901，就必须以 K 个通道（Channel）的源驱动单元 902（Source Drive Unit SDU）来驱动。在垂直方向则有一闸极驱动器 903（Gate driver）来依序将每条扫描线 904（Line）的各个像素 901 的电压驱动抽样并保持在像素 901

的驱动电极上。

图 6 进一步显示一个主动式薄膜晶体管液晶显示器用的源驱动单元 902，其具有一个由极性切换信号 PN (Polarity Switch) 所控制的多工器 911 (MUX)，以便切换一正极性数位对类比转换器 912 (positive DAC，简称 P-DAC) 或负极性数位对类比转换器 913 (negative DAC，简称 N-DAC) 的输出给一个运算放大器 914 所构成的电压随耦器 (Voltage follower)，放大驱动能力以产生驱动输出 DRVO，再经由受输出致能 (Output Enable, OE) 信号控制的互补式金氧半导体传输闸 915 (CMOS transmission gate) 输出驱动电压 VLCD 到薄膜晶体管液晶显示器面板 (Panel) 的驱动行 (Column) 的线上，其工作波形如图 7 所示，其中，P-DAC912 及 N-DAC913 受输入数位资料控制以产生对应亮度所需的驱动电压，而 P-DAC912 及 N-DAC913 的输出大致上相似但对称于共同电极电压，以便符合 AC 驱动的要求。

而为了省电，该 P-DAC912 及 N-DAC913 的输出电压范围通常由 VSS+0.1V 一直到 VDD-0.1V。因此，源驱动单元 902 内所使用的运算放大器 914 就必须有全轨对轨 (Full rail-to-rail) 的能力。而且，在输出高于共同电极的电压时，需有很大的电流源出 (Current source out) 能力，以便将薄膜晶体管液晶显示器的负载电容 (主要为面板上的布线杂散电容) 快速充电到高电位。另外在输出低于共同电极的电压时，则需有很大的电流汲入 (current sink) 能力。以便将薄膜晶体管液晶显示器的负载电容上原本的高电位快速放电到所驱动的低电位。

为符合这一要求，传统源驱动单元所用的运算放大器如图 8 所示，是一种 full rail-to-rail 的 AB 类运算放大器 (参考美国专利 US6,100,762)。其由一 NMOS 对 (N1, N2) 构成的差动放大器与一 P-MOS 对 (P1, P2) 构成的差动放大器并联作为输入。两者的输出电流则以电流镜 (N5_N6, N7_N8, P5_P6) 相加合成在节点 A 输出，再推动由 (N9, N10, N12, N13, N14 与 P10, P11, P12) 所构成的 AB 类放大器作为运算放大器的输出，以便获得很大的电流源出与汲入能力。

前述已知运算放大器的缺点在于其直流偏置 (DC offset) 很大，原因是 CMOS 制程里各个 MOS 的临界电压 (Threshold voltage V_{TH}) 的差异

常达到±数 mV 至±数十 mV，此种差异为产生直流偏置的主要成份。而此种 Full rail-to-rail 的 AB 类运算放大器由 V_{TH} 差异所引起的直流偏置又特别严重，其分析如下：

当 $V_{in} < V_{TH_N1}$ 时，

$$5 \quad V_{OS_L} = \frac{gm_{P1}\Delta V_{TH_P1P2} + gm_{N5}\Delta V_{TH_N5N6} + gm_{N7}\Delta V_{TH_N7N8} + gm_{P5_L}\Delta V_{TH_P5P6}}{gm_{P1}}$$

当 $V_{TH_N1} < V_{in} < (V_{DD} - V_{TH_P1})$ 时，

$$10 \quad V_{OS_M} = \frac{gm_{P1}\Delta V_{TH_P1P2} + gm_{N1}\Delta V_{TH_N1N2} + gm_{N5}\Delta V_{TH_N5N6} + gm_{N7}\Delta V_{TH_N7N8} + gm_{P5_M}\Delta V_{TH_P5P6}}{gm_{P1} + gm_{N1}}$$

当 $(V_{DD} - V_{TH_P1}) < V_{in}$ 时，

$$15 \quad V_{OS_H} = \frac{gm_{N1}\Delta V_{TH_N1N2} + gm_{P5_H}\Delta V_{TH_P5P6}}{gm_{N1}} ;$$

其中， gm_{pi} ， gm_{nj} 代表 PMOS 晶体管 (P_i , $i=1,2,3\cdots$) 及 NMOS 晶体管 (N_j , $j=1,2,3\cdots$) 的转换电导 (Transferconductance)， gm_{p5_H} ， gm_{p5_M} ， gm_{p5_L} 由于导通电流的不同而互不相同， ΔV_{TH_N1N2} 代表 NMOS 差动对 (Differential pair) N1 及 N2 的临界电压差异，而其他的差动对或电流
20 镜对 (Current mirror pair) 亦以相同的符号代表。

事实上，在中点电压段 $V_{TH_N1} < V_{in} < (V_{DD} - V_{TH_P1})$ 时，此种 AB 类运算放大器的直流偏置常达到±15mV，甚至±20mV，在低点电压 $V_{in} < V_{TH_N1}$ 时，甚至到±40mV。

而一个主动式薄膜晶体管液晶显示器会使用到数千通道的源驱动单
25 元，如各个通道间存在如此大的直流偏置的差异，代表着驱动到各个像素的电压存在着不同的固定误差，如此各点间就会有亮度不均匀，造成显示的画面均匀度 (Uniformity) 不佳的问题。

此外，这种 AB 类运算放大器的增益 (gain) 极大，加上如图 8 所示的节点 B 的杂散电容，将会引发输出阻抗中含有一电感成分，此电感成分
30 分会与液晶显示器的电容共振，产生一峰值增益 (Peak gain)，使得放大

器的增益边际 (Gain margin) 不足而容易振荡。为了防止振荡必须把补偿电容 CC 加大, 但加大了补偿电容 CC 后, 放大器的频宽变得很低, 造成电压变动率 (Voltage skew rate) 不足, 而无法高速驱动液晶显示器负载。因此得加入 NMOS 及 PMOS 晶体管 N4 及 P4 来作为加速偏压 (Turbo bias) 来加快电压变动率。但如图 9 所示, 加入共模正回授后, 会引起波形的

5 波形的

前缘有很大的超越理 (Overshoot), 而必须等超越量消失后, 才能将此电压抽样并保持到 LCD 的驱动电极上, 如此仍然限制了驱动速度。

于日本专利公开 09-018253 号专利所揭示的运算放大电路中, 其源驱动单元使用一半个数的 NMOS 差动输入的 A 类放大器, 作为源出放大器 (Source amplifier) 以提供大的电流源出 (Current source out) 能力, 及使用一半个数的 PMOS 差动输入的 A 类放大器, 作为汲入放大器 (Sink amplifier) 以提供大的电流汲入 (Current sink) 能力, 其中, 源出放大器的输入永远接到 P-DAC, 汲入放大器则永远接到 N-DAC。

10

前述电路结构虽可提供低直流偏置的特性, 然而于其源出放大器永远只有电流源出能力强, 但下拉 (Pull low) 能力只有 μA 级, 因此, 若某一条扫描线时的输出驱动电压比前一条时的输出驱动电压低甚多, 则需很久时间才能拉低到所要的电压 (仍是大于共同电极的电压); 同理, 汲入放大器也有上拉 (Pull high) 很慢的问题, 因此, 系统必须多作一个电位重置 (Potential reset) 工作, 也就是每两条线间必须以 CMOS 传输闸快速地将液晶显示器械的负载电容充电或放电到共同电极的电压。如此增加了电路与控制信号复杂度, 更严重的是电位重置也需要数 μs 的时间, 因此会限制驱动速度。

15

20

此外, 前述电路结构的驱动器中有一半个数具有大的电流源出能力, 另一半个数的电流源出能力只有 μA 级。所以, 无法用作线反转驱动, 因为线反转驱动时, 所有该线的像素必须同时以相对于共同电极的正电压驱动或同时以相对于共同电极的负电压驱动, 故而限制了其功能与用途。因此, 前述已知电路实有予以改进的必要。

25

本发明的目的在提供一种液晶显示器的源驱动放大器, 其可有效解决直流偏置问题, 并可用在点反转及线反转的系统上, 且无电位重置的

30

需要。

5 为达到上述目的，本发明包括：一第一输入电路，可由一极性切换信号以切换成为 NMOS 差动放大电路或偏压电路；一第二输入电路，可由该极性切换信号以切换成为偏压电路或 PMOS 差动放大电路，其中，当该极性切换信号为第一状态时，该第一第二输入电路分别被切换成为 NMOS 差动放大电路及偏压电路，而当该极性切换信号为第二状态时，该第一、第二输入电路分别被切换成偏压电路及 PMOS 差动放大电路；以及，一输出晶体管对，具有一 NMOS 晶体管及一 PMOS 晶体管，其中，切换为 NMOS 差动放大电路的第一输出电路的输出系推动该输出晶体管对的 PMOS 晶体管，以作为源出的放大输出级，并以该 NMOS 晶体管所提供的电流作为偏压；而作为 PMOS 差动放大电路的第二输出电路的输出则推动该输出晶体管对的 NMOS 晶体管，以作为汲入的放大输出级，并以该 PMOS 晶体管所提供的电流作为偏压。

下面结合附图和实施例对本发明作具体说明：

15 图 1 为本发明的源驱动放大器的电路图，
图 2 为本发明的源驱动放大器在 $PN=VDD$ 时的等效电路图，
图 3 为本发明的源驱动放大器在 $PN=VSS$ 时的等效电路图，
图 4 为本发明的源驱动放大器的工作波形图，
图 5 为已知技术的 K 行×L 列的主动式薄膜晶体管液晶显示器的驱动构造示意图，
图 6 为一主动式薄膜晶体管液晶显示器用的源驱动单元的电路图，
图 7 为已知技术的薄膜晶体管液晶显示器的驱动波形图，
图 8 为传统液晶显示器的源驱动单元所用的运算放大器的电路图，
图 9 为已知技术的薄膜晶体管液晶显示器的工作波形图。

25 有关本发明液晶显示器的源驱动放大器的一较佳实施例，请先参阅图 1 所示，其由一第一输入电路 11、一第二输入电路 12、一反相器 13、一切换电路 14、一补偿电容 CC、及一输出晶体管对 15 所构成，其中的第一及第二输入电路 11 及 12 大致呈对称状，并依据驱动系统原已有的极性切换信号端 PN 来切换放大器的结构。

30 前述第一输入电路 11 由 NMOS 晶体管 N1、N2、N3 及 PMOS 晶体

管 P4、P5、P6、P7 所构成，其中，晶体管 N1 及 N2 的源极连接晶体管 N3 及 P7 的汲极，晶体管 N1、P6、及 P4 的汲极连接在一起，晶体管 P5 的栅极与汲极相连，再与晶体管 P4 的栅极、晶体管 P6、P7 的源极及晶体管 N2 的汲极相连，晶体管 N1 及 N2 的栅极分别连接两差动电压输入端 IP 及 IN，晶体管 N3 的栅极连接一偏压端 VB2，其源极连接系统低电位 VSS，晶体管 P4 及 P5 的源极连接电压源 VDD，晶体管 P6 及 P7 的栅极则连接该极性切换信号端 PN。

前述第二输入电路 12 由 PMOS 晶体管 P1、P2、P3 及 NMOS 晶体管 N4、N5、N6、N7 所构成，其中晶体管 P1 及 P2 的源极连接晶体管 P3 及 N7 的汲极，晶体管 P1、N6 及 N4 的汲极连接在一起，晶体管 N5 的栅极与汲极相连，再与晶体管 N4 的栅极、晶体管 N6、N7 的源极及晶体管 P2 的汲极相连，晶体管 P1 及 P2 的栅极分别连接两差动电压输入端 IP 及 IN，晶体管 P3 的栅极连接偏压端 VB1，其源极连接电压源 VDD，晶体管 N4 及 N5 的源极连接系统低电位 VSS，晶体管 N5 及 N7 的栅极则连接该极性切换信号端 PN。

该反相器 13 由 PMOS 晶体管 P21 及 NMOS 晶体管 N21 所构成，反相器 13 的输入端连接该极性切换信号端 PN，以在输出端产生一反相信号 $\sim$ PN。

该输出晶体管对 15 由 PMOS 晶体管 P12 连接 NMOS 晶体管 N12 构成，其中，两晶体管 P12 及 N12 的汲极连接该补偿电容 CC 的一端。

该切换电路 14 由 PMOS 晶体管 P8 及 NMOS 晶体管 N8 所构成，其中，两晶体管 P8 及 N8 的栅极相连且连接至反相器 13 的输出端，两晶体管 P8 及 N8 的汲极相连并连接至该补偿电容 CC 的另一端，以作为放大器的输出端 OUT，晶体管 P8 的源极与该第一输入电路 11 的晶体管 N1、P6 及 P4 汲极连接处相连，并连接至输出晶体管对 15 的晶体管 P12 的栅极，晶体管 N8 的源极与该第二输入电路 12 的晶体管 P1、N6 及 N4 的汲极连接处相连，并连接至输出晶体管对 15 的晶体管 N12 的栅极。

以前述本发明的源驱动放大器的电路结构，当 $PN=VDD$ 以进行输出高于共同电极的电压信号时，第二输入电路 12 的晶体管 N7 及 N6 导通 (On)，因此，晶体管 P2 不作用，晶体管 N4 及 N5 呈现并联状态，而

第一输入电路 11 的晶体管 P6 及 P7 关闭 (Off) 不产生作用, 反相器 13 的输出 $\sim$ PN 为 VSS, 故切换电路 14 的晶体管 P8 导通而 N8 则关闭。

因此, 当 PN=VDD 时, 本发明的源驱动放大电路的等效电路重绘于图 2 中, 如图所示, 第二输入电路 12 切换成为一偏压电路, 其中的并
5 联晶体管 N4、N5 与输出晶体管对 15 的晶体管 N12 形成电流镜电路。而第一输入电路 11 切换成为一 NMOS 差动放大电路, 其中的晶体管 N1 及 N2 的栅极为差动输入端, 晶体管 P4 及 P5 形成的电流镜对系晶体管 N1 及 N2 的主动负载 (Active load)。

作为差动放大电路的第一输入电路 11 的输出则推动输出晶体管对 15
10 的晶体管 P12, 作为源出 (Source out) 的放大输出级, 并以晶体管 N12 所提供的电流作为偏压, 故得以形成一源出能力很大的 A 类放大器, 以作为源出放大器 (Source amplifier)。且此时切换电路 13 将第一输出电路 11 的输出切换连接至该补偿电容 CC, 可补偿晶体管 P12 的相位提升放大器的稳定性。

15 当 PN=VSS 以进行输出低于共同电极的电压信号时, 第一输入电路 11 的晶体管 P7 及 P6 导通, 因此, 晶体管 N2 不起作用, 晶体管 P4 及 P5 呈并联状态, 而第二输入电路 12 的晶体管 N6 及 N7 关闭, 不产生作用, 又反相器 13 的输出 $\sim$ PN 为 VDD, 故切换电路 14 的晶体管 N8 导通而 P8 则关闭。

20 因此, 当 PN=VSS 时, 本发明的源驱动放大器的等效电路重绘于图 3 中, 如图所示, 第一输入电路 11 切换成为一偏压电路, 其中的并联晶体管 P4、P5 与输出晶体管对 15 的晶体管 P12 形成电流镜电路。而第二输入电路 12 切换成为一 PMOS 差动放大电路, 其中的晶体管 P1 及 P2 的栅极为差动输入端, 晶体管 N4 及 N5 形成的电流镜对系晶体管 P1 及
25 P2 的主动负载 (Active load)。

作为差动放大电路的第二输入电路 12 的输出则推动输出晶体管对 15 的晶体管 N12, 作为汲入 (Sink in) 的放大输出级, 并以晶体管 P12 所提供的电流作为偏压, 故得以形成一汲入能力很大的 A 类放大器, 以作为汲入放大器 (Sink amplifier) 且此时切换电路 13 将第二输出电路 12 的
30 输出切换连接至该补偿电容 CC, 可补偿晶体管 N12 的相位提升放大器

的稳定性。

由以上的电路结构，本发明的源驱动放大器使可达成薄膜晶体管液晶显示器驱动所需的特性与规格，而其直流偏置（DC offset）特性如下分析：

5 当 $V_{in} < V_{common}$ 时

$$V_{OS_L} = \frac{gm_{N4}\Delta V_{TH_N4N5} + gm_{P1}\Delta V_{TH_P1P2}}{gm_{P1}},$$

当 $V_{common} < V_{in}$ 时

10

$$V_{OS_H} = \frac{gm_{P4}\Delta V_{TH_P4P5} + gm_{N1}\Delta V_{TH_N1N2}}{gm_{N1}},$$

由方程式可知，本发明的放大器的直流偏置特性由低压到高压都会比已知的运算放大器好，且影响直流偏置特性的参数项目数少而较好设计，
15 同时生产时影响良率的因素也会较少，故而会有较高的良率。

此外，本发明的放大器的增益较低（比 AB 类少了一级放大）且输出阻抗中不含电感成分，所以公仅需较小的补偿电容 CC 即可。

如图 4 显示本发明的输出驱动波形，相较于已知的放大器，可知本发明的波形略快，超越量很小，且只需 $4\mu s$ 波形就达到稳态（而已知放大器需要 $7\mu s$ ），因此驱动速度可以快很多，而使闪烁（Flicker）现象降低。
20

此外，本发明的源驱动放大器的每一个通道的放大器都可以同时切换成很大的电流源出能力的源出放大器，或者是很大汲入能力的汲入放大器，所以可以用在点反转驱动或者是线反转驱动系统上。又由于本发明的源驱动放大器在任何一次的输出都与前一次的输出是相反极性，且
25 上拉能力与下拉能力也同时切换，因此不须作电位重置。

需要说明的是，上述诸多实施例仅为了便于说明而举例而已，本发明所主张的权利范围自应以申请专利范围所述为准，而非限于上述实施例。

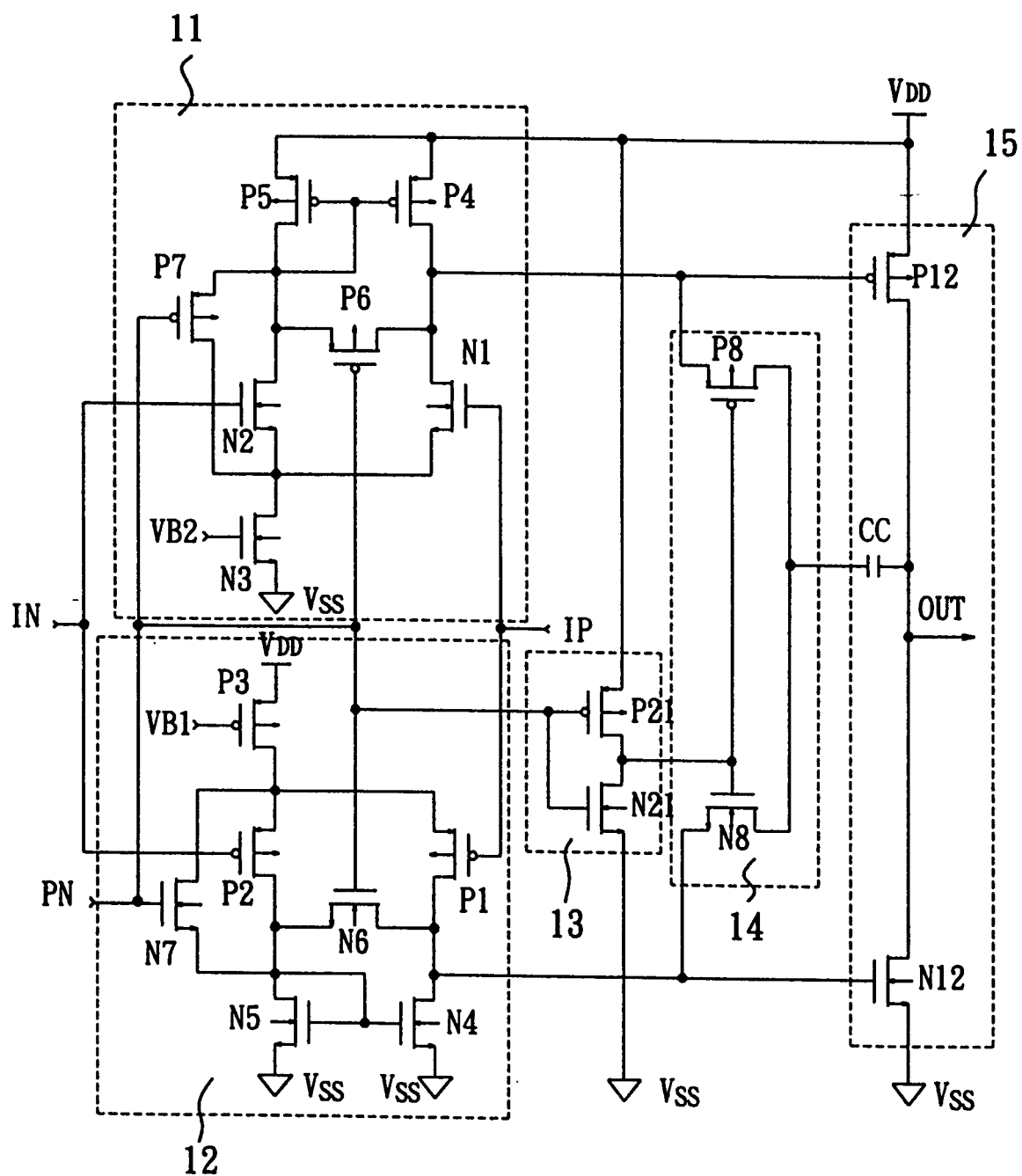


图 1

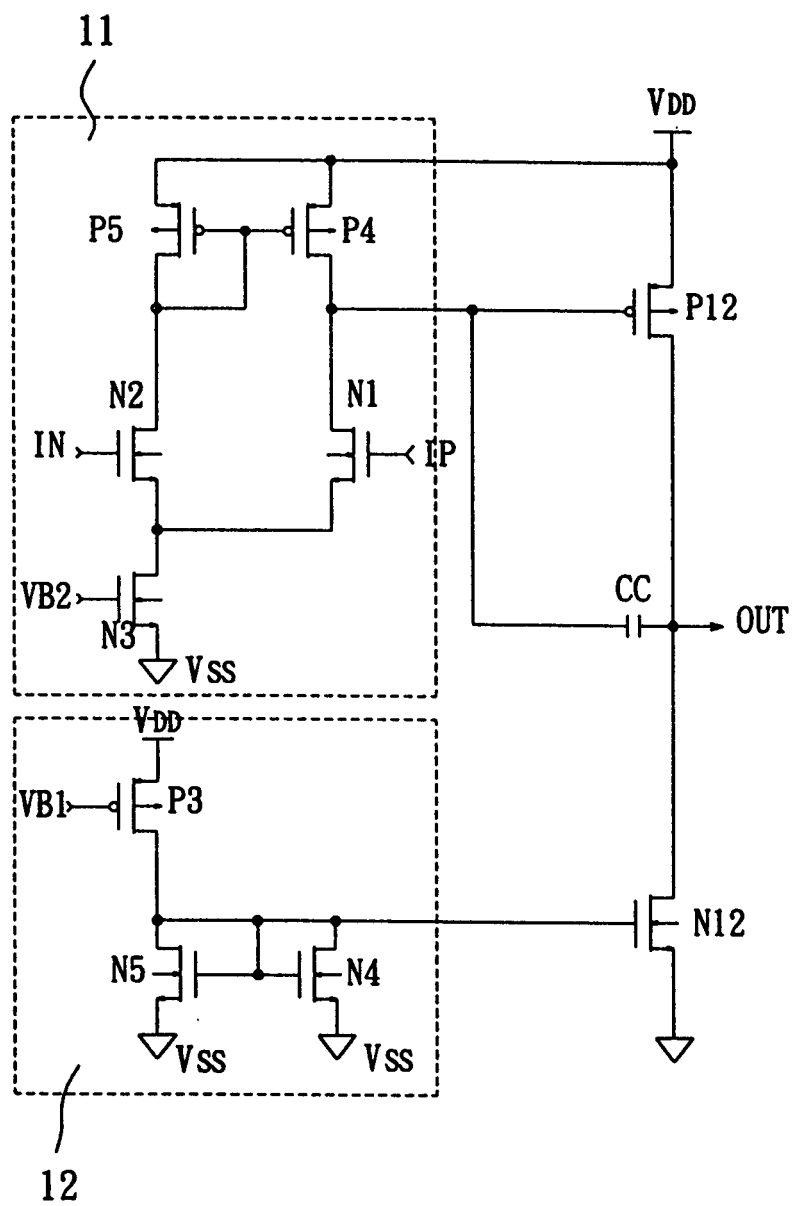


图 2

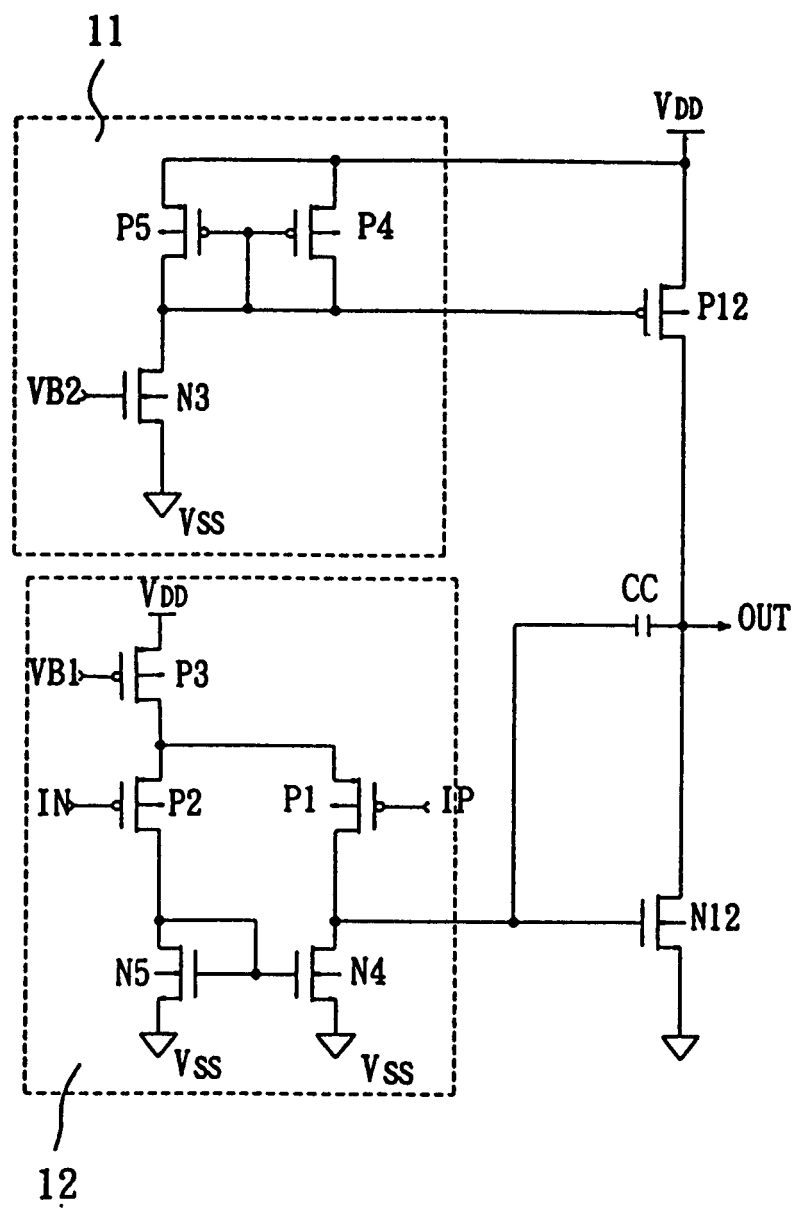


图 3

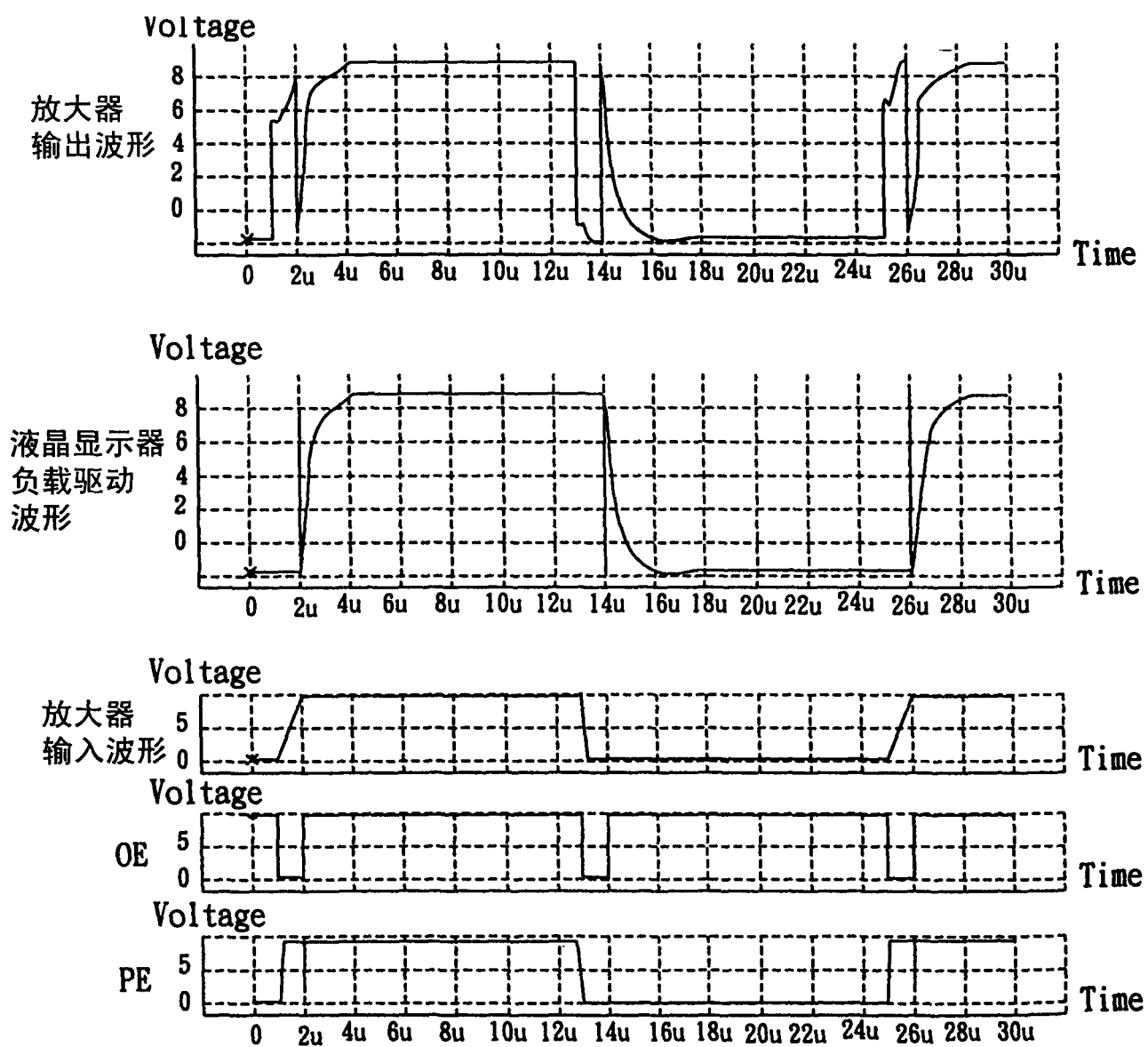


图 4

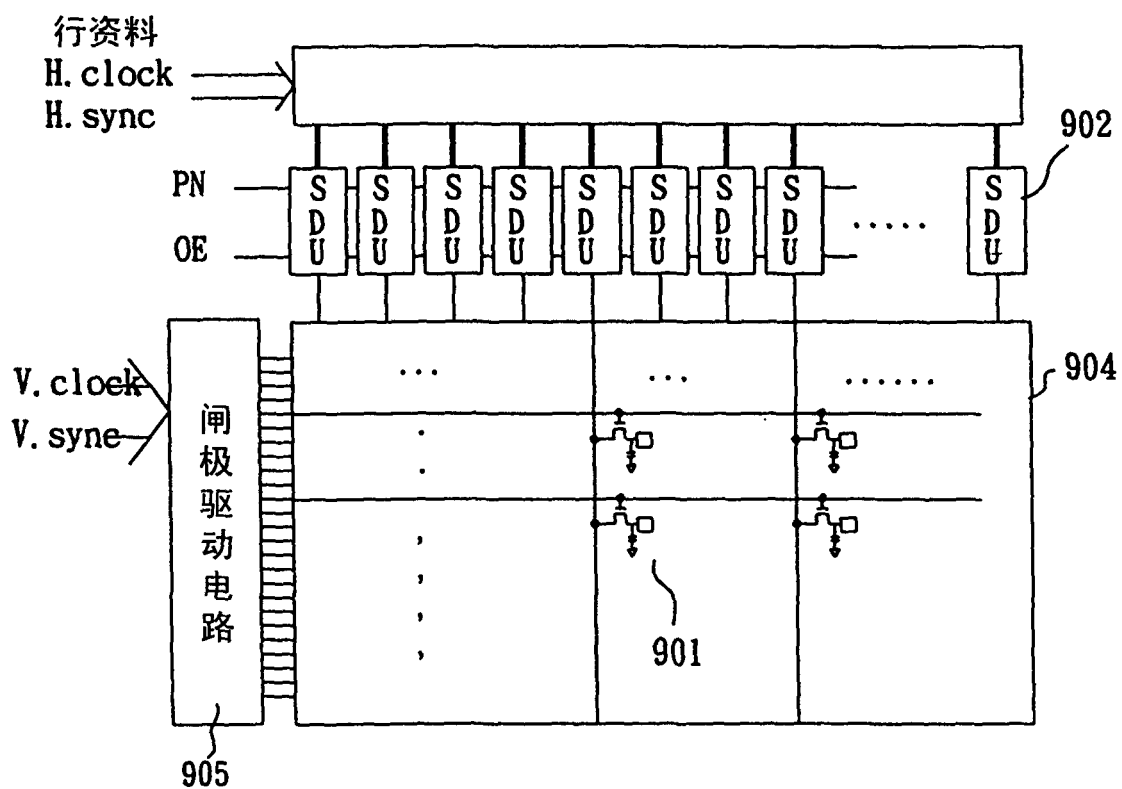


图 5

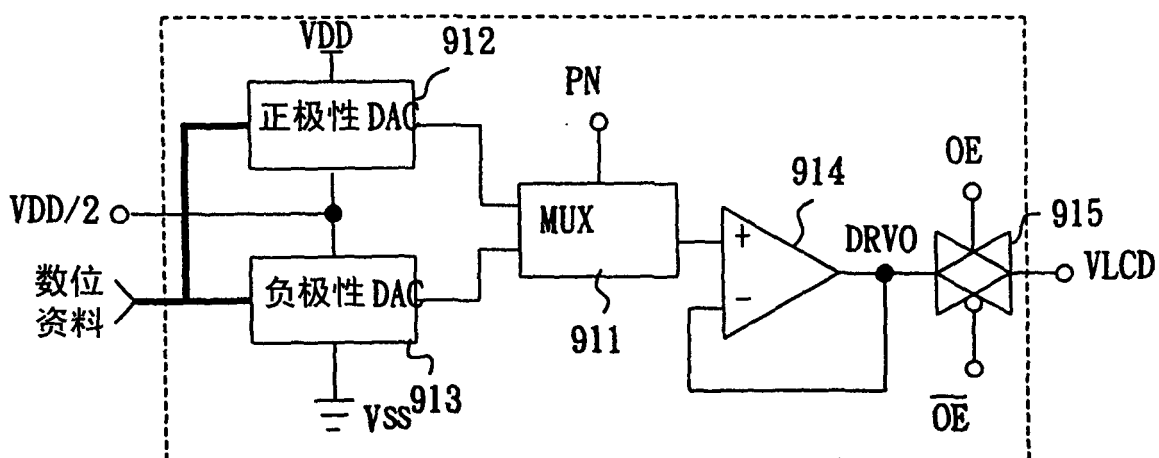


图 6

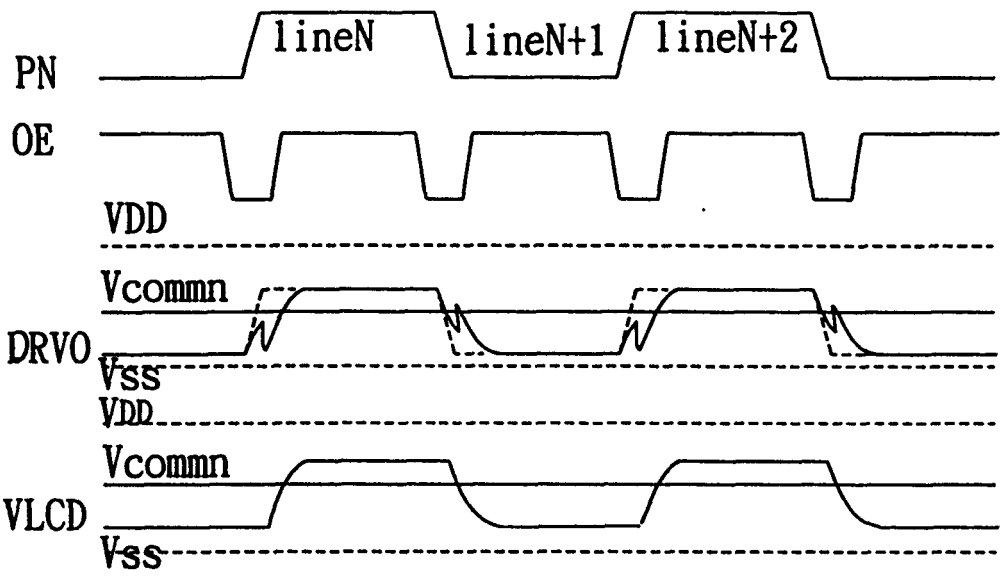


图 7

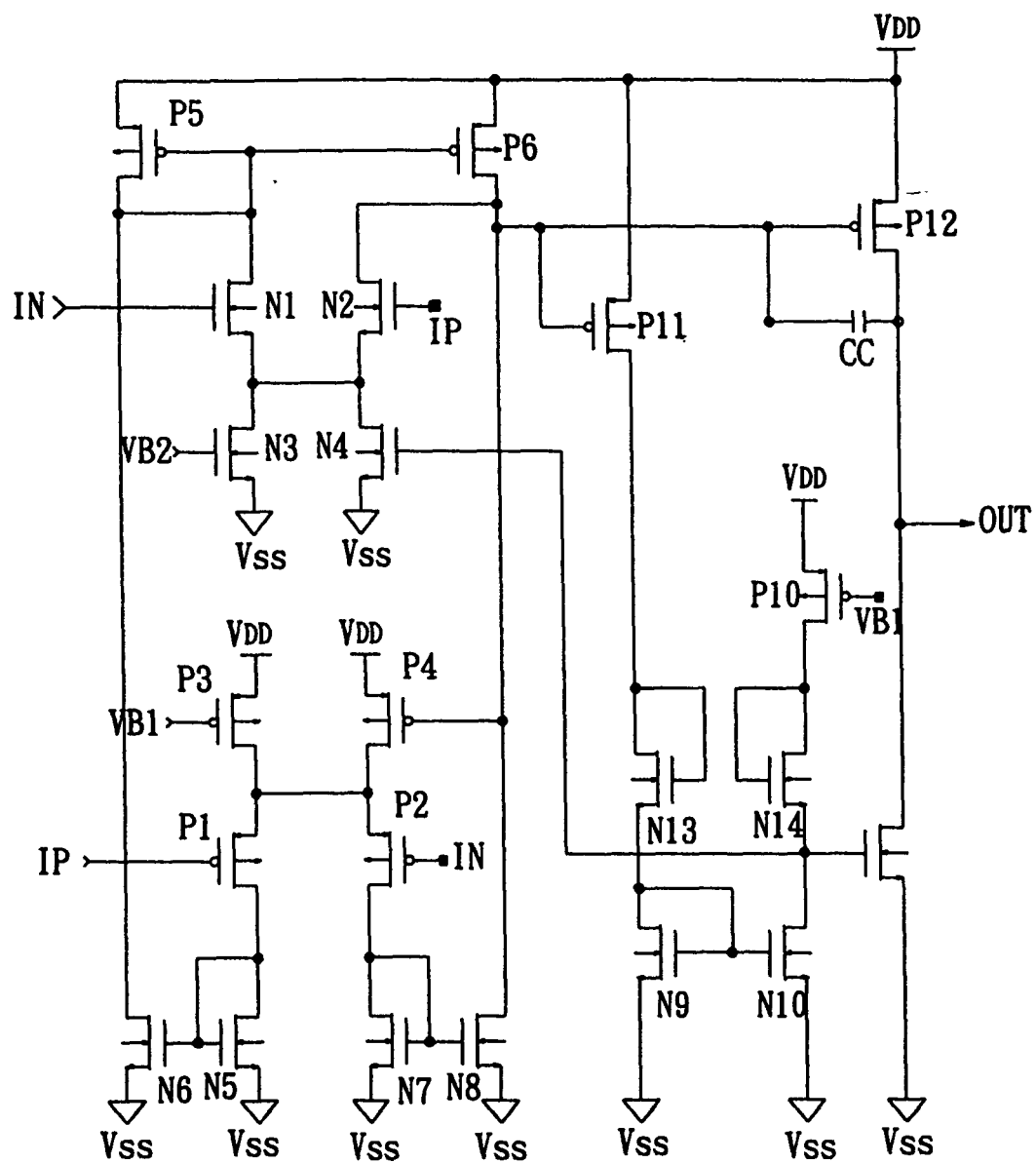


图 8

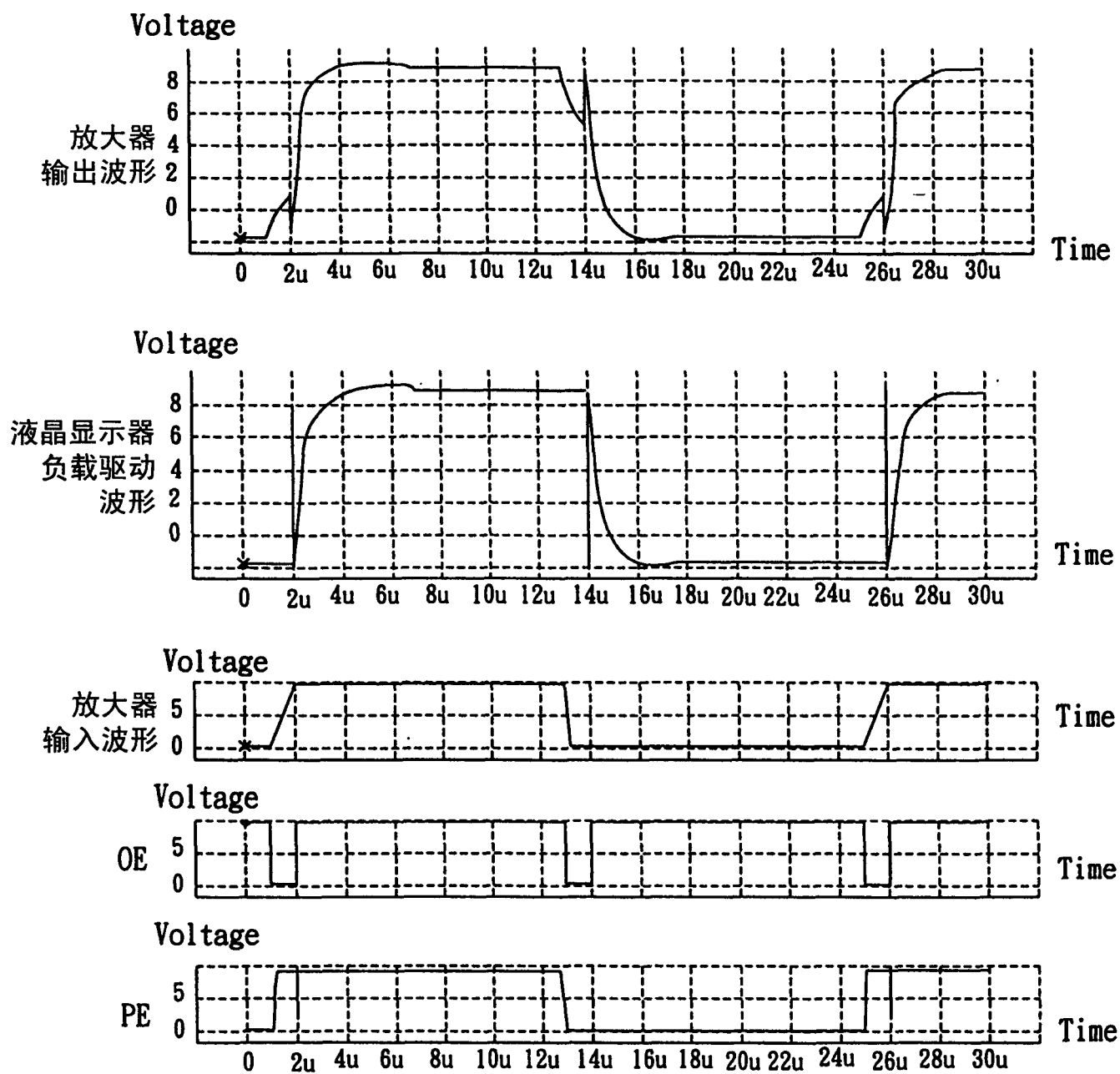


图 9

本发明为一种液晶显示器的源驱动放大器,其具有第一及第二输入电路,其中切换为NMOS差动放大电路的第一输出电路的输出推动一输出晶体管对的PMOS晶体管,作为源出的放大输出级,并以输出晶体管对的NMOS晶体管所提供的电流为偏压,而作为PMOS差动放大电路的第二输出电路的输出则推动该输出晶体管对的NMOS晶体管,以作为汲入的放大输出级,并以输出晶体管对的PMOS晶体管所提供的电流作为偏压。

