



(12) 发明专利

(10) 授权公告号 CN 101751888 B

(45) 授权公告日 2012. 11. 14

(21) 申请号 200910160370.0

CN 1467699 A, 2004. 01. 14,

(22) 申请日 2009. 08. 04

JP 特开 2001-59957 A, 2001. 03. 06,

(30) 优先权数据

JP 平 3-77915 A, 1991. 04. 03,

2008-207895 2008. 08. 12 JP

审查员 彭海良

(73) 专利权人 奇美电子股份有限公司

地址 中国台湾新竹科学工业园区苗栗县

(72) 发明人 吉贺正博

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 任默闻

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1655218 A, 2005. 08. 17,

US 5666133 A, 1997. 09. 09,

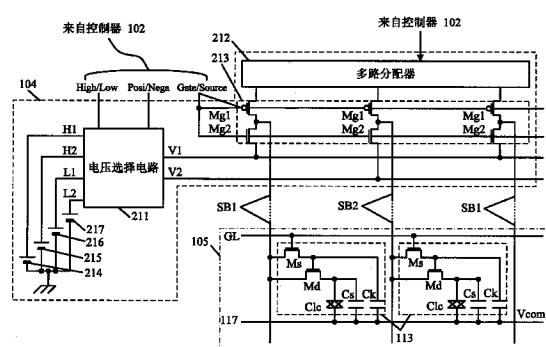
权利要求书 1 页 说明书 8 页 附图 16 页

(54) 发明名称

显示装置、电子装置、电子系统

(57) 摘要

本发明显示装置具有像素电极及像素驱动用晶体管, 所述像素驱动用晶体管的漏极连接所述像素电极, 源极连接源极总线, 所述像素驱动用晶体管根据施加至栅极的栅极电压, 对所述像素电极的施加电压进行控制, 包括电容, 连接所述像素驱动用晶体管的栅极, 用于保持施加于所述像素驱动用晶体管栅极的电压; 栅极驱动电压控制用晶体管, 漏极连接所述像素驱动用晶体管的栅极与所述电容的连接点, 源极连接所述源极总线, 栅极连接栅极线, 用于控制所述电容的施加电压; 以及源极驱动电路, 利用相邻的源极总线, 于多个不同的高电平电压或多个不同的低电平电压间交替地切换所述电容保持的电压, 以驱动所述源极。



1. 一种显示装置,具有像素电极及像素驱动用晶体管,所述像素驱动用晶体管的漏极连接所述像素电极,源极连接源极总线,所述像素驱动用晶体管根据施加至栅极的栅极电压,对所述像素电极的施加电压进行控制,其特征在于:包括:

电容,连接所述像素驱动用晶体管的栅极,用于保持施加于所述像素驱动用晶体管栅极的电压;

栅极驱动电压控制用晶体管,漏极连接所述像素驱动用晶体管的栅极与所述电容的连接点,源极连接所述源极总线,栅极连接栅极线,用于控制所述电容的施加电压;以及

源极驱动电路,利用相邻的源极总线,于多个不同的高电平电压或多个不同的低电平电压间交替地切换所述电容保持的电压,以驱动所述源极;

其中,所述源极驱动电路包括:

多路分配器,将施加于所述像素电极的源极电压提供给所述源极总线;

第一高电压源,用于产生第一高电平电压;

第二高电压源,用于产生电平高于所述第一高电平电压的第二高电平电压;

第一低电压源,用于产生电平低于所述第一及第二高电平电压的第一低电平电压;

第二低电压源,用于产生电平低于第一低电平电压的第二低电平电压;

电压选择电路,根据选择信号将所述第一及第二高电平电压、所述第一及第二低电平电压选择性地输出到第一输出线及第二输出线;以及

电压切换电路,使所述电容保持电压的同时,将所述第一及第二输出线的电压提供给所述源极总线,在对所述像素驱动用晶体管的源极施加源极电压时,将所述多路分配器的输出交替提供至所述源极总线。

2. 如权利要求1所述的显示装置,其特征在于:所述电压选择电路包括:

第一电压电平选择部,对应电压电平选择信号输出所述第一或第二高电平电压、及所述第一或第二低电平电压;

第二电压电平选择部,对应电压电平选择信号输出所述第二或第一高电平电压、及所述第二或第一低电平电压;

第三电压电平选择部,对应源极总线切换信号,将所述第一电压电平选择部所输出的所述第一或第二高电平电压和所述第一或第二低电平电压中的任一个输出至每隔一源极总线而设置的第一源极总线;以及

第四电压电平选择部,对应源极总线切换信号,将所述第二电压电平选择部所输出的所述第二或第一高电平电压和所述第二或第一低电平电压中的任一个输出至邻接于所述第一源极总线的第二源极总线。

3. 一种电子装置,其特征在于:具备权利要求1所述的显示装置。

4. 一种电子系统,其特征在于:具备权利要求3所述电子装置。

显示装置、电子装置、电子系统

技术领域

[0001] 本发明涉及一种显示装置、电子装置、电子系统,特别是一种具有像素电极及像素驱动用电晶管的像素驱动用电晶管的显示装置、电子装置、电子系统,晶体管的漏极连接所述像素电极,源极连接源极总线,且所述晶体管根据施加于栅极的栅极电压对所述像素电极的施加电压进行控制。

背景技术

[0002] 由于轻薄且电力消耗低的缘故,计算机、手机等的显示装置均多采用液晶显示装置。

[0003] 在利用 TFT(thin film transistor) 对像素电极施加电压的有源矩阵液晶显示装置中, TFT 配置在像素电极和数据线之间,利用栅极线对 TFT 作切换,并将施加于数据线的电压提供至像素电极(例如:专利文献 1)。

[0004] 在液晶显示装置中,为了延长寿命,例如,在每帧下将像素电极和共通电极之间所施加的电压进行反转,而使施加于液晶的电压在每帧下进行反转。并且,亦可同时在相同帧下,对每条线以相反的电压施加于液晶,而使液晶不仅只往一个方向旋转的方式进行控制。

[0005] 图 16 是表示现有的栅极线驱动方法的一例的说明图。图 16(A) 表示第一液晶驱动状态,图 16(B) 表示第二液晶驱动状态。而且,图 16 中,实线表示栅极电压 V_g 、 V_g' ,虚线表示源极电压 V_s 、 V_s' ,一点画线表示漏极电压 V_d 、 V_d' ,两点画线表示施加于共通电极 142 的共通电压 V_{com} 。

[0006] 现有的栅极线驱动方法是如图 16 所示,栅极电压 V_g 与第一液晶驱动状态和第二液晶驱动状态无关,而为一固定值。因此,如图 16(A) 所示的第一液晶驱动状态中, TFT 断开时的栅极电压 V_g 为基底电压 V_{g1} 时,栅极电压 V_g 的基底电压 V_{g1} 与漏极电压 V_d 之差为 2.3V,而如图 16(B) 所示的第二液晶驱动状态中, TFT 断开时的栅极电压 V_g' 为基底电压 V_{g1}' 时,栅极电压 V_g' 的基底电压 V_{g1}' 与源极电压 V_s' 的基底电压 V_{s1}' 之差则扩大到 7.5V。因此,第一液晶驱动状态与第二液晶驱动状态下的 TFT 断开电流 I_{off} 间产生差异。此第一液晶驱动状态与第二液晶驱动状态下的 TFT 断开电流 I_{off} 差异即是使液晶显示装置画质劣化的原因之一,亦会产生导致画面闪烁的闪变(flicker)现象。

[0007] 专利文献 1:日本特开 2007-188079 号公报

发明内容

[0008] 鉴于前述缺点,本发明的目的在于提供一种,能减少闪变的显示装置、电子装置、电子系统。

[0009] 本发明显示装置具有像素电极及像素驱动用电晶管,所述像素驱动用电晶管的漏极连接所述像素电极,源极连接源极总线,所述像素驱动用电晶管根据施加至栅极的栅极电压,对所述像素电极的施加电压进行控制,包括:电容,连接所述像素驱动用电晶管的栅极,用于保持施加于所述像素驱动用电晶管栅极的电压;栅极驱动电压控制用电晶管,漏极

连接所述像素驱动用晶体管的栅极与所述电容的连接点,源极连接所述源极总线,栅极连接栅极线,用于控制所述电容的施加电压;以及源极驱动电路,利用相邻的源极总线,于多个不同的高电平电压或多个不同的低电平电压间交替地切换所述电容保持的电压,以驱动所述源极。

[0010] 另外,本发明所述源极驱动电路包括:多路分配器,将施加于所述像素电极的源极电压提供给所述源极总线;第一高电压源,用于产生第一高电平电压;第二高电压源,用于产生电平高于所述第一高电平电压高的第二高电平电压;第一低电压源,用于产生电平低于所述第一及第二高电平电压的第一低电平电压;第二低电压源,用于产生电平低于第一低电平电压的第二低电平电压;电压选择电路,从所述第一及第二高电压源接收所述第一及第二高电平电压的同时,亦从所述第一及第二低电压源施加所述第一及第二低电平电压,所述电压选择电路根据选择信号将所述第一及第二高电平电压选择性地输出到第一输出线,并从所述第一及第二低电平电压选择性地输出到第二输出线;以及电压切换电路,使所述电容保持电压的同时,将所述第一及第二输出线的电压提供给所述源极总线,在对所述像素驱动用晶体管的源极施加源极电压时,将所述多路分配器的输出交替提供至所述源极总线。

[0011] 并且,本发明的电压选择电路,包括:第一电压电平选择部,对应电压电平选择信号输出所述第一或第二高电平电压、及所述第一或第二低电平电压;第二电压电平选择部,对应电压电平选择信号输出所述第二或第一高电平电压、及所述第二或第一低电平电压;第三电压电平选择部,对应源极总线切换信号,将所述第一电压电平选择部所输出的所述第一或第二高电平电压和、所述第一或第二低电平电压中的任一个输出至每隔一源极总线而设置的第一源极总线;以及第四电压电平选择部,对应所述源极总线切换信号,将所述第二电压电平选择部所输出的所述第二或第一高电平电压和、所述第二或第一低电平电压中的任一个输出至邻接于所述第一源极总线的第二源极总线。

[0012] 发明的效果

[0013] 根据本发明,具有像素电极及像素驱动用晶体管,像素驱动用晶体管的漏极连接所述像素电极,源极连接源极总线,所述像素驱动用晶体管根据施加至栅极的栅极电压,对所述像素电极的施加电压进行控制的显示装置,通过电容连接所述像素驱动用晶体管的栅极,用于保持施加于所述像素驱动用晶体管栅极的电压;栅极驱动电压控制用晶体管,漏极连接所述像素驱动用晶体管的栅极与所述电容的连接点,源极连接所述源极总线,栅极连接栅极线,用于控制所述电容的施加电压;以及源极驱动电路,利用相邻的源极总线,于多个不同的高电平电压或多个不同的低电平电压间交替地切换所述电容保持的电压,以驱动所述源极之设计,由此可以减少栅极驱动电压控制用晶体管的栅极—源极间的电压、或栅极—漏极间电压的变动,是以,能减少像素驱动用晶体管的漏极电压的变动,能减少闪变。

附图说明

[0014] 图 1 为根据本发明的一个实施例的系统结构图;

[0015] 图 2 为显示部 105 主要部分结构图;

[0016] 图 3 为源极驱动电路 104 的结构方块图;

[0017] 图 4 为电压选择电路 211 的电路结构图;

- [0018] 图 5 为用于说明初始状态的图；
- [0019] 图 6 为用于说明栅极电压保持时的动作图；
- [0020] 图 7 为用于说明栅极断开动作时的动作图；
- [0021] 图 8 为用于说明写入时的动作图；
- [0022] 图 9 为用于说明写入时的动作图；
- [0023] 图 10 为用于说明写入时的动作图；
- [0024] 图 11 为用于说明写入结束时的动作图；
- [0025] 图 12 为用于说明电容 Ck 被低电平电压化时的动作图；
- [0026] 图 13 为用于说明回到初始状态的动作图；
- [0027] 图 14 为用于说明对像素的写入动作的时序图；
- [0028] 图 15 为像素驱动用晶体管 Md 的动作波形图；以及
- [0029] 图 16 为现有的栅极线驱动方法的一例的说明图。
- [0030] 附图中主重要部分件的说明
- [0031] 100 液晶显示装置
- [0032] 101 接口部、102 控制器、103 栅极驱动电路
- [0033] 104 源极驱动电路、105 显示部
- [0034] 111 偏光板、112 下玻璃基板、113 像素电极部、GL 栅极线
- [0035] SB1 第一源极总线、SB2 第二源极总线、114 配向膜、115 液晶
- [0036] 116 配向膜、117 共通电极、118 上玻璃基板、119 偏光板
- [0037] 211 电压选择电路 212 多路分配器、213 电压切换电路
- [0038] 214 第一高电平电压源、215 第二高电平电压源
- [0039] 216 第一低电平电压源、217 第二低电平电压源
- [0040] 221 第一电压电平选择部、222 第二电压电平选择部
- [0041] 223 第三电压电平选择部、224 第四电压电平选择部

具体实施方式

- [0042] 图 1 是表示根据本发明的一实施例的系统结构图。
- [0043] 本实施例是以本发明显示装置的一实施例液晶显示装置 100 进行说明。
- [0044] 液晶显示装置 100, 例如为一有源矩阵液晶显示装置是由接口部 101、控制器 102、栅极驱动电路 103、源极驱动电路 104、显示部 105 所构成。
- [0045] 接口部 101 与上位装置的接口连接, 从上位装置接收显示数据。
- [0046] 控制器 102 根据接口部 101 接收的显示数据, 生成用于控制显示部 105 的各种控制信号, 提供至栅极驱动电路 103、及源极驱动电路 104。
- [0047] 栅极驱动电路 103 根据来自控制器 102 的控制信号, 生成用于驱动显示部 105 的栅极线 GL 的栅极线驱动信号, 提供至显示部 105。
- [0048] 源极驱动电路 104 根据控制器 102 提供的控制信号, 生成用于驱动显示部 105 的第一源极总线 SB1 及第二源极总线 SB2 的源极驱动信号, 提供至显示部 105。
- [0049] 图 2 是表示显示部 105 主要部分的结构图。
- [0050] 显示部 105 由偏光板 111、下玻璃基板 112、像素电极部 113、栅极线 GL、第一源极

总线 SB1、第二源极总线 SB2、配向膜 114、液晶 115、配向膜 116、共通电极 117、上玻璃基板 118 以及偏光板 119 所构成。

[0051] 偏光板 111 设置于下玻璃基板 112 的下侧,例如,使来自背光模组的光线中特定偏光的光线通过至下玻璃基板 112。栅极线 GL、第一、第二源极总线 SB1、SB2、像素电极部 113 形成在下玻璃基板 112 的上侧。栅极线 GL,连接于图 1 所示的栅极驱动电路 103,从栅极驱动电路 103 得到栅极驱动信号的提供。

[0052] 第一、第二源极总线 SB1、SB2 在与栅极线 GL 垂直的方向上,与栅极线 GL 以绝缘状态排线,并连接于源极驱动电路 104。并且,第一源极总线 SB1 和第二源极总线 SB2 交替地排线。

[0053] 像素电极部 113 位于栅极线 GL 之间,且亦设置于第一源极总线 SB1 和第二源极总线 SB2 间之区域内。像素电极部 113 连接栅极线 GL、第一源极总线 SB1 或第二源极总线 SB2。

[0054] 配向膜 114 层叠于栅极线 GL、第一及第二源极总线 SB1、SB2、像素电极部 113 上而形成。配向膜 114 使液晶 115 在特定的配向方向上对齐。

[0055] 在配向膜 114 上,上玻璃基板 118 隔着未图示的垫片而配置。上玻璃基板 118 相向于配向膜 114 一侧的面上,形成共通电极 117。对共通电极 117 施加的为基准电位,例如, GND 电位。

[0056] 上玻璃基板 118 的共通电极 117 上(相向于配向膜 114 一侧的面上),形成配向膜 116。配向膜 116 使液晶 115 在一定的配向方向上对齐。例如,配向膜 114 的配向方向和配向膜 116 的配向方向可相互垂直或平行。

[0057] 并且,在上玻璃基板 118 的上侧,与面向液晶 115 一侧相反的面上,配置偏光板 119。偏光板 119 让通过上玻璃基板 118 的光线中具有一定偏光的光线通过。

[0058] 接着,对源极驱动电路 104 进行说明。

[0059] 图 3 是表示源极驱动电路 104 的结构方块图。

[0060] 源极驱动电路 104 包括,电压选择电路 211、多路分配器 212、电压切换电路 213、第一高电平电压源 214、第二高电平电压源 215、第一低电平电压源 216 以及第二低电平电压源 217。并且,电压选择电路 211、第一高电平电压源 214、第二高电平电压源 215、第一低电平电压源 216、第二低电平电压源 217 构成保持电压切换电路。

[0061] 第一高电平电压源 214 生成第一高电平电压 H1。第二高电平电压源 215 生成第二高电平电压 H2。第一低电平电压源 216 生成第一低电平电压 L1。第二低电平电压源 217 生成第二低电平电压 L2。第一高电平电压 H1、第二高电平电压 H2、第一低电平电压 L1、第二低电平电压 L2 提供至电压选择电路 211。而且,第一高电平电压 H1、第二高电平电压 H2、第一低电平电压 L1、第二低电平电压 L2 的关系为 $H2 > H1 > L1 > L2$ 。

[0062] 电压选择电路 211,根据控制器 102 提供的驱动电平指示信号 high/low 及总线指示信号 posi/nega,从第一高电平电压 H1 或第二高电平电压 H2、第一低电平电压 L1 或第二低电平电压 L2 中决定何者作为第一输出电压 V1 及第二输出电压 V2 的电压。

[0063] 图 4 是电压选择电路 211 的电路结构图。

[0064] 电压选择电路 211 由第一电压电平选择部 221、第二电压电平选择部 222、第三电压电平选择部 223、第四电压电平选择部 224 所构成。

[0065] 第一电压电平选择部 221 由晶体管 M11 ~ M14 所构成, 根据来自控制器 102 的驱动电平指示信号 high/low, 输出第一或第二高电平电压 H1、H2、及第一或第二低电平电压 L1、L2。第二电压电平选择部 222 由晶体管 M21 ~ M24 所构成, 根据来自控制器 102 的驱动电平指示信号 high/low, 输出第二或第一高电平电压 H2、H1、及第二或第一低电平电压 L2、L1。

[0066] 第三电压电平选择部 223 由晶体管 M15 ~ M18 所构成, 根据来自控制器 102 的总线指示信号 posi/nega, 将第一电压电平选择部 221 所选择的第一或第二高电平电压 H1、H2、及第一或第二低电平电压 L1、L2 中的任一个作为第一输出电压 V1 输出。第四电压电平选择部 224 由晶体管 M25 ~ M28 所构成, 根据来自控制器 102 的总线指示信号 posi/nega, 将第二电压电平选择部 222 所选择的第一或第二高电平电压 H1、H2、及第一或第二低电平电压 L1、L2 中的任一个作为第二输出电压 V2 输出。

[0067] 电压选择电路 211 所输出的第一输出电压 V1 及第二输出电压 V2, 是提供至电压切换电路 213。

[0068] 多路分配器 212, 根据控制器 102 提供的控制信号生成源极电压, 提供至电压切换电路 213。

[0069] 电压切换电路 213 是在每个源极总线上设置的晶体管 Mg1、Mg2 所构成, 根据来自控制器 102 的切换信号 gate/source (栅极 / 源极), 将电压选择电路 211 的第一输出电压 V1、第二输出电压 V2 及多路分配器 212 的输出电压中的任一个输出至第一源极总线 SB1 及第二源极总线 SB2。第一源极总线 SB1 及第二源极总线 SB2 连接于像素电极部 113。

[0070] 接着, 对像素电极部 113 进行说明。

[0071] 像素电极部 113 由像素驱动用晶体管 Md、栅极驱动电压控制用晶体管 Ms、及包括电容 Clc、Cs、Ck 的等价电路所构成。

[0072] 栅极驱动电压控制用晶体管 Ms 的源极连接于第一或第二源极总线 SB1、SB2, 漏极连接于栅极电压保持用电容 Ck, 栅极连接于栅极线 GL。接通栅极驱动电压控制用晶体管 Ms, 使栅极电压保持用电容 Ck 保持栅极驱动电压。

[0073] 像素驱动用晶体管 Md 由 TFT 所构成, 其源极连接于第一或第二源极总线 SB1、SB2, 漏极连接于电容 Clc, 栅极连接于栅极驱动电压控制用晶体管 Ms 的漏极和栅极电压保持用电容 Ck 的连接点。电容 Clc 是在未图示的像素电极和共通电极 117 之间由液晶 115 所形成的电容。此外, 电容 Cs 为辅助电容。像素电极则可由透明电极构成。

[0074] 像素驱动用晶体管 Md 由 TFT 构成, 利用栅极电压保持电容 Ck 所保持的电压接通, 从第一、第二源极总线 SB1、SB2 引入电流, 对未图示的像素电极施加电压。

[0075] 接着, 对源极驱动电路 104 的动作进行说明。

[0076] 图 5 是用于说明初始状态的图。

[0077] 于初始状态中如图 5 所示, 驱动电平指示信号 high/low 及总线指示信号 posi/nega 为低电平 LL, 切换信号 gate/source 为高电平 HH, 多路分配器 212 对第一源极总线 SB1 的输出电压为 Vsn、对第二源极总线 SB2 的输出电压为 Vsp。

[0078] 驱动电平指示信号 high/low 及总线指示信号 posi/nega 为低电平时, 电压选择电路 211 的第一输出电压 V1 变为第二低电平电压 L2, 电压选择电路 211 的第二输出电压 V2 变为第一低电平电压 L1。并且, 切换信号 gate/source 为高电平 HH 时, 断开晶体管 Mg1, 接

通晶体管 Mg2, 将第一输出电压 V1 施加于第一源极总线 SB1, 第二输出电压 V2 施加于第二源极总线 SB2。由此, 第二低电平电压 L2 施加于第一源极总线 SB1, 第一低电平电压 L1 施加于第二源极总线 SB2。

[0079] 此时, 由于栅极线 GL 变为低电平, 像素电极部 113 的栅极电压控制用晶体管 Ms 及像素驱动用晶体管 Md 都处于断开状态。而此时, 对电容 Ck 施加相当于第二低电平电压 L2 的电压, 而对电容 C1c、Ck 施加相当于源极电压 Vsn 的电压。

[0080] 接着, 使电容 Ck 保持栅极电压。

[0081] 图 6 是用于说明栅极电压保持时的动作图。

[0082] 使电容 Ck 保持栅极电压时, 如图 6 所示驱动电平指示信号 high/low 及总线指示信号 posi/nega 共同从低电平 LL 变为高电平 HH。由此, 电压选择电路 211 的第一输出电压 V1 从第二低电平电压 L2 变为第一高电平电压 H1, 第二输出电压 V2 从第一低电平电压 L1 变为第二高电平电压 H2。

[0083] 由此, 第一源极总线 SB1 从第二低电平电压 L2 变为第一高电平电压 H1。另外, 第二源极总线 SB2 从第一低电平电压 L1 变为第二高电平电压 H2。

[0084] 此外, 这时栅极线 GL 从低电平 LL 变为高电平 HH。由此, 接通栅极电压控制用晶体管 Ms。通过接通栅极电压控制用晶体管 Ms, 连接第一源极总线 SB1 的像素电极部 113 中, 电容 Ck 保持第一高电平电压 H1, 连接第二源极总线 SB2 的像素电极部 113 中, 电容 Ck 保持第二高电平电压 H2。

[0085] 接着, 断开电压控制用晶体管 Ms。

[0086] 图 7 是用于说明栅极切断动作时的动作图。

[0087] 如图 7 所示, 栅极线 GL 从高电平 HH 变为低电平 LL。栅极线 GL 变为低电平 LL 时, 电压控制用晶体管 Ms 被断开, 电容 Ck 与第一、第二源极总线 SB1、SB2 断开, 电容 Ck 保持第一、第二高电平电压 H1、H2。

[0088] 接着通过多路分配器 212 的输出电压, 对连接第一源极总线 SB1 的像素电极部 113 的电容 C1c、Cs 进行写入。

[0089] 图 8 ~ 图 10 表示用于说明写入时的动作图。

[0090] 图 8 是表示多路分配器 212 的第一源极总线 SB1 的输出电压从电压 Vsn 变为电压 Vsp 时的状态图, 图 9 是表示切换信号 gate/source 从高电平 HH 变为低电平 LL 时的状态图, 图 10 是表示像素驱动用晶体管 Md 接通时的状态图。

[0091] 首先, 如图 8 所示, 多路分配器 212 的第一源极总线 SB1 的输出电压, 例如从电压 Vsn 变为电压 Vsp。此时, 切换信号 gate/source 从高电平 HH 变为低电平 LL。

[0092] 如图 9 所示, 由于切换信号 gate/source 从高电平 HH 变为低电平 LL, 晶体管 Mg1 被接通, 晶体管 Mg2 被断开, 多路分配器 212 的输出电压提供至第一、第二源极总线 SB1、SB2, 第一、第二源极总线 SB1、SB2 从第一、第二高电平电压 H1、H2 变为多路分配器 212 的输出电压 Vsp、Vsn。

[0093] 由于第一、第二源极总线 SB1、SB2 从第一、第二高电平电压 H1、H2 变为多路分配器 212 的输出电压 Vsp、Vsn, 通过保持于电容 Ck 的第一、第二高电平电压 H1、H2 而像素驱动用晶体管 Md 被接通。

[0094] 如图 10 所示, 由于像素驱动用晶体管 Md 被接通, 多路分配器 212 的输出电压 Vsp、

Vsn 写入连接第一、第二源极总线 SB1、SB2 的像素电极部 113 的电容 C1c、Cs 上。通过反复上述动作进行对像素的写入。

[0095] 接着,接通栅极电压控制用晶体管 Ms,断开像素电极驱动用晶体管 Md,结束对像素的写入。

[0096] 图 11 是用于说明写入结束时的动作图。

[0097] 如图 3 所示的控制器 102 使栅极线 GL 从低电平 LL 变为高电平 HH。由此,栅极电压控制用晶体管 Ms 被接通,从第一、第二源极总线 SB1、SB2 对电容 Ck 施加多路分配器 212 的输出电压 Vsp、Vsn,像素驱动用晶体管 Md 的栅极电压变为多路分配器 212 的输出电压 Vsp、Vsn 并被断开。

[0098] 并且,此时控制器 102 使驱动电平指示信号 high/low 从高电平 HH 变为低电平 LL。由此,电压选择电路 211 的第一输出电压 V1 从第一高电平电压 H1 变为第一低电平电压 L1,第二输出电压 V2 从第二高电平电压 H2 变为第二低电平电压 L2。

[0099] 接着,根据电压选择电路 211 所选择的电压,使电容 Ck 的施加电压变为低电平电压。

[0100] 图 12 是用于说明电容 Ck 低电平电压化时的动作图。

[0101] 图 3 所示的控制器 102 使切换信号 gate/source 从低电平 LL 变为高电平 HH。由于切换信号 gate/source 从低电平 LL 变为高电平 HH,晶体管 Mg1 被断开,晶体管 Mg2 被接通。由此,对第一源极总线 SB1 施加电压选择电路 211 的第一输出电压 V1,对第二源极总线 SB2 施加电压选择电路 211 的第二输出电压 V2。此时,第一输出电压 V1 为第一低电平电压 L1,第二输出电压 V2 为第二低电平电压 L2,第一源极总线 SB1 变为第一低电平电压 L1,第二源极总线 SB2 变为第二低电平电压 L2。

[0102] 并且,此时,由于栅极线 GL 是高电平 HH,栅极电压控制用晶体管 Ms 被接通,连接第一源极总线 SB1 的像素电极 113 的电容 Ck 变为第一低电平电压 L1,连接第二源极总线 SB2 的像素电极 113 的电容 Ck 变为第二低电平电压 L2。

[0103] 接着进行回复初始状态动作的说明。

[0104] 图 13 是用于说明回复初始状态的动作图。

[0105] 图 3 所示的控制器 102 使栅极线 GL 从高电平 HH 变为低电平 LL。由于栅极线 GL 变为低电平 LL,栅极电压控制用晶体管 Ms 被断开。由于栅极电压控制用晶体管 Ms 被断开,回复图 5 所示的初始状态。

[0106] 并且利用时序图,对前述动作更进一步地说明。

[0107] 图 14 是用于说明对像素的写入动作的时序图。图 14(A) 为驱动电平指示信号 high/low 的动作波形,图 14(B) 为总线指示信号 posi/nega 的动作波形,图 14(C) 为电压选择电路 102 第一输出电压 V1 的动作波形,图 14(D) 为电压选择电路 102 第二输出电压 V2 的动作波形,图 14(E) 为多路分配器 212 输出电压的动作波形,图 14(F) 为切换信号 gate/source 的动作波形、图 14(G) 为第一源极总线 SB1 输出电压的动作波形,图 14(H) 为栅极线 GL 的动作波形,图 14(I) 为电容 Ck 的电压 Vk 的动作波形,图 14(J) 为像素电容 C1c 的施加电压 V1c 的动作波形。

[0108] 在时刻 t1,通过图 3 所示的控制器 102 从初始状态开始的驱动电平指示信号 high/low 及总线指示信号 posi/nega、栅极线 GL 从低电平 LL 变为高电平 HH 时,电压选择

电路 102 的第一输出电压 V1 变为第一高电平电压 H1, 第二输出电压 V2 变为第二高电平电压 H2。由此, 第一源极总线 SB1 变为第一高电平电压 H1。此外, 由于栅极线 GL 变为高电平 HH, 栅极电压控制用晶体管 Ms 被接通, 对电容 Ck 施加第一高电平电压 H1。

[0109] 接着在时刻 t2, 通过控制器 102 使栅极线 GL 变为低电平 LL 时, 栅极电压控制用晶体管 Ms 被断开, 对电容 Ck 保持第一高电平电压 H1。

[0110] 接着在时刻 t3, 通过控制器 102 切换信号 gate/source 变为低电平 LL 的同时, 多路分配器 212 的输出电压从 Vsn 变为 Vsp 时, 第一源极总线 SB1 的电压变为 Vsp。此外, 由于像素驱动用晶体管 Md 被接通, 对电容 Clc 施加第一源极总线 SB1 的电压 Vsp。

[0111] 接着在时刻 t4, 通过控制器 102 使驱动电平指示信号 high/low 变为低电平 LL, 使栅极线 GL 被变为高电平 HH 时, 电压选择电路 211 的第一输出电压 V1 变为第二低电平电压 L2, 第二输出电压 V2 变为第一低电平电压 L1。此外, 通过栅极线 GL 变为高电平, 栅极电压控制用晶体管 Ms 被接通, 对电容 Ck 施加电压 Vsp。

[0112] 在时刻 t5, 通过控制器 102 切换信号 gate/source 变为高电平 HH 时, 第一源极总线 SB1 变为第一低电平电压 L1, 再者, 对电容 Ck 施加第一低电平电压 L1。

[0113] 在时刻 t6, 通过控制器 102 使栅极线 GL 变为低电平 LL 时, 栅极电压控制用晶体管 Ms 被断开, 对电容 Ck 保持第一低电平电压 L1, 并回复初始状态。

[0114] 如前所述, 通过栅极电压控制用晶体管 Ms 可将像素驱动用晶体管 Md 的栅极电压变为第一、第二高电平电压 H1、H2、及第一、第二低电平电压 L1、L2, 由此, 可以减小像素驱动用晶体管 Md 在第一液晶驱动状态和第二液晶驱动状态下的断开电流间之差异。

[0115] 图 15 表示像素驱动用晶体管 Md 的动作波形图。图 15 (A) 表示第一液晶驱动状态, 图 15 (B) 表示第二液晶驱动状态。且图 15 中, 实线表示栅极电压 Vg、Vg', 虚线表示源极电压 Vs、Vs', 一点画线表示漏极电压 Vd、Vd', 两点画线表示施加于共通电极 142 的共通电压 Vcom。

[0116] 在本实施例的电压选择电路 211 中, 使像素驱动用晶体管 Md 的栅极电压在第一液晶驱动状态下, 如图 15 (A) 所示, 以栅极电压 Vg 大致在 +10 ~ -7.5V 间进行驱动, 在第二液晶驱动状态下, 如图 15 (B) 所示, 以栅极电压 Vg' 大致在 +15 ~ -2.5V 间进行驱动。由此, 相对于图 15 (A) 所示的第一液晶驱动状态下栅极电压 Vg 的基底电压 Vg1 和漏极电压 Vd 的基底电压 Vd1 的电压差 (2.3V), 图 15 (B) 所示的第二液晶驱动状态下栅极电压 Vg' 的基底电压 Vg1' 和源极电压 Vs' 的基底电压 Vs1' 的电压差 (2.5V), 即可使第一液晶驱动状态和第二液晶驱动状态之电压差接近于约 0.2V。由此, 能降低第二液晶驱动状态的断开电流。并且, 因能减小第一液晶驱动状态和第二液晶驱动状态断开电流之差异。是以能减少闪变现象。

[0117] 再者, 前述实施例的显示装置 100 可适用于计算机、电视机等的电子装置。更进一步地, 亦能利用在搭载本实施例显示装置 100 的电子装置而建构的信息处理系统等。

[0118] 虽然本发明已用较佳实施例揭露如上, 然其并非用以限定本发明, 本发明所属技术领域中的技术人员, 在不脱离本发明之精神和范围内, 当可作各种变动与润饰, 因此本发明之保护范围当以权利要求为准。

100

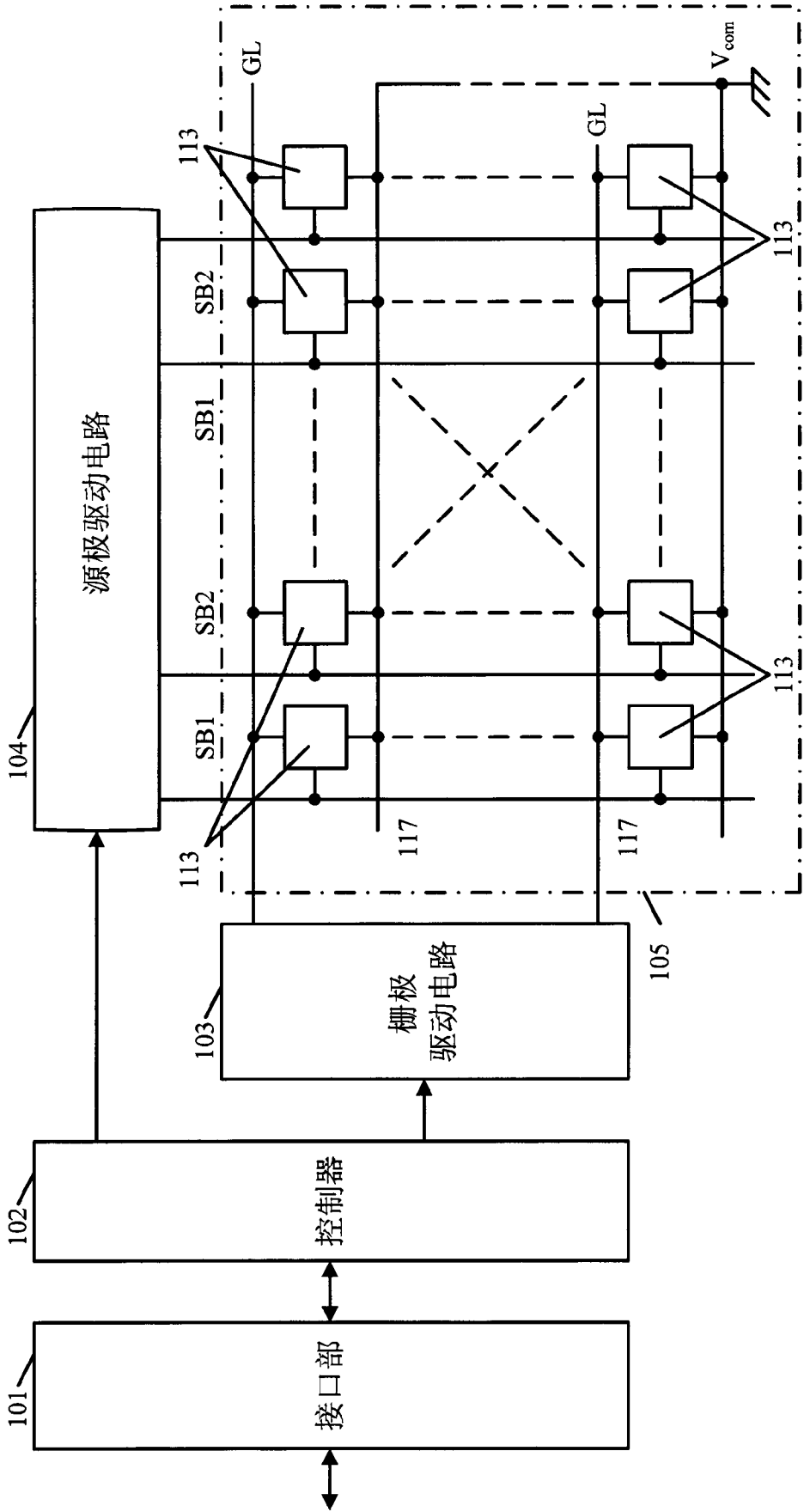


图 1

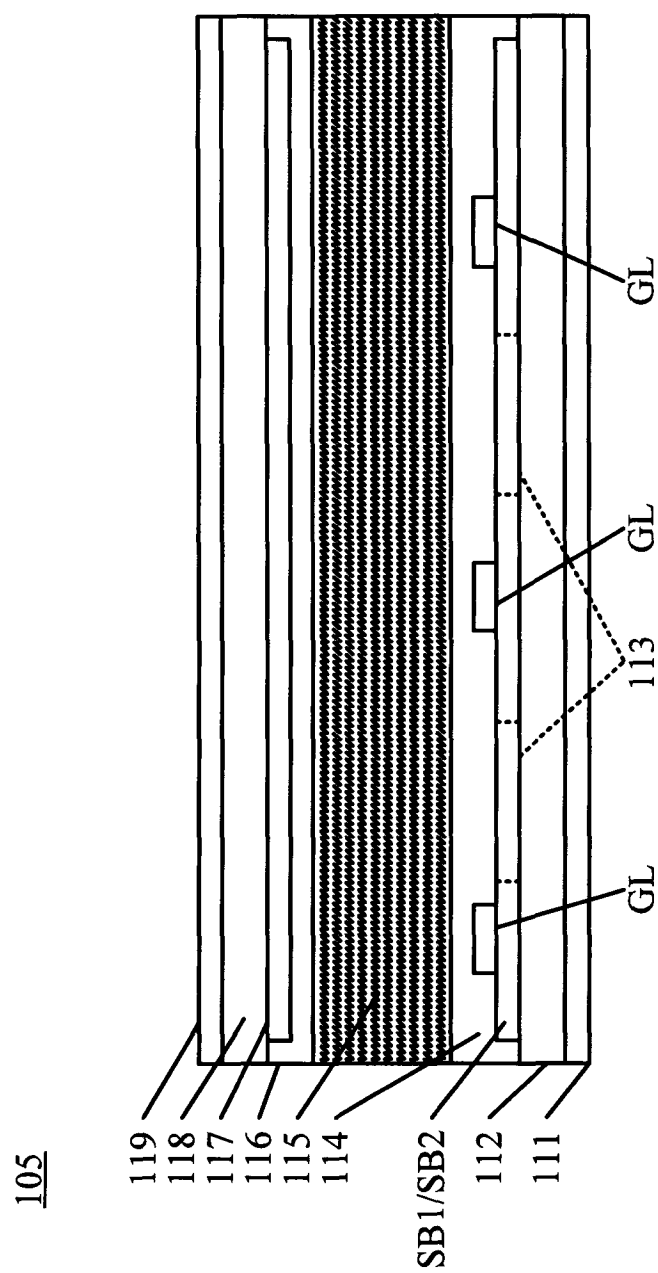


图 2

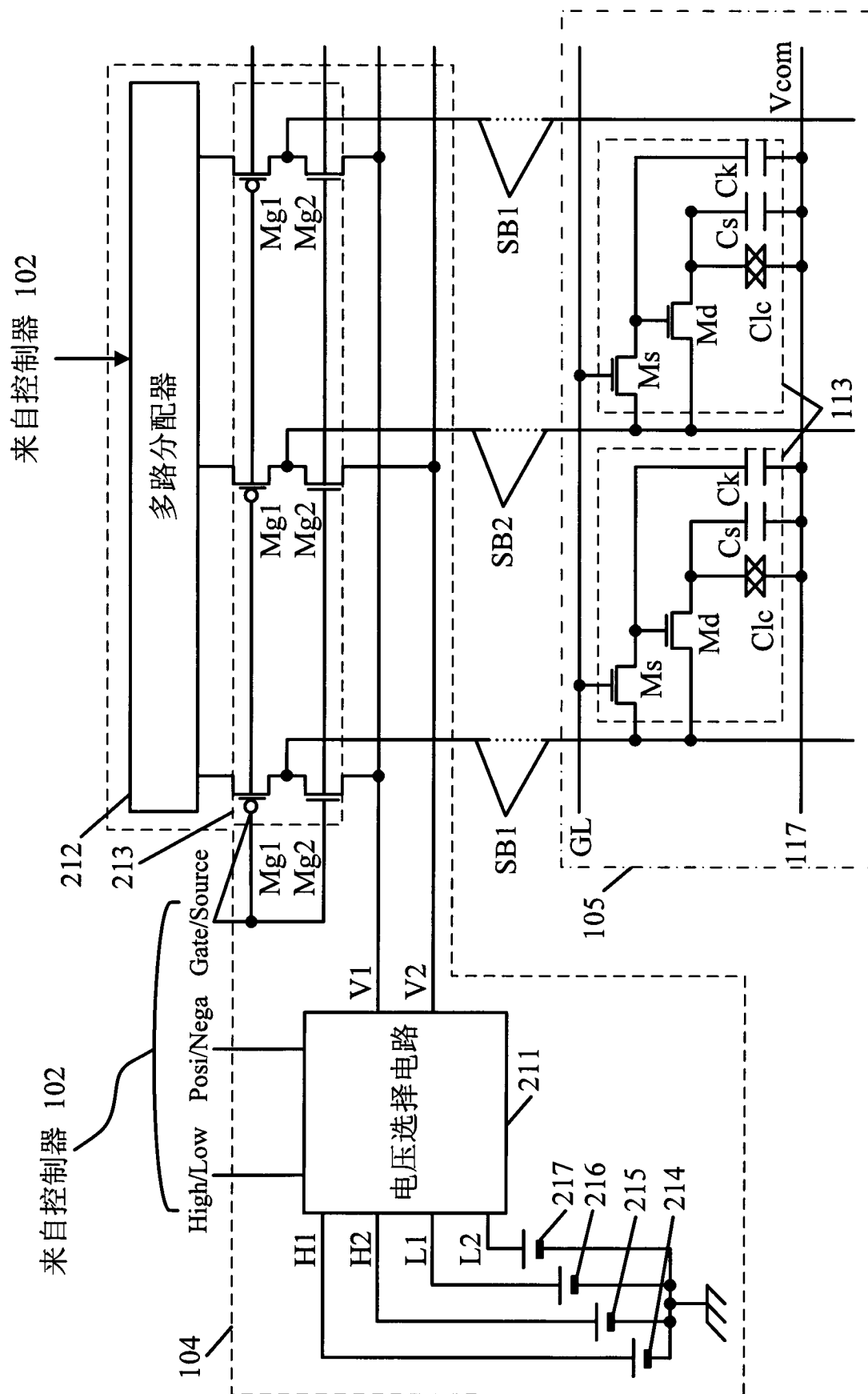


图 3

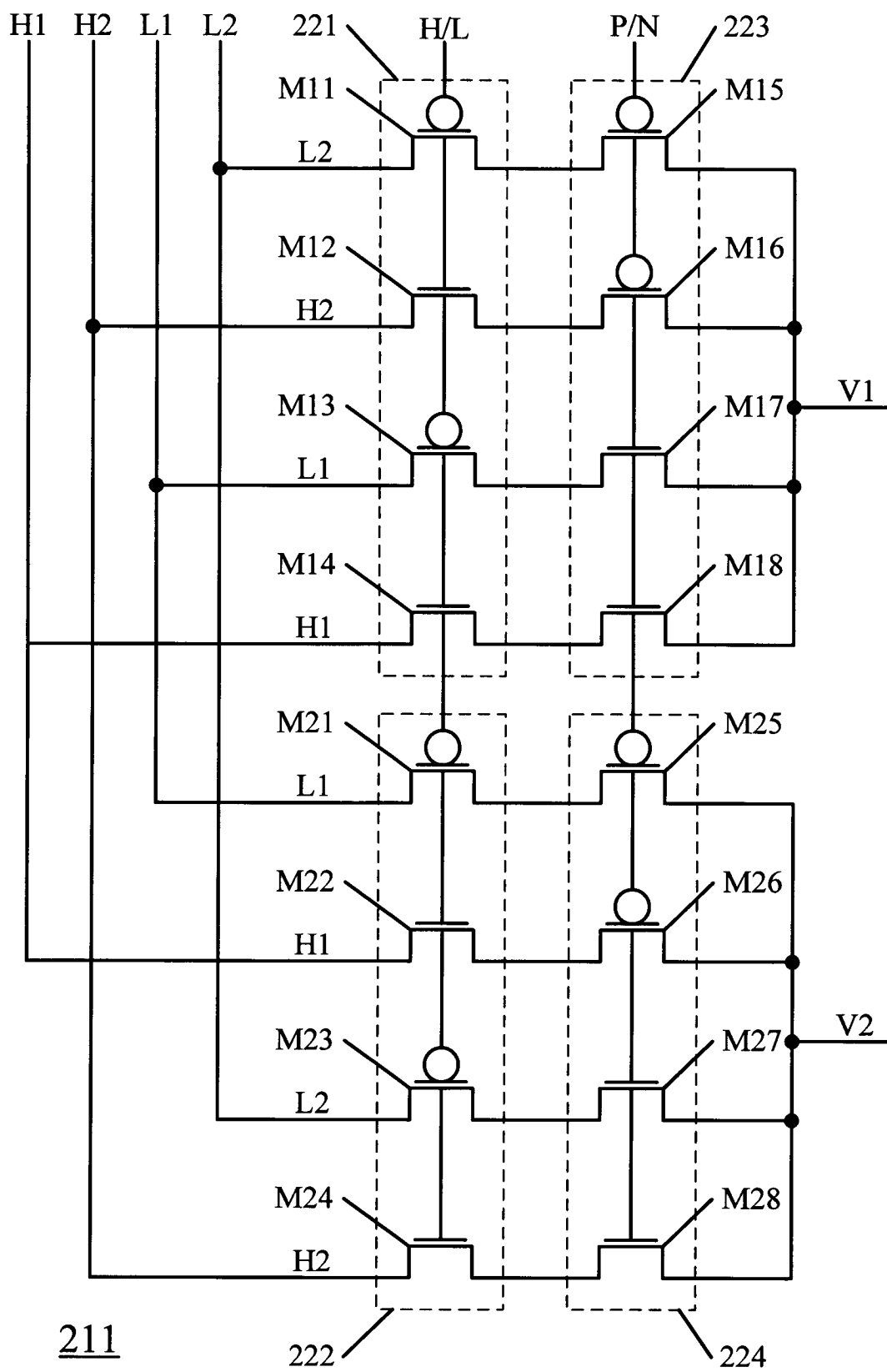


图 4

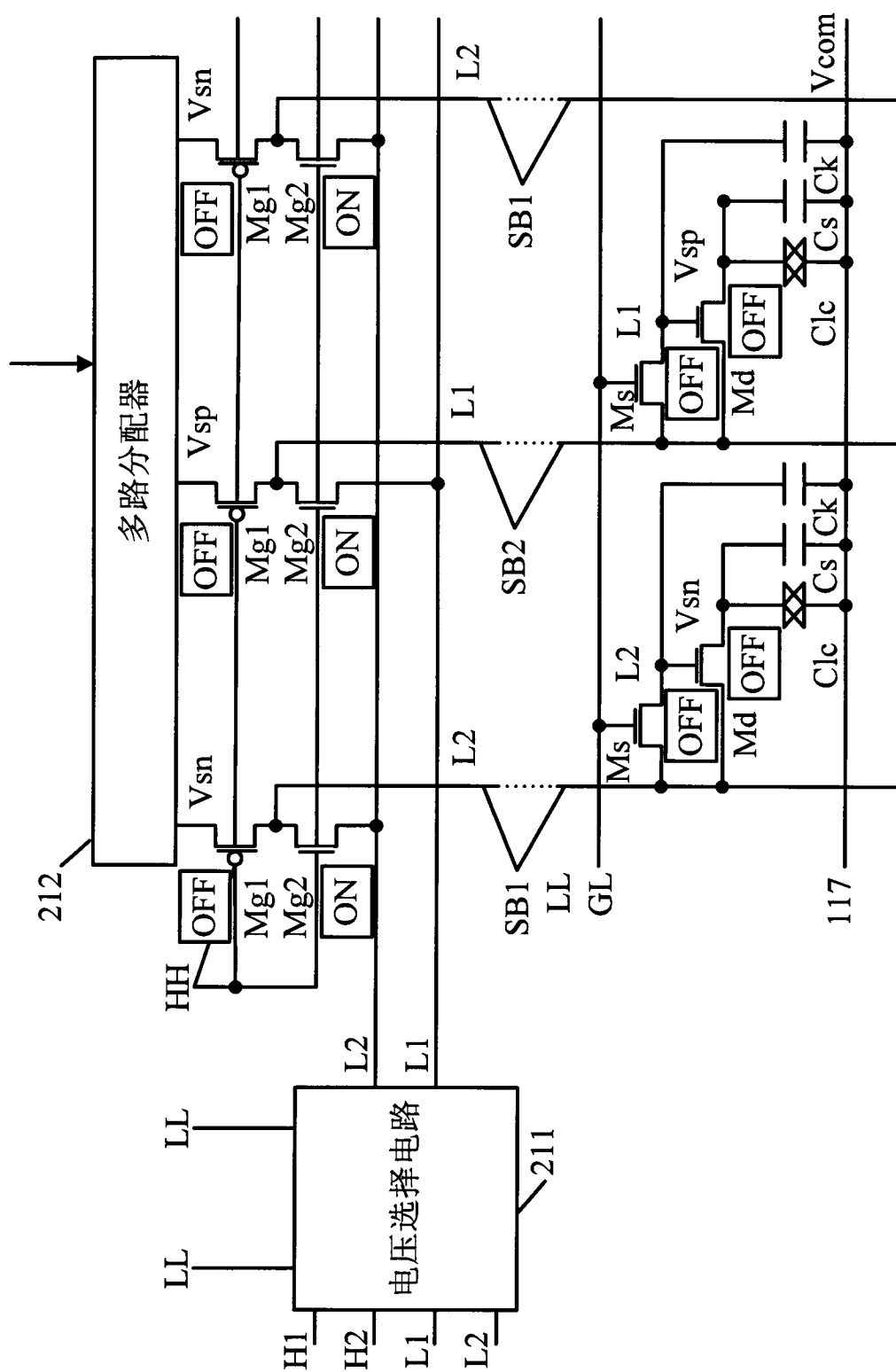


图 5

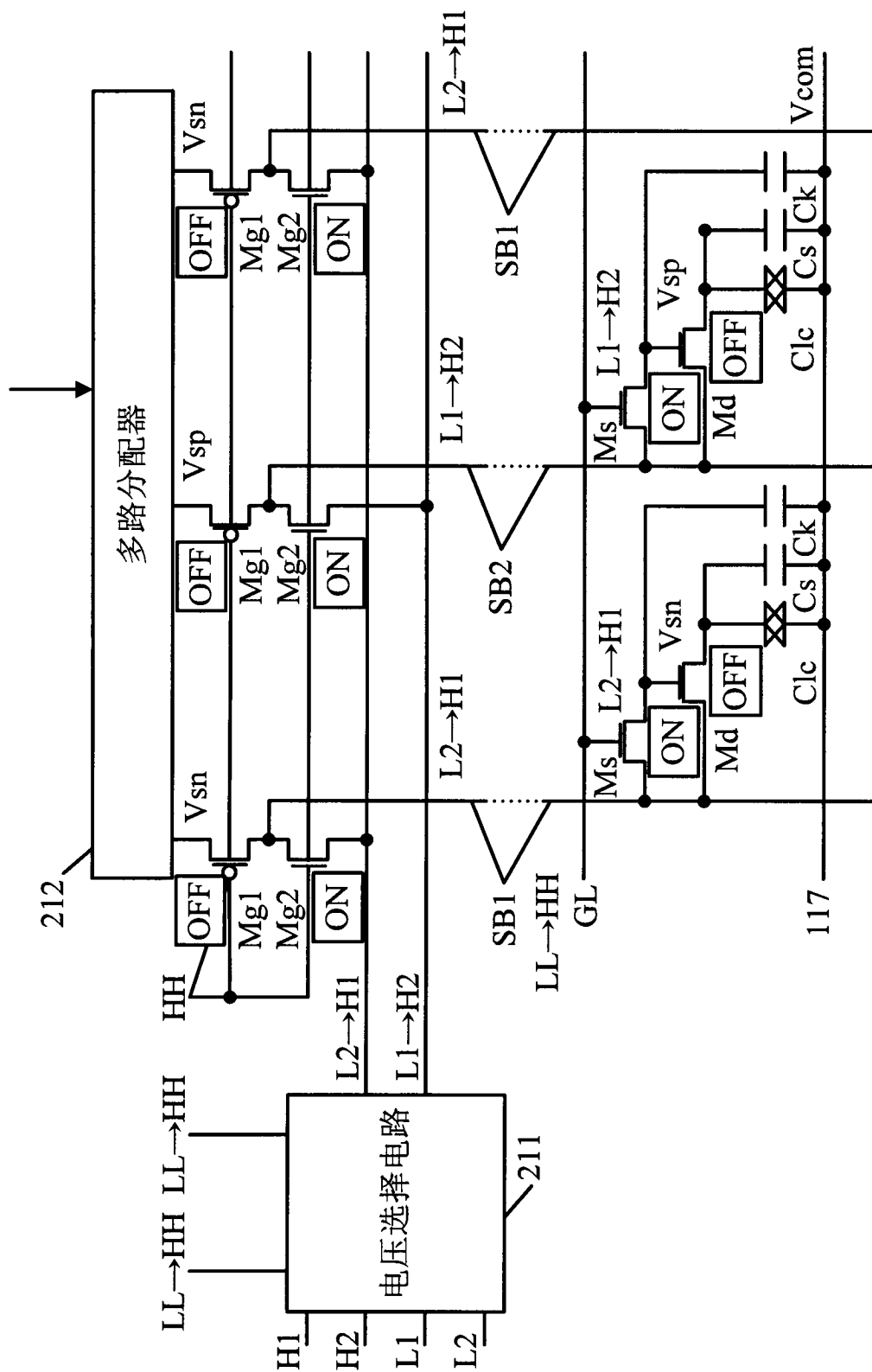


图 6

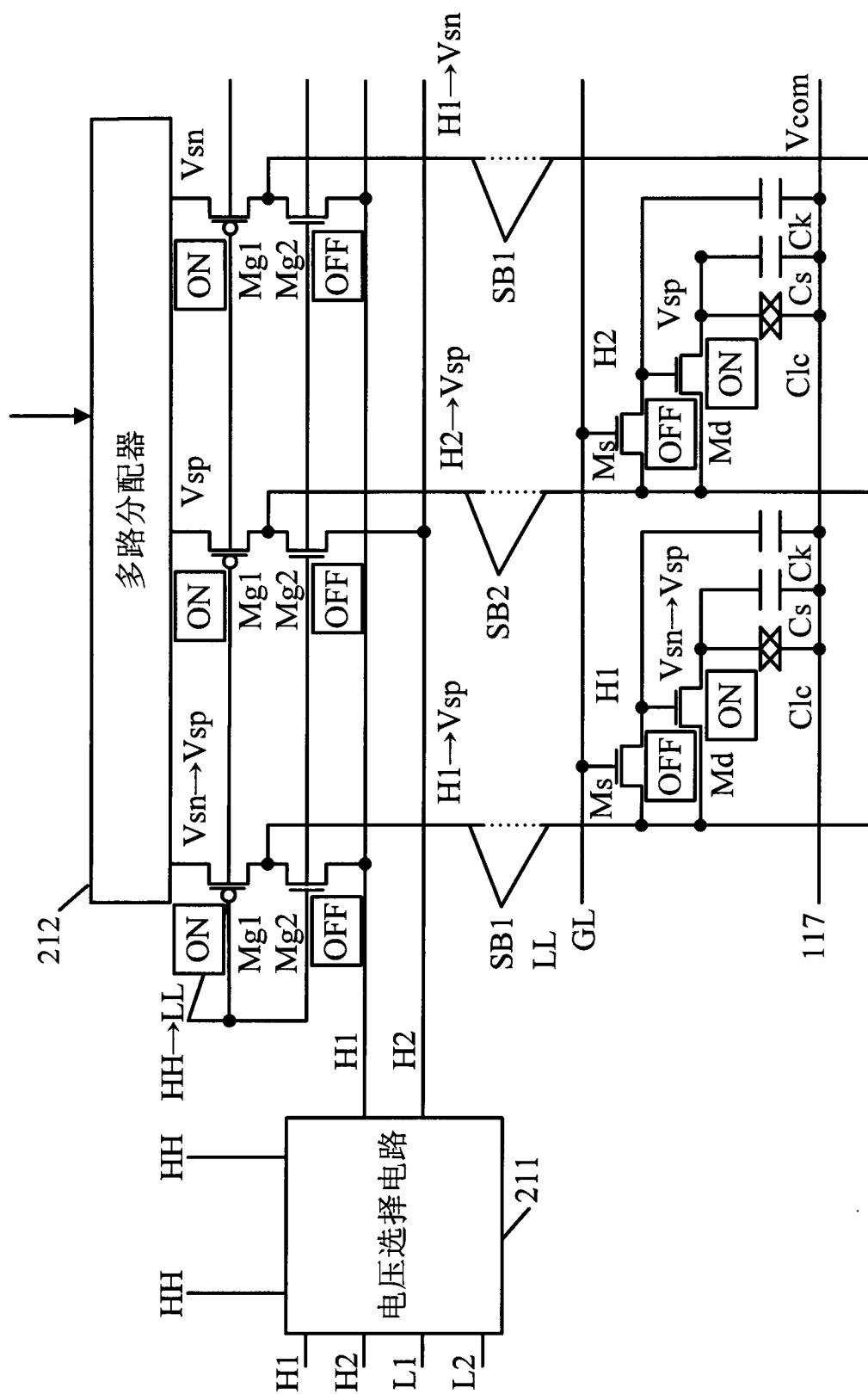


图 8

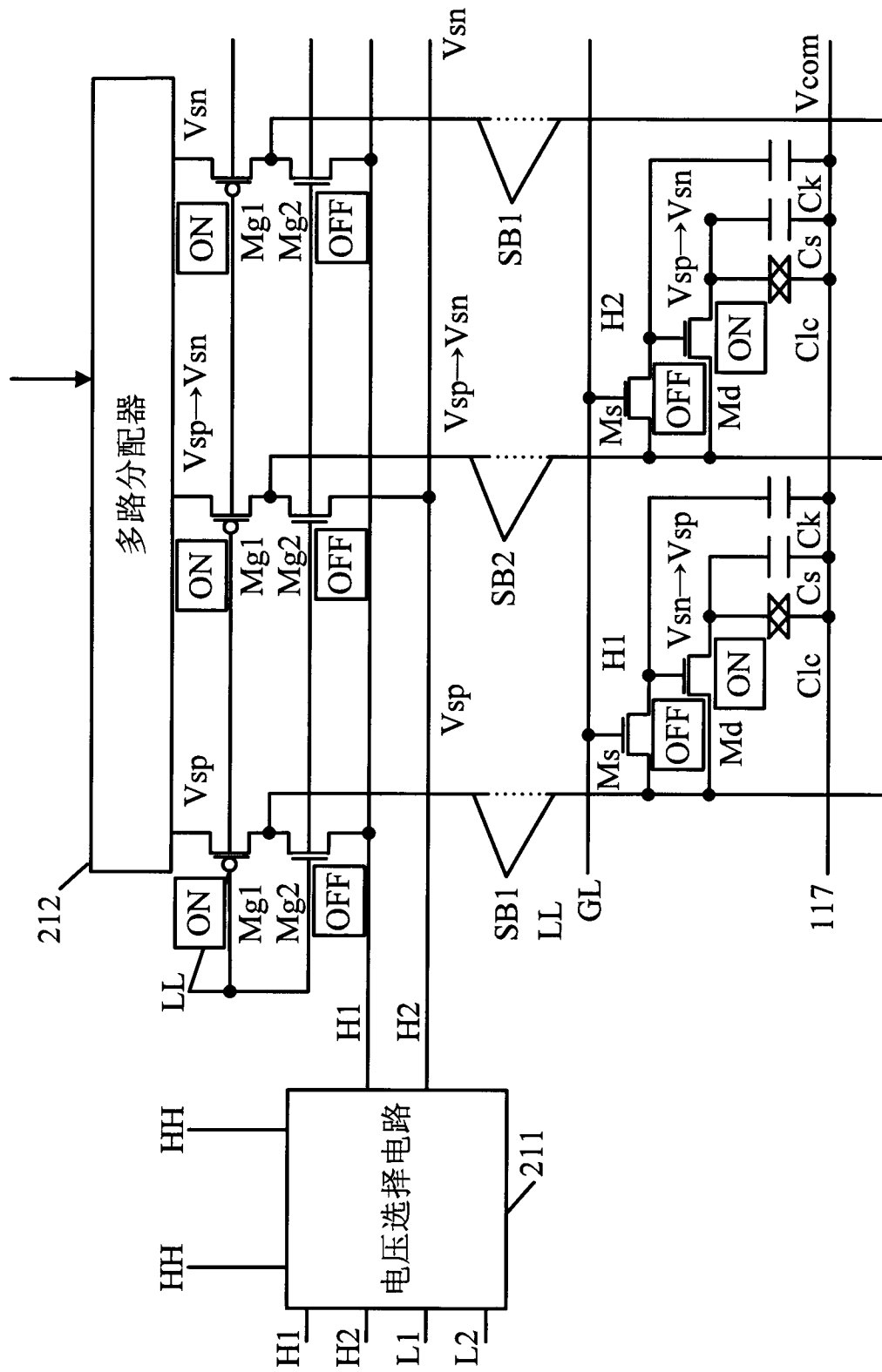


图 9

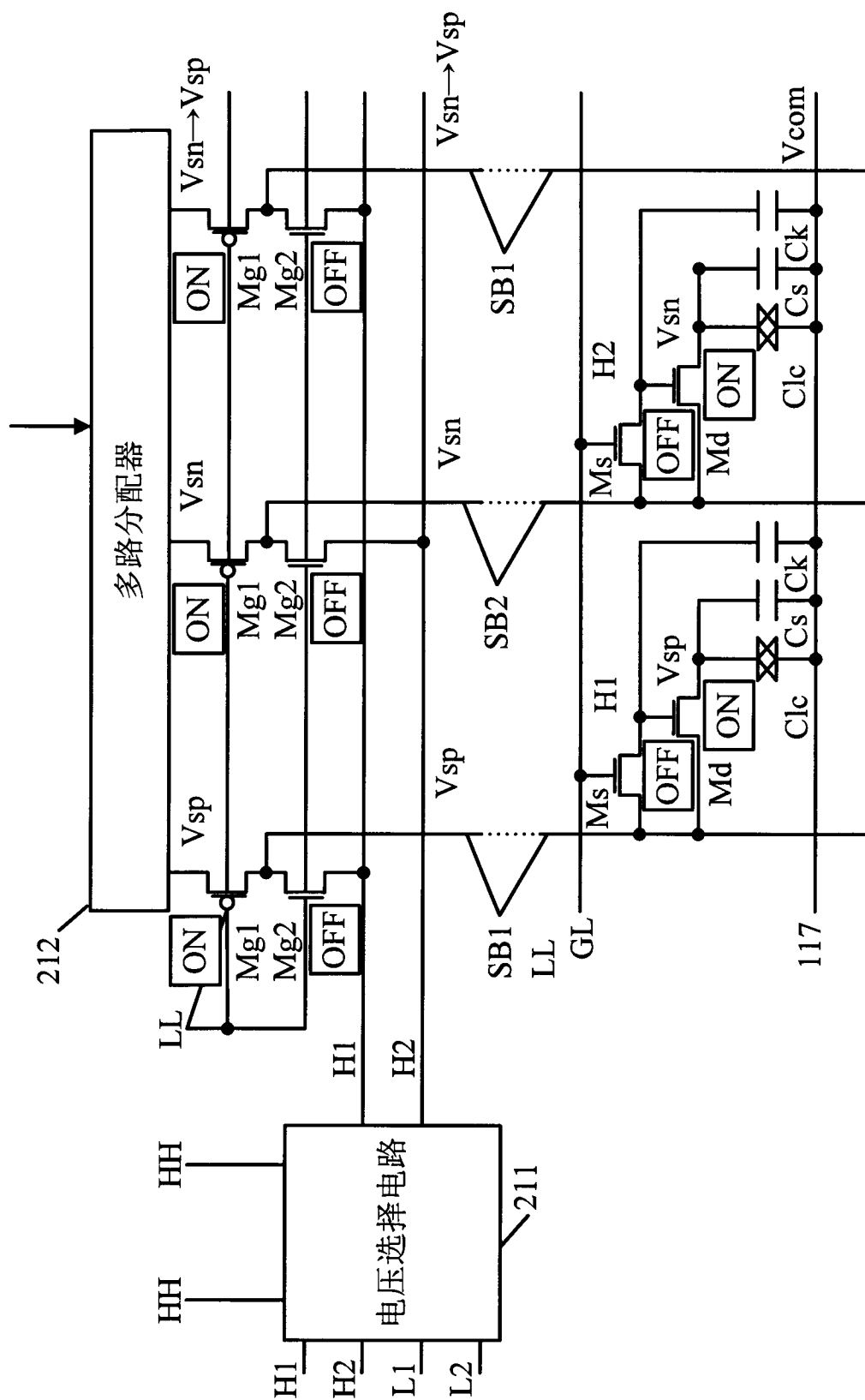


图 10

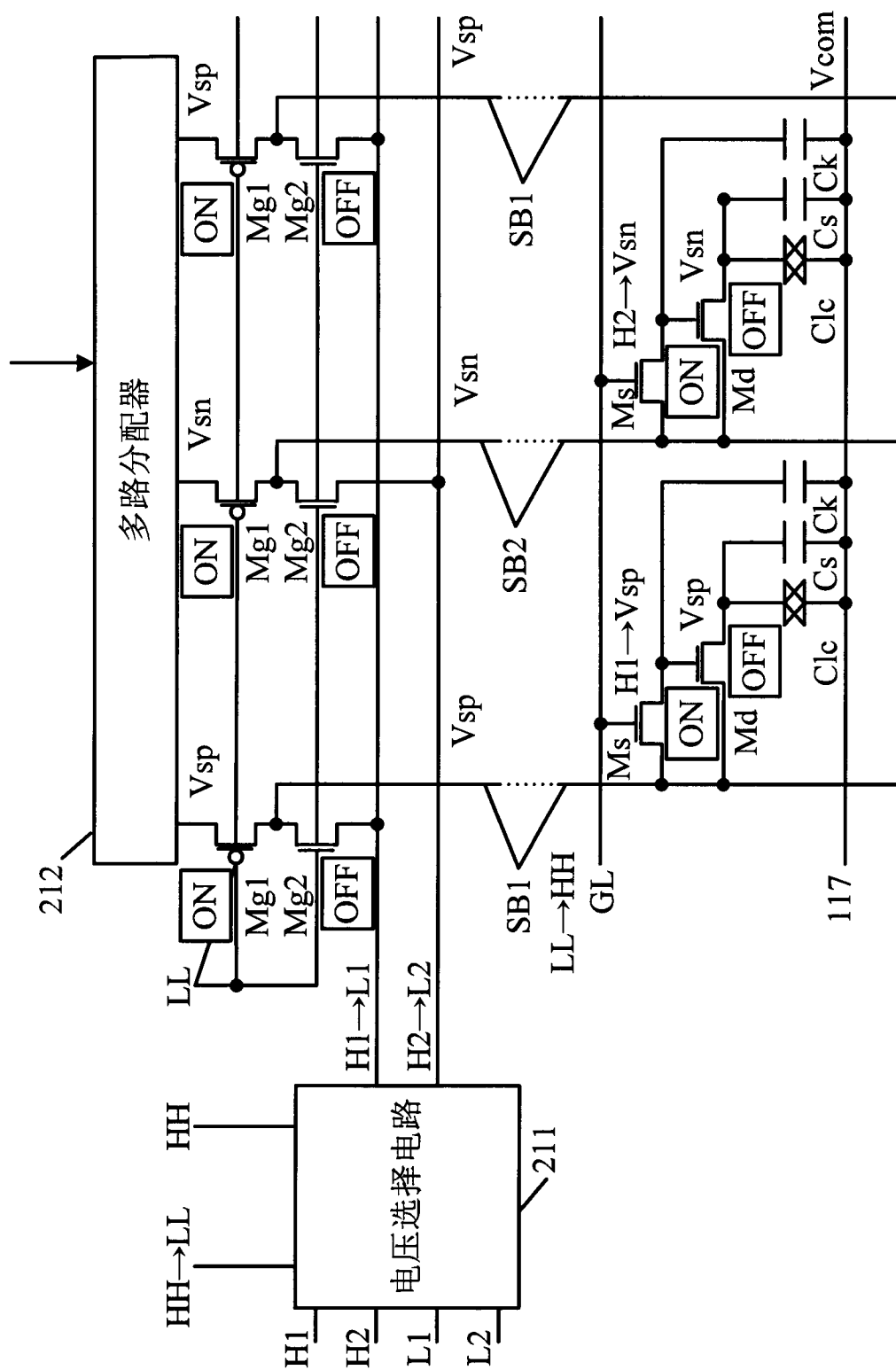


图 11

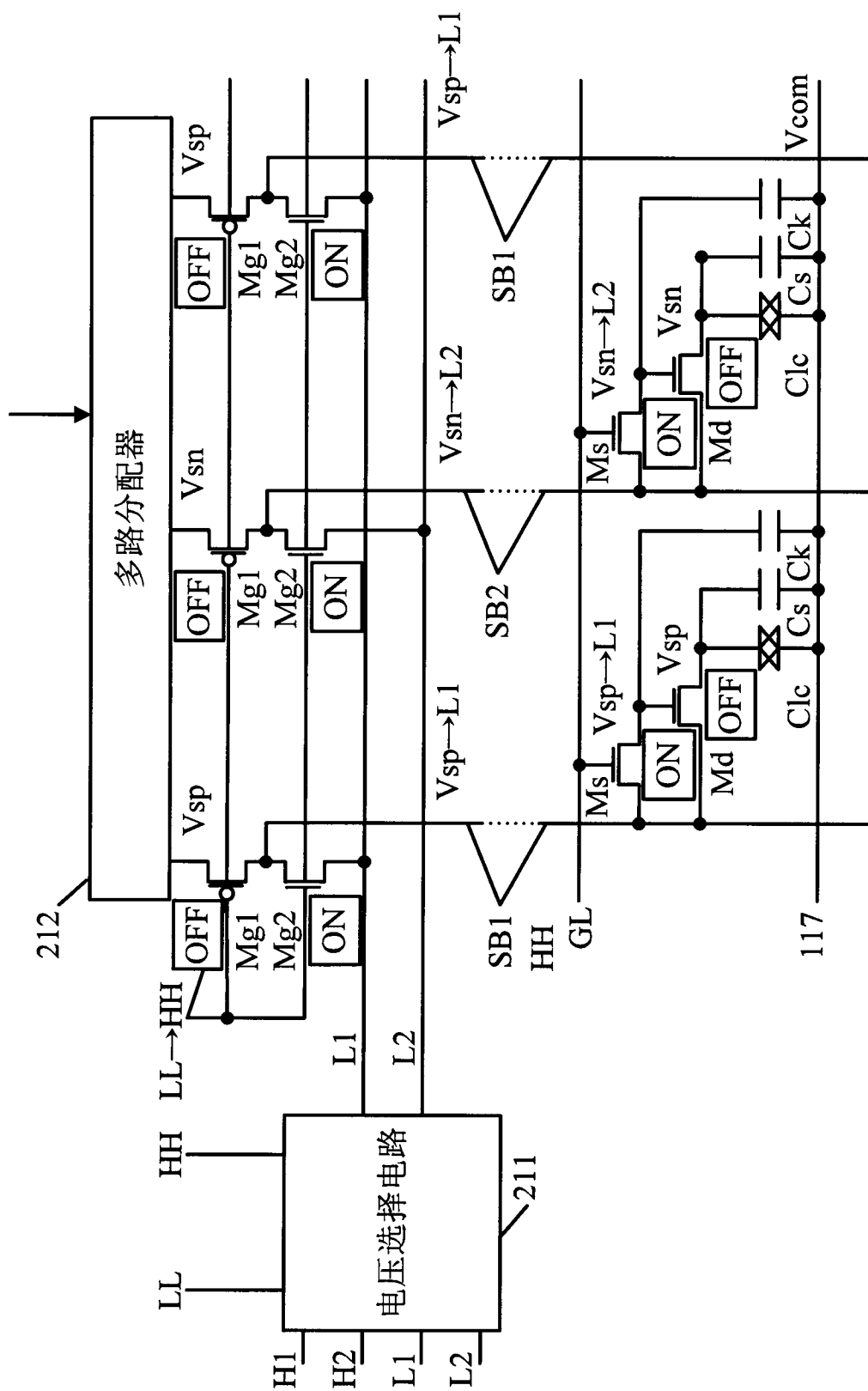


图 12

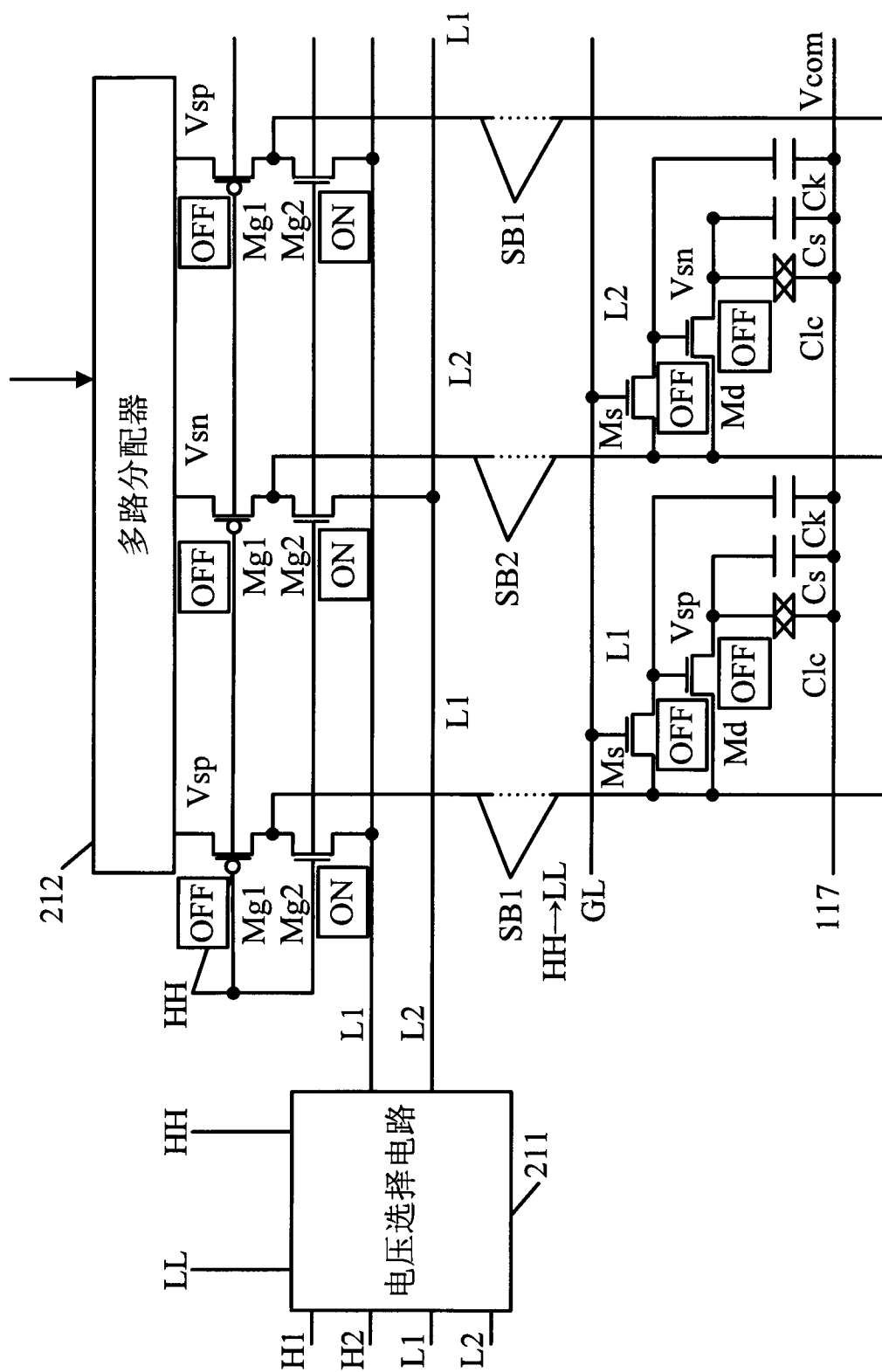


图 13

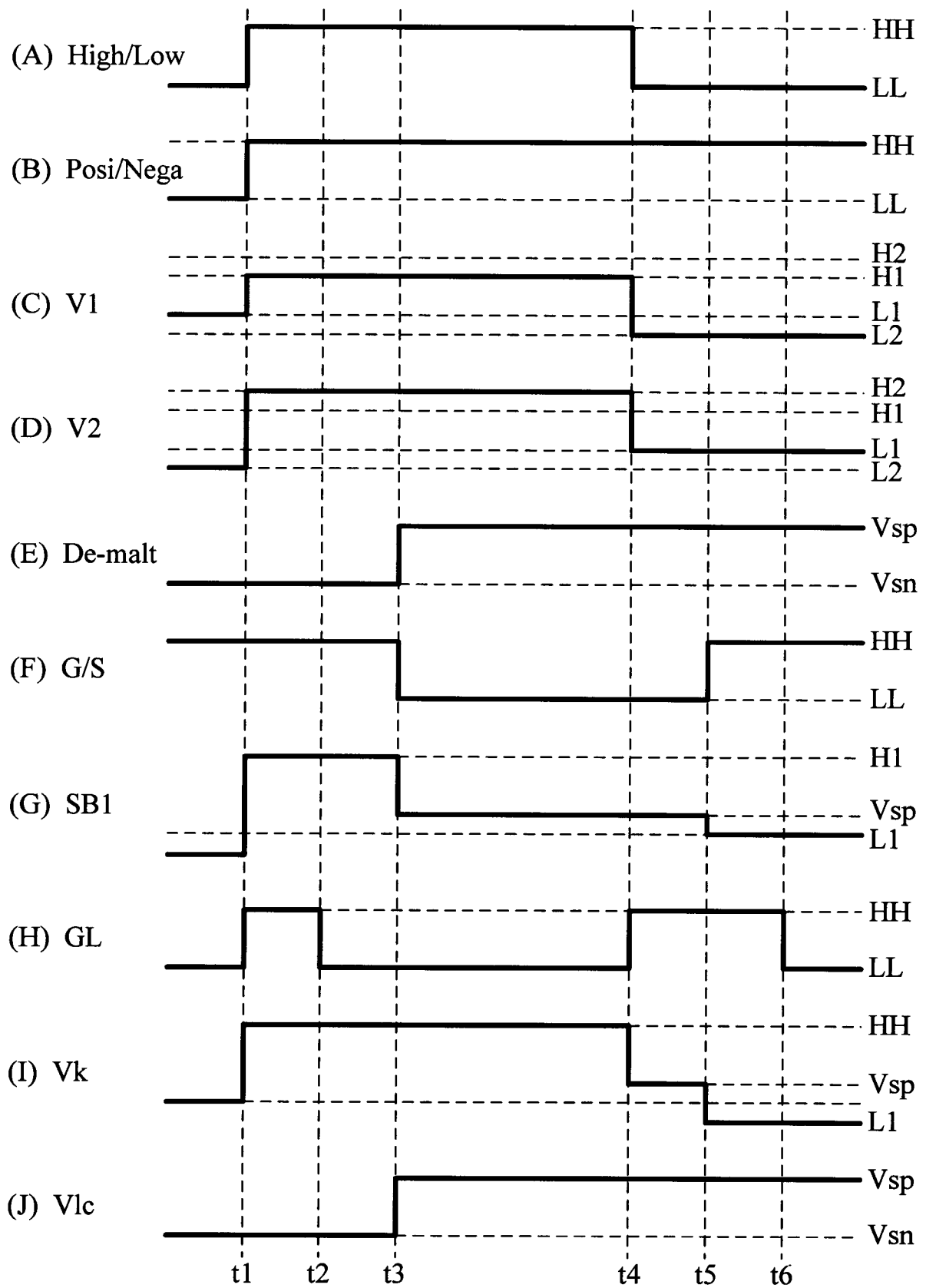


图 14

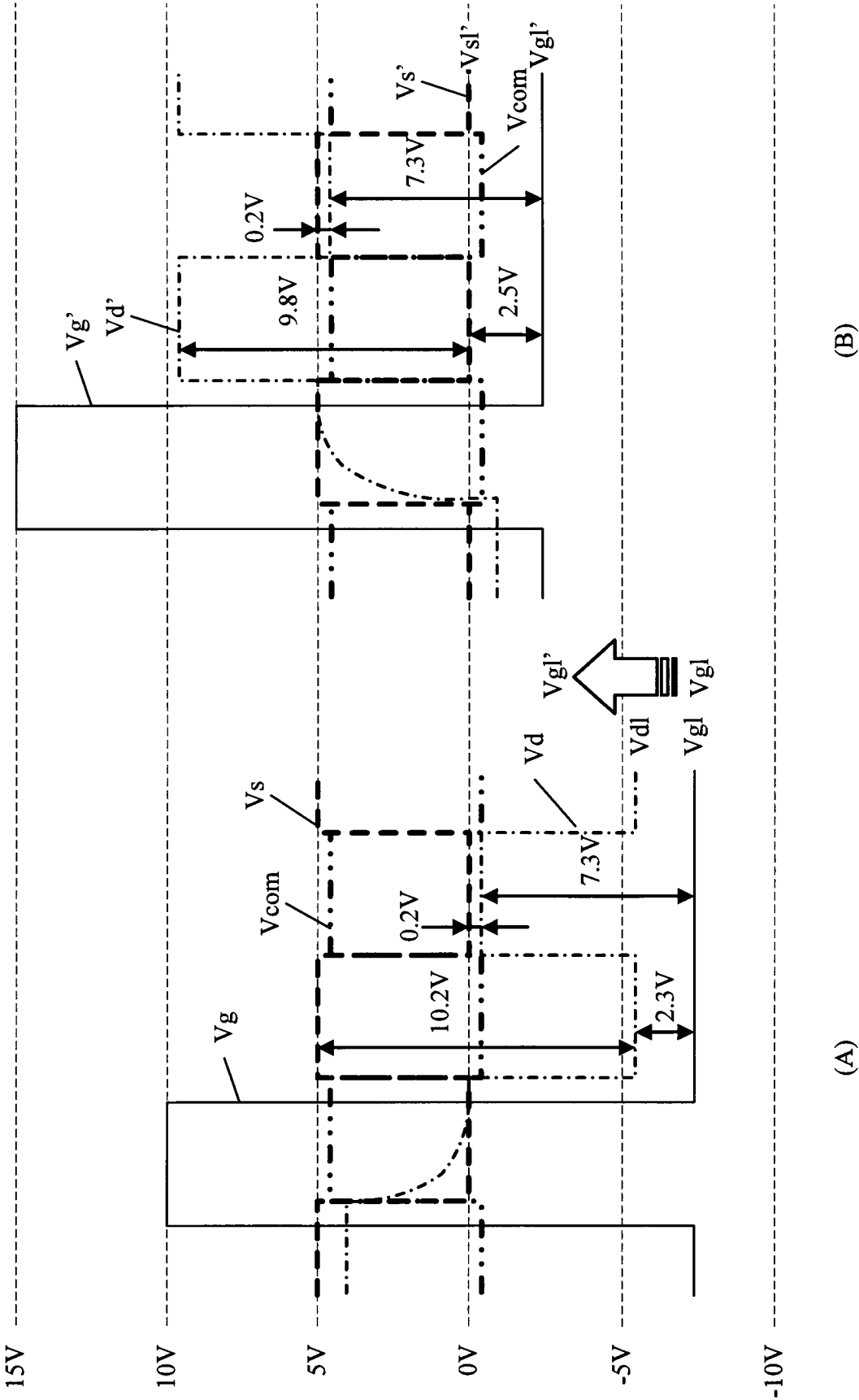


图 15

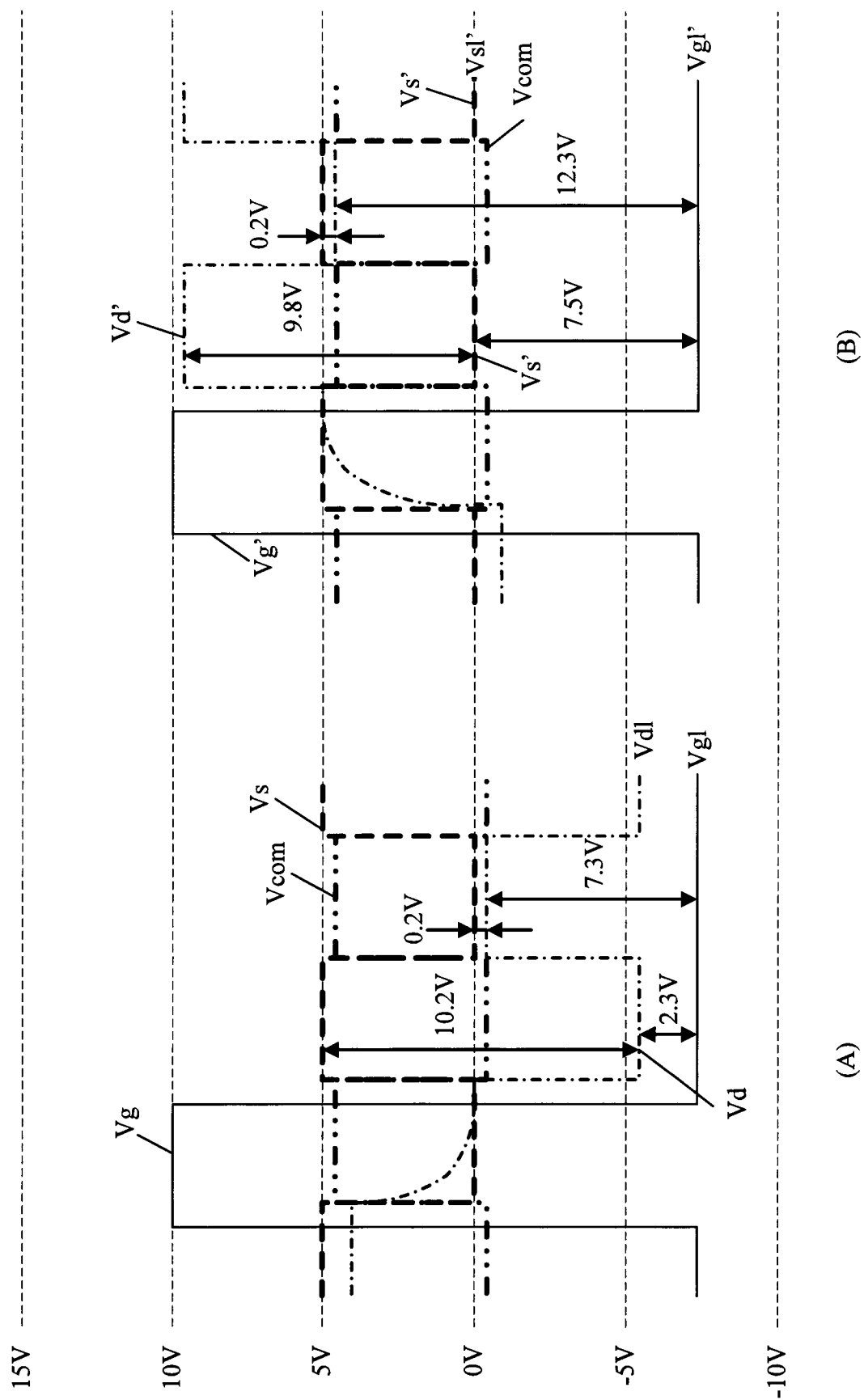


图 16

专利名称(译)	显示装置、电子装置、电子系统		
公开(公告)号	CN101751888B	公开(公告)日	2012-11-14
申请号	CN200910160370.0	申请日	2009-08-04
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
当前申请(专利权)人(译)	奇美电子股份有限公司		
[标]发明人	吉贺正博		
发明人	吉贺正博		
IPC分类号	G09G3/36		
CPC分类号	G02F1/136213 G02F1/13624 G09G3/3696 G09G3/3655 G09G3/3688		
审查员(译)	彭海良		
优先权	2008207895 2008-08-12 JP		
其他公开文献	CN101751888A		
外部链接	Espacenet SIPO		

摘要(译)

本发明显示装置具有像素电极及像素驱动用晶体管，所述像素驱动用晶体管的漏极连接所述像素电极，源极连接源极总线，所述像素驱动用晶体管根据施加至栅极的栅极电压，对所述像素电极的施加电压进行控制，包括电容，连接所述像素驱动用晶体管的栅极，用于保持施加于所述像素驱动用晶体管栅极的电压；栅极驱动电压控制用晶体管，漏极连接所述像素驱动用晶体管的栅极与所述电容的连接点，源极连接所述源极总线，栅极连接栅极线，用于控制所述电容的施加电压；以及源极驱动电路，利用相邻的源极总线，于多个不同的高电平电压或多个不同的低电平电压间交替地切换所述电容保持的电压，以驱动所述源极。

