



(12) 发明专利

(10) 授权公告号 CN 101095183 B

(45) 授权公告日 2010. 05. 26

(21) 申请号 200580015269. 6

(22) 申请日 2005. 05. 09

(30) 优先权数据

143006/2004 2004. 05. 13 JP

172049/2004 2004. 06. 10 JP

132118/2005 2005. 04. 28 JP

(85) PCT申请进入国家阶段日

2006. 11. 13

(86) PCT申请的申请数据

PCT/JP2005/008432 2005. 05. 09

(87) PCT申请的公布数据

W02005/111979 JA 2005. 11. 24

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 上野雅史 近藤尚子 古川浩之

吉田育弘

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 张鑫

(51) Int. Cl.

G09G 3/36 (2006. 01)

G02F 1/133 (2006. 01)

G09G 3/20 (2006. 01)

(56) 对比文件

JP 11-202298 A, 1999. 07. 30, 全文.

CN 1450521 A, 2003. 10. 22, 全文.

US 5726910 A, 1998. 03. 10, 全文.

US 6489938 B1, 2002. 12. 03, 全文.

US 5798740 A, 1998. 08. 25, 全文.

JP 2002-229530 A, 2002. 08. 16, 全文.

JP 2002-41000 A, 2002. 02. 08, 全文.

CN 1345025 A, 2002. 04. 17, 全文.

审查员 刘士奎

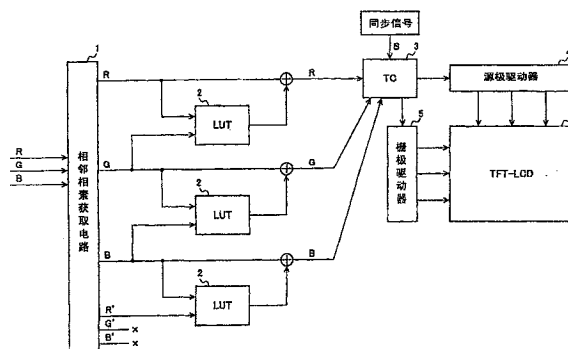
权利要求书 1 页 说明书 20 页 附图 11 页

(54) 发明名称

串扰消除电路和液晶显示装置

(57) 摘要

能有效消除显示装置的串扰,可作准确且高质量的显示。在液晶显示装置中,作为串扰消除电路,设置获取本相素相邻的相素的显示信号的相邻相素获取电路(1);以及用相邻相素获取电路(1)取得的相邻的相素的显示信号,校正本相素的显示信号的2维LUT(2),以便校正RGB显示信号。将根据LUT(2)输出的校正值校正的各相素的显示信号,通过定时控制部TC(3)输出到源极驱动器(4)。在串扰消除电路中,用校正对象的显示信号和对影响该校正对象的相素的相邻相素的显示信号,获取校正值,对校正对象的相素的显示信号进行校正。



1. 一种串扰消除电路,通过校正输入到液晶板具有的各像素电极的显示信号,消除使用该液晶板的液晶显示装置的串扰,其特征在于,具有

输入校正对象的像素的显示信号和在与该校正对象的像素的源极线垂直的规定方向上相邻的相邻像素的显示信号,并输出校正该校正对象的像素的显示信号用的校正信号的 LUT ;以及

校正与所述校正对象像素相邻的相邻像素的显示信号用的相邻像素校正用 LUT ,

该相邻像素校正用 LUT 使用在与所述相邻像素的源极线垂直的规定方向上相邻的相邻像素的显示信号和所述相邻像素的显示信号,提取该相邻像素的校正值数据,作为相邻像素校正信号进行输出,并且

对所述校正对象像素进行校正用的所述 LUT ,输入使用所述相邻像素校正用 LUT 输出的信号校正后的相邻像素的显示信号和所述校正对象像素的显示信号,提取该校正对象像素的校正数据。

2. 如权利要求 1 中所述的串扰消除电路,其特征在于,

与所述校正对象像素用的 LUT 中设定校正值数据的信号级间隔相比,将所述相邻像素校正用 LUT 中设定校正值数据的信号级的间隔设定成较粗。

3. 如权利要求 1 中所述的串扰消除电路,其特征在于,

相对于输入到各像素电极的显示信号的信号级能取的级宽,以规定的级宽标度将所述 LUT 中设定校正值数据的信号级的间隔设定成较粗。

4. 如权利要求 3 中所述的串扰消除电路,其特征在于,

从所述 LUT 提取与设定所述校正值数据的信号级之间的信号级对应的校正值数据时,通过对所述信号级之间作线性插补,提取与设定所述校正值数据的信号级之间的信号级对应的校正值数据。

5. 如权利要求 4 中所述的串扰消除电路,其特征在于,

将所述 LUT 编制成用校正对象像素的信号级和相邻像素的信号级提取的校正值数据为 0 的区域省略,在所述校正值数据为 0 的信号级和设定成与该信号级相邻的信号级之间进行所述线性插补时,通过设定成相邻的信号级的校正值数据与预定的固定校正值数据 0 之间进行线性插补,提取与设定所述校正值数据的信号级之间的信号级对应的校正值数据。

6. 如权利要求 3 所述的串扰消除电路,其特征在于,

与所述相邻像素的信号级相比,所述校正对象的像素的信号级以较细的间隔设定所述 LUT 中设定校正值数据的信号级的间隔。

7. 如权利要求 1 所述的串扰消除电路,其特征在于,

RGB 各原色的每一个设置所述 LUT ,并能分别设定该各色的 LUT 的校正值。

8. 一种液晶显示装置,其特征在于,

具有权利要求 1 至 7 中任一项所述的串扰消除电路。

串扰消除电路和液晶显示装置

技术领域

[0001] 本发明涉及串扰消除电路、液晶显示装置以及显示控制方法,详细而言,本发明涉及消除液晶显示装置的串扰以进行高质量图像显示用的串扰消除电路、具有该串扰消除电路的液晶显示装置以及消除串扰并进行高质量图像显示的显示控制方法。

背景技术

[0002] 作为计算机和电视接收机的显示器,已普及液晶显示器。液晶显示器中,多数采用设置薄膜晶体管(TFT(Thin Film Transistor))作为地址元件的有源矩阵型液晶显示板。

[0003] 在这种基于 TFT 的有源矩阵型液晶板中,近年来已实现使用了实现高亮度、高对比度、低耗电的超高开口率技术(即 SHA(Super High Aperture Ratio)技术)的液晶板。

[0004] 图 12 是说明利用 SHA 技术的 TFT 液晶板的像素电极的组成例用的图,图 12(A) 是像素电极部的概略俯视图,图 12(B) 是像素电极部的侧截面概略组成图。图 12 中,11 是像素电极,12 是 TFT,13 是源极线,14 是栅极线,15 是寄生电容,16 是特殊树脂。

[0005] 在有源矩阵衬底上,矩阵状地形成多个像素电极 11。而且,每一像素电极 11 设置作为开关元件的 TFT12,连接在各像素电极 11 上。TFT12 的栅极连接供给扫描信号用的栅极线 14,由输入到栅极的栅极信号对 TFT 作驱动控制。与像素电极 11 对应的各像素称为子像素,通常用于显示 RGB 三色中的一色。于是,将 RGB 的 3 个像素的综合体称为像素。

[0006] 上述 TFT12 的源极连接供给显示信号(数据信号)用的源极线 13,并且在驱动 TFT12 时,通过 TFT12 将显示信号输入到像素电极 11。把这些栅极线 14 和源极线 13 配置成在排列成矩阵状的像素电极 11 的周围相互正交。

[0007] SHA 结构的液晶板将特殊树脂 16 用作层间绝缘膜,以取得超高开口率。如图 12(B) 所示,这里具有将像素电极 11 通过特殊树脂 16 配置在源极线 13 的上方的立体结构。因而,不可避免在像素电极 11 与源极线 13 之间产生寄生电容 15。

[0008] 分别在对有关像素电极供给显示信号的源极线 13 与对和该像素电极相邻的其它像素电极供给显示信号用的源极线 13 之间,形成此寄生电容 15,所以对一个像素电极形成 2 个电容耦合。

[0009] 上述有源矩阵型显示装置中,例如因无上述立体结构的平面结构(非 SHA)而不存在寄生电容 15 的情况下,仅在栅极线 14 导通(ON)时将源极线 13 的电压加到像素电极 11,栅极线 14 阻断(OFF)时将此电荷保持 1 帧周期。然而,产生寄生电容 15 造成的电容耦合的情况下,像素电极 11 保持的电荷通过寄生电容 15,或泄漏或得以添加,变成不稳定。此因素形成串扰,变成图像质量降低的问题。

[0010] 图 13 示出一般滤色镜的光谱特性,如该图所示,滤色镜的透射率各原色重叠,影响显示色的色纯度。这种对显示色的影响由光透射率的波长依赖性等引起,而且还由来自偏振片的泄漏光等光学因素引起,所以可以说是光串扰。

[0011] 针对这种问题,例如专利文献 1 揭示一种有源矩阵型液晶显示装置,该装置使屏蔽电极从与信号线交叉的辅助电容线沿信号线延伸,让屏蔽电极的一条边与有关像素电极

重叠,同时让另一条边与相邻像素电极重叠,并使其重叠长度 L1、L2 不同,从而保持一个像素电极与其两侧的信号线之间的电容的均衡,可防止串扰等显示弊病。

[0012] 专利文献 2 揭示的涉及补偿驱动电压(加在液晶上的电压)在绝缘层的扩散的等离子体编址型显示装置的串扰校正装置,对像素 G[n] 产生输出信号 $DC[n] = \text{输入信号 } SG[n] + \text{校正信号 } H \cdot ((SG[n] - SR[n]) + (SG[n] - SB[n]))$ 并进行输出。

[0013] 专利文献 1:特开 2000-206560 号公报 专利文献 2:特开 2000-321559 号公报

[0014] 如上所述,有源矩阵型液晶板的各像素电极 11 在本像素的源极线 13 与相邻像素的源极线 13 之间,存在寄生电容造成的电容耦合。该电容耦合的存在,使像素电极 11 保持的有效电压变化,因而产生串扰。

[0015] 专利文献 1 的发明按消除光泄漏造成的色显示弊病的目的,仅在产生液晶取向缺陷的区域加大遮光体与像素电极的重叠宽度,使串扰不产生,因而未校正上述那样的特定相邻像素造成的串扰的影响。

[0016] 而且,专利文献 1 的发明,其液晶板的组成复杂,因而制造工序烦杂,预计成本会增加。又由于加大遮光体与像素电极的重叠宽度,带来液晶板透射率减小的问题。

[0017] 专利文献 2 的发明使用对位于关注像素 G[n] 的两相邻方的像素 R[n]、B[n] 的输入信号 SR[n]、SB[n],取得该关注像素 G[n] 的输出信号 DG[n],并且使用串扰校正系数 H,但专利文献 2 完全未记载此串扰校正系数 H(和串扰校正系数 K)的根据。

[0018] 专利文献 2 的发明是对关注像素电极防止输入到在与源极线垂直的方向相邻的 2 个相邻电极的显示信号造成的串扰的发明,但存在不能消除与源极线垂直的方向以外的方向产生的串扰的问题。

[0019] 例如,在专利文献 2 的发明的情况下,存在以下问题,即对关注像素电极输入显示信号后、至下次又输入的未来 1 帧周期中,不能校正输入到其它像素电极的显示信号产生的时间轴上的串扰的影响。

[0020] 专利文献 2 的发明的情况下,还存在对关注像素电极不能校正输入到在水平方向与源极线电极相连的其它像素电极的显示信号产生的电串扰的影响的问题。

[0021] 因此,专利文献 2 的发明也存在不能校正光串扰的问题。

[0022] 而且,专利文献 2 的发明中,有以下问题,即仅在串扰校正系数 H 与串扰校正系数 K 的关系满足 $H = K / (1 - 3K)$ 且相邻像素的同色像素信号级相同 ($SR[n] = SR[n+1]$, $SB[n] = SB[n-1]$) 时,能校正串扰;关注像素归属的像素与相邻像素之差大时,产生校正误差(服从该差值的误差)。

[0023] 本发明是鉴于上述那样的实况而完成的,其目的在于提供一种不仅在与显示装置的源极线垂直的方向而且在水平方向和倾斜方向相连的像素电极之间产生的串扰和 / 或对有关像素输入显示信号后的未来 1 帧周期中产生的串扰等都能得到有效消除,从而可作准确且高质量的图像显示的串扰消除电路、液晶显示装置以及显示控制方法。

[0024] 此外,其目的又在于提供一种虽然存在滤色镜的光透射率的波长依赖性和来自偏振片的泄漏光等引起的光串扰,但通过根据顾及此光串扰的光学测量结果编制串扰消除电路的 LUT 校正值使全部方向的电串扰和光串扰同时消除,从而可作准确且高质量的图像显示的串扰消除电路、液晶显示装置以及显示控制方法。

发明内容

[0025] 为了达到上述目的,第1技术手段是一种串扰消除电路,通过校正输入到液晶板具有的各像素电极的显示信号消除使用该液晶板的液晶显示装置的串扰,该串扰消除电路具有输入校正对象的像素的显示信号和在与该校正对象的像素的源极线垂直的一定方向相邻的相邻像素的显示信号,并输出校正该校正对象的像素的显示信号用的校正信号的LUT;以及校正与校正对象相邻的相邻像素的显示信号用的相邻像素校正用LUT,该相邻像素校正用LUT使用在与相邻像素的源极线垂直的方向相邻的相邻相邻像素的显示信号和相邻像素的显示信号提取该相邻像素的校正值数据,作为相邻像素校正信号输出,并且对校正对象像素作校正用的LUT输入使用相邻像素校正用LUT输出的信号校正后的相邻像素的显示信号和校正对象像素的显示信号,提取该校正对象像素的校正数据。

[0026] 通过这样,根据用LUT提取的校正值校正输入到关注像素电极的显示信号,能消除液晶板的像素电极间产生的串扰的影响,进行高质量图像显示。由于使用LUT提取串扰校正值,因此与例如上述专利文献2所述那样只能在相邻像素包含的同色像素信号级相同的特定条件下准确校正不同,在什么条件下都能进行准确的串扰校正。

[0027] 这里,串扰量一般根据校正对象的像素的显示信号级与产生串扰并影响校正对象的像素的相邻像素的显示信号级的大小关系变化,但这时的变化为非线性,因而通过使用LUT,使处理效率提高,可望其带来成本降低。

[0028] 又,在串扰校正中,如果串扰流从图纸水平方向的右端至左端,则需要从图纸右端的像素开始,依次以接力方式进行校正。然而,此方法难作实时处理,不实用,所以通过如上文所述,进行相邻相邻像素至相邻像素的校正,进而进行校正后的相邻像素至校正对象像素的校正,可为精度与接力方式同样良好的串扰校正。

[0029] 这里,串扰量一般根据校正对象的像素的显示信号级与产生串扰并影响校正对象的像素的相邻像素的显示信号级的大小关系变化,但这时的变化为非线性,因而通过使用LUT,使处理效率提高,可望其带来成本降低。

[0030] 第2技术手段是第1技术手段中所述的串扰消除电路,其中,与校正对象像素用的LUT中设定校正值数据的信号级间隔相比,将相邻像素校正用LUT中设定校正值数据的信号级设定成较粗。

[0031] 如第1技术手段那样使LUT为2级结构时,需要2倍的LUT,电路规模变大,但进行相邻像素校正时,校正值并不需要那样严格,所以能将校正相邻像素用的第1级LUT设定成比校正对象像素用的第2级LUT粗。这样,能抑制电路规模变大的弊病。

[0032] 第3技术手段是第1技术手段中所述的串扰消除电路,其中,相对于输入到各像素电极的显示信号的信号级能取的级宽,以规定的级宽标度将LUT中设定校正值数据的信号的间隔设定成较粗。

[0033] 通过这样相对于输入到各像素电极的显示信号的信号级能取的级宽,以规定的级宽标度将LUT中设定校正值数据的信号级的间隔设定成较粗,能构成减小电路规模的LUT。

[0034] 第4技术手段是第3技术手段中所述的串扰消除电路,其中,从LUT提取与设定校正值数据的信号级之间的信号级对应的校正值数据时,通过对信号级之间作线性插补,提取作为目的的校正值数据。

[0035] 使用第3技术手段那样的LUT时,预计与对各像素的显示信号级能取的级宽相比,

校正精度降低。为了防止该校正精度降低,对设定成粗的级之间的校正值作线性插补,从而可作较忠实的串扰校正。

[0036] 第 5 技术手段是第 4 技术手段中任一技术手段所述的串扰消除电路,其中,将 LUT 编制成用校正对象像素的信号级和相邻像素的信号级提取的校正值数据为 0 的区域省略,在校正值数据为 0 的信号级和设定成与该信号级相邻的信号级之间进行所述线性插补时,通过设定成相邻的信号级的校正值数据与预定的固定校正值数据 0 之间进行线性插补,提取作为目的的校正值数据。

[0037] 第 4 技术手段那样通过对 LUT 中设定的级之间的校正值作线性插补,提取作为目的的校正值数据时,设对与各像素对应的显示信号级能取的级宽以例如 8 级距构成 LUT,则 LUT 上只能存放 32 级校正值,不能进行与最末级的插补。因此,如上文所述,通过预先对最末数据设定固定值,可与固定值之间进行插补,不必构成插补用的多个表。

[0038] 第 6 技术手段是第 3 技术手段中所述的串扰消除电路,其中,与相邻像素的信号级相比,校正对象的像素的信号级以较细的间隔设定所述 LUT 中设定校正值数据的信号的间隔。

[0039] 通过这样与相邻像素的信号级相比,校正对象的像素的信号级以较细的间隔设定 LUT 中设定校正值数据的信号级的间隔,可减小 LUT 的容量规模,同时还能作较灵活且准确的串扰校正。

[0040] 第 7 技术手段是第 1 技术手段中所述的串扰消除电路,其中,RGB 各原色的每一个设置所述 LUT,并能分别设定该各色的 LUT 的校正值。即,串扰量在各原色的像素电极上不同,所以通过每一原色独立设定校正数据,可作较忠实的串扰校正。而且,光串扰在各原色中也不同,所以通过每一原色分别独立设定校正数据,可作较忠实的串扰校正。

[0041] 第 8 技术手段是一种液晶显示装置,具有第 1 至第 7 技术手段中任一技术手段所述的串扰消除电路。

[0042] 由于具有上述串扰消除电路,可实现能作准确的串扰校正的液晶显示装置。

[0043] 第 9 技术手段是一种液晶显示装置,使用将多个像素电极形成矩阵状的有源矩阵型液晶板,通过对有关像素电极施加电压并将此电荷保持 1 帧周期,显示彩色图像,其中,具有校正输入到各像素电极的显示信号的校正单元,该校正单元校正应该输入到有关像素电极的显示信号,使有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到整个屏幕的像素电极的显示信号无关。

[0044] 有关像素电极的源极线和垂直方向上与有关像素电极的源极线相邻的相邻像素电极的源极线的电位变化使加在有关像素电极的电荷量变化,从而产生串扰,所以通过监视沿整个屏幕的各源极线相连的像素电极中输入的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0045] 第 10 技术手段是第 9 技术手段中所述的液晶显示装置,其中,所述校正单元使用应该输入到沿各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0046] 这样,考虑应该输入到沿整个屏幕的各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到沿各源极线相连的像素电极的显示信

号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到沿各源极线相连的像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0047] 第 11 技术手段是第 9 技术手段中所述的液晶显示装置,其中,校正单元在有关像素电极上输入显示信号后的期间校正应该输入到有关像素电极的显示信号,使有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0048] 对有关像素电极施加电压后的期间中,供给其它像素电极的源极线电位的变化使有关像素电极上施加电压后的电荷量变化,从而产生串扰,所以通过监视对有关像素电极输入显示信号后的期间中输入到其它像素电极的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0049] 第 12 技术手段是第 10 技术手段中所述的液晶显示装置,其中,校正单元在有关像素电极上应该输入显示信号的定时及其后的期间,用应该输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0050] 这样,考虑有关像素电极上应该输入显示信号的定时及其后的期间中输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0051] 第 13 技术手段是第 9 技术手段中所述的液晶显示装置,其中,所述校正单元在对有关像素电极输入显示信号前的期间,校正应该输入到有关像素电极的显示信号,使有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0052] 通过取为这种组成,与第 11 技术手段相比,不能进行完整的串扰校正,但通过使用对像素电极输入显示信号前的期间中的输入显示信号进行校正,可减小帧存储器,能使电路规模减小。

[0053] 这里,例如 TV(电视接收机)等中,已预先滤除输入图像的高频带分量,即使对画面内作实质上相同的捕获也没有问题,而且帧间的图像信号差异小(帧间相关大),尤其是人的视觉特性中,色差灵敏度低,所以使用像素电极上输入显示信号前的期间的输入信号代替第 11 技术手段中有关像素电极上输入显示信号后的期间中输入的显示信号,实用上也没有问题。

[0054] 因而,能实现又减小电路规模又取得第 11 技术手段那样在有关像素电极上输入显示信号后的期间中使用输入到其它像素电极的显示信号进行校正时实质上相同的校正效果的液晶显示装置。

[0055] 第 14 技术手段是第 10 技术手段中所述的液晶显示装置,其中,校正单元在有关像素电极上应该输入显示信号的定时及其前的期间,用输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0056] 这样,考虑有关像素电极上应该输入显示信号的定时及其前的期间中输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0057] 第 15 技术手段是一种串扰消除电路,用于液晶显示装置,该液晶显示装置使用将多个像素电极形成矩阵状的有源矩阵型液晶板,通过对有关像素电极施加电压并将此电荷保持 1 帧周期,显示彩色图像,其中,具有校正输入到各像素电极的显示信号的校正单元,该校正单元校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到整个屏幕的像素电极的显示信号无关。

[0058] 有关像素电极的源极线和与有关像素电极的源极线在垂直方向上相邻的相邻像素电极的源极线的电位变化使加在有关像素电极的电荷量变化,从而产生串扰,所以通过监视沿整个屏幕的各源极线相连的像素电极中输入的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0059] 第 16 技术手段是第 15 技术中所述的串扰消除电路,其中,校正单元使用应该输入到沿各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0060] 这样,考虑应该输入到有关像素电极在沿整个屏幕的各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到沿各源极线相连的像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到沿各源极线相连的像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0061] 第 17 技术手段是第 16 技术手段中所述的串扰消除电路,其中,校正单元在有关像素电极上输入显示信号后的期间校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0062] 对有关像素电极施加电压后的期间中,供给其它像素电极的源极线电位的变化使有关像素电极上施加电压后的电荷量变化,从而产生串扰,所以通过监视对有关像素电极输入显示信号后的期间中输入到其它像素电极的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0063] 第 18 技术手段是第 16 技术手段中所述的串扰消除电路,其中,校正单元在有关像素电极上输入显示信号的定时及其后,用应该输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0064] 这样,考虑有关像素电极上应该输入显示信号的定时及其后的期间中应该输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到其它像素电极的显示信号级的关系,建立导出

串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0065] 第 19 技术手段是第 15 中所述的串扰消除电路,其中,校正单元在对有关像素电极输入显示信号前的期间,校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0066] 通过取为这种组成,与第 17 技术手段相比,不能进行完整的串扰校正,但通过使用对象素电极输入显示信号前的期间中的输入显示信号进行校正,可减小帧存储器,能使电路规模减小。

[0067] 这里,例如 TV(电视接收机)等中,已预先滤除输入图像的高频带分量,即使对画面内作实质上相同的捕获也没有问题,而且帧间的图像信号差异小(帧间相关大),尤其是人的视觉特性中,色差灵敏度低,所以使用像素电极上输入显示信号前的期间的输入信号代替第 17 技术手段中有关像素电极上输入显示信号后的期间中输入的显示信号,实用上也没有问题。

[0068] 因而,能实现又减小电路规模又取得第 17 技术手段那样在有关像素电极上输入显示信号后的期间中使用输入到其它像素电极的显示信号进行校正时实质上相同的校正效果的串扰消除电路。

[0069] 第 20 技术手段是第 16 中所述的串扰消除电路,其中,校正单元在有关像素电极上输入显示信号的定时及其前,用应该输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0070] 这样,考虑有关像素电极上应该输入显示信号的定时及其前的期间中输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0071] 第 21 技术手段是一种显示控制方法,用于液晶显示装置,该液晶显示装置使用将多个像素电极形成矩阵状的有源矩阵型液晶板,通过对有关像素电极施加电压并将此电荷保持 1 帧周期,显示彩色图像,其中包含以下步骤:具有校正输入到各像素电极的显示信号的校正步骤,该校正步骤校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到整个屏幕的像素电极的显示信号无关。

[0072] 有关像素电极的源极线和与有关像素电极的源极线在垂直方向上相邻的相邻像素电极的源极线的电位变化使加在有关像素电极的电荷量变化,从而产生串扰,所以通过监视沿整个屏幕的各源极线相连的像素电极中输入的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0073] 第 22 技术手段是第 21 技术手段中所述的显示控制方法,其中,校正步骤使用应该输入到沿各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0074] 这样,考虑应该输入到沿整个屏幕的各源极线相连的像素电极的显示信号和应该输入到有关像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到沿各源极线相连的像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到沿各源极线相连的像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0075] 第 23 技术手段是第 21 技术手段中所述的显示控制方法,其中,校正步骤在有关像素电极上输入显示信号后的期间校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0076] 对有关像素电极施加电压后的期间中,供给其它像素电极的源极线电位的变化使有关像素电极上施加电压后的电荷量变化,从而产生串扰,所以通过监视对有关像素电极输入显示信号后的期间中输入到其它像素电极的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0077] 第 24 技术手段是第 22 技术手段中所述的显示控制方法,其中,校正单元在有关像素电极上应该输入显示信号的定时及其后的期间,用应该输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0078] 这样,考虑有关像素电极上应该输入显示信号的定时及其后的期间中应该输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时应该输入到有关像素电极的显示信号级与应该输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和应该输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0079] 第 25 技术手段是第 21 技术手段中所述的显示控制方法,其中,校正步骤在应对有关像素电极输入显示信号前的期间,校正应该输入到有关像素电极的显示信号,使得有关像素的显示亮度相对于原本应显示的显示亮度,色差 ΔE 小于等于 6.5,与输入到有关像素电极以外的像素电极的显示信号无关。

[0080] 通过取为这种组成,与第 23 技术手段相比,不能进行完整的串扰校正,但通过使用对象像素电极输入显示信号前的期间中的输入显示信号进行校正,可减小帧存储器,能使电路规模减小。

[0081] 这里,例如 TV(电视接收机)等中,已预先滤除输入图像的高频带分量,即使对画面内作实质上相同的捕获也没有问题,而且帧间的图像信号差异小(帧间相关大),尤其是人的视觉特性中,色差灵敏度低,所以使用像素电极上输入显示信号前的期间的输入信号代替第 23 技术手段中有关像素电极上输入显示信号后的期间中输入的显示信号,实用上也没有问题。

[0082] 因而,能实现又减小电路规模又取得第 23 技术手段那样在有关像素电极上输入显示信号后的期间中使用输入到其它像素电极的显示信号进行校正时实质上相同的校正效果的显示控制方法。

[0083] 第 26 技术手段是第 22 技术手段中所述的显示控制方法,其中,校正单元在有关象

素电极上输入显示信号的定时及其前,用应该输入到有关像素电极以外的像素电极的显示信号和应该输入到有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0084] 这样,考虑有关像素电极上应该输入显示信号的定时及其前的期间中输入到其它像素电极的显示信号使有关像素电极的显示亮度变化程度如何,或考虑这时输入到有关像素电极的显示信号级与应该输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0085] 第 27 技术手段是第 26 技术手段中所述的显示控制方法,其中,校正步骤在应对有关像素电极输入显示信号的定时前的过去的 1 帧周期中,根据应该输入到其它像素电极的显示信号和应该输入到所述有关像素电极校正应该输入到所述有关像素电极的显示信号,产生对应该输入到所述有关像素电极的显示信号的校正信号。

[0086] 这样,考虑对有关像素电极输入前的 1 帧周期中,其它像素电极上输入的显示信号使有关像素电极的显示亮度变化的程度如何,或考虑这时输入到有关像素电极的显示信号级与输入到其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0087] 第 28 技术手段是一种显示控制方法,用于液晶显示装置,该液晶显示装置使用将多个像素电极形成矩阵状的有源矩阵型液晶板,通过对有关像素电极施加电压并将此电荷保持 1 帧周期,显示彩色图像,其中,具有校正输入到各像素电极的显示信号的校正步骤,该校正步骤校正应该输入到有关像素电极的显示信号,使得有关像素电极的显示亮度实质上恒定,与输入到沿有关像素电极的源极线相连的其它像素电极的显示信号无关。

[0088] 对有关像素电极施加电压后、至下次又施加的未来 1 帧周期中,供给其它像素电极的源极线电位的变化使有关像素电极上施加电压后的电荷量变化,从而产生串扰,所以通过监视输入到沿有关像素电极的源极线相连的其它像素电极的显示信号,对应该输入到有关像素电极的显示信号进行校正,能较准确地消除串扰,可实现图像质量较高的图像显示。

[0089] 第 29 技术手段是第 28 技术手段中所述的显示控制方法,其中,校正步骤根据应该输入到有关像素电极的沿源极线相连的其它电极的显示信号和应该输入到所述有关像素电极的显示信号,产生对应该输入到有关像素电极的显示信号的校正信号。

[0090] 这样,考虑沿有关像素电极的源极线相连的其它像素电极上输入的显示信号使有关像素电极的显示亮度变化的程度如何,或考虑这时输入到有关像素电极的显示信号级与输入到沿有关像素电极的源极线相连的其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到沿有关像素电极的源极线相连的其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0091] 第 30 技术手段是第 28 技术手段中所述的显示控制方法,其中,校正步骤根据应该输入到沿有关像素电极的源极线相连的其它电极的显示信号、应该输入到沿在与所述有关像素电极垂直的方向相邻的相邻像素电极的源极线相连的像素电极的显示信号、以及应该

输入到所述有关像素电极的显示信号,产生对应该输入到所述有关像素电极的显示信号的校正信号。

[0092] 这样,考虑沿有关像素电极的源极线相连的其它像素电极上输入的显示信号、以及沿与有关像素电极的源极线在垂直方向上相邻的相邻像素电极的源极线相连的其它像素电极上输入的显示信号使有关像素电极的显示亮度变化的程度如何,或考虑这时输入到有关像素电极的显示信号级、输入到沿有关像素电极的源极线相连的其它像素电极的显示信号级和输入到沿与有关像素电极的源极线在垂直方向上相邻的相邻像素电极的源极线相连的其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号、输入到沿有关像素电极的源极线相连的其它像素电极的显示信号和输入到沿与有关像素电极的源极线在垂直方向上相邻的相邻像素电极的源极线相连的其它像素电极的显示信号其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0093] 第 31 技术手段是第 24 技术手段中所述的显示控制方法,其中,校正步骤在应对有关像素电极输入显示信号的定时后、至下次又应该输入的定时的未来的 1 帧周期中,根据应该输入到所述有关像素电极的源极线相连的像素电极的显示信号和应该输入到所述有关像素电极的显示信号,产生对应该输入到所述有关像素电极的显示信号的校正信号。

[0094] 这样,考虑在有关像素电极上输入显示信号后、至下次又输入的未来 1 帧周期中,沿有关像素电极的源极线相连的其它像素电极上输入的显示信号使有关像素电极的显示亮度变化的程度如何,或考虑这时输入到有关像素电极的显示信号级与输入到沿有关像素电极的源极线相连的其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到沿有关像素电极的源极线相连的其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0095] 第 32 技术手段是第 26 技术手段中所述的显示控制方法,其中,校正步骤在应对有关像素电极输入显示信号的定时前的过去的 1 帧周期中,根据应该输入到沿所述有关像素电极的源极线相连的像素电极的显示信号和应该输入到所述有关像素电极的显示信号,产生对应该输入到所述有关像素电极的显示信号的校正信号。

[0096] 这样,考虑在有关像素电极上输入显示信号前的过去 1 帧周期中,沿有关像素电极的源极线相连的其它像素电极上输入的显示信号使有关像素电极的显示亮度变化的程度如何,或考虑这时输入到有关像素电极的显示信号级与输入到沿有关像素电极的源极线相连的其它像素电极的显示信号级的关系,建立导出串扰校正量用的运算式或 LUT,从应该输入到有关像素电极的显示信号和输入到沿有关像素电极的源极线相连的其它像素电极的显示信号导出对有关像素电极的校正信号,从而能进行较准确的串扰校正。

[0097] 根据本发明,能有效消除有源矩阵型液晶显示装置中,与源极线在水平、垂直和倾斜方向相连的像素电极之间产生的串扰、对关注像素电极输入显示信号后的未来 1 帧周期中输入到其它像素电极的显示信号的影响造成的串扰、光串扰等,可进行准确且高质量的图像显示。

[0098] 本发明中,能得到关注像素信号的显示亮度实质上恒定的校正信号,与对其它像素电极输入的显示信号级无关,因而能实时校正包含对整个画面的串扰的像素内的各原色

(各像素)的相互影响和超越像素边界的像素之间的影响。尤其在 SHA 结构的液晶板中,又能达到基于超高开口率的高图像质量,又能提供高质量图像。

[0099] 而且,通过以简易的组成构成能消除串扰的电路,能实现对串扰消除电路实施的 LSI 的高集成化和处理速度的提高、以及它们带来的成本降低。由此,还可望 LSI 驱动功率的低耗电化。

附图说明

- [0100] 图 1 是说明一本发明串扰消除电路实施方式用的图。
- [0101] 图 2 是说明像素的组成例和这时的串扰的影响用的图。
- [0102] 图 3 是说明一本发明应用的 LUT 的组成例用的图。
- [0103] 图 4 是说明另一本发明应用的 LUT 的组成例用的图。
- [0104] 图 5 是示出一例横轴取为本像素级、纵轴取为校正值的曲线的图。
- [0105] 图 6 是示出一例横轴取为相邻像素级、纵轴取为校正值的曲线的图。
- [0106] 图 7 是示出说明考虑相邻相邻像素的处理用的 LUT 的关键部组成的图。
- [0107] 图 8 是说明另一本发明串扰消除电路实施方式用的图。
- [0108] 图 9 是说明另一本发明串扰消除电路实施方式用的图。
- [0109] 图 10 是说明另一本发明串扰消除电路实施方式用的图。
- [0110] 图 11 是示出色差 ΔE 的级和一般视觉的程度的图。
- [0111] 图 12 是说明利用 SHA 技术的 TFT 液晶显示板的像素电极的组成例用的图。
- [0112] 图 13 是示出一般滤色镜的光谱特性的图。

具体实施方式

[0113] 如上文所述,对串扰而言,关注像素受影响的像素是与关注像素相邻的像素中具有与关注像素电极之间电容耦合的源极线的像素,因而以至少考虑此相邻像素的方式,由 LUT(查找表)提取校正值,根据该校正值,校正输入到关注像素的显示信号。利用这种处理,补偿串扰的影响,能进行高质量图像显示。

[0114] 图 1 是说明一本发明串扰消除电路实施方式用的图,用框图示出液晶显示装置的关键部分。

[0115] 如图 1 所示,本实施方式的液晶显示装置,为了校正 RGB 的显示信号,设置每一校正对象的像素获取相邻像素的显示信号的相邻像素获取电路 1、以及使用相邻像素获取电路 1 中获取的像素的显示信号输出校正对象的各像素的显示信号的校正信号的 LUT2,作为串扰消除电路。

[0116] 将 LUT2 编制成可对一个像素电极上输入的显示信号输出校正另一相邻像素电极上输入的显示信号给予的影响用的校正信号,以消除上述串扰。后面阐述此 LUT2 的具体例。

[0117] 各像素的显示信号与 LUT2 输出的校正信号相加并受到校正。该校正后的各像素的显示信号被输入到定时控制部(TC)3。定时控制部 3 中,根据从外部施加的垂直和水平同步信号 S,将显示信号输出到源极驱动器 4,同时还将对 TFT 进行扫描用的扫描信号输出到栅极驱动器 5。

[0118] TFT-LCD6 的组成如上述图 12 所示,配置传送源极驱动器 4 输出的显示信号用的源极线 13、以及传送栅极驱动器 5 输出的扫描信号用的栅极线 14。

[0119] 下面,具体说明本实施方式的 LUT 的作用。图 2 是说明像素的组成例和这时的串扰的影响用的图。如上文所述,串扰是指形成寄生电容 15 的电容耦合方的相邻像素的点亮状态使本像素受影响并输出与原来不同的灰度的现象。例如,图 2 所示的带状像素组成中,本像素的 R 像素(R 子像素)受来自相邻的 G 像素的影响,使灰度变化。同样,G 像素受来自 B 像素的影响,B 像素受来自相邻像素 R' 的影响。

[0120] 为了校正这种影响,如图 1 所示,由 LUT2 根据 R 和 G 的输入显示信号级进行 R 的输出信号级的校正,同样,也根据 G 和 B 的输入显示信号级校正 G 的输出显示信号级,根据 B 和相邻像素的 R' 的输入显示信号级校正 B 的输出显示信号级。

[0121] 图 3 是示出一种实施方式应用的 LUT 的组成例的图。校正串扰的影响时,根据对本像素(校正对象的像素,即关注像素)及其相邻像素的输入显示信号级,本像素的校正值变化。因此,使用根据与本像素对应的显示信号级及其相邻像素所对应的显示信号级参考地址的 2 维 LUT,决定校正值。

[0122] 例如,以 8 位(256 灰度级)处理对各像素的显示信号时,编制图 3 所示那样的 LUT。这里,例如图 3 所示的例子中,本像素 R 的显示信号输入级为“4”、相邻像素 G 的显示信号输入级为“4”的情况下,由 LUT 取得校正值“-2”。然后,将取得的校正值“-2”加到 R 的输入级,并将其结果作为 R 的显示信号输出级。把用 LUT 输出的校正值校正后的 R 的显示信号通过定时控制部 3 供给本像素的像素电极。

[0123] 可以 RGB 各原色独立设置所述 LUT,并且每一 RGB 原色设定各自不同所校正值。根据液晶板的光学测量结果,预先编制各 LUT 的校正值。然后,从相当于显示画面的端部的像素开始,依次每一像素进行校正处理,并输出校正后的显示信号,使其输入到定时控制部。

[0124] 这些各原色的 LUT,可设置在液晶显示装置的内部或周边部。例如,可将 ROM、RAM 等半导体存储器用作存储 LUT 的存储单元。

[0125] 关于受串扰影响的像素排列方向性,该方向性因像素电极与 TFT 的位置关系而不同。如图 12 所示,相对于像素电极 11 在左侧的源极线 13 上设置 TFT12 时,关注像素(本像素)受其右侧的像素串扰影响;反之,相对于像素电极在右侧的源极线 13 上设置 TFT12 时,关注像素受其左侧的像素串扰影响。对这样的各种像素排列模式而言,通过切换相邻像素获取电路 1 的布线,能全部适应。

[0126] 图 4 是说明另一实施方式应用的 LUT 组成例用的图。这里,图 4 所示的 LUT 通过减小电路规模并谋求处理的合理化,能进行高速且实用的显示信号校正。

[0127] 图 3 的例子中,将对本像素和相邻像素的显示信号级以 1 级距设定成 256 级(=8 位),但这里例如图 4 所示那样,将对本像素的显示信号级取为 4 级距(64 级=6 位),将对相邻像素的显示信号取为 8 级距(32 级=5 位),从而形成 2 维 LUT。通过这样将 LUT 中设定校正值的信号级的间隔设定成粗,减小电路规模,能构成简化的 LUT。

[0128] 也就是说,这里相对于对各像素的显示信号级能取的级宽(本情况下为 256 级=8 位),以规定的级宽标度将 LUT 中设定校正值的信号级的间隔设定成粗,从而能构成减小电路规模的 LUT。

[0129] 使用上述那样的距级值设定成较粗的 LUT 时,与上述图 3 的 LUT 相比,预计校正精

度降低。因此,为了防止此校正精度降低,对设定成较粗的级之间的校正值减小线性插补,从而可作较准确的校正。例如,图 4 所示的 LUT 的例子中,以 4 级距将本像素的显示信号级设定为 0、4、8、12、……、248、252、256,以 8 级距将相邻像素的显示信号级设定为 0、8、16、24、……、248、256。

[0130] 这里,实际的输入显示信号级为(本像素、相邻像素)=(10、18)时,对本像素的信号级为“10”,因而将本像素的“8”、“12”选为进行插补用的级,并且对相邻像素的信号级为“18”,因而将相邻像素的“16”、“24”选为进行插补用的级。据此,从 LUT 提取进行插补用的 4 个数值(图 4 中加网线表示的区 A 内的数值)“7”、“8”、“9”、“10”。

[0131] 然后,首先进行 LUT 的横向(水平方向)的线性插补。这里,首先从与本像素级“8”对应的相邻像素级“7”和“9”,利用线性插补算出级“7.5”,进而从与本像素级“12”对应的相邻像素级“8”和“10”,利用线性插补算出级“8.5”。

[0132] 接着,进行 LUT 的纵向(垂直方向)的线性插补。这时,从上述横向(水平方向)线性插补得到的级“7.5”、“8.5”,利用线性插补算出级“8.0”,并将此值用作校正值。

[0133] 又,通过至少将串扰消除电路的内部信号取为 10 位,而非 8 位,使上述线性插补的小数点后面的值也得到反映,从而可作精度较高的插补。

[0134] (LUT 端部的插补方法)

[0135] 按硬件考虑上述图 4 所示的 LUT 时,能以本像素 6 位 × 相邻像素 5 位的地址实现 LUT。然而,本像素 6 位地址的情况下,LUT 上只能存放 64 级的校正值,按 0、4、8、……、252 的方式以从“0”离开 4 级距设定级时,不能进行最末端的级“252”与“255”之间的插补。

[0136] 同样地,相邻像素 5 位地址的情况下,LUT 上只能存放 32 级的校正值,按 0、8、16、……、248 的方式以从“0”离开 8 级距设定级时,不能进行最末端的级“248”与“255”之间的插补。

[0137] 因此,本实施方式决定本像素的输入信号级小于“4”或相邻像素的输入信号级小于“8”的情况下,进行与固定值“0”的插补。

[0138] 这相当于图 4 中加网线表示的区 B 的部分,通过 LUT 中不形成该区 B 的部分,能编制以 64 级(=6 位)设定到最末端的级 256 的 LUT。

[0139] 上述情况下,由于将相邻像素的输入级为“0”时当作校正基准,相邻像素的输入级为“0”时,校正值也为“0”。因此,LUT 中可不形成图 4 所示的区 B 中的纵列 B₁。反之,假设将相邻像素的输入级为“255”时当作基准时,图 4 的右端的相邻像素输入级“255”所对应的校正值为“0”,LUT 中不形成该纵列。

[0140] 又,本像素的输入级为“0”时,相邻像素的输入级是什么都不发生串扰。这是因为常黑液晶板中,本像素的输入级为“0”时,处于液晶分子完全休眠的状态,不受相邻像素变动的影响。因此,本像素的输入级为“0”时,校正值必然为“0”。所以,LUT 中也可不形成图 4 所示的区 B 中的横列 B₂。

[0141] 即,将这时的 LUT 编制成用校正对象像素的级及其相邻像素的级提取的校正值为 0 的区域省略,并且校正值为 0 的级及其相邻设定的级之间进行线性插补时,通过在相邻的级与预定的固定值 0 之间进行线性插补,提取作为目的的校正值。

[0142] (LUT 的本像素与相邻像素的地址比率)

[0143] LUT 需要又保持校正精度又尽量减小其容量。图 5 是示出一例横轴上取本像素级、

纵轴上取校正值的图形的图。如图 5 所示,横轴上取本像素级的图形为校正值对输入信号级变化的变化率大且拐点多的曲线。因此,需要将 LUT 中设定校正值的级取得细。

[0144] 图 6 是示出一例横轴上取相邻像素级、纵轴上取校正值的图形的图。与上述图 5 相反,横轴上取相邻像素级的图形为校正值对输入信号级变化的变化率小且拐点少的曲线。因此,不需要将 LUT 中设定校正值的级取得那么细。

[0145] 根据上述结果,LUT 中设定校正值的级可将本像素的级取为细间隔,将相邻像素的级取为相对较粗的间隔。本实施方式中,将本像素的级设定成各 64 级,将相邻像素的级设定成各 32 级,从而形成 LUT。此 LUT 需要根据串扰的测量结果改变级的设定,但这时可仅切换访问方式,作适当改变,不变更 LUT 的规模,如 $128 \times 16 (7 \times 4 \text{ 位})$ 、 $32 \times 64 (5 \times 6 \text{ 位})$ 等那样。

[0146] (LUT 的 2 级组成)

[0147] 串扰校正中,严格而言,需要本像素根据相邻像素校正后的结果进行校正,还需要相邻像素根据相邻像素校正后的结果进行校正。即,如果串扰流从屏幕水平方向的右方至左方,则需要从屏幕的右端的像素开始,依次以接力方式进行校正。然而此方法难作实时处理,不实用。

[0148] 因此,为了进行实用且精度灵活的校正,将 LUT 做成 2 级,采用根据相邻像素的校正结果校正相邻像素的输入信号并根据此校正结果校正本像素的输入信号的组成。

[0149] 例如,设存在 $(RGB) = (64, 64, 255)$ 的输入。这是使 G 的级最先变化的模式。因此,首先进行 G 级校正。图 7 是说明 LUT 的关键部的图。此情况下,将本像素取为 G 像素时,本像素 (G) 的输入级为“64”,相邻像素 (B) 的输入级为“255”,因而根据图 7 的 LUT,校正值为“-21”。用此校正值“-21”校正 G 的输入级“64”,得到“43”,作为校正后的 G 的级。

[0150] 然后,将校正后的像素 G 当作相邻像素,将本像素取为 R 像素,校正 R 的级。这时本像素 R 的输入级为“64”,并根据相邻像素 G 校正后的级“43”,得到校正值“-7”。用得到的校正值“-7”校正本像素 R 的输入级“64”,得到“57”,作为校正后的 R 的级。

[0151] 例如,非上述那样考虑相邻像素,用相邻像素 G 的输入级对本像素 R 的输入级“64”进行 1 级校正,则其校正值为“-8”,与上述那样考虑相邻像素的校正值“-7”相比,产生若干差异。因此,通过进行考虑相邻像素的 2 级校正,能进行比 1 级校正精度高的校正。

[0152] 考虑接力方式的情况下,使用 B 像素的又右邻的输入级校正 B 的级,但此结果不影响到 R 像素的校正结果,不存在采用接力方式的必要性。

[0153] (2 级组成的简化)

[0154] 如上文所述,为了实现考虑相邻像素的 2 级校正,与 1 级校正相比,需要 2 倍的 LUT,产生电路规模变大的弊病。因此,简化第 1 级 LUT (校正相邻像素用的 LUT)。例如,将第 2 级取为 $64 \times 32 (6 \times 5 \text{ 位})$ 的 LUT,将第 1 级取为 $32 \times 16 (5 \times 4 \text{ 位})$ 的 LUT。即,将相邻像素校正用 LUT 中设定校正值数据的信号级的间隔设定成比校正对象像素校正用的 LUT 中设定校正值数据的信号级的间隔粗。

[0155] 通过使用此 2 级校正,可根据相邻像素的校正结果校正本像素,但这时的相邻像素的校正结果不必严格,因而第 1 级的 LUT (校正相邻像素用的 LUT) 可简化。与不简化第 1 级时的差异为可忽略的值。

[0156] 图 8 是用于说明实现上述 2 级组成 LUT 用的另一本发明串扰消除电路实施方式的图,用框图示出液晶显示装置的关键部。图 8 中,对具有与图 1 相同的功能的部分标注与图 1 相同的符号。

[0157] 如图 8 所示,为了实现上述 2 级组成的 LUT,对 RGB 各原色进行校正,该各色分别设置第 1LUT(1st LUT)21 和第 2LUT(2nd LUT)22。第 1LUT 是校正对与校正对象像素(本像素)相邻的相邻像素的显示信号(级)用的相邻像素校正用 LUT,第 2LUT22 是使用由第 1LUT21 输出的校正值校正后的相邻像素所对应的显示信号(级)校正与本像素对应的显示信号(级)用的校正对象像素校正用 LUT。即,第 2LUT22 相当于上述 1 级组成的 LUT2。

[0158] 图 8 的组成中,为了例如校正本像素 R 的级,设置根据相邻像素 G 和相邻相邻像素 B 的输入级获取相邻像素 G 的校正值用的 R 用的第 1LUT21、以及根据利用由该 R 用的第 1LUT21 提取的校正值进行校正后的相邻像素 G 的级和本像素 R 的输入级获取本像素 R 的校正值用的 R 用的第 2LUT22。然后,将从上述 R 用的第 2LUT22 提取的校正值与本像素 R 的输入级相加,作为已校正的 R 的显示信号,通过定时控制部 3 供给显示板的本像素 R 的像素电极。

[0159] 对 RGB 中的其它色 G、B,也分别与上文所述同样地使用相邻像素和相邻相邻像素的级加以校正。

[0160] 再者,本发明不仅能用于上述带状排列的像素组成的液晶板,而且能用于具有三角形排列的像素组成的液晶板。这里,与上文所述相同,在消除 2 个像素间的串扰时,仅切换相邻像素获取电路 1 的布线就能应对。在 3 个像素之间产生串扰的影响时,利用使 LUT 为 3 级组成,也能实现本发明。

[0161] 又,如上文所述,由于本像素和相邻像素的源极线的电位变化使加在本像素上的电荷量变化,产生串扰。因此,为了准确,需要监视对本像素施加电压后的未来 1 帧周期的源极线的电位变化,并校正本像素的有效电压,但输入方为整个画面相同的情况下,源极线变化在画面内总为恒定,因而可将其归结为本像素与相邻像素的关系。例如,目的为用于 TV(电视接收机),则已预先滤除输入图像的高频带分量,即使对画面内(对象像素的周围)作实质上相同的捕获,实用上也没有问题。

[0162] 上述串扰消除电路着眼于这点,能用较简易的组成提高串扰校正效果。当然,作为单纯的对与源极线垂直的方向上相邻的像素之间的串扰造成的图像质量劣化的校正单元也有效,但成为对象的液晶板和输入显示信号为高清晰的情况下,通过根据源极线的电位变化进行校正,能得到较准确的结果。下面。阐述此校正方法。

[0163] 写入某像素电极的电荷量,在下次又写入前的未来 1 帧周期中,受供给本源极线和相邻源极线上的全部像素电极的输入显示信号的影响。

[0164] 对上述串扰产生因素建立模型。将对有关像素电极供给显示信号的源极线 13 称为本源极线,对与该像素电极相邻的其它像素电极供给显示信号用的源极线 13 则称为相邻源极线。

[0165] 将在时刻 i 写入的本源极线和相邻源极线的电位取为 $V_{s自i}$ 、 $V_{s隣i}$,将像素电极积存的电位定义为 V_{di} 。而且,将像素电极的电容取为 C_{pix} ,本源极线与像素电极的耦合电容取为 $C_{sd自}$,相邻源极线与像素电极的耦合电容取为 $C_{sd隣}$ 时,电容耦合比 α 、 β 这两个参数可用下式表示。

[0166] [式 1]

$$[0167] \quad \alpha = \frac{C_{sd} \beta}{C_{pix}} = \frac{C_{sd}}{C_{pix}} \quad \dots (1)$$

[0168] 这时, 设时刻 1 上, 栅极导通, 在有关像素电极积存电位 V_{d1} , 并依次记述时刻 i 的有关像素电极的电位 V_{di} , 则能表示如下。+/- 表示 + 或 -, 取决于液晶板的驱动方式 (AC 翻转)。

[0169] [式 2]

$$\begin{aligned} [0170] \quad V_{d2} &= V_{d1} - \alpha (V_{S_{自2}} - V_{S_{自1}}) + / - \beta (V_{S_{隣2}} - V_{S_{隣1}}) \\ [0171] \quad V_{d3} &= V_{d2} - \alpha (V_{S_{自3}} - V_{S_{自2}}) + / - \beta (V_{S_{隣3}} - V_{S_{隣2}}) \\ [0172] &= V_{d1} - \alpha (V_{S_{自3}} - V_{S_{自1}}) + / - \beta (V_{S_{隣3}} - V_{S_{隣1}}) \\ [0173] \quad V_{di} &= V_{d1} - \alpha (V_{S_{自i}} - V_{S_{自1}}) + / - \beta (V_{S_{隣i}} - V_{S_{隣1}}) \quad \dots (2) \end{aligned}$$

[0174] 即, 将 1 帧周期中的显示行取为 n 条时的有关像素电极的有效电压如下。

[0175] [式 3]

[0176]

$$V_{rms} = \sqrt{\frac{1}{n} \sum_{i=1}^n (V_{di})^2}$$

[0177]

$$= \frac{1}{\sqrt{n}} \sqrt{V_{d1}^2 + \sum_{i=2}^n \{V_{d1} - \alpha (V_{S_{自i}} - V_{S_{自1}}) + / - \beta (V_{S_{隣i}} - V_{S_{隣1}})\}^2} \quad \dots (3)$$

[0178] 也就是说, 有关像素电极的有效电压受像素电极上施加电荷后、至下次又施加的未来 1 帧周期中对本源极线和相邻源极线上的全部像素的输入显示信号影响, 因而变动。下面说明消除这些影响的方法。

[0179] 图 9 是说明另一本发明串扰消除电路实施方式用的图, 用框图示出液晶显示装置的关键部。

[0180] 如图 9 所示, 本实施方式的液晶显示装置设置将数字级变换成电压值用的电压值变换 LUT32、使 1 行期间的视频信号延迟用的 1 行延迟行存储器 24、使 1 帧周期的视频信号延迟用的 1 帧延迟帧存储器 25、存放 1 帧周期份额的本列校正量的本列校正量存储器 26、存放相邻列校正量用的相邻列校正量存放存储器 27、校正运算电路 28、提取校正量用的 LUT29、以及将电压值变换成数字级的数字级变换 LUT30, 作为串扰消除电路。

[0181] 在串扰消除电路内, 求校正量时, 以电压值进行运算, 因而用电压值变换 LUT23 将输入到视频信号变换成电压值。电压值变换 LUT23 根据 TFT-LCD6 固有的电压特性编制。电压特性是 TFT-LCD6 固有的, 因而最好可从外部改写。

[0182] 延迟 1 行用的行存储器 24, 用于取有关像素电极的电压值与对液晶板的源极线在水平的方向的下方相邻的像素电极的电压值之差。通过使输入的有关像素电极的电压延迟 1 行的时间, 得到与有关像素电极的源极线在水平方向的下方相邻的像素电极的电压值, 可取与有关像素电极的电压值之差。

[0183] 1 帧延迟帧存储器 25, 由于需要在输入与有关像素对应的显示信号后、至下次又

输入的未来 1 帧周期存储对与所述有关像素的源极线在水平方向相连的全部像素的输入显示信号,使有关像素电极的电压值延迟 1 帧周期。

[0184] 对有关像素电极的电压值与和有关像素电极的源极线在水平方向的下方相邻的像素电极的电压值之差额分别乘电容耦合比 α 、 β 。由上述式 1 求出此电容耦合比 α 、 β 。由于电容耦合比 α 、 β 是 TFT-LCD6 的固有值,最好能从外部更改。

[0185] 本列校正量存放行存储器 26 和相邻列校正量存放行存储器 27 用于存储未来 1 帧周期份额的与有关像素电极的源极线在水平方向相连的全部像素电极的电压值、以及与有关像素电极的源极线在垂直方向相邻的像素电极和与该像素电极的源极线在水平方向相连的全部像素电极的电压值。即,将对有关像素电极的电压值与和该像素电极的源极线在水平方向的下方相邻的像素电极的电压值之差额分别乘电容耦合比 α 、 β 后得到的值加入到本列校正量行存储器 26 和相邻列校正量行存储器 27 中存储。

[0186] 这时,需要减去与该有关像素对应的 1 帧周期前加入的值,因而使用由 1 帧延迟帧存储器 25 延迟 1 帧周期后的有关像素电极的电压值,再次算出 1 帧周期前的校正量,从有关像素的校正量减去后,存储到各自的校正量行存储器 26、27。

[0187] 校正运算电路 28 根据本列校正量行存储器 26 和相邻列校正量行存储器 27 存储的值和由 1 帧延迟帧存储器 25 延迟 1 帧周期后的有关像素电极的电压值,校正加在有关像素电极上的电压值。这里的校正运算使用上述式 3 进行校正。或者,也可用校正 LUT29 提取校正值,对有关像素信号进行校正。由于校正 LUT29 的校正值是 TFT-LCD6 固有的,最好能从外部改写。

[0188] 然后,利用数字级变换 LUT30 将校正运算电路 28 校正后的电压值变换并复原成数字级,作为数字视频信号输出到后级。根据 TFT-LCD6 固有的电压特性编制数字级变换 LUT30。电压特性为 TFT-LCD6 固有,因而最好能从外部改写。

[0189] 可用 RAM、ROM 方便地实现上述 LUT23、29、30。

[0190] 将上述组成的串扰消除电路校正后的信号输入到定时控制部 (TC) 3,在定时控制部 3 根据从外部施加的垂直和水平同步信号 S,将显示信号输出到源极驱动器 4,同时还将对 TFT 扫描用的扫描信号输出到栅极驱动器 5。液晶板受源极驱动器 4 和栅极驱动器 5 驱动,因而利用上述组成能校正与源极线平行的方向上产生的串扰(即屏幕垂直方向上产生的串扰),取得高质量的图像显示。

[0191] 上述实施方式中,在有关像素电极上输入显示信号后、至下次由输入的未来 1 帧周期中,使用输入到沿有关像素电极的源极线相连的像素电极的显示信号和输入到沿与该源极线平行地相邻的相邻源极线相连的显示信号校正有关像素电极的显示信号,从而能实质上准确地消除受有关像素电极的源极线和相邻源极线影响而产生的有关像素电极的串扰。

[0192] 这里,上述实施方式中,说明了消除有关像素电极的源极线、相邻源极线和有关像素电极之间存在电容耦合时产生的串扰的情况,但与例如相邻源极线之间不存在电容耦合时,通过仅用输入到沿有关像素电极的源极线相连的像素电极的显示信号和输入到有关像素电极的显示信号,就能消除受有关像素电极的源极线影响而产生的有关像素电极的串扰。

[0193] 有时,有关像素电极上输入显示信号后、至下次又输入的未来 1 帧周期中,由于电

极布线等因素,受输入到整个画面的像素电极的显示信号影响。这时,通过使用上述实施方式的校正量存放存储器 26、27 中存储的各像素列的全部数据校正输入到有关像素电极的显示信号,能消除受整个画面的其它像素影响而产生的串扰。

[0194] 图 10 是说明简化上述串扰消除电路组成的另一实施方式用的图,用框图示出液晶显示装置的关键部。图 10 中,对具有与图 9 相同的功能的部分标注相同的符号。本实施方式不用 1 帧延迟帧存储器,能减小电路规模。下面,说明本发明的简化串扰消除电路实施方式。

[0195] 如图 10 所示,本实施方式的液晶显示装置,设置将数字级变换成电压值用的电压值变换 LUT32、使 1 行期间的视频信号延迟用的 1 行延迟行存储器 24、运算 1 帧周期份额的本列校正量的本列总和电路 31、运算 1 帧周期份额的相邻列校正量的相邻列总和电路 32、存放 1 帧周期份额的本列校正量的本列校正量存储器 26、存放相邻列校正量用的相邻列校正量存放存储器 27、校正运算电路 28、提取校正量用的 LUT29、以及将电压值变换成数字级的数字级变换 LUT30,作为串扰消除电路。

[0196] 在串扰消除电路内,求校正量时,以电压值进行运算,因而用电压值变换 LUT23 将输入到视频信号变换成电压值。电压值变换 LUT23 根据 TFT-LCD6 固有的电压特性编制。电压特性是 TFT-LCD6 固有的,因而最好可从外部改写。

[0197] 延迟 1 行用的行存储器 24,用于取有关像素电极的电压值与对液晶板的源极线在水平的方向的下方相邻的像素电极的电压值之差。通过使输入的有关像素电极的电压延迟 1 行的时间,得到与有关像素电极的源极线在水平方向的下方相邻的像素电极的电压值,可取与有关像素电极的电压值之差。

[0198] 对有关像素电极的电压值与和有关像素电极的源极线在水平方向的下方相邻的像素电极的电压值之差,分别乘电容耦合比 α 、 β 。由上述式 1 求出此电容耦合比 α 、 β 。由于电容耦合比 α 、 β 是 TFT-LCD6 的固有值,最好能从外部更改。

[0199] 本列总和电路 31 和相邻列总和电路 32 用于存储 1 帧周期份额的与有关像素电极的源极线在水平方向相连的全部像素电极的电压值、以及与有关像素电极的源极线在垂直方向相邻的像素电极和与该像素电极的源极线在水平方向相连的全部像素电极的电压值。即,将对有关像素电极的电压值与和该像素电极的源极线在水平方向的下方相邻的像素电极的电压值之差分别乘电容耦合比 α 、 β 后得到的值加入到本列总和电路 31 和相邻列总和电路 32 中存储。

[0200] 本列总和电路 31 和相邻列总和电路 32 中存储的 1 帧份额的电压值依照下一帧显示启动定时(垂直同步信号),传送到本列校正量存放行存储器 26 和相邻列校正量存放行存储器 27。

[0201] 本列校正量存放行存储器 26 和相邻列校正量存放行存储器 27 将本列总和电路 31 和相邻列总和电路 32 传送的电压值保持 1 帧周期,并将与输入显示信号对应的电压值传送到校正运算电路 28。

[0202] 校正运算电路 28 根据本列校正量行存储器 26 和相邻列校正量行存储器 27 保持的值和由 1 行延迟行存储器 24 延迟 1 行时间后的有关像素电极的电压值,校正加在有关像素电极上的电压值。这里的校正运算使用上述式 3 进行校正。或者,也可用校正 LUT29 提取校正量,对有关像素信号进行校正。由于校正 LUT29 的校正量是 TFT-LCD6 固有的,最好

能从外部改写。

[0203] 然后,利用数字级变换 LUT30 将校正运算电路 28 校正后的电压值变换并复原成数字级,作为数字视频信号输出到后级。根据 TFT-LCD6 固有的电压特性编制数字级变换 LUT30。电压特性为 TFT-LCD6 固有,因而最好能从外部改写。

[0204] 此外,可用 RAM、ROM 方便地实现上述 LUT23、29、30。

[0205] 将上述组成的串扰消除电路校正后的信号输入到定时控制部 (TC) 3,在定时控制部 3 根据从外部施加的垂直和水平同步信号 S,将显示信号输出到源极驱动器 4,同时还将对 TFT 扫描用的扫描信号输出到栅极驱动器 5。液晶板受源极驱动器 4 和栅极驱动器 5 驱动,因而利用上述组成能校正与源极线平行的方向上产生的串扰(即屏幕垂直方向上产生的串扰),取得高质量的图像显示。

[0206] 根据上述简化串扰消除电路,虽然不能进行完全的串扰校正,但用于例如 TV(电视接收机)等的情况下,则已预先滤除输入图像的高频带分量,即使对画面内作实质上相同的捕获也没有问题,而且由于帧间的图像信号差异小(帧间相关大),尤其是人的时间特性中,色差灵敏度低,实用上没有问题。上述简化串扰消除电路着眼于这点,能用减小电路规模的组成提高校正效果。

[0207] 上述实施方式中,在有关像素电极上输入显示信号前的过去 1 帧周期中,使用输入到沿有关像素电极的源极线相连的像素电极的显示信号和输入到沿与该源极线平行地相邻的相邻源极线相连的显示信号校正有关像素电极的显示信号,从而能实质上准确地消除受有关像素电极的源极线和相邻源极线影响而产生的有关像素电极的串扰。

[0208] 这里,上述实施方式中,说明了消除有关像素电极的源极线、相邻源极线和有关像素电极之间存在电容耦合时产生的串扰的情况,但与例如相邻源极线之间不存在电容耦合时,通过仅用输入到沿有关像素电极的源极线相连的像素电极的显示信号和输入到有关像素电极的显示信号,就能实质上准确地消除受有关像素电极的源极线影响而产生的有关像素电极的串扰。

[0209] 有时有关像素电极上输入显示信号前的过去 1 帧周期中,由于电极布线等因素,受输入到整个画面的像素电极的显示信号影响。这时,通过使用上述实施方式的校正量存放存储器 26、27 中存储的各像素列的全部数据校正输入到有关像素电极的显示信号,能实质上准确地消除受整个画面的其它像素影响而产生的串扰。

[0210] 说明编制上述本发明实施方式的 LUT2、LUT29 时的光学测量方法。将各原色的规定级 m 的像素显示信号的白、红、绿、蓝的显示亮度分别取为 W_m 、 R_m 、 G_m 、 B_m 时,形成 $W_m = R_m + G_m + B_m$ 为理想。然而,由于产生上述串扰, $W_m = R_m + G_m + B_m$ 不成立。将红、绿像素各自的规定级 m 、 n 的像素显示信号的显示亮度取为 $R_m G_n$ 时,同样也不形成 $R_m G_n = R_m + G_n$ 。

[0211] 编制 LUT 用的光学测量,用 RGB 中的 2 色进行。例如,根据同时点亮相邻的像素红、绿并使各自的规定级 m 、 n 变化时的显示亮度的光学测量,决定校正值。将对红、绿像素的规定级的校正值取为 H_r 、 H_g 时,提取满足 $R(m+H_r)G(n+H_g) = R_m + G_n$ 的校正值 H_r 、 H_g 。绿、蓝的像素之间、蓝、红的像素之间也同样地进行光学测量。

[0212] 如上文所述,串扰存在电串扰和光串扰。由于相邻像素之间存在总线电极与像素电极之间的寄生电容,电串扰发生在垂直方向和水平方向。由于滤色镜和背后照明的光谱特性的差异引起的光泄漏,光串扰发生在水平、垂直和倾斜这 3 个方向。于是,本发明的串

扰消除电路通过编制根据上述光学测量结果添加滤色镜的光泄漏等的 LUT, 不仅能消除电串扰, 而且能消除光串扰。因此, 本发明的串扰消除电路能消除画面的垂直、水平和倾斜方向产生的全部串扰。

[0213] 至此的说明中, 与有关像素电极的源极线在水平方向相连的其它像素电极是指沿与有关像素电极连接的源极线配置的像素电极。与有关像素电极的源极线在垂直方向相邻的像素电极是指沿与有关像素电极连接的栅极线配置的像素电极。

[0214] 至此的说明中, 本发明详细阐述进行有关像素电极的显示亮度实质上恒定的校正, 这里的实质上恒定是指对观察者而言能充分看到原本的色的程度、范围, 人的视觉存在色的容许差异为本案申请时已熟知的事项。例如, 图 11 示出色差 ΔE 的分级和一般视觉程度, 图中的印象程度上当作相同色处理的范围 (即色差小于等于 6.5 的级) 相当于实质上恒定。

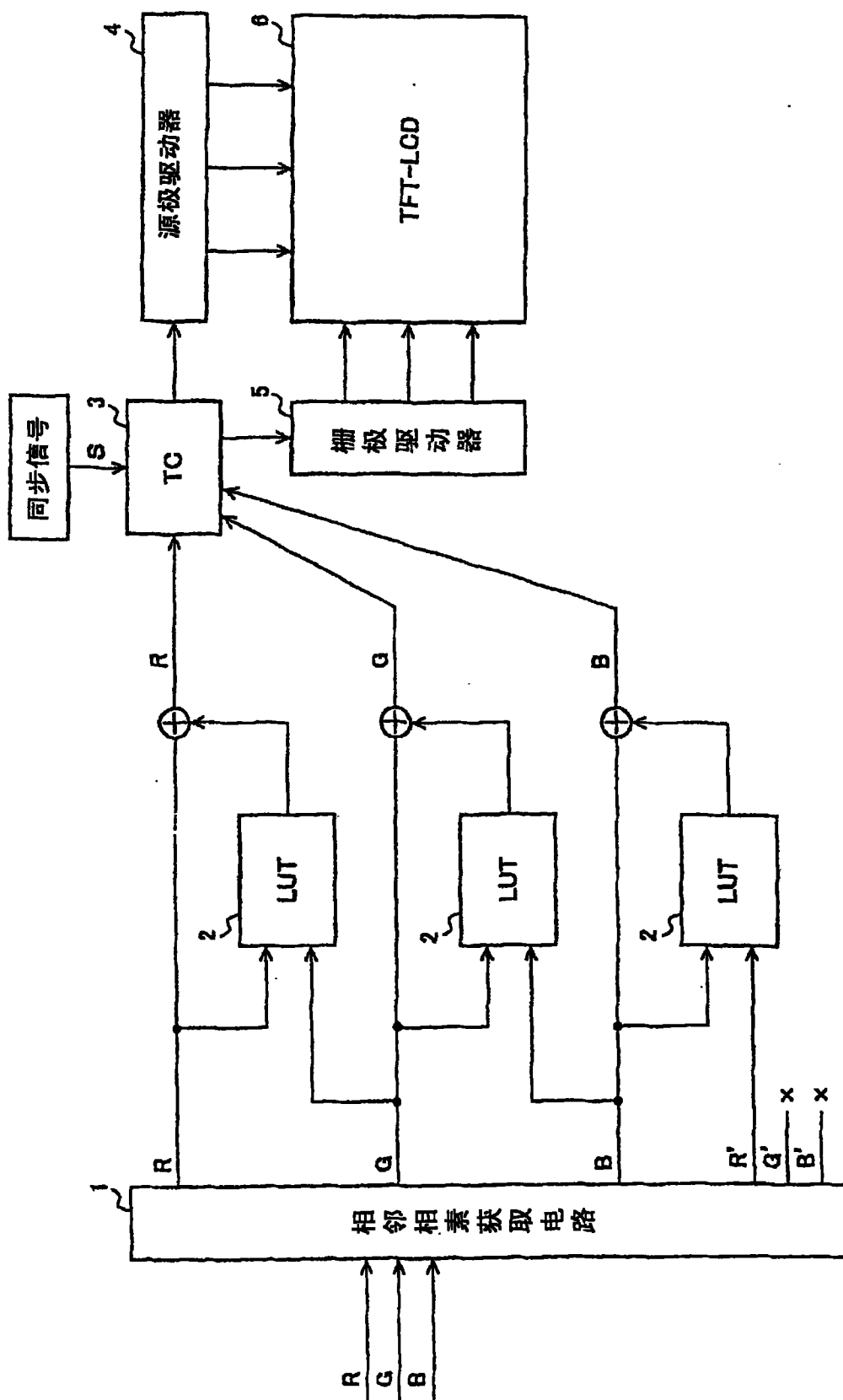


图 1

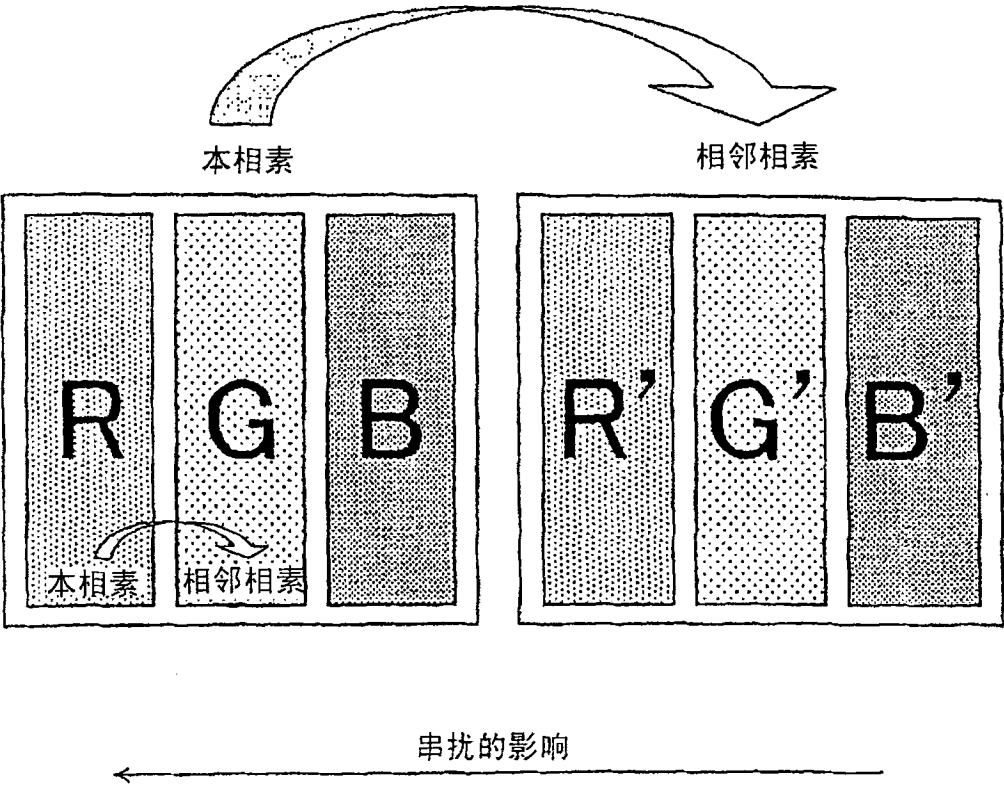


图 2

		相邻相素级							
		0	1	2	3	4	...	254	255
本相素级	0	0	0	0	0	0		0	0
	1	0	0	0	0	-1		-2	-2
	2	0	0	0	-1	-1		-2	-2
	3	0	0	-1	-1	-1		-3	-3
	4	0	-1	-1	-2	-2		-4	-4
	...						...		
	254	0	-1	-1	-2	-3		-8	-9
	255	0	0	-1	-1	-2		-7	-8

图 3

		相邻相素级						
		0	8	16	24		248	256
本相素级	0	0	0	0	0		0	0
	4	0	4	6	8		18	20
	8	0	5	7	9		20	22
	12	0	6	8	10	~ A	22	24
	16	0	7	9	11		24	26
	· · ·					...		
	248							
	252	0	0	1	1		4	4
	256	0	0	0	0		1	1

↑
B₁

← B₂

图 4

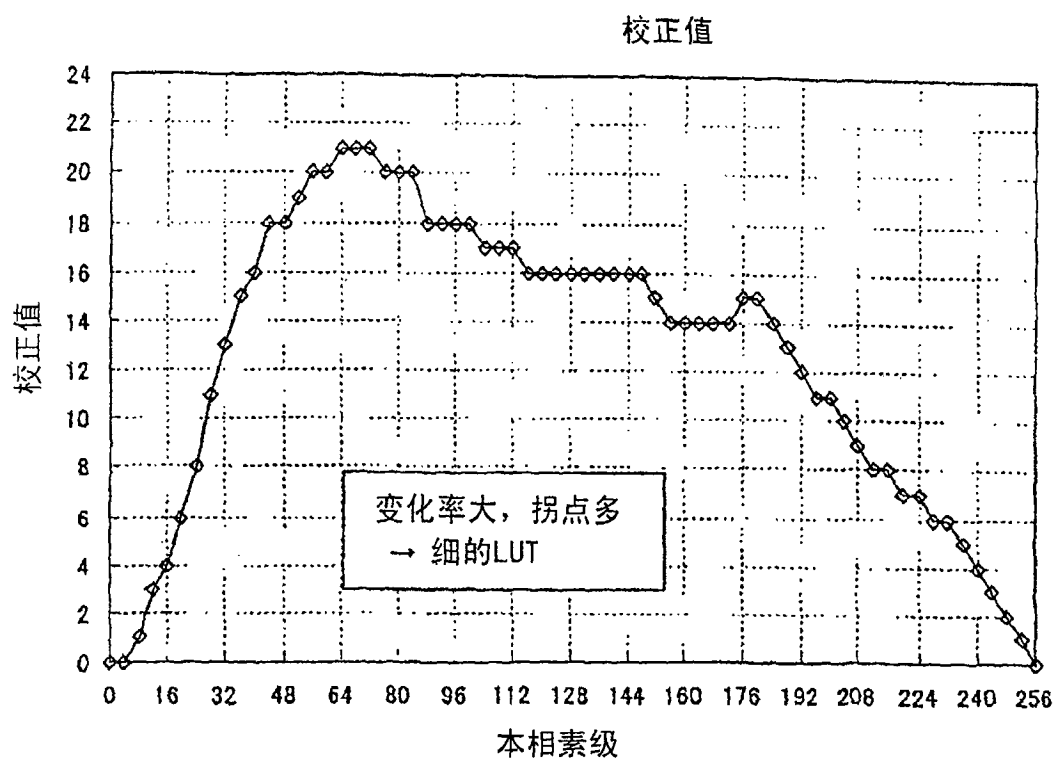


图 5

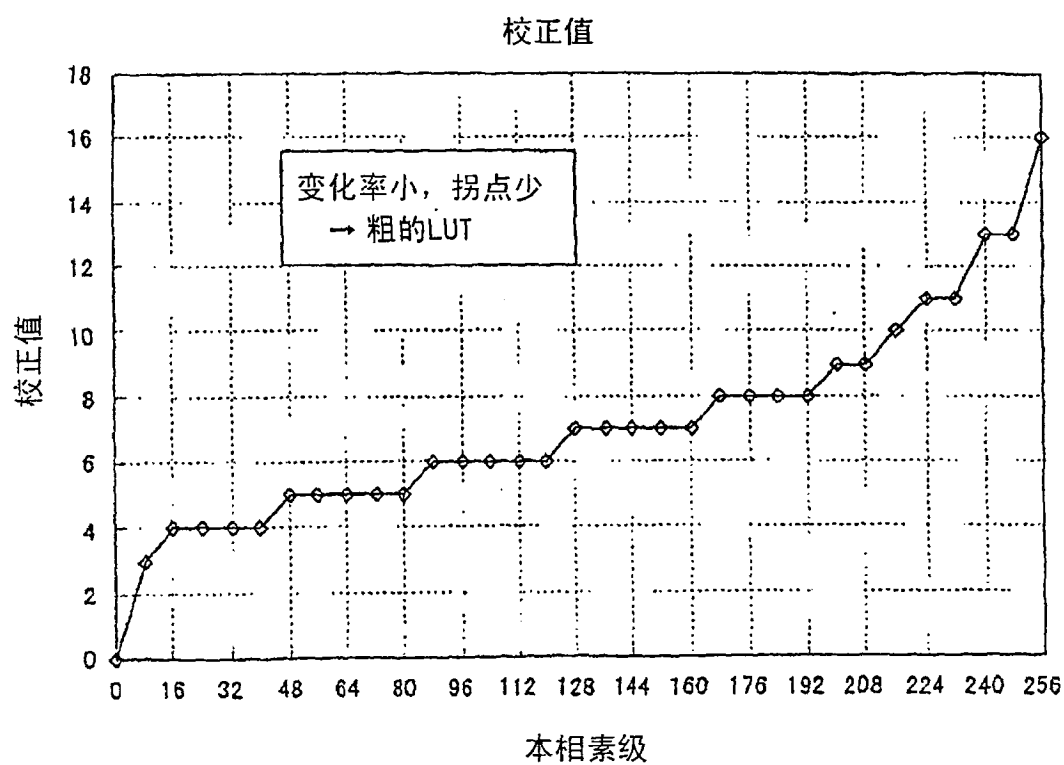


图 6

相邻相素级															
		0	...	40	48	56	64	72	80	88	...	240	248	256	
本相素级	0	0	...	0	0	0	0	0	0	0	...	0	0	0	
	.	.	...	.	.	.	.	.	.	.	...	.	.	.	
	.	.	...	.	.	.	.	.	.	.	...	.	.	.	
	48	0	.	-6	-6	-6	-7	-7	-7	-7	.	-15	-16	-16	
	52	0	.	-6	-6	-7	-7	-7	-7	-8	.	-16	-17	-18	
	56	0	.	-7	-7	-7	-7	-7	-8	-8	.	-16	-18	-19	
	60	0	.	-7	-7	-7	-7	-8	-8	-8	.	-17	-18	-20	
	64	0	.	-7	-7	-8	-8	-8	-8	-9	.	-17	-19	-21	
	68	0	.	-7	-7	-7	-8	-8	-8	-9	.	-17	-19	-21	
	72	0	.	-6	-7	-7	-7	-7	-8	-8	.	-17	-19	-21	
76	0	.	-6	-6	-6	-6	-6	-7	-7	.	-17	-19	-20		
.	.	...	.	.	.	.	.	.	.	...	.	.	.		
.	.	...	.	.	.	.	.	.	.	...	.	.	.		

图 7

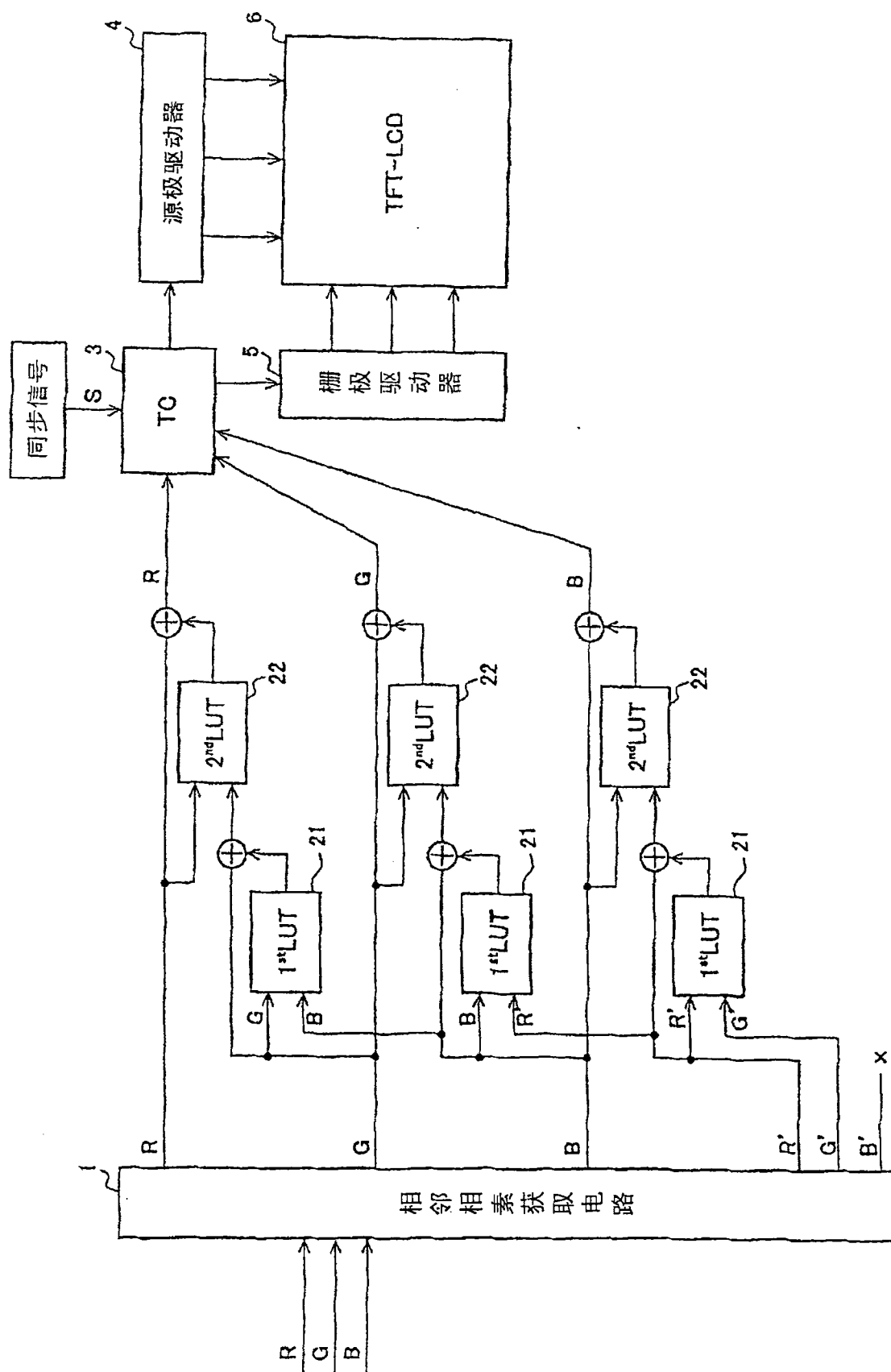


图 8

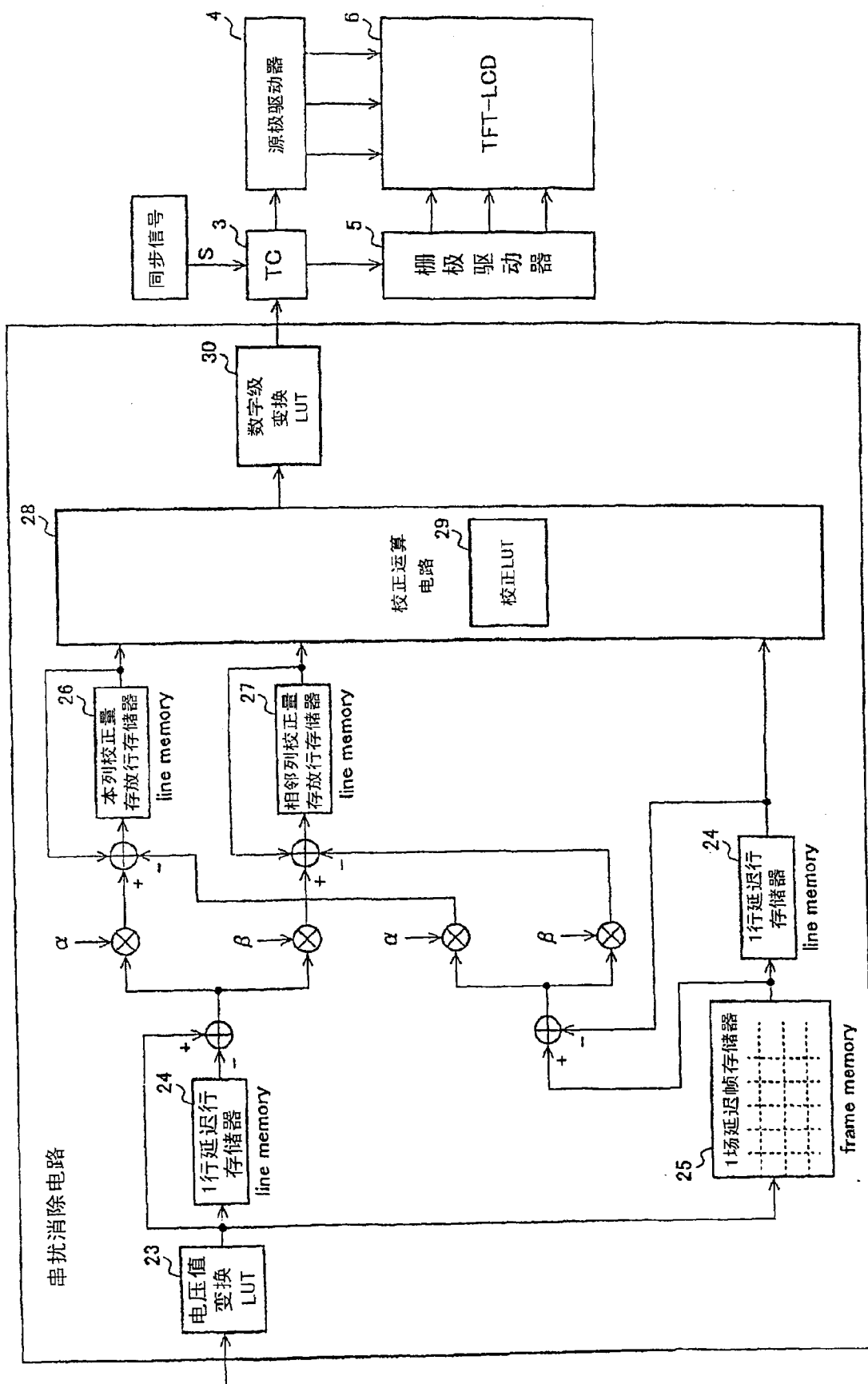


图 9

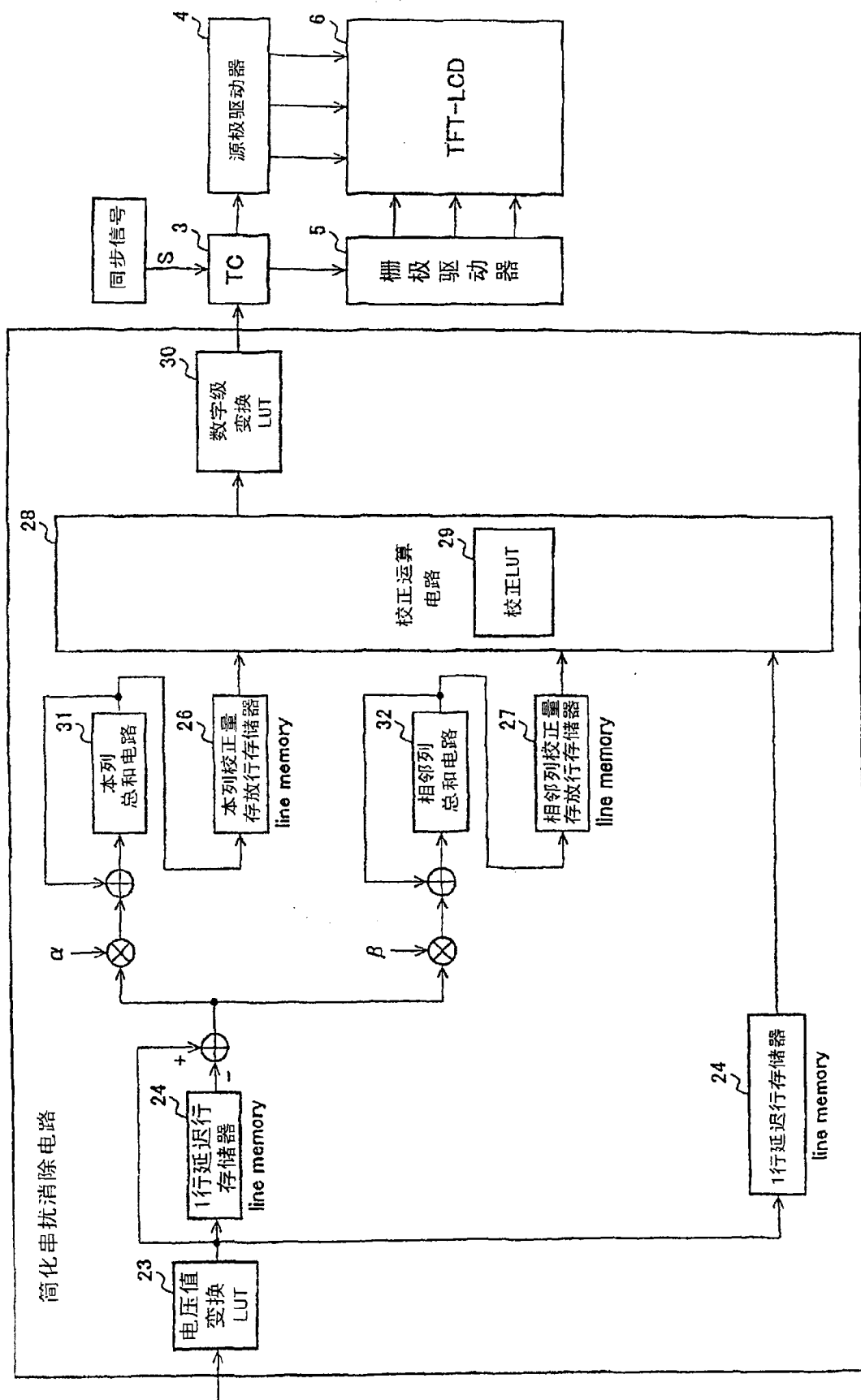


图 10

色差 (D E) 分级,

色差 (D E)	色差程度
~0.8	从眼观判断的再现性看能设定严格色差规范的界限
0.8~1.6	感觉相邻比较色差的程度
1.6~3.2	分开比较中大体上未觉察
3.2~6.5	印象程度上能当作相同色处理的范围
6.5~13	相当于迈歇尔比色图表的色差
13~	系统色上看到区别的程度的色差

图 11

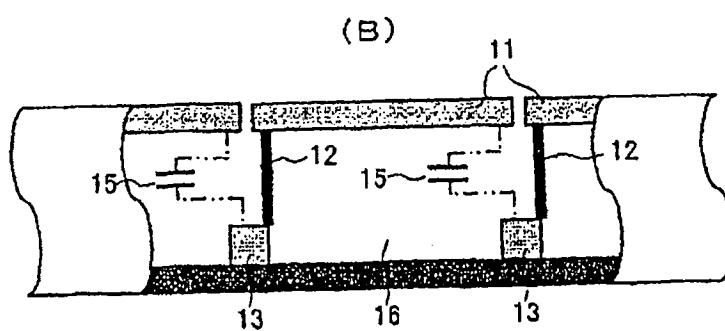
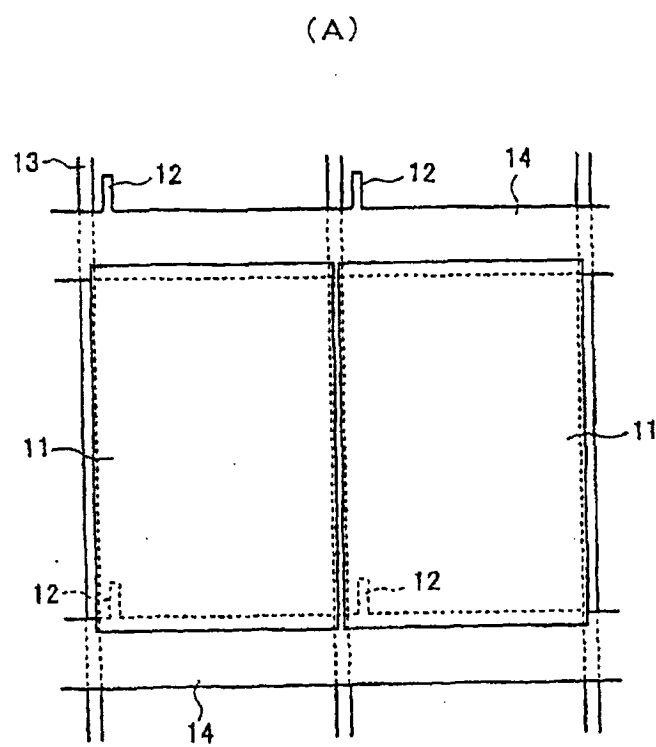


图 12

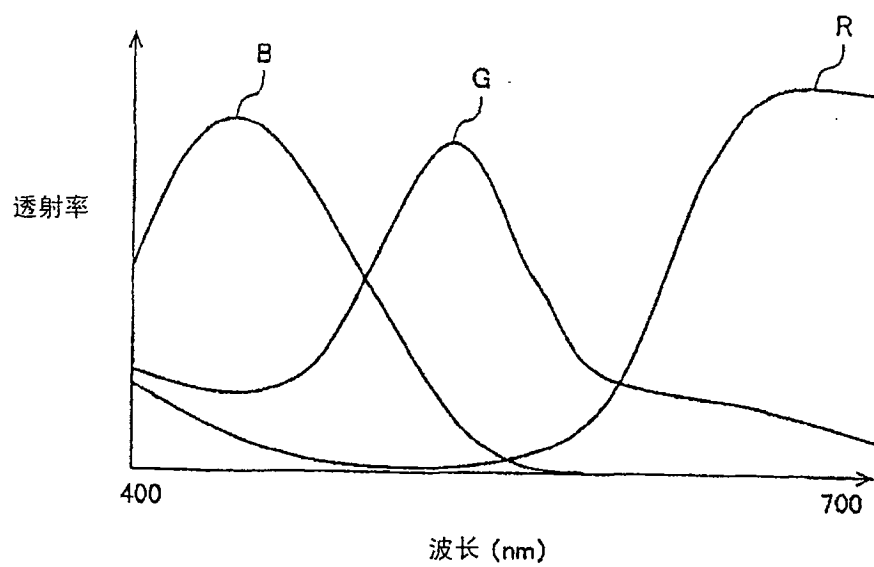


图 13

专利名称(译)	串扰消除电路和液晶显示装置		
公开(公告)号	CN101095183B	公开(公告)日	2010-05-26
申请号	CN200580015269.6	申请日	2005-05-09
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	上野雅史 近藤尚子 古川浩之 吉田育弘		
发明人	上野雅史 近藤尚子 古川浩之 吉田育弘		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
代理人(译)	张鑫		
优先权	2004172049 2004-06-10 JP 2004143006 2004-05-13 JP 2005132118 2005-04-28 JP		
其他公开文献	CN101095183A		
外部链接	Espacenet SIPO		

摘要(译)

能有效消除显示装置的串扰，可作准确且高质量的显示。在液晶显示装置中，作为串扰消除电路，设置获取本相素相邻的相素的显示信号的相邻相素获取电路(1)；以及用相邻相素获取电路(1)取得的相邻的相素的显示信号，校正本相素的显示信号的2维LUT(2)，以便校正RGB显示信号。将根据LUT(2)输出的校正值校正的各相素的显示信号，通过定时控制部TC(3)输出到源极驱动器(4)。在串扰消除电路中，用校正对象的显示信号和对影响该校正对象的相素的相邻相素的显示信号，获取校正值，对校正对象的相素的显示信号进行校正。

