

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610002796.X

[45] 授权公告日 2010年1月20日

[11] 授权公告号 CN 100583220C

[22] 申请日 2006.1.28

[21] 申请号 200610002796.X

[30] 优先权

[32] 2005.2.5 [33] KR [31] 10-2005-0010928

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 高星铉

[56] 参考文献

JP9113933A 1997.5.2

CN1495476A 2004.5.12

JP8286637A 1996.11.1

US2003201963A1 2003.10.30

审查员 赵曦鹏

[74] 专利代理机构 北京康信知识产权代理有限公司
代理人 李伟

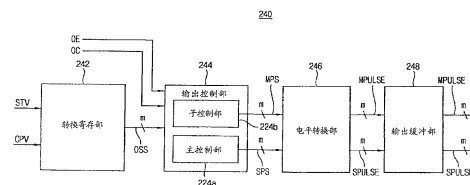
权利要求书 4 页 说明书 19 页 附图 13 页

[54] 发明名称

栅极驱动器、具有该器件的显示装置及驱动该器件的方法

[57] 摘要

一种栅极驱动器，包括转换寄存部和输出控制部。转换寄存部响应时钟顺序地转换第一脉冲信号，以输出第二脉冲信号。输出控制部基于第一控制信号转换第二脉冲信号，以输出主脉冲信号到主栅极线，并且响应第一控制信号和第二控制信号转换第二脉冲信号，以将具有调整的输出时序和调整的脉冲宽度的子脉冲信号输出到子栅极线。这样，具有该栅极驱动器的液晶显示装置可改善其显示质量并减小其尺寸。



1. 一种驱动像素区域中的连接到主开关装置的主栅极线以及连接到子开关装置的子栅极线的方法，所述方法包括：

响应时钟顺序地转换第一脉冲信号，以输出第二脉冲信号；

基于第一控制信号转换所述第二脉冲信号，以输出主脉冲信号到所述主栅极线；以及

响应所述第一控制信号和第二控制信号转换所述第二脉冲信号，以将具有与所述主脉冲信号不同的输出时序和脉冲宽度的子脉冲信号输出到所述子栅极线。
2. 根据权利要求1所述的方法，还包括放大所述主脉冲信号和所述子脉冲信号。
3. 根据权利要求2所述的方法，还包括通过多个输出线顺序地输出所述放大的主脉冲信号和子脉冲信号。
4. 根据权利要求1所述的方法，其中，响应所述第一控制信号和第二控制信号转换所述第二脉冲信号以将具有不同输出时序和不同脉冲宽度的子脉冲信号输出到所述子栅极线，其包括通过所述第二控制信号调整所述子脉冲信号的所述输出时序和所述脉冲宽度。
5. 根据权利要求4中所述的方法，其中，响应于所述第二控制信号的翻转信号而产生所述子脉冲信号的所述输出时序和所述脉冲宽度。

6. 根据权利要求5所述的方法,还包括在输出所述主脉冲信号之后输出所述子脉冲信号。
7. 根据权利要求5所述的方法,其中,所述子脉冲信号的所述脉冲宽度小于所述主脉冲信号的脉冲宽度。
8. 根据权利要求1所述的方法,其中,在所述主脉冲信号被输出之后输出所述子脉冲信号,并且所述子脉冲信号的输出早于所述主脉冲信号的输出而结束。
9. 根据权利要求1所述的方法,其中,所述主脉冲信号包括与时钟的一个时钟周期相对应的脉冲宽度。
10. 一种栅极驱动器,用于驱动像素区域中的连接到主开关装置的主栅极线和连接到子开关装置的子栅极线,所述栅极驱动器包括:

转换寄存部,可被操作以响应于时钟,顺序地转换第一脉冲信号,以输出第二脉冲信号;以及

输出控制部,可被操作以基于第一控制信号转换所述第二脉冲信号,以输出主脉冲信号到所述主栅极线,并且可被操作以响应于所述第一控制信号和第二控制信号,转换所述第二脉冲信号,以输出具有与所述主脉冲信号不同的输出时序和脉冲宽度的子脉冲信号到所述子栅极线。
11. 根据权利要求10所述的栅极驱动器,其中所述输出控制部包括:

主控制部,可被操作以控制所述第二脉冲信号,以产生所述主脉冲信号;以及

子控制部，可被操作以调整所述第二脉冲信号的所述输出时序和所述脉冲宽度，以产生子脉冲信号。

12. 根据权利要求 11 所述的栅极驱动器，其中，所述主控制部包括具有两个 AND 栅极，分别用于接收所述第二脉冲信号和所述第一控制信号的输入端子。
13. 根据权利要求 12 所述的栅极驱动器，其中，所述第一控制信号是控制所述主控制部的输出的输出启动信号。
14. 根据权利要求 11 所述的栅极驱动器，其中，所述子控制部包括 AND 栅极，其包括三个输入端子，分别用于接收所述第二脉冲信号、所述第一控制信号、以及所述第二控制信号。
15. 根据权利要求 14 所述的栅极驱动器，其中，所述第二控制信号被翻转，并且所述 AND 栅极包括三个输入端子，所述三个输入端子之一用于接收被翻转的所述第二控制信号。
16. 根据权利要求 14 所述的栅极驱动器，其中，所述第一控制信号是控制所述子控制部的输出的输出启动信号。
17. 根据权利要求 14 所述的栅极驱动器，其中，所述第二控制信号是控制所述第二脉冲信号的所述输出时序和所述脉冲宽度的输出控制信号。
18. 根据权利要求 10 所述的栅极驱动器，其中，所述第一脉冲信号是控制所述转换寄存部的垂直起始信号。
19. 根据权利要求 10 所述的栅极驱动器，还包括电平转换部，用于放大所述主脉冲信号和所述子脉冲信号。

20. 根据权利要求 19 所述的栅极驱动器，还包括输出缓冲部，用于通过多个输出线顺序地输出放大的主脉冲信号和放大的子脉冲信号。
21. 根据权利要求 10 所述的栅极驱动器，其中，所述子脉冲信号在所述主脉冲信号被输出之后被输出，以及所述子脉冲信号在所述主脉冲信号结束之前结束。
22. 根据权利要求 10 所述的栅极驱动器，其中，所述子脉冲信号的脉冲宽度等于所述第二控制信号的逻辑低电平的持续时间。
23. 根据权利要求 22 所述的栅极驱动器，其中，所述第二控制信号在被施加到所述输出控制部之前被翻转。
24. 一种显示装置，包括：
 显示面板，在像素区域中包括主像素和子像素；
 栅极驱动器，可被操作以在用于主像素的主脉冲信号被输出的时间周期内，输出所述主脉冲信号以及输出用于子像素的具有与所述主脉冲信号不同的输出时序和脉冲宽度的子脉冲信号；以及
 时序控制器，可被操作以输出多个控制信号和时钟，以驱动所述栅极驱动器。
25. 根据权利要求 24 所述的显示装置，其中，所述显示装置的驱动速度与在每个像素区域只具有一个像素的显示装置相同。

栅极驱动器、具有该器件的显示装置 及驱动该器件的方法

技术领域

本发明涉及栅极驱动器、具有该栅极驱动器的显示装置、以及驱动该栅极驱动器的方法。更具体而言，本发明涉及具有提高的驱动速度和减小的面积的栅极驱动器、具有该栅极驱动器的显示装置、及驱动该栅极驱动器的方法。

背景技术

通常地，液晶显示（LCD）装置利用液晶的光学和电学特性，例如各向异性折射指数、各向异性介电常数等来显示图像。与诸如阴极射线管、等离子显示面板等其他的显示装置相比，LCD装置具有许多优点，例如，质轻结构、低功耗、低驱动电压等。

近来，发展了具有每像素双 TFT 结构的 LCD 装置，从而改善了对比度（CR）。换言之，每个双 TFT 结构形成为对应两个像素，即，主像素和子像素。

对于双 TFT 结构而言，需要比单 TFT 结构较高的用于 TFT 的驱动频率、另外的伽马基准电压、以及较长的充电时间。因此，其导致占用面积的增加并且产生了额外的成本。

发明内容

本发明提供了一种具有提高的驱动速度和减小的面积的栅极启动器。

本发明还提供了一种驱动该栅极驱动器的方法。

本发明还提供了一种具有该栅极驱动器的显示装置。

根据本发明的实施例，提供了一种栅极驱动器，用于驱动像素区域中的连接到主开关装置的主栅极线和连接到子开关装置的子栅极线，该栅极驱动器包括：转换寄存部和输出控制部。转换寄存部响应时钟顺序地转换（shift）第一脉冲信号，以输出第二脉冲信号。输出控制部基于第一控制信号将第二脉冲信号转换，以输出主脉冲信号到主栅极线，并且响应第一控制信号和第二控制信号，转换第二脉冲信号，以输出具有调整的输出时序和调整的脉冲宽度的子脉冲信号到子栅极线。

输出控制部包括：主控制部，用于控制第二脉冲信号，以产生主脉冲信号；以及子控制部，用于调整第二脉冲信号的输出时序和脉冲宽度，以产生子脉冲信号。

在另一实施例中提供了一种显示装置，其包括显示面板，其在像素区域中包括主像素和子像素；栅极驱动器；以及时序控制器。栅极驱动器在用于主像素的主脉冲信号被输出的时间周期内输出主脉冲信号以及输出用于子像素的子脉冲信号。时序控制器输出多个控制信号和时钟，以驱动栅极驱动器。

在另一实施例中提供了一种驱动像素区域中的连接到主开关装置的主栅极线以及连接到子开关装置的子栅极线的方法，该方法包括：响应时钟顺序地转换第一脉冲信号以输出第二脉冲信号。基

于第一控制信号转换第二脉冲信号，以将主脉冲信号输出到主栅极线。响应第一控制信号和第二控制信号转换第二脉冲信号，以将具有调整的输出时序和调整的脉冲宽度的子脉冲信号输出到子栅极线。

通过第二控制信号调整子脉冲信号的输出时序和脉冲宽度，随着第二控制信号被翻转，形成子脉冲信号的输出时序和脉冲宽度。

在主脉冲信号被输出之后子脉冲信号被输出，并且子脉冲信号的输出早于主脉冲信号的输出结束而结束。

在另一实施例中，提供了一种栅极驱动器，用于驱动像素区域中的连接到主开关装置的主栅极线以及连接到子开关装置的子栅极线，其包括输出控制部，用于将主脉冲信号输出到主栅极线，和将子脉冲信号输出到子栅极线，将子脉冲信号在主脉冲信号被输出到主栅极线的时间周期内输出到子栅极线。

根据上述的结构，LCD 装置可改善其显示品质并且减小其尺寸。

附图说明

通过结合附图对优选实施例的更加详细地描述，本发明的上述目的和其他优点将会变得更加显而易见。

图 1 是示出了常规液晶显示装置的框图；

图 2 是示出了图 1 中所示的栅极驱动器的框图；

图 3 是示出了图 2 中所示的栅极驱动器的波形图；

图 4 是示出了根据本发明的液晶显示装置的一个典型实施例的框图；

图 5 是示出了图 4 中的栅极驱动器的框图；

图 6 是更详细地示出了图 5 所示的栅极驱动器的框图；

图 7 是示出了图 5 中的一个典型输出控制部的电路图；

图 8 是示出了图 5 中所示的一个典型栅极驱动器的波形图；

图 9 是示出了施加到栅极线上的脉冲信号和液晶电容器的电荷之间关系的波形图；

图 10 是示出了施加到栅极和栅极线上的脉冲信号和液晶电容器的电荷之间关系的波形图；

图 11 是示出了施加到栅极和数据线上的脉冲信号和液晶电容器的电荷之间关系的波形图；

图 12 是示出了根据本发明一个典型实施例的栅极驱动方法的流程图；以及

图 13 是示出了根据本发明的液晶显示装置的一个实施例的框图。

具体实施方式

下文中，将参照附图详细解释本发明。附图中，为清楚起见，一些特征被放大，或者多余数量的特定特征没有被示出。通篇中，相同的标号表示相同的部件。

图 1 是示出了常规液晶显示装置的框图；图 2 是示出了图 1 中所示的栅极驱动器的框图；图 3 是示出了图 2 中所示的栅极驱动器的波形图。在图 1 至图 3 中将描述具有双 TFT 的 LCD 装置。

参照图 1，常规 LCD 装置 10 包括 LCD 面板 100、栅极驱动器 140、以及源极驱动器 160。

LCD 面板 100 包括多个像素。每个像素 120 包括 R、G、和 B 彩色像素区域 122、124、和 126，并且每个 R、G、和 B 彩色像素区域 122、124、和 126 包括主像素 122a 和子像素 122b。

主像素 122a 具有不同于子像素 122b 的液晶排布的液晶排布，因此改进了 LCD 面板 100 的可视性。

栅极驱动器 140 连接到形成在 LCD 100 面板上的主栅极线 MGL 和子栅极线 SGL。主栅极线 MGL 基本上平行于第一方向的子栅极线 SGL。主和子栅极线 MGL 和 SGL 分别将主脉冲信号和子脉冲信号施加到 LCD 面板 100，以使连接到主和子栅极线 MGL 和 SGL 上的 TFT 被顺序地启动。

源极驱动器 160 连接到形成在 LCD 面板 100 上的数据线 DL。数据线 DL 形成为与第二方向的主栅极线 MGL 和子栅极线 SGL 基本上垂直。由栅极驱动器 140 启动的 TFT 从数据驱动器 160 将通过数据线 DL 施加的图像信号分别施加到液晶电容器 LC，以显示图像。参照图 2 和图 3，栅极驱动器 140 包括转换寄存部 142、电平转换部 144、以及输出缓冲部 146。转换寄存部 142、电平转换部 144、以及输出缓冲部 146 分别包括转换寄存器 142a、电平转换器 144a、以及输出缓冲器 146a。

当垂直起始信号 STV 被施加到转换寄存部 142 时，转换寄存部 142 的每个转换寄存器 142a 响应于也施加到转换寄存部 142 的

栅极时钟 CPV，顺序地将垂直起始信号 STV 转换，并且基本上同步地输出主源极脉冲信号 OMPULSE 和子源极脉冲信号 OSPULSE。

在时钟周期 P1 期间，其中，在响应于垂直起始信号 STV 将栅极时钟 CPV 转换为逻辑高之后，将栅极时钟 CPV 转换为下一个逻辑高，将主源极脉冲信号 OMPULSE 和子源极脉冲信号 OSPULSE 顺序地施加到电平转换部 144 的电平转换器 144a。

电平转换部 144 的电平转换器 144a 将主和子源极脉冲信号 OMPULSE 和 OSPULSE 分别转换为电压电平对应于 TFT 的导通电压电平的主脉冲信号 MPULSE 和子脉冲信号 SPULSE。该电压电平与如前所述的用于将来自数据线的图像信号传送到主和子像素 122a、122b 的，通过 TFT 的栅极成功地导通每个相关的 TFT 的电压电平相对应。在电平转换部 144 的电平转换器 144a 将主和子源极脉冲信号 OMPULSE 和 OSPULSE 分别转换为具有 TFT 的导通电压电平的主和子源极脉冲信号 OMPULSE 和 OSPULSE 之后，将主和子脉冲信号 MPULSE 和 SPULSE 施加到输出缓冲部 146。

输出缓冲部 146 顺序地将主和子脉冲信号 MPULSE 和 SPULSE 输出到主和子栅极线 MGL 和 SGL，该主和子栅极线 MGL 和 SGL 连接到输出缓冲部 146。根据该结构，由于通过数据线 DL 的数据线 DL1 所施加的图像信号，导致主和子像素 122a 和 122b（见图 1）具有彼此不同的液晶排列，由此显示预定的图像。

图 4 是示出了根据本发明的液晶显示装置的一个典型实施例的框图。

参照图 4，LCD 装置 20 包括 LCD 面板 200、栅极驱动器 240、以及源极驱动器 260。

LCD 面板 **200** 包括像素矩阵，其像素形成在通过相邻的主和子栅极线 MGL 和 SGL 和一对与主和子栅极线 MGL 和 SGL 相交叉的数据线 DL1 到 DLn 所限定的区域中，其中，数据线 DL1 到 DLn 可通过 LCD 面板 **200** 的 TFT 面板中的绝缘层（未示出）与主和子栅极线 MGL 和 SGL 绝缘。每个像素包括响应于像素信号来调节透光率的液晶电容器 LC，以及驱动液晶电容器 LC 的开关晶体管 ST。开关晶体管 ST 为薄膜晶体管（TFT）。

开关晶体管 ST1 包括连接到数据线 DL1 的源极、连接到栅极线 GL1 的栅极、以及连接到透明像素电极（例如，子像素 **222b**）的漏极。液晶电容器 LC 形成在透明像素电极和形成于滤色器面板上的透明共电极之间。

这样，当选择性地启动开关晶体管 ST 时，由于透明像素电极和透明共电极之间施加的电压，导致液晶被重新排列。调节穿过像素的光量，从而每个像素可显示不同的等级。

同样，在 LCD 面板 **200** 中，两个 TFT 形成在仅显示一种颜色的一个彩色像素区域中。即，一个像素区域 **220** 包括分别显示红色、绿色、和蓝色的第一、第二、和第三彩色像素区域 **222**、**224**、**226**。三个彩色像素区域 **222**、**224**、**226** 中的每一个均包括：主像素 **222a**，其具有用于 LCD 装置 **20** 的正面视角的主开关 TFT；以及子像素 **222b**，其具有用于 LCD 装置 **20** 的侧面视角的子开关 TFT。

例如，第一彩色像素区域 **222** 的主像素 **222a** 通过主开关 TFT ST2 连接到第一主栅极线 MGL1 和第一数据线 DL1。当将连接到第一主栅极线 MGL1 的主开关 TFT ST2 启动时，第一彩色像素区域 **222** 的液晶具有第一排布，该第一排布对应于来自第一数据线 DL1 的图像信号以及施加到第一彩色像素区域 **222** 的像素电极和共电极

之间的电压。这样，第一彩色像素区域 **222** 可调节穿过其中的光量，以显示主像素 **222a** 的等级。

类似地，第一彩色像素区域 **222** 的子像素 **222b** 通过子开关 TFT ST1 连接到第一子栅极线 SG1 和第一数据线 DL1。当连接到第一子栅极线 SG1 的子开关 TFT ST1 启动时，第一彩色像素区域 **222** 的液晶具有不同于第一排布的第二排布，该第二排布响应于来自第一数据线 DL1 的图像信号以及施加到第一彩色像素区域 **222** 的像素电极和共电极之间的电压。这样，第一彩色像素区域 **222** 可调节穿过其中的光量，以显示子像素 **222b** 的等级。

在该实施例中，主栅极线 MGL 被限定为 LCD 面板 **200** 的偶数栅极线，并且子栅极线 SGL 被限定为 LCD 面板 **200** 的奇数栅极线。可选地，主和子栅极线 MGL 和 SGL 被分别限定为奇数栅极线和偶数栅极线。在该实施例中，主像素 **222a** 和子像素 **222b** 的位置及其对应的开关晶体管 ST2 和 ST1 可被翻转 (reverse)。

如上所述，主像素 **222a** 的液晶排列不同于子像素 **222b** 的液晶排列，从而 LCD 装置 **20** 可防止由于视角导致的其可视性变差。

响应于例如通过时序控制器所外部提供给栅极驱动器 **240** 的垂直起始信号 STV，驱动栅极驱动器 **240**，将在下文中对此进行进一步描述。栅极驱动器 **240** 响应于栅极时钟 CPV 转换垂直起始信号 STV，并顺序地将处于栅极高电压 VGH 的主和子脉冲信号 MPULSE 和 SPULSE 输出到主和子栅极线 MGL 和 SGL。栅极高电压 VGH 对应于足以导通连接到各条主和子栅极线 MGL 和 SGL 的电压。当处于栅极高电压 VGH 的主和子脉冲信号 MPULSE 和 SPULSE 没有被施加到主和子栅极线 MGL 和 SGL 时，栅极驱动器 **240** 将栅极低电压 VGL 输出到主和子栅极线 MGL 和 SGL。

源极驱动器 **260** 响应源极起始信号转换源极时钟，以输出抽样信号。源极驱动器 **260** 基于抽样信号锁定图像信号，并响应于源极输出启动信号顺序地将图像信号施加到数据线 DL1 到 DLn。

图 5 是示出了图 4 中的典型栅极驱动器的框图。图 6 是更详细地示出了图 5 所示的栅极驱动器的框图。

参照图 5 和图 6，栅极驱动器 **240** 包括转换寄存部 **242**、输出控制部 **244**、电平转换部 **246**、以及输出缓冲部 **248**。

响应于外部提供的例如来自时序控制器的垂直起始信号，驱动转换寄存部 **242**。响应于同样外部提供的例如来自时序控制器的栅极时钟 CPV，转换寄存部 **242** 顺序地转换垂直起始信号 STV。转换寄存部 **242** 包括多个级 ST (stage)。

当转换寄存部 **242** 被驱动时，第一级 ST1 接收垂直起始信号 STV，并且第二至第 m 级 ST2 至 STm 从前面的级接收输出信号，其中，m 是自然数。例如，级 ST2 从级 ST1 接收输出信号，级 ST3 从级 ST2 接收输出信号，等等。每个级 ST 锁定垂直起始信号 STV，并响应于栅极时钟 CPV 顺序地输出垂直起始信号 STV 到下一级，以将源极扫描信号 OSS1 至 OSSm 输出到输出控制部 **244**。

输出控制部 **244** 包括主控制部 **244a**，其在图 6 中标识为主控制器；以及子控制部 **244b**，其在图 6 中标识为子控制器。

主控制部 **244a** 响应于来自转换寄存部 **242** 的源极扫描信号 OSS 以及例如来自时序控制器的外部提供的第一控制信号 OE，产生主脉冲信号 MPULSE。在该实施例中，第一控制信号 OE 表示栅极输出启动信号 OE。

当将栅极输出启动信号 OE 施加到输出控制部 244，同时将来自转换寄存部 242 的源极扫描信号 OSS 施加到输出控制部 244 时，主控制部 244a 将源极扫描信号 OSS 作为主脉冲信号 MPULSE 输出到电平转换部 246。即，当以逻辑高施加源极扫描信号 OSS 和栅极输出启动信号 OE 时，图 4 中，主控制部 244a 输出第一主脉冲信号 MPULSE1，以驱动主像素 222a 的 TFT ST2。

同时，子控制部 244b 响应于例如来自时序控制器的外部提供的源极扫描信号 OSS、栅极输出启动信号 OE、以及第二控制信号 OC，控制源极扫描信号 OSS 的输出时序和脉冲宽度，以将子脉冲信号 SPULSE 输出到电平转换部 246。第二控制信号 OC 表示栅极输出控制信号 OC。

当源极扫描信号 OSS、栅极输出启动信号 OE、以及栅极输出控制信号 OC 具有逻辑高时，子控制部 244b 输出第一子脉冲信号 SPULSE1，以驱动图 4 中的子像素 222b 的 TFT ST1。

电平转换部 246 将来自主控制部 244a 的主脉冲信号 MPULSE 的电压电平，以及来自子控制部 244b 的子脉冲信号 SPULSE 的电压电平转换到用于 LCD 面板 200 的工作电压电平。即，主和子脉冲信号 MPULSE 和 SPULSE 通过电平转换部 246 其电压电平可启动主和子像素 222a 中的 TFT ST2 和 ST1。

输出缓冲部 248 从电平转换部 246 接收主和子脉冲信号并顺序地将主和子脉冲信号 MPULSE 和 SPULSE 分别施加到主和子栅极线 MGL 和 SGL，以导通相关的 TFT ST2 和 ST1。

图 7 是示出了图 5 中的典型输出控制部的电路图。图 8 是示出了图 5 中的典型栅极驱动器的波形图。

参照图 5 至图 8, 输出控制部 **244** 包括主控制部 **244a** 和子控制部 **244b**。

主控制部 **244a** 包括多个 AND 栅极, 每个均具有两个输入端。当源极扫描信号 OSS 以及栅极输出启动信号 OE 被基本上同时施加到 AND 栅极时, 主控制部 **244a** 的 AND 栅极将源极扫描信号 OSS 转换为主脉冲信号 MPULSE。主控制部 **244a** 的 AND 栅极的数量等于形成在 LCD 面板 **200** 上的主栅极线 MGL 的数量。

子控制部 **244b** 包括多个 AND 栅极, 每个均具有三个输入端。子控制部 **244b** 的 AND 栅极控制源极扫描信号 OSS 的输出时序和脉冲宽度, 以当源极扫描信号 OSS、栅极输出启动信号 OE、以及栅极输出控制信号 OC 被基本上同步地施加到其上时, 输出子脉冲信号 SPULSE。在该实施例中, 当栅极输出控制信号 OC 的逻辑值翻转之后, 栅极输出控制信号 OC 被施加到 AND 栅极。如图 8 所示, 施加到子栅极线 SGL 的信号与栅极输出控制信号 OC 的逻辑低电平的相位相反。子控制部 **244b** 的 AND 栅极的数量等于形成在 LCD 面板 **200** 上的子栅极线 SGL 的数量。

即, 在第一子脉冲信号 SPULSE1 和第一主脉冲信号 MPULSE1 已经通过电平转换部 **246** 和输出缓冲部 **248** 之后, 响应于来自第一子控制器的第一子脉冲信号 SPULSE1 以及来自第一主控制器的第一主脉冲信号 MPULSE1, 驱动第一子像素和第一主像素, 由此显示预定的图像。

响应于垂直起始信号 STV 驱动转换寄存部 **242**。转换寄存部 **242** 响应于栅极时钟 CPV 顺序地转换垂直起始信号 STV, 以顺序地输出源极扫描信号 OSS。这样, 当将栅极时钟 CPV 施加到转换寄存部 **242** 时, 将栅极输出启动信号 OE 从逻辑低电平转换为逻辑高电平。此外, 在将垂直起始信号 STV 施加到转换寄存部 **242** 之前或

当将垂直起始信号 STV 施加到转换寄存部 242 时,将栅极输出启动信号 OE 施加到输出控制部 244。

即,在将垂直起始信号 STV 施加到转换寄存部 242 之前或当将垂直起始信号 STV 施加到转换寄存部 242 时,将逻辑高电平的栅极输出启动信号 OE 施加到输出控制部 244。

响应于垂直起始信号 STV 和栅极输出启动信号 OE,启动主控制部 244a,并且主控制部 244a 输出具有与源极扫描信号 OSS 的脉冲宽度相同宽度的主脉冲信号 MPULSE。在一个时钟周期 P1 内输出主脉冲信号 MPULSE,其中,将栅极输出启动信号 OE 转换为逻辑高电平,并且将栅极时钟 CPV 从逻辑高电平转换为逻辑低电平,如图 8 所示。

当施加逻辑低电平的栅极输出控制信号 OC,而将栅极输出启动信号 OE 转换为逻辑高电平时,启动子控制部 244b,以输出第一子脉冲信号 SPULSE1,被表示为第一子脉冲信号的逻辑高电平的相翻转位以及栅极输出控制信号 OC 的逻辑低电平的相翻转位。这样,将第一子脉冲信号 SPULSE1 的输出时序确定为通过栅极输出控制信号 OC 确定的源极扫描信号 OSS 的输出时序。此外,当以逻辑高电平施加栅极输出控制信号 OC 时,关闭子控制部 244b,以控制源极扫描信号 OSS 的脉冲宽度,从而确定第一子脉冲信号 SPULSE1 的脉冲宽度。类似地,当在逻辑低电平再次施加栅极输出控制信号 OC 时,启动子控制部 244b,以输出第二子脉冲信号 SPULSE2,等。

这样,第一子脉冲信号 SPULSE1 响应于栅极输出控制信号 OC 控制源极扫描信号 OSS 的输出时序和脉冲宽度。而且,在主脉冲信号 MPULSE 的脉冲宽度内,产生栅极输出控制信号 OC 的逻辑低电平。这样,子脉冲信号 SPULSE 在主脉冲信号 MPULSE 的开始之后开始,并且在主脉冲信号 MPULSE 的结束之前结束。

将第一主脉冲信号 MPULSE1 和第一子脉冲信号 SPULSE1 增加到分别通过电平转换部 246 的电平转换器 246a 以及输出缓冲部 248 的缓冲器 248a 可适于启动连接到第一主栅极线 MGL1 和第一主栅极线 SGL1 的 TFT 的工作电压电平。

类似地, 顺序地输出第二主脉冲信号 MPULSE2 到第 m 主脉冲信号 MPULSEm 以及第二子脉冲信号 SPULSE2 到第 m 子脉冲信号 SPULSEm。

图 9 是示出了施加到栅极线的脉冲信号和液晶电容器的电荷之间关系的波形图; 图 10 是示出了施加到栅极和栅极线上的脉冲信号和液晶电容器的电荷之间关系的波形图; 图 11 是示出了施加到栅极和数据线上的脉冲信号和液晶电容器的电荷之间关系的波形图。

参照图 9, 在采用双 TFT 的 LCD 面板中, 与本发明的实施例不同, 具有相同脉冲宽度的子脉冲信号和主脉冲信号被顺序地分别施加到子栅极线 SGL 和主栅极线 MGL。为了显示一帧的图像, LCD 面板需要约 120Hz 的驱动频率, 使得与采用单 TFT 的 LCD 面板相比, 该 LCD 面板具有约 1/2 的驱动速度。也即, 当采用单 TFT 的 LCD 面板的驱动速度具有约 60Hz 的驱动频率时, 如图 9 所示采用双 TFT 的 LCD 面板需要约 120Hz 的驱动频率。

此外, 由于充电时间不足以将电荷充入到一个液晶电容器 LC 中, 因此 LCD 面板的显示质量下降。

为了改善用于液晶电容器的电荷的充电时间以及 LCD 面板的驱动速度, 如图 10 所示, 子脉冲信号和主脉冲信号被分别施加到子和主栅极线 SGL 和 MGL。

参照图 10，对应于一个像素区域，位于栅极高电压 VGH 的子脉冲信号基本上同时地施加到子栅极线 SGL 和主栅极线 MGL。此外，主脉冲信号的脉冲宽度大于子脉冲信号的脉冲宽度。这样，当子和主脉冲信号同时开始时，子脉冲信号在主脉冲信号结束之前结束。在该实施例中，将参照图 10 描述第一数据线 DL1、第一子栅极线 SGL1、以及第一主栅极线 MGL1。

由于 RC 延迟，导致通过数据线 DL 施加的图像信号被延迟预时序间。这样，当如图 10 所示施加主和子脉冲信号时，第一主像素的液晶电容器 LC2 可具有足够的充电时间，以响应施加到第一主栅极线 MGL1 的第一主脉冲 MPULSE1 而将电荷充入其中。此外，第一主像素可具有足够的传送时间，以稳定地传送通过第一数据线 DL1 施加的图像信号，同时由于第一主脉冲信号 MPULSE1，导致第一主像素中的开关晶体管 ST2 被启动，因此改善了前视角的可视性。

另一方面，第一子像素的传送时间可能不足以稳定地传送通过第一数据线 DL1 所施加的图像信号，同时由于第一子脉冲信号 SPULSE1 具有比第一主脉冲信号 MPULSE1 短的脉冲宽度并且是在主脉冲信号 MPULSE1 结束之前结束而导致第一子像素中的开关晶体管 ST1 被启动，从而不能改进侧视角的可视性。

在图 11 中将描述第一数据线 DL1、第一子栅极线 SGL1、以及第一主栅极线 MGL1。

参照图 11，当第一主脉冲信号 MPULSE1 被施加到第一主栅极线 MGL1 时，第一子脉冲信号 SPULSE1 被施加到第一子栅极线 SGL1，以在启动第一主像素 222a 之后启动第一子像素 222b。当处于逻辑高电平的第一主脉冲信号 MPULSE1 被施加到第一主栅极线 MGL1 时，将第一主脉冲信号 MPULSE1 在预时序间内施加到第一

子栅极线 SGL1。也即，第一子脉冲信号 SPULSE1 在第一主脉冲信号 MPULSE1 开始之后开始，第一子脉冲信号 SPULSE1 在第一主脉冲信号 MPULSE1 结束之前结束，使得第一子脉冲信号 SPULSE1 完全在第一主脉冲信号 MPULSE1 期间发生。

这样，根据本发明实施例的 LCD 面板需要约 60Hz 的驱动频率，以显示一帧的图像。这样，可以与采用单 TFT 的 LCD 面板的驱动速度相同的驱动速度来驱动采用双 TFT 的本发明 LCD 面板的实施例。

此外，由于第一子脉冲信号 SPULSE1 开始时的延迟，当第一主脉冲 MPULSE1 被施加到连接到第一主像素 222a 的第一主栅极线 MGL1 以将图像信号施加到第一主像素 222a 时，将第一子脉冲信号 SPULSE1 在预时序间之后施加到连接于第一子像素 222b 上的第一子栅极线 SGL1 上，从而施加图像信号到第一子像素 222b。

这样，尽管通过数据线 DL 施加到子像素的图像信号被延迟，由于子像素可具有足够传送时间以稳定接收通过数据线 DL 施加的图像信号，因此 LCD 面板其侧面视角可具有改进的可视性。

再次参照图 10，主和子像素不可能通过一个数据线 DL 接收彼此不同的图像信号，但是，主和子像素通过如图 11 所示的一个数据线 DL，可相互接收不同的图像信号。根据需要，通过栅极输出控制信号，可改变子脉冲信号 SPULSE 在主脉冲信号 MPULSE 的脉冲宽度内的存在。也即，相对于垂直起始信号 STV 将栅极输出控制信号内的逻辑低电平的开始转换，将会转换子脉冲信号 SPULSE 在主脉冲信号 MPULSE 的存在内的存在。

采用本实施例的双 TFT 的 LCD 装置可显示对应于时间基本上与采用一个 TFT 的 LCD 装置相同的一帧的图像信号。此外，LCD

装置可具有足够的充电时间以对液晶电容器 LC 进行充电，并且可改善前视角以及侧视角的可视性。

此外，根据本发明的 LCD 装置的实施例可减少形成栅极驱动器的面积，从而 LCD 装置也可应用到小型的 LCD 装置中。

图 12 是示出了根据本发明另一实施例的栅极驱动方法的流程图。

参照图 12，如步骤 S110 所示，栅极驱动器响应时钟顺序地转换外部设置的第一脉冲信号（垂直起始信号 STV），以输出第二脉冲信号 OSS。如步骤 S120 所示，栅极驱动器响应第二脉冲信号 OSS 以及外部设置的第一控制信号 OE 而输出主脉冲信号 MPULSE。

而且，如步骤 S130 所示，栅极驱动器响应第一控制信号（栅极输出启动信号）OE 以及外部设置的第二控制信号 OC 来控制第二脉冲信号（源极扫描信号）OSS 的输出时序以及脉冲宽度，从而输出子脉冲信号 SPULSE。

然后，如步骤 S140 所示，栅极驱动器顺序地将主脉冲信号 MPULSE 和子脉冲信号 SPULSE 放大至用于 LCD 面板的工作电压，并且如步骤 S150 所示，通过输出线顺序地输出放大的主脉冲信号 MPULSE 和放大的子脉冲信号 SPULSE。

更加特别地，在步骤 S110 中，响应第一脉冲信号 STV 而驱动转换寄存部 242（参见图 5），并且转换寄存部 242 响应栅极时钟 CPV 顺序地转换第一脉冲信号 STV。同时，转换寄存部 242 的每个级 ST 响应栅极时钟 CPV 顺序地输出第一脉冲信号 STV 以输出第二脉冲信号 OSS。

在步骤 S120 中，输出控制部 **244**（参见图 5）的主控制部 **244a**（参见图 5）响应源极扫描信号 OSS 和第一控制信号 OE 输出主脉冲信号 MPULSE。在该实施例中，第一控制信号 OE 指示栅极输出启动信号 OE。

当源极扫描信号 OSS 和栅极输出启动信号 OE 以逻辑高电平被输出时，如前面图 8 所示，在栅极时钟 CPV 的一个时钟周期 P1 内，以逻辑高电平输出主脉冲信号 MPULSE。

在步骤 S130 中，输出控制部 **244**（参见图 5）的子控制部 **244b**（参见图 5）响应源极扫描信号 OSS、栅极输出启动信号 OE、以及第二控制信号 OC 输出子脉冲信号 SPULSE。在该实施例中，第二控制信号 OC 指示栅极输出控制信号。

当以逻辑高电平输入源极扫描信号 OSS 和栅极输出启动信号 OE 以及以逻辑低电平输入栅极输出控制信号 OC 时，子控制部 **244b** 输出子脉冲信号 SPULSE，同时响应翻转的栅极输出控制信号 OC、源极扫描信号 OSS、以及栅极输出启动信号 OE 而输入栅极输出控制信号 OC。

也即，当栅极输出控制信号 OC 返回到逻辑高电平时，子脉冲信号 SPULSE 被输出，同时以逻辑低电平施加栅极输出控制信号 OC，然后子脉冲信号 SPULSE 结束。

在步骤 S140 中，电平转换部 **246**（参见图 6）的电平转换器 **246a**（参见图 6）顺序地将第一到第 m 主脉冲信号以及第一到第 m 子脉冲信号放大到用于导通 LCD 面板的相关 TFT 的工作电压电平。

也即，为了顺序地启动连接到 LCD 面板的主和子栅极线 MGL 和 SGL 上的 TFT，顺序地放大主和子脉冲信号 MPULSE 和 SPULSE，以通过电平转换部 **246** 导通 TFT 的电压电平。

在步骤 S150 中, 将由电平转换部 **246** 放大的主和子脉冲信号通过输出缓冲部 **248** (参见图 6) 的缓冲器 **248a** (参见图 6) 输出到主和子栅极线 MGL 和 SGL。

图 13 是示出了根据本发明的 LCD 的另一实施例的框图。

参照图 13, LCD 装置 **300** 包括 LCD 面板 **310**、栅极驱动器 **320**、时序控制器 **330**、以及面板电压发生器 **340**。

LCD 面板 **310** 包括成矩阵结构的像素、在第一方向延伸的主和子栅极线 MGL 和 SGL、以及在基本上垂直于第一方向的第二方向上延伸的数据线 DL1 到 DLn。

每个像素包括主栅极线 MGL、子栅极线 SGL、以及数据线 DL。同时, 每个像素还包括液晶电容器 LC 和存储电容器。液晶电容器 LC 改变透光率以调整光量, 存储电容器提高电荷量。

栅极驱动器 **320** 包括转换寄存部、输出控制部、电平转换部、以及输出缓冲部。在该实施例中, 栅极驱动器 **320** 具有与图 4 到图 8 中所述的栅极驱动器 **240** 相同的功能和结构, 因此将省略对栅极驱动器 **320** 的进一步描述。

时序控制器 **330** 接收时钟信号 CLK、水平同步信号 Hsync、垂直同步信号 Vsync、RGB 数据信号、以及数据启动信号 DE。时序控制器 **330** 输出垂直起始信号 STV、栅极时钟 CPV、栅极输出启动信号 OE、以及栅极输出控制信号 OC。同时, 时序控制器 **330** 输出控制信号 CS, 以控制源极驱动器 **350** 以及 RGB 数据信号, 以显示图像。

面板电压发生器 **340** 接收电源电压 VDD, 并输出栅极导通电压 VGon 和栅极断开电压 VGoff 到栅极驱动器 **320**。

LCD 装置 **300** 还包括源极驱动器 **350** 和等级 (scale) 电压发生器 **360**, 以将模拟类型的图像信号施加到 LCD 面板 **310**。

源极驱动器 **350** 将来自时序控制器 **330** 的数字类型的 RGB 数据信号转换为模拟类型的 RGB 数据信号, 并且将模拟类型的 RGB 数据信号施加到 LCD 面板 **310** 的数据线 DL。

等级电压发生器 **360** 接收电源电压 VDD 并且将等级电压施加到源极驱动器 **350**, 从而控制 LCD 面板 **310** 内的液晶的透光率。

根据以上所述, 采用了每像素双 TFT 的 LCD 装置 **300** 可以与每像素单 TFT 的 LCD 装置 **300** 相同的驱动速度和显示速度来显示图像。

此外, 尽管图像信号通过一条数据线被施加到两个 TFT, 但 LCD 装置 **300** 仍可具有足够的时间导通两个 TFT, 因此改善了其显示品质。

另外, 驱动采用了双 TFT 的 LCD 面板 **310** 的栅极和数据驱动器 **320** 和 **350** 具有减小的面积, 因此减小了 LCD 装置 **300** 的尺寸。

以上所述仅为本发明的优选实施例而已, 并不用于限制本发明, 对于本领域的技术人员来说, 本发明可以有各种更改和变化。凡在本发明的精神和原则之内, 所作的任何修改、等同替换、改进等, 均应包含在本发明的保护范围之内。

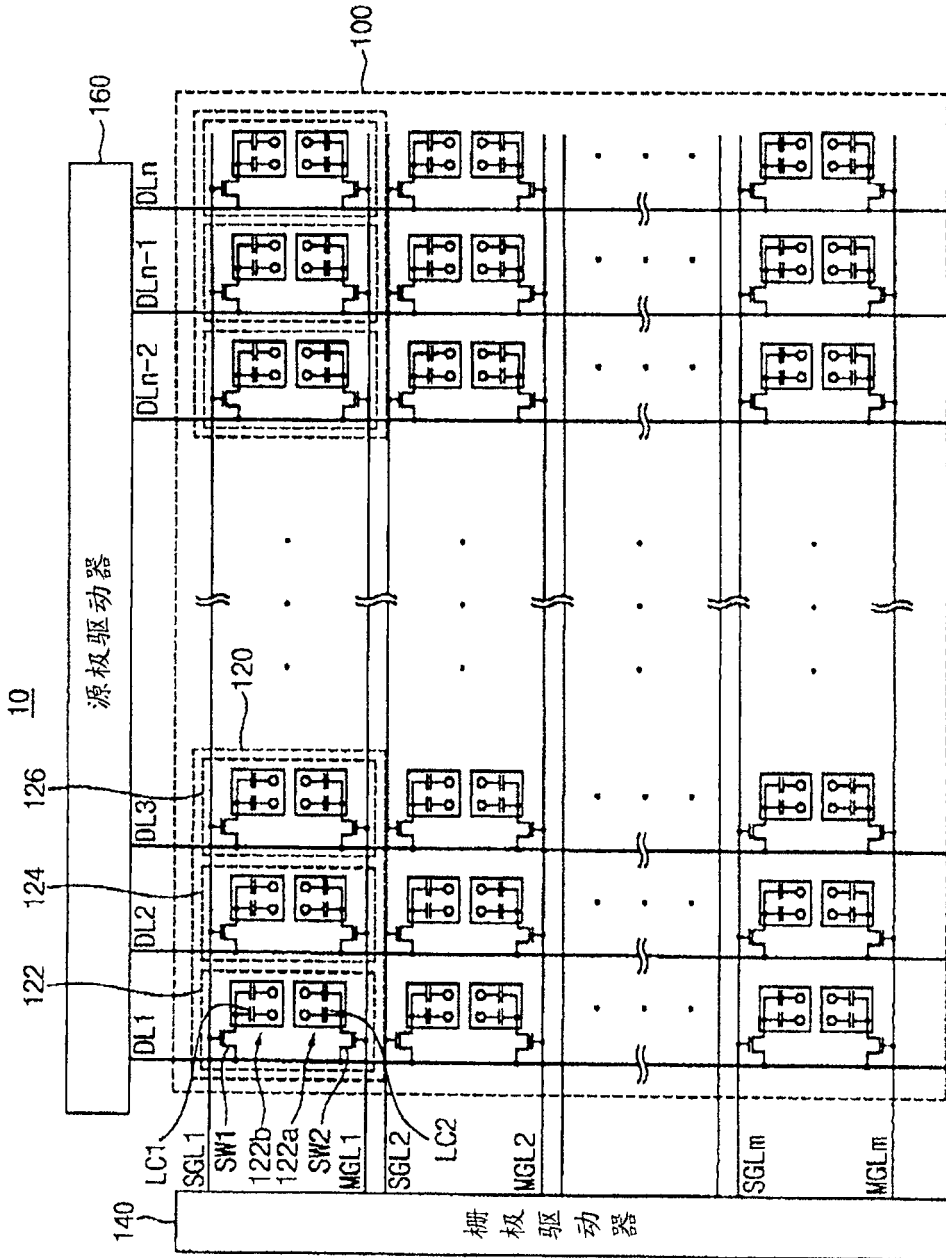


图 1
(现有技术)

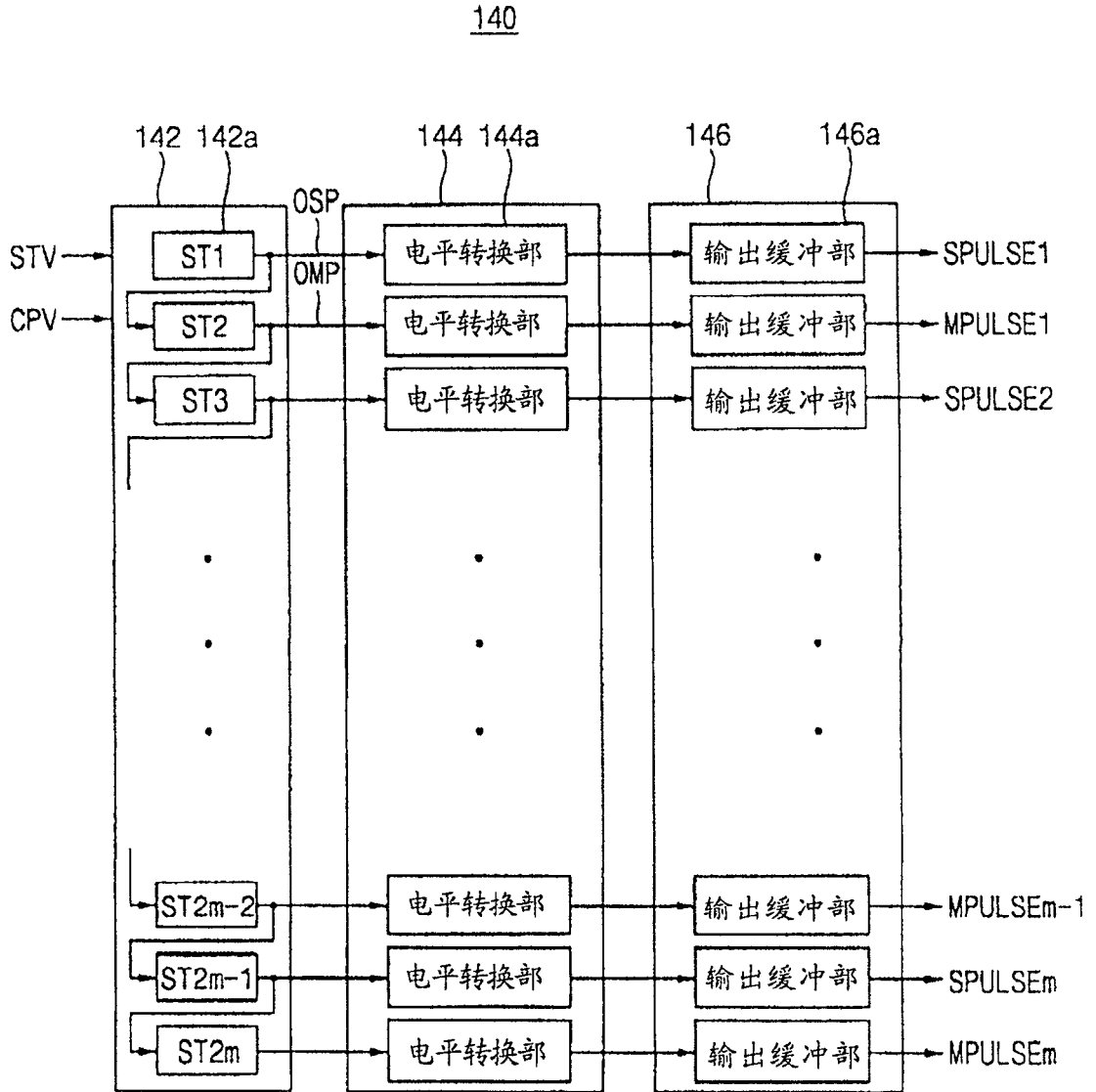


图 2
(现有技术)

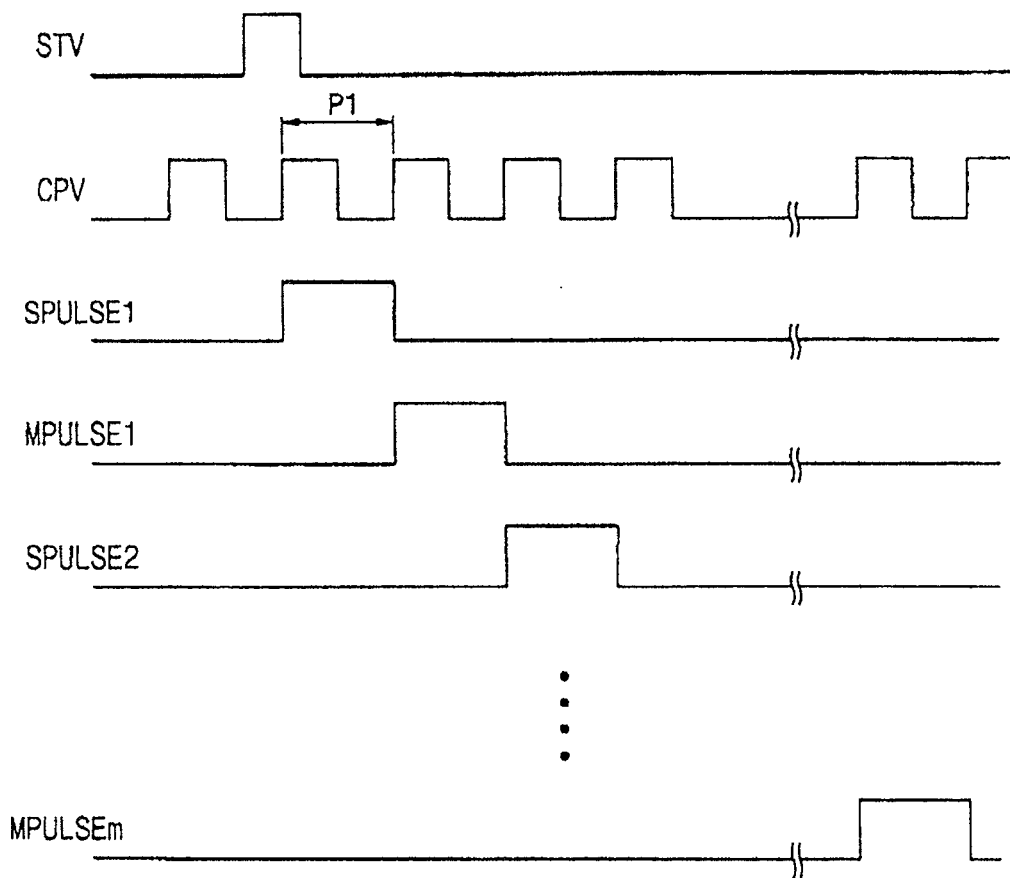


图 3
(现有技术)

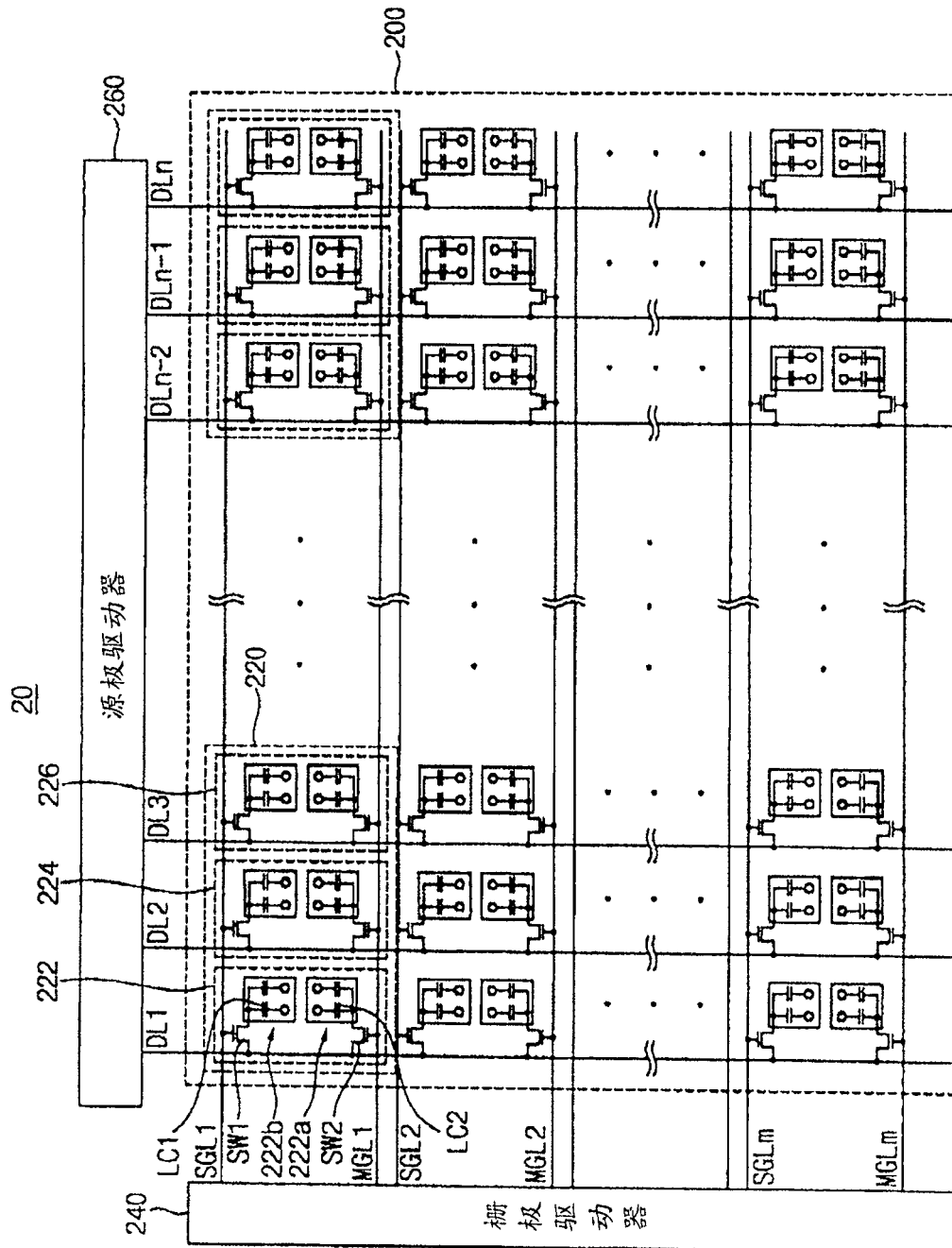


图 4

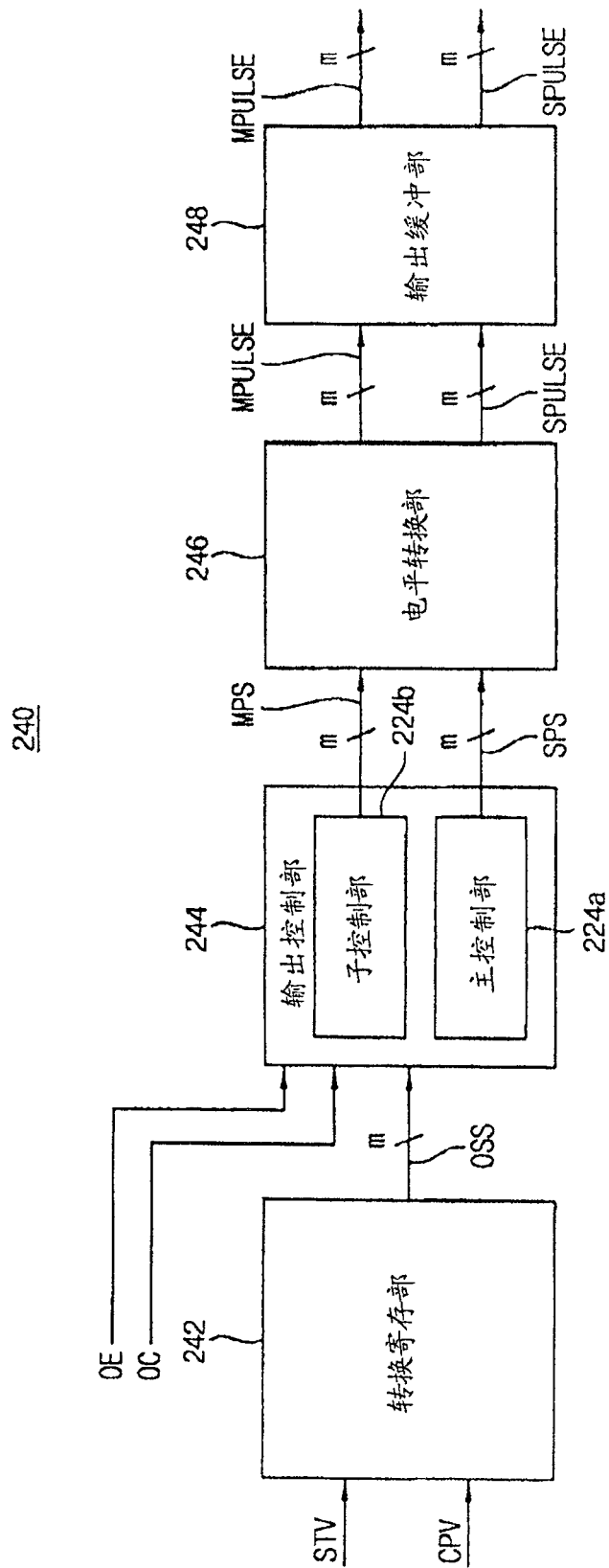


图 5

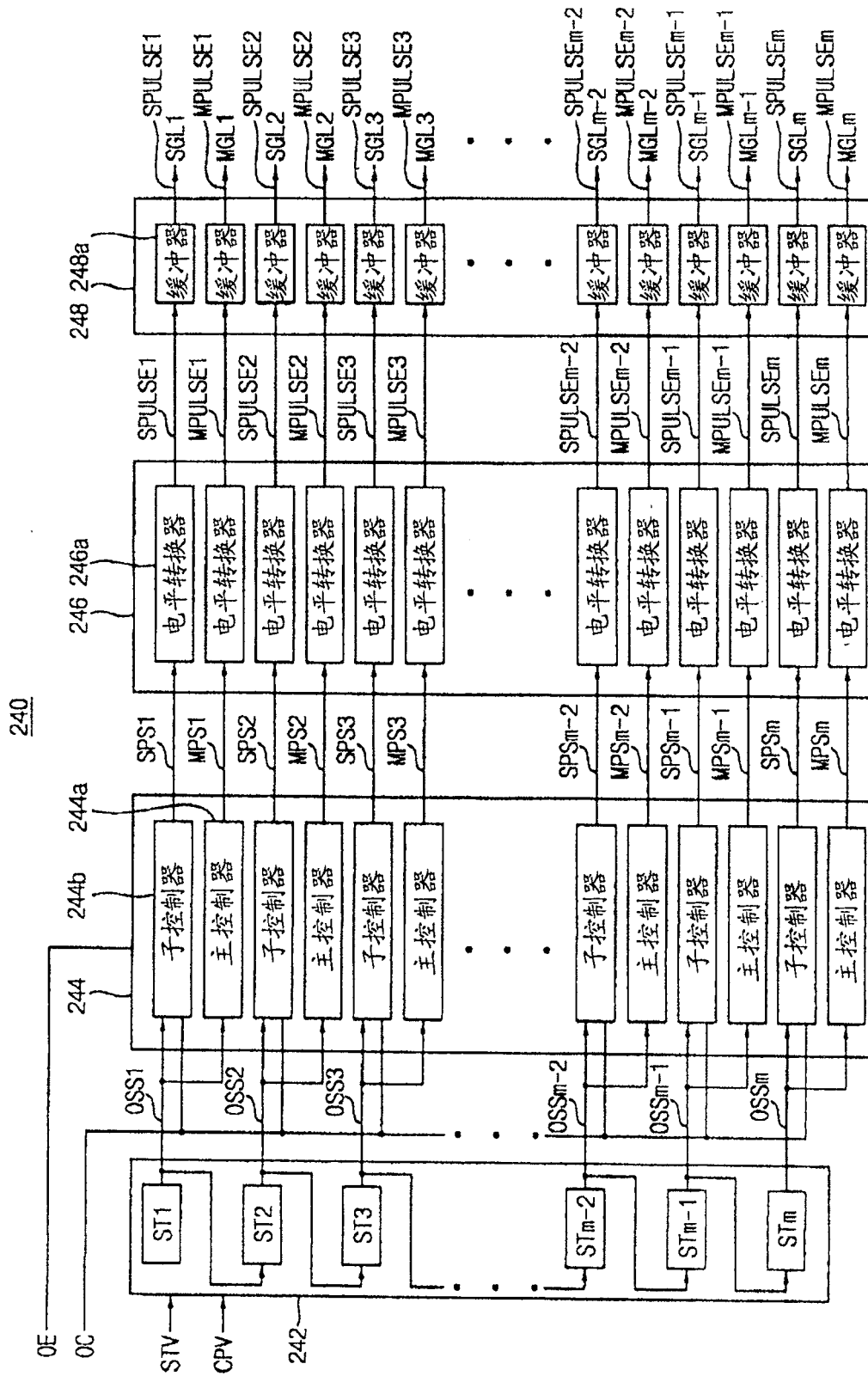


图 6

244

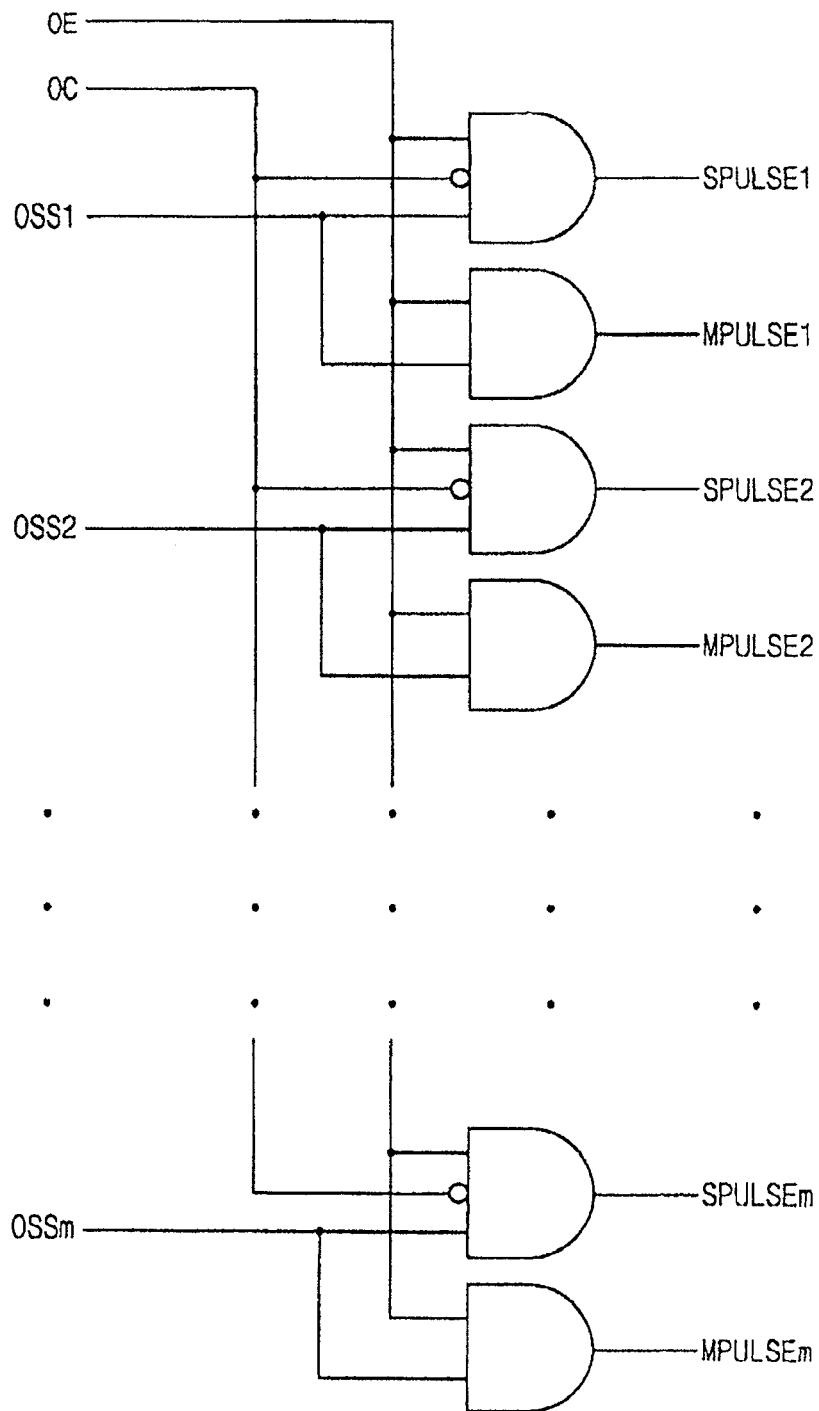


图 7

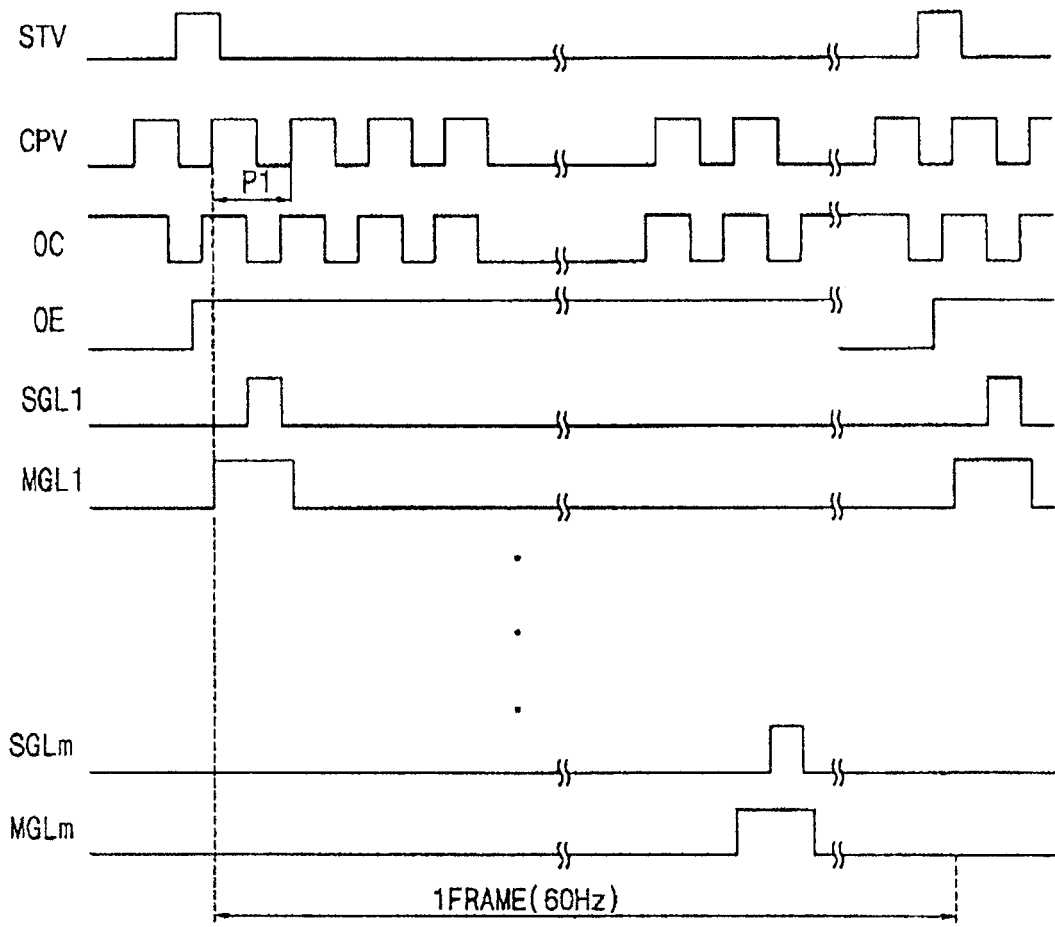


图 8

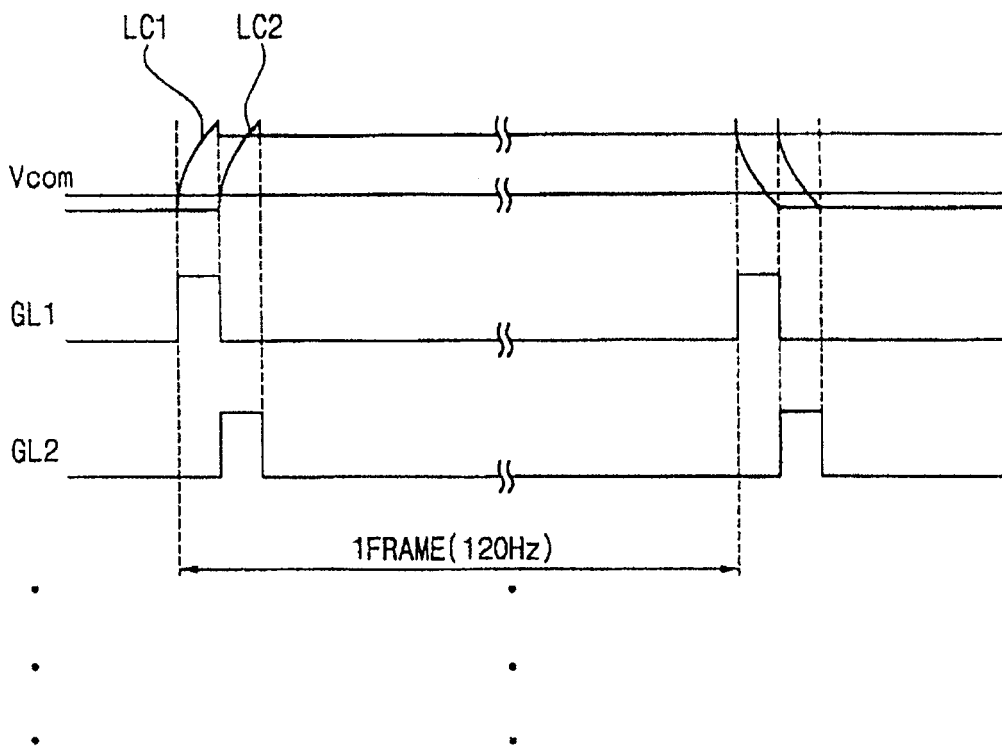


图 9

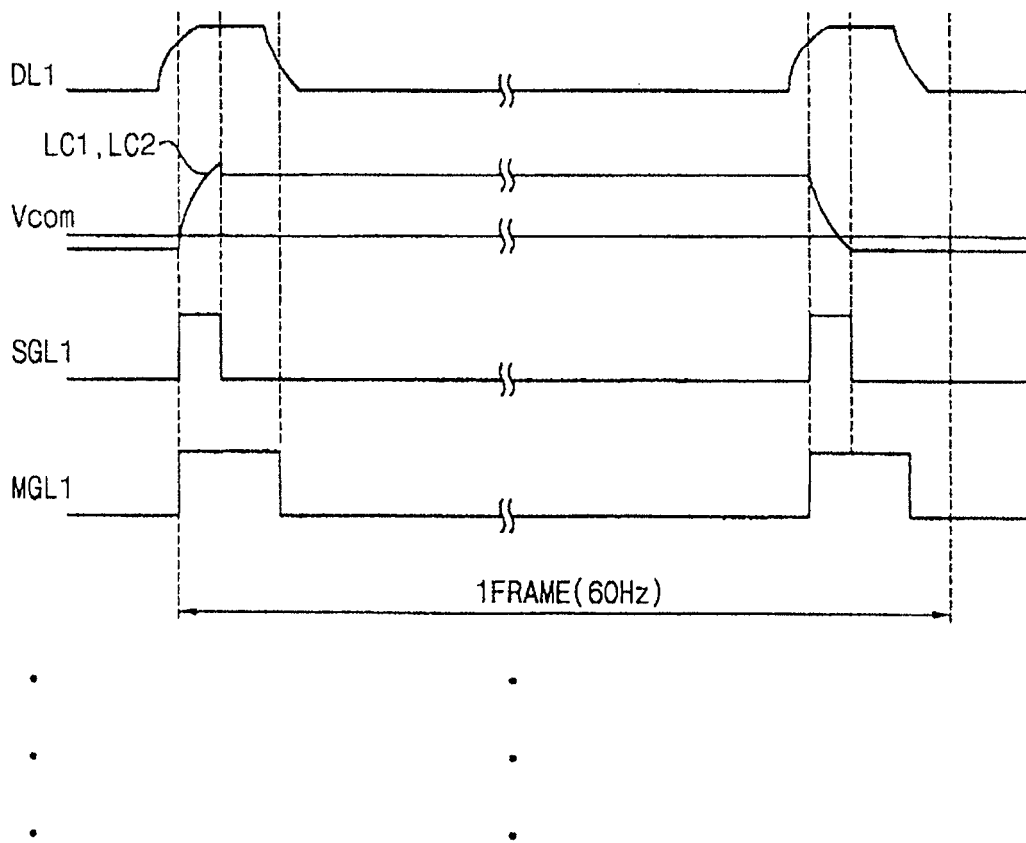


图 10

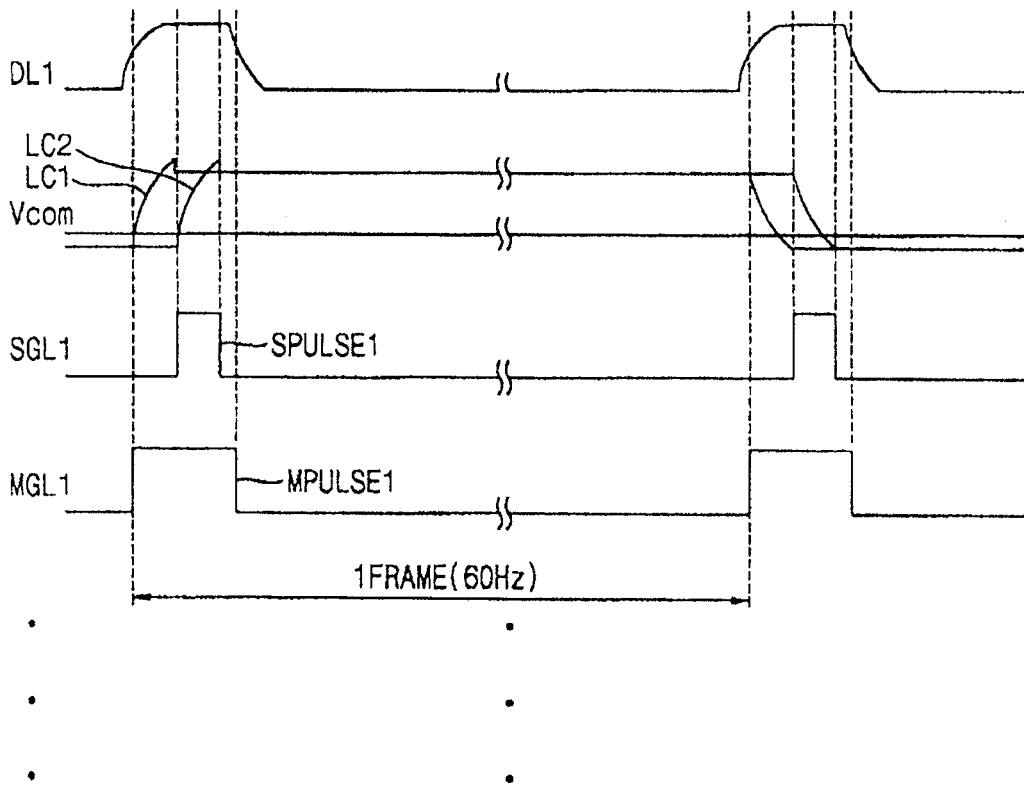


图 11

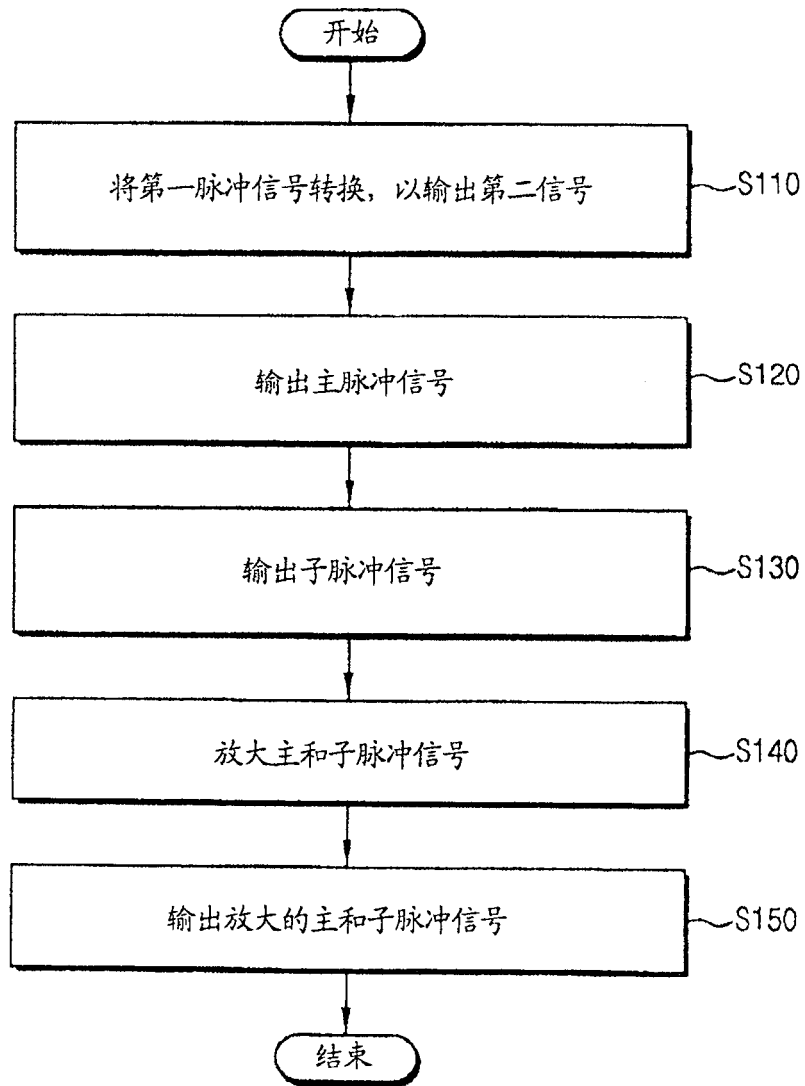


图 12

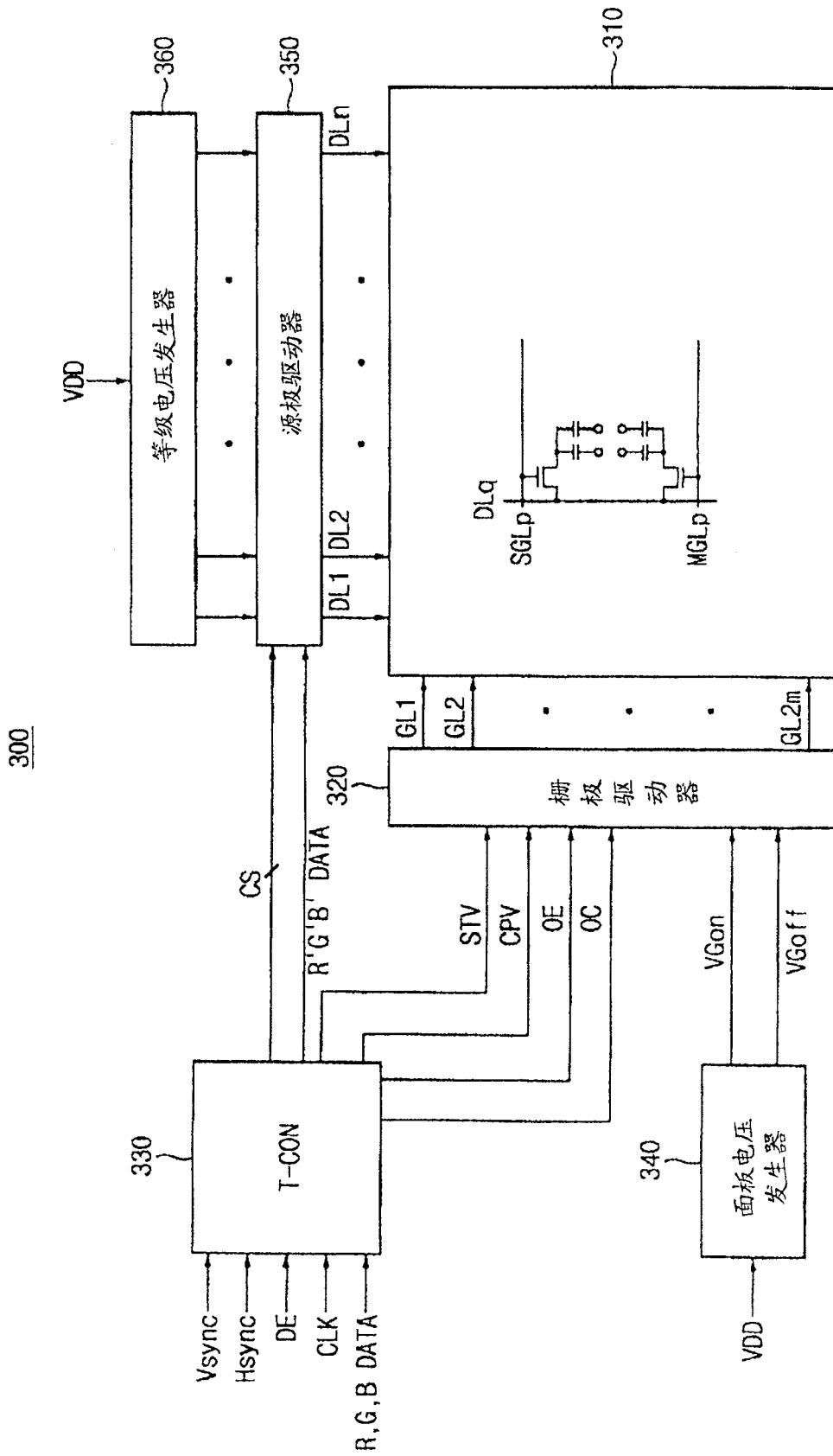


图 13

专利名称(译)	栅极驱动器、具有该器件的显示装置及驱动该器件的方法		
公开(公告)号	CN100583220C	公开(公告)日	2010-01-20
申请号	CN200610002796.X	申请日	2006-01-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	高星铉		
发明人	高星铉		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/2074 G09G3/3659 G09G3/3677		
代理人(译)	李伟		
优先权	1020050010928 2005-02-05 KR		
其他公开文献	CN1815545A		
外部链接	Espacenet SIPO		

摘要(译)

一种栅极驱动器，包括转换寄存部和输出控制部。转换寄存部响应时钟顺序地转换第一脉冲信号，以输出第二脉冲信号。输出控制部基于第一控制信号转换第二脉冲信号，以输出主脉冲信号到主栅极线，并且响应第一控制信号和第二控制信号转换第二脉冲信号，以将具有调整的输出时序和调整的脉冲宽度的子脉冲信号输出到子栅极线。这样，具有该栅极驱动器的液晶显示装置可改善其显示质量并减小其尺寸。

