

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利说明书

专利号 ZL 200710111997.8

[45] 授权公告日 2009 年 10 月 7 日

[11] 授权公告号 CN 100547645C

[22] 申请日 2007.6.14

[21] 申请号 200710111997.8

[30] 优先权

[32] 2006.6.30 [33] US [31] 11/428,196

[73] 专利权人 奇景光电股份有限公司

地址 台湾省台南县新市乡丰华村 8 邻紫
楨路 26 号

[72] 发明人 张耀光

[56] 参考文献

CN1417769A 2003.5.14

US7030936B2 2006.4.18

CN1525430A 2004.9.1

KR2003-0088915A 2003.11.21

审查员 马 燕

[74] 专利代理机构 上海专利商标事务所有限公司
代理人 任永武

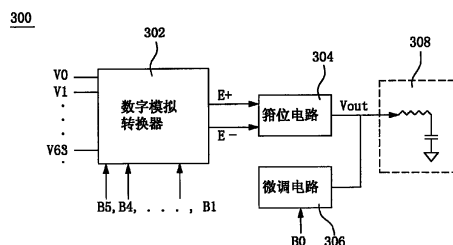
权利要求书 2 页 说明书 7 页 附图 8 页

[54] 发明名称

液晶显示器的源极驱动器及驱动方法

[57] 摘要

本发明有关一种源极驱动器，其具有多个通道，且各个通道包含有一数字模拟转换器、一箝位电路、以及一微调电路。数字模拟转换器根据 N 位信号的 (N-1) 个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压。箝位电路接收上述参考电压，并在这两个参考电压之间箝夹出一输出电压。微调电路根据 N 位信号的最低位调整箝夹的输出电压至一目标电平。本发明还揭示一种液晶显示器的源极驱动方法。



1. 一种液晶显示器的源极驱动器, 其特征在于该源极驱动器具有多个通道, 且各个通道包含:

一数字模拟转换器, 根据一 N 位信号的 $(N-1)$ 个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压;

一箝位电路, 接收该两参考电压, 并在该两参考电压之间箝夹出一输出电压; 以及

一微调电路, 根据该 N 位信号的最低位调整该箝夹的输出电压至一目标电平。

2. 根据权利要求 1 所述的液晶显示器的源极驱动器, 其特征在于该第一参考电压是低于该第二参考电压, 且该箝位电路包含:

一 PMOS 晶体管, 在该输出电压低于该第一参考电压时, 将该输出电压拉高至该第一参考电压的电平; 以及

一 NMOS 晶体管, 在该输出电压高于该第二参考电压时, 将该输出电压降低至该第二参考电压的电平。

3. 根据权利要求 2 所述的液晶显示器的源极驱动器, 其特征在于当该输出电压介于该第一参考电压及该第二参考电压之间时, 该 PMOS 晶体管及该 NMOS 晶体管为关闭的以避免静态电流。

4. 根据权利要求 1 所述的液晶显示器的源极驱动器, 其特征在于该目标电平为该第一参考电压或该第二参考电压。

5. 根据权利要求 4 所述的液晶显示器的源极驱动器, 其特征在于该微调电路包含两个偏压电路, 它们电性串联于一高电压以及一低电压之间, 且该两偏压电路的连接点是耦接于该输出电压, 该两偏压电路是根据该 N 位信号的最低位而将该输出电压降低或拉高至该第一参考电压或该第二参考电压的电平。

6. 一种液晶显示器的源极驱动方法，包含以下步骤：

根据一 N 位信号的 (N-1) 个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压；

在该两参考电压之间箝夹出一输出电压；以及

根据该 N 位信号的最低位调整该箝夹的输出电压至一目标电平。

7. 根据权利要求 6 所述的液晶显示器的源极驱动方法，其特征在于该第一参考电压是低于该第二参考电压，且该箝夹步骤包含：

在该输出电压低于该第一参考电压时，将该输出电压拉高至该第一参考电压的电平；以及

在该输出电压高于该第二参考电压时，将该输出电压降低至该第二参考电压的电平。

8. 根据权利要求 6 所述的液晶显示器的源极驱动方法，其特征在于该目标电平为该第一参考电压或该第二参考电压。

液晶显示器的源极驱动器及驱动方法

技术领域

本发明有关一种液晶显示器,且特别是有关一种低电力应用的源极驱动器及驱动方法。

背景技术

液晶显示器(LCD)具有许多优于其他类型显示器的优点,并已广泛地被应用于电视、移动电话、摄录影机、个人电脑等方面中。

液晶显示器的影像数据是由一或多个源极驱动器来提供。图1绘示一种用于液晶显示器中的传统源极驱动器100。源极驱动器100包含有多个通道(图1中仅绘示一个通道),且每个通道具有一数字模拟转换器102及一输出缓冲器104。数字模拟转换器102根据N位信号的所有位(例如六位信号的位B0, B1, B2, B3, B4, B5)从一组伽玛电压(V0~V63)中选择出一个伽玛电压。输出缓冲器104从数字模拟转换器102接收此被选择出的伽玛信号,并将其输出至液晶显示器面板106。

为了减少电力的消耗,输出缓冲器104需要使用频繁的控制或是复杂的AB类(class AB)放大器,但这可能会使电路的设计变得复杂或是占用较大的芯片面积。因此,需要提供一种低电力的源极驱动器或驱动方法,其仅需要简单的电路设计及较少的控制。

图2为图1源极驱动器100中使用的传统输出缓冲器200。输出缓冲器200具有PMOS晶体管202、NMOS晶体管204、第一误差放大器212、以及第二误差放大器214。PMOS晶体管202及NMOS晶体管204是电性串联于高电压(VDDA)及低电压(VSSA)之间。PMOS晶体管202的栅极是电性连接于第一误差放大器212的输出端,而NMOS晶体管204的栅极则电性连接于第二误差放大器214的输出端。一输入电压(Vin)(即数字模拟转换器102所选择出的伽玛电压),被输入于误差放大器212及214的反向输出端。此两误差放大器212及214的非反向输出端是相互电性连接,并耦合于PMOS晶体管202及NMOS晶体管204之间的连接点(即PMOS晶体管202

及 NMOS 晶体管 204 的漏极), 以提供一输出电压 (V_{out}) 至液晶显示器面板 222。

与常用的 AB 类放大器相较, 输出缓冲器 200 借助此种配置可占用较小的芯片面积。然而, 上述的误差放大器却有可能产生约为 30mV 的偏移电压, 或是需要使用复杂的电路设计来补偿此偏移电压。

发明内容

本发明的一目的是提供一种液晶显示器的源极驱动器, 具有设计简单且低电力消耗的电路。

本发明另一目的是提供一种液晶显示器的源极驱动方法, 需要较少的控制步骤并可快速地使输出电压达到目标电平。

本发明的又一目的是提供一种液晶显示器的源极驱动器, 可降低电路设计的复杂度, 并减少其所占用的芯片面积。

本发明的再一目的是提供一种液晶显示器的源极驱动方法, 可快速地使输出电压达到目标电平并减少其电力消耗。

根据本发明一方面提供一种源极驱动器, 其具有多个通道, 且各个通道包含有一数字模拟转换器、一箝位电路、以及一微调电路。数字模拟转换器根据 N 位信号的 (N-1) 个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压。箝位电路接收上述参考电压, 并在这两个参考电压之间箝夹出一输出电压。微调电路根据 N 位信号的最低位调整箝夹的输出电压至一目标电平。

根据本发明另一方面提供一种液晶显示器的源极驱动方法, 包括以下步骤: 先根据 N 位信号的 (N-1) 个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压。接着, 在这两个参考电压之间箝夹出一输出电压。根据 N 位信号的最低位调整箝夹的输出电压至一目标电平。

根据本发明又一方面提供一种源极驱动器, 其具有多个通道, 且各个通道包含有一数字模拟转换器以及一输出缓冲器。数字模拟转换器是根据 N 位信号的所有位从多个伽玛电压中选择出一输入电压。输出缓冲器包含有一 PMOS 晶体管及一 NMOS 晶体管、一第一误差放大器、一第二误差放大器、一第一偏移电压产生电路及一第二偏移电压产生电路、以及一微调电路。PMOS 晶体管及 NMOS 晶体管是电性串联于一高电压以及一低电压之间。

第一误差放大器具有：一反相输入端，其用以接收该输入电压；一非反向输入端，其电性连接于该 PMOS 晶体管及该 NMOS 晶体管的连接点以输出一输出电压；以及一输出端，其电性连接于该 PMOS 晶体管的栅极。第二误差放大器具有：一反向输入端用以接收该输入电压，一非反向输入端电性连接于该连接点，以及一输出端电性连接于该 NMOS 晶体管的栅极。

第一偏移电压产生电路及第二偏移电压产生电路，分别电性连接于第一误差放大器及第二误差放大器的输出端。此两偏移电压产生电路是用以将输出电压拉高或降低至输入电压的电平及输入电压加上或减少一偏移电压的电平之间。微调电路电性连接于误差放大器的非反向输入端，用以调整输出电压至输入电压的电平。

根据本发明的再一方面提供一种液晶显示器的源极驱动方法，包括以下步骤：先根据 N 位信号的所有位从多个伽玛电压中选择出一输入电压。当输入电压是高于一高电压的一半时，拉高一输出电压至输入电压的电平及输入电压加上偏移电压的电平之间。当输入电压是低于此高电压的一半时，降低输出电压至输入电压的电平及输入电压减去偏移电压的电平之间。调整被拉过的输出电压至输入电压的电平。

附图说明

为让本发明的上述和其他目的、特征、优点能更明显易懂，下面将结合附图对本发明的较佳实施例进行详细说明，其中：

图 1 绘示一种用于液晶显示器中的传统源极驱动器；

图 2 为图 1 源极驱动器中使用的传统输出缓冲器；

图 3 为本发明一实施例的液晶显示器的源极驱动器的方块图；

图 4 是图 3 的源极驱动器的驱动方法的流程图；

图 5A 是根据本发明的一实施例绘示图 3 中的数字模拟转换器；

图 5B 是根据本发明的一实施例绘示图 3 中的箝位电路及微调电路；

图 6 是根据本发明另一实施例绘示一种源极驱动器的输出缓冲器；

图 7 绘示图 6 的输出缓冲器的输出缓冲方法的流程图；

图 8 是根据本发明一实施例绘示图 6 的输出缓冲器的电路图；

图 9A 是绘示输出电压在输入电压 (V_{in}) 高于高电压的一半 ($V_{DDA}/2$) 时其电平被拉高的示意图；以及

图 9B 是绘示输出电压在输入电压(V_{in})低于高电压的一半($V_{DDA}/2$)时其电平被降低的示意图。

具体实施方式

图 3 为本发明一实施例的液晶显示器的源极驱动器 300 的方块图。源极驱动器 300 具有多个通道(图 3 中仅以一个通道作代表),且各个通道包含有数字模拟转换器 302、箝位电路 304、以及微调电路 306。数字模拟转换器 302 根据 6 位信号的 5 个最高位($B1, B2, B3, B4, B5$)而从多个伽玛电压($V0 \sim V63$)中选择出第一参考电压(E^-)及第二参考电压(E^+)。箝位电路 304 接收上述参考电压(E^+, E^-),并在这两个参考电压(E^+, E^-)之间箝夹出一输出电压(V_{out})。微调电路 306 根据 6 位信号的最低位($B0$)而将箝夹的输出电压(V_{out})调整至一目标电平,例如第一参考电压(E^-)或第二参考电压(E^+)的电平,以供输出至液晶显示器面板 308。

图 4 是图 3 的源极驱动器 300 的驱动方法的流程图。首先,根据 N 位信号的(N-1)个最高位(例如 $B1, B2, B3, B4, B5$)从多个伽玛电压($V0 \sim V63$)中选择出第一参考电压(E^-)及第二参考电压(E^+) (步骤 402)。接着,在这两个参考电压(E^+, E^-)之间箝夹出一输出电压(V_{out}) (步骤 404)。然后,根据 N 位信号的最低位(例如 $B0$)调整箝夹的输出电压(V_{out})至一目标电平,例如第一参考电压(E^-)或第二参考电压(E^+)的电平(步骤 406)。

图 5A 是根据本发明的一实施例绘示图 3 中的数字模拟转换器 302。举例来说,数字模拟转换器 302 中包含有五个阶段的多路复用器 502、512、522、532 及 542。各阶段是分别对应于上述 5 个最高位($B1, B2, B3, B4, B5$)其中之一,并根据其所对应的最高位而将前个阶段所提供的伽玛电压选择出一半的伽玛电压。举例来说,第一阶段的多路复用器 502 根据最高位 $B5$ 而从 64 个伽玛电压($V0 \sim V63$)中选择出 32 个伽玛电压($W0 \sim W31$),第二阶段的多路复用器 512 根据最高位 $B4$ 而从 32 个伽玛电压($W0 \sim W31$)中选择出 16 个伽玛电压($Y0 \sim Y15$),第三阶段的多路复用器 522 根据最高位 $B3$ 而从 16 个伽玛电压($Y0 \sim Y15$)中选择出 8 个伽玛电压($Z0 \sim Z7$),第四阶段的多路复用器 532 根据最高位 $B2$ 而从 8 个伽玛电压($Z0 \sim Z7$)中选择出 4 个伽玛电压($X0 \sim X3$),第五阶段的多路复用器 542 根据最高位 $B1$ 而从 4 个伽玛电压($V0 \sim V63$)中选择出第一参考电压(E^-)及第二参考电压(E^+)。

图 5B 是根据本发明的一实施例绘示图 3 中的箝位电路 304 以及微调电路 306。先假设第一参考电压 (E^-) 是低于第二参考电压 (E^+)。箝位电路 304 包含有 PMOS 晶体管 514 及 NMOS 晶体管 524。PMOS 晶体管 514 及 NMOS 晶体管 524 是电性串联于高电压 (V_{DDA}) 及低电压 (V_{SSA}) 之间, 且其间的连接点 (即 PMOS 晶体管 514 及 NMOS 晶体管 524 的漏极) 会提供输出电压 (V_{out})。

借助此种配置, 当输出电压 (V_{out}) 低于第一参考电压 (E^-) 时, PMOS 晶体管 514 可将输出电压 (V_{out}) 拉高至第一参考电压 (E^-) 的电平; 当输出电压 (V_{out}) 高于第二参考电压 (E^+) 时, NMOS 晶体管 524 可将输出电压 (V_{out}) 降低至第二参考电压 (E^+) 的电平。再者, 当输出电压 (V_{out}) 介于第一参考电压 (E^-) 及第二参考电压 (E^+) 之间时, PMOS 晶体管 514 及 NMOS 晶体管 524 可为关闭的以避免静态电流 (quiescent current)。

微调电路 306 包含两个偏压电路 (Bias A, Bias B) 电性串联于高电压 (V_{DDA}) 以及低电压 (V_{SSA}) 之间, 且两偏压电路 (Bias A, Bias B) 的连接点是耦接于输出电压 (V_{out})。这两个偏压电路 (Bias A, Bias B) 可根据 6 位信号的最低位 (B_0) 而将输出电压 (V_{out}) 降低或拉高至第一参考电压 (E^-) 或第二参考电压 (E^+) 的电平。

举例来说, 当最低位 (B_0) 为 0 时, 偏压电路 (Bias A) 会被导通而偏压电路 (Bias B) 则被关闭, 如此来将输出电压 (V_{out}) 拉高至第二参考电压 (E^+) 的电平; 当最低位 (B_0) 为 1 时, 偏压电路 (Bias A) 会被关闭而偏压电路 (Bias B) 则被导通, 如此来将输出电压 (V_{out}) 降低至第一参考电压 (E^-) 的电平。

图 6 是根据本发明另一实施例绘示一种输出缓冲器, 可提供用于源极驱动器中。输出缓冲器 600 包含有 PMOS 晶体管 602 及 NMOS 晶体管 604、第一误差放大器 612、第二误差放大器 614、第一偏移电压产生电路 622 及第二偏移电压产生电路 624 以及微调电路 636。

PMOS 晶体管 602 及 NMOS 晶体管 604 是电性串联于高电压 (V_{DDA}) 以及低电压 (V_{SSA}) 之间。第一误差放大器 612 的反相输入端 (-) 用以接收一输入电压 (V_{in}) (即数字模拟转换器 102 所选择出的伽玛电压)。第一误差放大器 612 的非反向输入端 (+) 电性连接于 PMOS 晶体管 602 及 NMOS 晶体管 604 的连接点, 用以输出一输出电压 (V_{out})。第一误差放大器 612 的输出端电性连接于 PMOS 晶体管 602 的栅极。第二误差放大器 614 的反相输入端 (-) 用以接收输入电压 (V_{in}) (即数字模拟转换器

102 所选择出的伽玛电压)。第二误差放大器 614 的非反向输入端(+)电性连接于两晶体管 602 及 604 的连接点。第二误差放大器 614 的输出端电性连接于 NMOS 晶体管 604 的栅极。

第一偏移电压产生电路 622 电性连接于第一误差放大器 612 的输出端,而第二偏移电压产生电路 624 电性连接于第二误差放大器 614 的输出端。此两偏移电压产生电路 622 及 624 是用以将输出电压(V_{out})拉高或降低至输入电压(V_{in})的电平及输入电压加上或减少一偏移电压($V_{in} \pm V_{offset}$)的电平之间。微调电路 636 电性连接于误差放大器 612 及 614 的非反向输入端(+),用以将输出电压(V_{out})调整至输入电压(V_{in})的电平。

图 7 是图 6 的输出缓冲器 600 的输出缓冲方法的流程图。首先,接收一输入电压(V_{in}),即数字模拟转换器 102 所选择出的伽玛电压(步骤 702)。当输入电压(V_{in})是高于一高电压的一半($V_{DDA}/2$)时,将输出电压(V_{out})拉高至输入电压(V_{in})的电平及输入电压加上偏移电压($V_{in} + V_{offset}$)的电平之间(步骤 704);当输入电压(V_{in})是低于此高电压的一半($V_{DDA}/2$)时,将输出电压(V_{out})降低至输入电压(V_{in})的电平及输入电压减去偏移电压($V_{in} - V_{offset}$)的电平之间(步骤 706)。然后,调整被拉过的输出电压(V_{out})至输入电压(V_{in})的电平(步骤 708)。

再者,在图 6 中,第一偏移电压产生电路 622、第二偏移电压产生电路 624 及微调电路 636 是根据一控制信号(HLV)而切换其开关,且此控制信号(HLV)可指示输入信号(V_{in})的电平,即指示此输入信号(V_{in})是否高于或低于上述高电压的一半($V_{DDA}/2$)。

图 8 根据本发明一实施例绘示图 6 的输出缓冲器的电路图。图 9A 是绘示输出电压(V_{out})在输入电压(V_{in})高于高电压的一半($V_{DDA}/2$)时其电平被拉高的示意图,图 9B 是绘示输出电压(V_{out})在输入电压(V_{in})低于高电压的一半($V_{DDA}/2$)时其电平被降低的示意图。

如图 8 及图 9A 所示,当输入电压(V_{in})高于高电压的一半($V_{DDA}/2$)时,第一误差放大器 612、第二误差放大器 614 及第一偏移电压产生电路 622 会被导通,且第二偏移电压产生电路 624 会被关闭,借以将输出电压(V_{out})拉高至输入电压(V_{in})的电平及输入电压加上偏移电压($V_{in} + V_{offset}$)的电平之间,如此来补偿传统输出缓冲器 104 会产生的偏移电压。

如图 8 及图 9B 所示, 当输入电压 (V_{in}) 低于高电压的一半 ($V_{DDA}/2$) 时, 第一误差放大器 612、第二误差放大器 614 及第二偏移电压产生电路 624 会被导通, 且第一偏移电压产生电路 622 会被关闭, 借以将输出电压 (V_{out}) 降低至输入电压 (V_{in}) 的电平及输入电压减去该偏移电压 ($V_{in}-V_{offset}$) 的电平之间, 如此来补偿传统输出缓冲器 104 会产生的偏移电压。也就是说, 第一偏移电压产生电路 622 及第二偏移电压产生电路 624 仅其中一者会被导通以如此来补偿传统输出缓冲器 104 会产生的偏移电压, 而另一者则会被关闭。

由于只需使用少量的晶体管即可达成此处所使用的第一偏移电压产生电路 622、第二偏移电压产生电路 624 及微调电路 636, 因此此输出缓冲器 600 相较于以往常用的 AB 类放大器不但占用较小的芯片面积, 且不需要复杂的电路设计。

虽然本发明已以一较佳实施例揭示如上, 然而其并非用以限定本发明, 任何所属技术领域中具有通常知识者, 在不脱离本发明的精神和范围内, 当可作各种等同的更动与润饰, 因此本发明的保护范围当视后附的本申请权利要求范围所界定的为准。

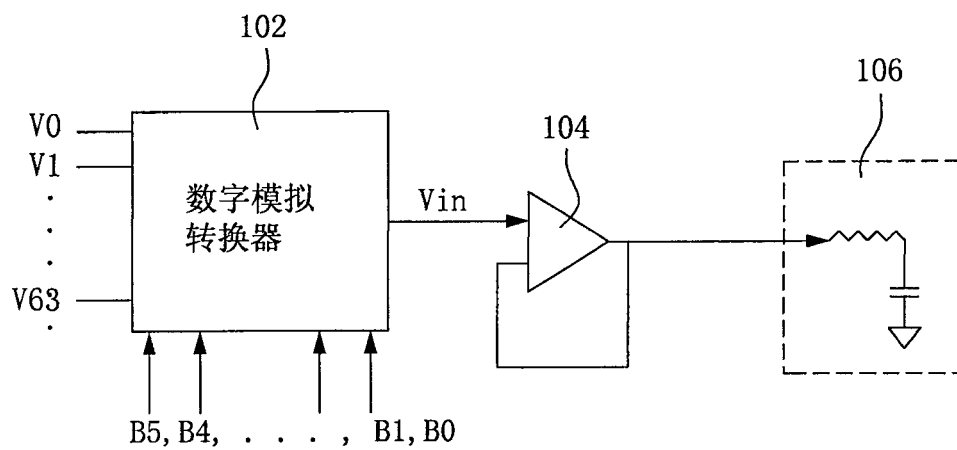
100

图 1

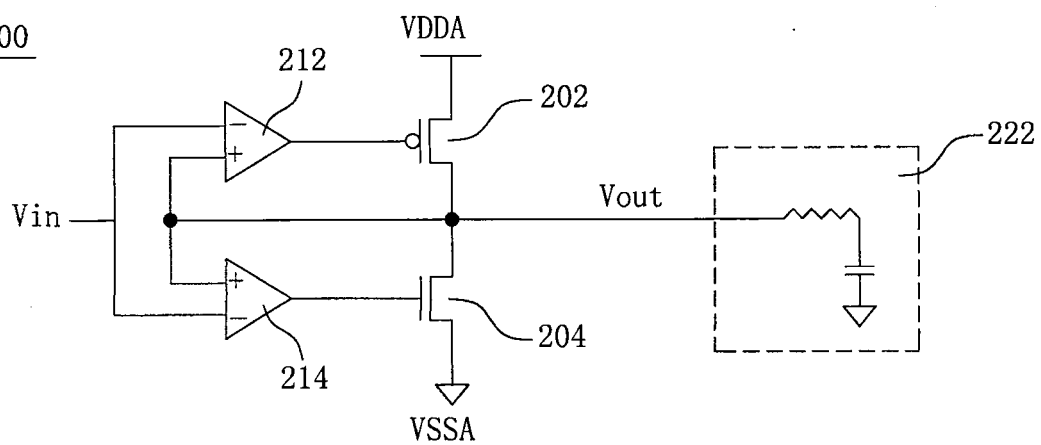
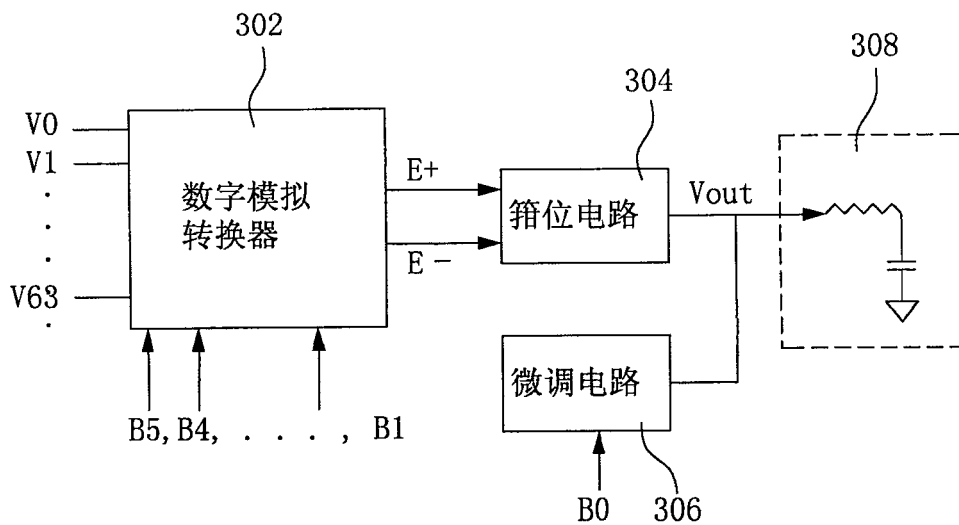
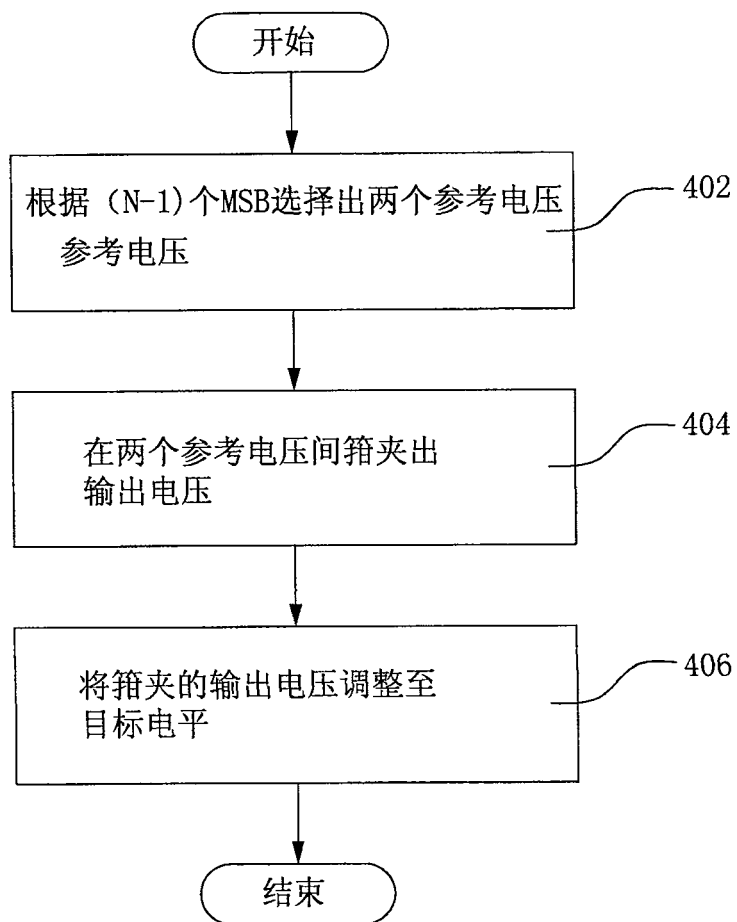
200

图 2

300**图 3****图 4**

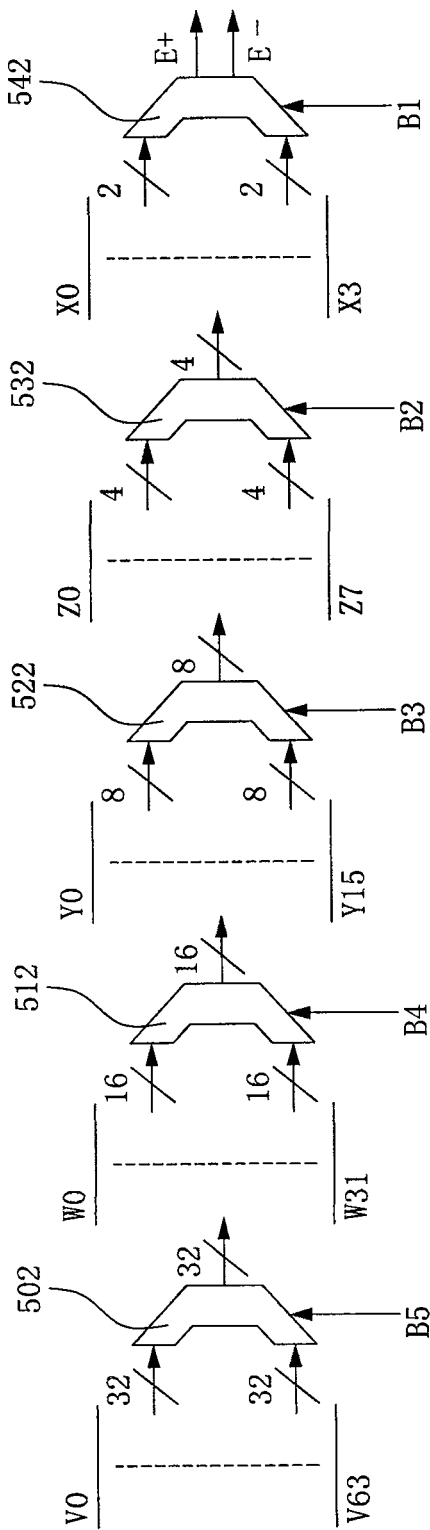


图 5A

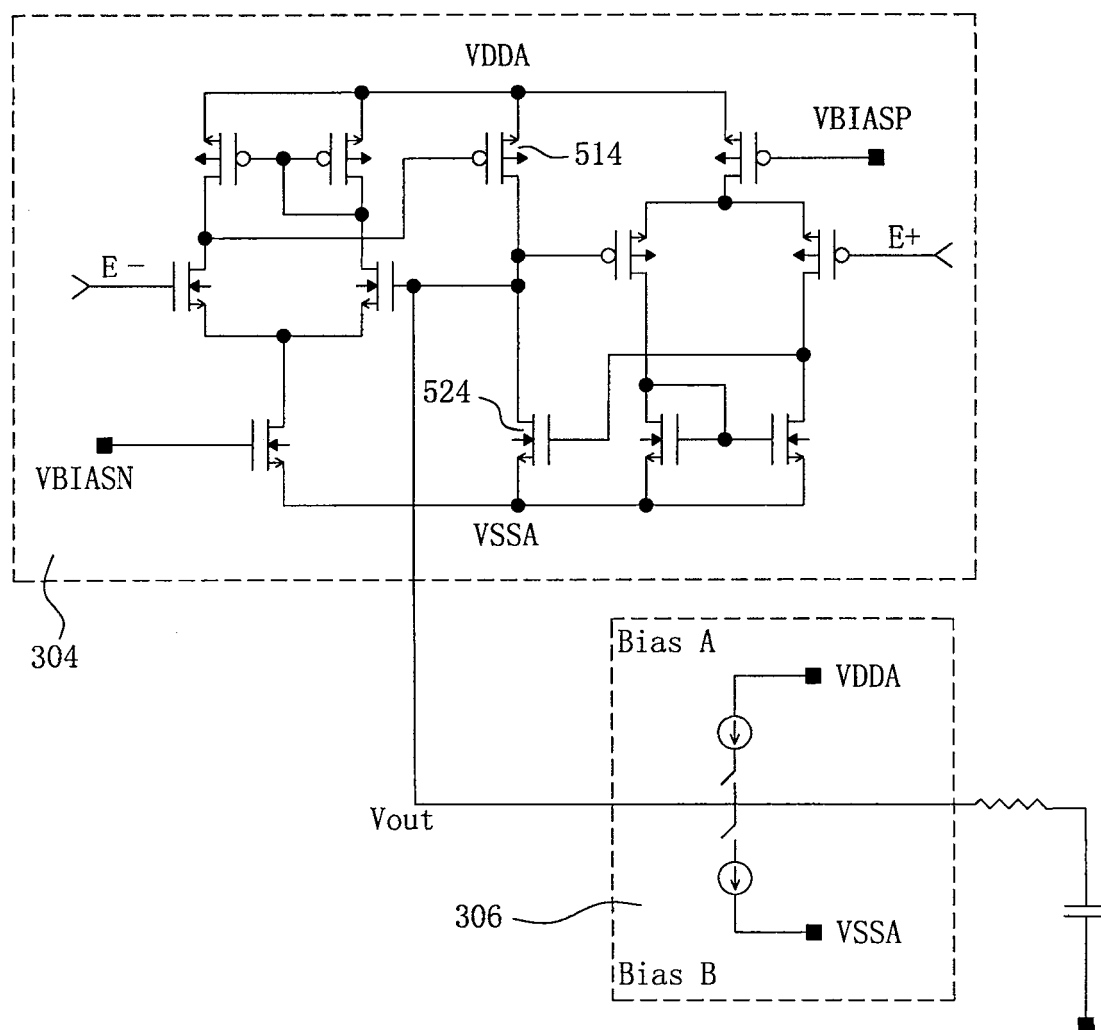


图 5B

600

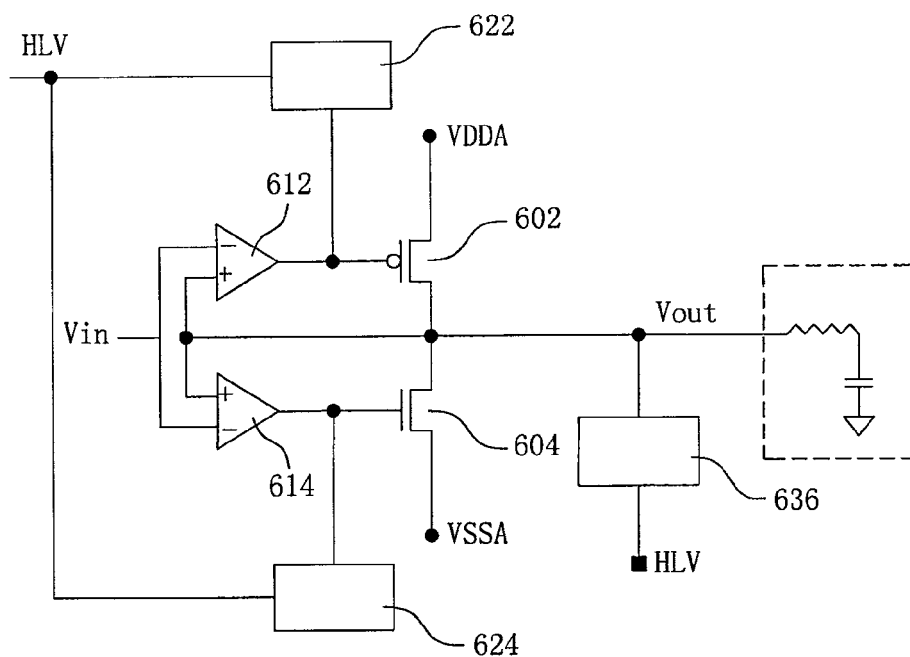


图 6

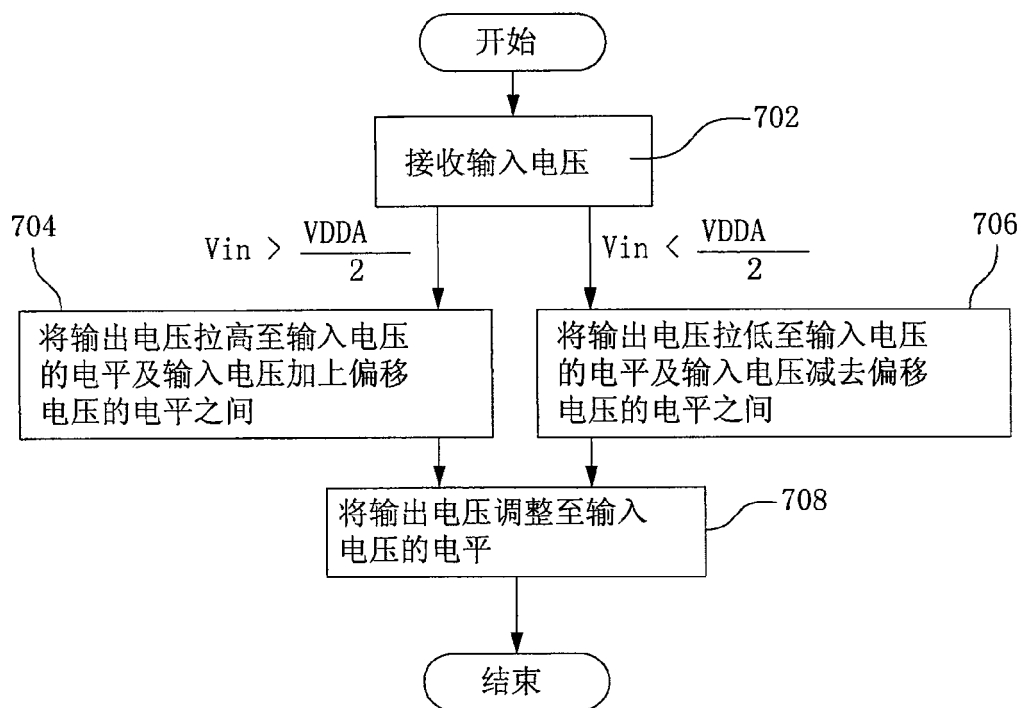
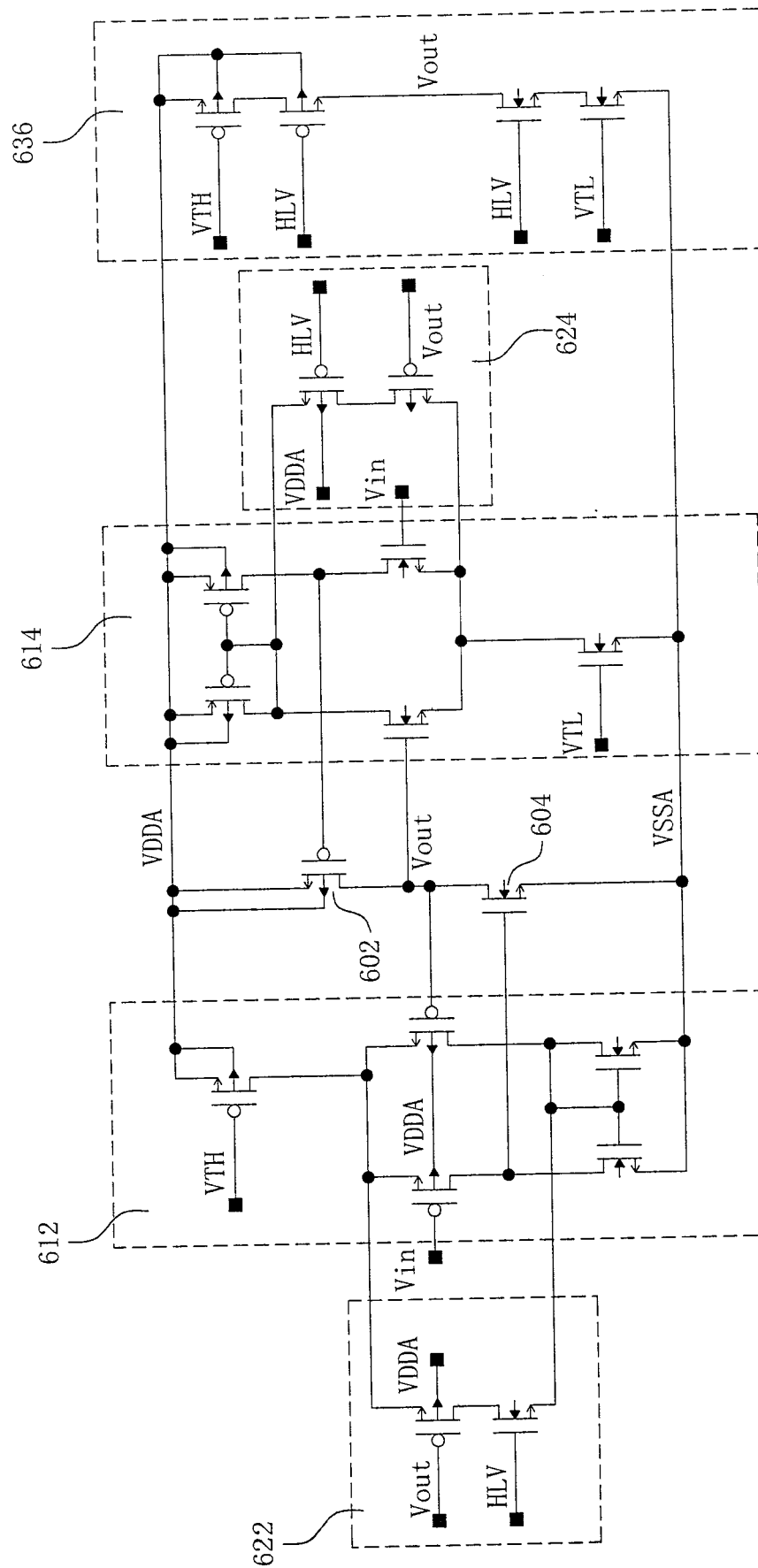


图 7



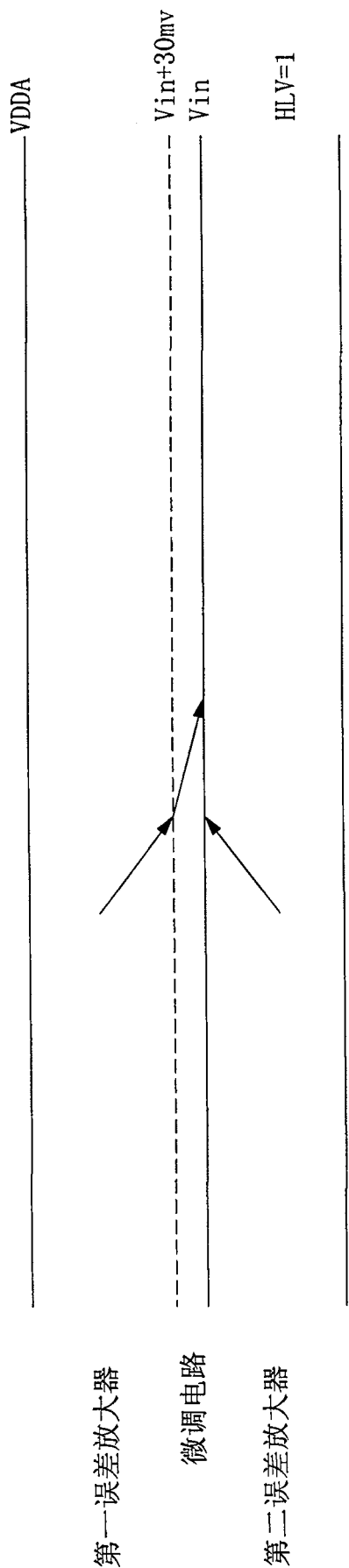


图 9A

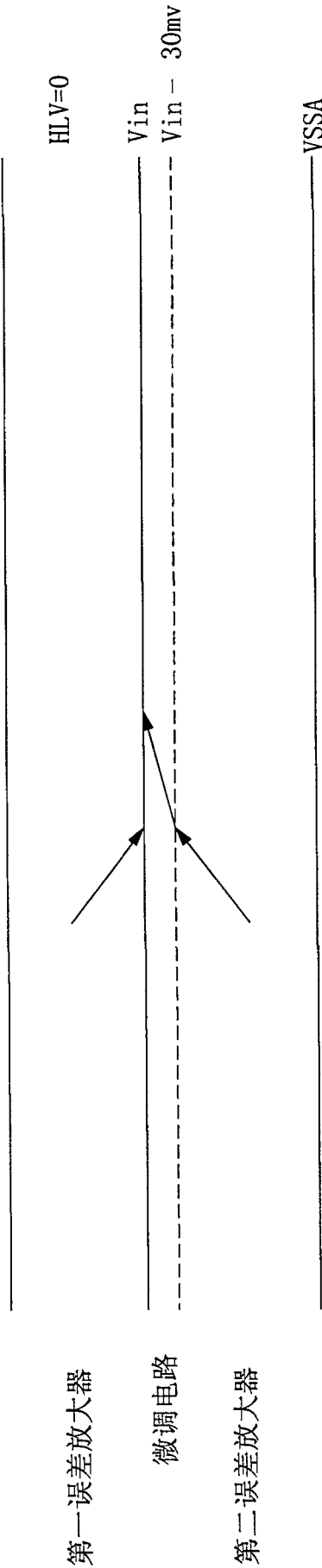


图 9B

专利名称(译)	液晶显示器的源极驱动器及驱动方法		
公开(公告)号	CN100547645C	公开(公告)日	2009-10-07
申请号	CN200710111997.8	申请日	2007-06-14
[标]申请(专利权)人(译)	奇景光电股份有限公司		
申请(专利权)人(译)	奇景光电股份有限公司		
当前申请(专利权)人(译)	奇景光电股份有限公司		
[标]发明人	张耀光		
发明人	张耀光		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3688 G09G2330/021 G09G2310/0291 H04N5/185 G09G3/3696		
代理人(译)	任永武		
审查员(译)	马燕		
优先权	11/428196 2006-06-30 US		
其他公开文献	CN101097701A		
外部链接	Espacenet SIPO		

摘要(译)

本发明有关一种源极驱动器，其具有多个通道，且各个通道包含有一数字模拟转换器、一箝位电路、以及一微调电路。数字模拟转换器根据N位信号的(N-1)个最高位从多个伽玛电压中选择出一第一参考电压及一第二参考电压。箝位电路接收上述参考电压，并在这两个参考电压之间箝夹出一输出电压。微调电路根据N位信号的最低位调整箝夹的输出电压至一目标电平。本发明还揭示一种液晶显示器的源极驱动方法。

